

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年6月15日(15.06.2017)



(10) 国際公開番号

WO 2017/098537 A1

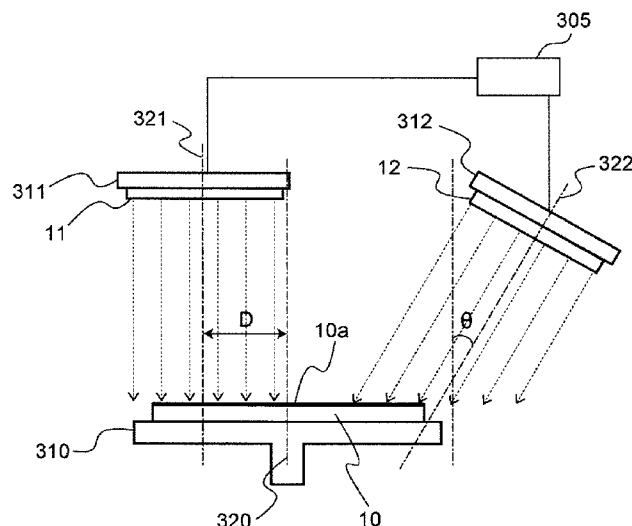
- (51) 国際特許分類:
H01L 43/12 (2006.01) H01L 43/08 (2006.01)
C23C 14/34 (2006.01)
- (21) 国際出願番号: PCT/JP2015/006056
- (22) 国際出願日: 2015年12月7日(07.12.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: キヤノンアネルバ株式会社 (CANON ANELVA CORPORATION) [JP/JP]; 〒2158550 神奈川県川崎市麻生区栗木2-5-1 Kanagawa (JP).
- (72) 発明者: 清野 拓哉 (SEINO, Takuya); 〒2158550 神奈川県川崎市麻生区栗木2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP). 西村 和正 (NISHIMURA, Kazumasa); 〒2158550 神奈川県川崎市麻生区栗木2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP). 大谷 裕一 (OTANI, Yui-chi); 〒2158550 神奈川県川崎市麻生区栗木2-5-1 キヤノンアネルバ株式会社内 Kanagawa (JP).
- (74) 代理人: 岡部 譲, 外 (OKABE, Yuzuru et al.); 〒1070062 東京都港区南青山1-1-1 新青山ビル東館8階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: METHOD AND DEVICE FOR MANUFACTURING MAGNETORESISTANCE EFFECT ELEMENT

(54) 発明の名称: 磁気抵抗効果素子の製造方法および装置

300



(57) Abstract: According to one embodiment of the present invention, a method for manufacturing a tunnel magnetoresistance effect element is characterized by having: a step for preparing a substrate on which a ferromagnetic layer is formed; a step for disposing a first insulating material target parallel to a film-forming surface of the substrate; a step for disposing a second insulating material target at a predetermined cathode angle with respect to the film-forming surface of the substrate; and a step for forming a tunnel barrier layer on the surface of the substrate by performing sputtering at one time from the first and second insulating material targets.

(57) 要約: 本発明の一実施形態に係るトンネル磁気抵抗効果素子の製造方法は、強磁性層が形成された基板を用意する工程と、第1の絶縁物ターゲットを基板の成膜面に対して平行に配置する工程と、第2の絶縁物ターゲットを基板の成膜面に対して所定のカソード角度を有して配置する工程と、第1および第2の絶縁物ターゲットから同時にスパッタリングし、基板の表面にトンネルバリア層の形成を行う工程と、を有することを特徴とする。

WO 2017/098537 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：磁気抵抗効果素子の製造方法および装置

技術分野

[0001] 本発明は、磁気抵抗効果素子の製造方法および装置に係り、特にMRAMに用いられるTMR素子に好適な製造方法および装置に関する。

背景技術

[0002] トンネル磁気抵抗効果（TMR：Tunnel Magneto Resistance effect）は、磁場によって電気抵抗が変化する現象であり、トンネル磁気抵抗効果（TMR）素子は、このTMR効果を利用した素子である。面内磁化型のTMR素子は、主にハードディスクドライブに用いられてきた。面内磁化型のTMR素子では、フリー層とリファレンス層の磁化方向が積層膜の面内方向に磁化回転する。近年、集積化磁気メモリであるMRAM（Magnetic Random Access Memory）が注目を集めている。MRAMに用いられるTMR素子としては、非特許文献1に示される垂直磁化型のMTJ（Magnetic Tunnel Junction：磁気トンネル接合）素子が存在する。垂直磁化型のMTJ素子は、フリー層（磁化自由層）、トンネルバリア層、およびリファレンス層（磁化固定層）が積層された構造、すなわち2つの強磁性層の間にトンネルバリア層が配された構造を含み、フリー層およびリファレンス層の磁化方向はそれぞれ積層方向と平行になっている。

[0003] TMR素子の製造においては、所望の成膜材料から成るターゲットをスパッタリングすることにより、対向する基板上に成膜するスパッタリング（以下単にスパッタともいう）法が広く用いられている。TMR素子に用いられるトンネルバリア層の製造方法として、特許文献1には、酸化物ターゲットに対してRFスパッタを行うことで酸化膜を成膜する方法が開示され、特許文献2には、金属膜を成膜した後に酸化処理を施すことで酸化膜を形成する方法が開示されている。

[0004] 磁気抵抗効果素子を用いたMRAMデバイスの特性の向上のためには、M

R比（磁気抵抗比）を高くすることが重要である。また、生産コストを低減するため、基板面内の均一性を良くすること、スループットを速くすることが重要である。非特許文献1に記載のCoFeB/MgO/CoFeBからなる積層構造は100%を超える高いMR比を示すことが知られている。この積層構造を短時間で且つ基板面内に均一に成膜する方法が期待されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2013-82961号公報

特許文献2：米国特許7780820号公報

非特許文献

[0006] 非特許文献1：D. C. Worledge et al., "Spin torque switching of perpendicular Ta|CoFeB|MgO-based magnetic tunnel junctions", Appl. Phys. Lett. 98, 2011, 022501

発明の概要

発明が解決しようとする課題

[0007] TMR素子を用いたデバイスにおいて、より高い出力信号を得るためには、高いMR比を有するTMR素子を製造する必要がある。特にトンネルバリア層の状態はMR比に大きく影響する。特許文献1に記載される酸化物ターゲットを用いて酸化膜を形成する方法を用いてTMR素子を製造する場合、特許文献2に記載される金属膜の酸化によって酸化膜を形成する方法を用いてTMR素子を製造する場合に比べて、高いMR比が得られる傾向にある。しかしながら、特許文献1に記載の方法を用いて酸化膜の成膜処理を施した場合、特許文献2に記載の方法を用いて酸化膜を形成した場合に比べて、基板面内の各点、特に基板の中心から外周にかけて、電気抵抗値のばらつきが大きい傾向にある。このような電気抵抗値のばらつきは、1枚の基板から得られる磁気抵抗効果素子間の特性のばらつきの原因となり、歩留まりを悪化

させるため、可能な限り低減されることが望ましい。また、生産コストを低減するためには、スループット（1時間当たりの基板処理枚数）を速くすることが求められている。

[0008] 本発明は、上述した課題を解決すべく為されたものであり、酸化物ターゲットを用いて基板にスパッタ法により成膜処理を行う場合に、高いMR比を有し、基板面内の電気抵抗値のばらつきを低減し、さらにスループットを速くすることを目的とする。

課題を解決するための手段

[0009] 本発明の一態様に係るトンネル磁気抵抗効果素子の製造方法は、強磁性層が形成された基板を用意する工程と、第1の絶縁物ターゲットを前記基板の成膜面に対して平行に配置する工程と、第2の絶縁物ターゲットを前記基板の成膜面に対して所定のカソードアングル角度を有して配置する工程と、前記第1および第2の絶縁物ターゲットから同時にスパッタリングし、前記基板の表面にトンネルバリア層の形成を行う工程と、を有することを特徴とする。

[0010] 本発明の一態様に係るスパッタリング成膜装置は、基板に対して平行に配置され、第1の絶縁物ターゲットが設けられた第1カソードと、前記基板に対して斜めに配置され、第2の絶縁物ターゲットが設けられた第2カソードと、を有し、前記基板上に、2つの強磁性層の間にトンネルバリア層が配されたトンネル磁気抵抗効果素子の製造のためのスパッタリング成膜装置であって、前記第1カソードは、前記第1カソードの中心を通る法線が前記基板の中心を通る法線と平行であり、前記第1カソードの中心を通る法線が、前記基板の中心を通る法線から離間して配置されており、前記第2カソードは、前記第2カソードの中心を通る法線が前記基板の中心を通る法線と一致せず、所定の角度 θ で交わっていることを特徴とする。

発明の効果

[0011] 本発明によれば、酸化物ターゲットを用いて基板にスパッタ法により成膜処理を行う場合に、高いMR比を有し、基板面内の電気抵抗値のばらつきを

低減し、スループットを速くすることが可能となる。また、酸化物ターゲットを用いて酸化膜の形成を行うため、金属膜の酸化によって酸化膜を形成する場合に比べて、高いMR比を得ることが可能となる。

図面の簡単な説明

[0012] [図1]本発明の一実施形態に係る成膜方法により製造される素子構成を示す模式図である。

[図2A]本発明の一実施形態に係るスパッタリング成膜装置を備える基板処理システムの概略構成図である。

[図2B]本発明の一実施形態に係るスパッタリング成膜装置を備える基板処理システムの概略構成図である。

[図3A]本発明の一実施形態に係るスパッタリング成膜装置の概略断面図である。

[図3B]本発明の一実施形態に係るスパッタリング成膜装置により成膜処理される基板の概略平面図である。

[図4]本発明の一実施形態に係る成膜方法により製造される素子の成膜速度のグラフを示す図である。

[図5A]本発明の一実施形態に係る成膜方法により製造される素子のRAのグラフを示す図である。

[図5B]本発明の一実施形態に係る成膜方法により製造される素子のMR比のグラフを示す図である。

[図6A]本発明の一実施形態に係る成膜方法により酸化膜を形成した場合の基板面内の膜厚分布を示す図である。

[図6B]本発明の一実施形態に係る成膜方法により酸化膜を形成した場合の基板面内の膜厚分布を示す図である。

[図7A]本発明の一実施形態に係る成膜方法により酸化膜を形成した場合の基板面内のRA分布を示す図である。

[図7B]本発明の一実施形態に係る成膜方法により酸化膜を形成した場合の基板面内のMR分布を示す図である。

[図8]本発明の一実施形態に係る成膜方法により形成される酸化膜を説明するための図である。

[図9A]本発明の一実施形態に係る成膜方法により形成した酸化膜の基板面内のR A分布と比較例のR A分布を示す図である。

[図9B]本発明の一実施形態に係る成膜方法により形成した酸化膜の基板面内のMR分布と比較例のMR分布を示す図である。

[図10]本発明の一実施形態に係るTMR素子の製造方法に含まれる工程を示すフローチャートである。

発明を実施するための形態

[0013] 以下、図面を参照して、本発明の実施の形態を説明するが、本発明は本実施形態に限定されるものではない。なお、以下で説明する図面で、同機能を有するものは同一符号を付け、その繰り返しの説明は省略することもある。

[0014] 以下に、本発明を適用可能なTMR素子の構造の例を示す。

(垂直磁化型トンネル磁気抵抗効果素子の構造の説明)

図1は、本実施形態に係る成膜方法を行う例示的なMTJ (Magnetic Tunnel Junction: 磁気トンネル接合) 素子100の構成を示す模式図である。MTJ素子は、例えばMRAM (Magnetic Random Access Memory)、磁気センサ等に用いられる。

[0015] MTJ素子100は、垂直磁化型MTJ素子(p-MTJ素子)である。MTJ素子100は、基板101上に、下部電極102と、Ta層(シード層)103と、Ru層(シード層)104と、Co層とPt層とを交互に所定の数Nだけ積層した積層体105(ピン層)と、Ta層(スペーサー層)106と、リファレンス層(磁化固定層)としてのCoFeB層107と、MgO層(トンネルバリア層)108と、フリー層(磁化自由層)としてのCoFeB層109と、Ta層(キャップ層)110と、上部電極111とを順に備える。MTJ素子100としてはここに示した構成に限られず、垂直磁化型MTJ素子の機能を損なわない範囲で層の増減、各層の構成材料の変更、上下の積層順の逆転等の任意の変更を行った構成を用いることができ

る。

[0016] (本実施形態に係る TMR 素子の製造方法の説明)

図 2 A は、本実施形態に係る RF (Radio Frequency) スパッタリング成膜装置 300 を備える基板処理システム 200 の概略構成図である。基板処理システム 200 はクラスタ型の装置であり、RF スパッタリング成膜装置 300 と、複数の基板処理チャンバ 201 と、酸化処理チャンバ 208 と、ロードロックチャンバ 204 と、搬送チャンバ 203 とを備えている。複数の基板処理チャンバ 201 は、基板 10 に対して同一の処理を行うものであってもよく、または異なる処理を行うものであってもよい。以下の説明において、基板 10 は製造過程にある基板のことを指し、基板 101 とその上に既に形成された層を含む。

[0017] 複数の基板処理チャンバ 201 と、酸化処理チャンバ 208 と、ロードロックチャンバ 204 と、RF スパッタリング成膜装置 300 とは、搬送チャンバ 203 を介して互いに接続されており、それぞれの接続部分には開閉可能なゲートバルブが設けられている。搬送チャンバ 203 には搬送ロボット 207 が設けられており、搬送ロボット 207 によって各基板処理チャンバ 201、ロードロックチャンバ 204、RF スパッタリング成膜装置 300、酸化処理チャンバ 208 の間で、所定の処理順に従って基板 10 が搬送され、成膜処理が行われる。各基板処理チャンバ 201、搬送チャンバ 203 にはそれぞれ排気ポンプが設けられており、搬送ロボット 207 は、真空を保ったままチャンバ間で基板 10 を搬送可能である。ロードロックチャンバ 204 の外側（搬送チャンバ 203 に接続されていない側）には、基板 10 をロードロックチャンバ 204 に供給するためのオートローダ 205 が設けられている。オートローダ 205 は、大気側において複数の基板が収納されている外部カセット 206 から基板を一枚ずつ取り出し、ロードロックチャンバ 204 内に収容するように構成されている。

[0018] 基板処理システム 200 は、図 2 B に示されるように、2 つの搬送チャンバ 203 A、203 B を備えたダブルコアの基板処理システムであってもよ

い。搬送チャンバ203Aには、RFスパッタリング成膜装置300、複数の基板処理チャンバ201、酸化処理チャンバ208が接続され、搬送チャンバ203Bには、ロードロックチャンバ204が接続されている。搬送チャンバ203A、203Bにそれぞれ設けられた搬送ロボット207A、207Bにより、各基板処理チャンバ201、ロードロックチャンバ204、RFスパッタリング成膜装置300、酸化処理チャンバ208の間で、所定の処理順に従って基板10が搬送され、成膜処理が行われる。

[0019] 次に図3A、図3Bを用いて本実施形態に係るRFスパッタリング成膜装置300について説明する。RFスパッタリング成膜装置300は、2つの平板状のカソードを備えており、同時に2つのターゲットをスパッタリングする。

[0020] 図3Aは、本実施形態に係るRFスパッタリング成膜装置300の概略断面図である。RFスパッタリング成膜装置300において、1つのカソード（以下、第1カソード311）は、基板10の成膜面10aに対して平行に配置され、もう1つのカソード（以下、第2カソード312）は、基板10の成膜面10aに対して斜めに配置されている。第1カソード311、第2カソード312には、それぞれ第1の絶縁物ターゲット11、第2の絶縁物ターゲット12が配置される。第1カソード311、第2カソード312には、高周波電源305が電氣的に接続され、高周波電源305は、第1カソード311、第2カソード312に対して、個別にスパッタ放電用電力を印加する。本実施形態では、基板10の成膜面10aに対して異なるカソードアングルで、同時に2つの絶縁物ターゲットを放電する。この方法により、従来の方法に比べて絶縁膜の成膜速度すなわちスループットを速くすること、さらに基板面内のRA、MR比のばらつきを低減することが可能となる。なお、絶縁物ターゲットとして本実施形態ではMgOターゲットを用いるが、 Al_2O_3 などの他の酸化物を用いてもよい。基板10は円板状であり、基板ホルダー310に載置され、基板10の中心を軸として回転しながら成膜される。第1カソード311、第2カソード312にそれぞれ配置される絶

縁物ターゲット 11、12 は、同一のターゲットである。

[0021] 基板 10 の成膜面 10a に対して平行に配置された第 1 カソード 311 (第 1 の絶縁物ターゲット 11) は、第 1 カソード 311 の中心を通る法線 321 が基板 10 の中心を通る法線 320 (中心法線) と平行であるが、基板 10 の中心法線から距離 D だけ離間して配置 (オフセット配置) されている。本実施形態では、第 1 カソード 311 (第 1 の絶縁物ターゲット 11) の中心を通る法線 321 は、基板 10 の成膜面 10a を通過するように配置されているが、基板 10 の外側を通過するように、すなわち基板 10 の成膜面 10a を通過しないように配置してもよい。なお、第 1 カソード 311 の中心を通る法線 321 と基板 10 の中心を通る法線 320 は実質的に平行であればよく、数度の傾きは実質的に平行な関係に含まれる。図 3B は、図 3A の概略平面図に対応するように図示した基板 10 の概略平面図である。

[0022] 基板 10 の成膜面 10a に対して斜めに配置された第 2 カソード 312 (第 2 の絶縁物ターゲット 12) は、第 2 カソード 312 の中心を通る法線 322 が基板 10 の中心を通る法線 321 と一致せず、また、所定の角度 θ (所定のカソードアングル角度) で交わっている。本実施形態では、第 2 カソード 312 の中心を通る法線 322 は基板 10 の成膜面 10a を通過しないように配置されているが、基板 10 の成膜面 10a を通過する配置でもよい。所定のカソードアングル角度 θ は、10 度～45 度の範囲に設定される。

[0023] また、第 2 カソード 312 に設けられた第 2 の絶縁物ターゲット 12 に印加される電力は、第 1 カソード 311 に設けられた第 1 の絶縁物ターゲット 11 に印加される電力よりも大きい。

[0024] 図 10 は、本実施形態に係る TMR 素子の製造方法に含まれる工程を示すフローチャートである。まず、基板処理システム 200 において、強磁性層が形成された基板 10 を用意する (ステップ S101)。例えば、複数の基板処理チャンバ 201 において、基板 101 上に下部電極 102、Ta 層 103、Ru 層 104、積層体 105、Ta 層 106、および強磁性層である CoFeB 層 107 を順に成膜する。次に、第 1 の絶縁物ターゲット 11 を

基板 10 の成膜面 10a に対して平行に配置する（ステップ S 102）。例えば、RF スパッタリング成膜装置 300 において、第 1 の絶縁物ターゲット 11 としての MgO ターゲットを、基板 10 に対して平行に配置された第 1 カソード 311 に設置する。続いて、第 2 の絶縁物ターゲット 12 を基板 10 の成膜面 10a に対して斜めに配置する（ステップ S 103）。例えば、RF スパッタリング成膜装置 300 において、第 2 の絶縁物ターゲット 12 としての MgO ターゲットを、基板 10 に対して所定のカソードアングル角度 θ を有して配置された第 2 カソード 312 に設置する。なお、上記ステップ S 101～S 103 の処理順は任意である。

[0025] 次に、第 1 の絶縁物ターゲット 11 および第 2 の絶縁物ターゲット 12 から同時にスパッタリングし、基板 10 の表面にトンネルバリア層を形成する（S 104）。例えば、RF スパッタリング成膜装置 300 において、第 1 カソード 311 および第 2 カソード 312 に設置された MgO ターゲットに高周波電源 305 から放電用電力を印加することにより、基板 10 の表面すなわち CoFeB 層 107 の上に、トンネルバリア層である MgO 層 108 を成膜する。

[0026] トンネルバリア層を形成した後、基板 10 に TMR 素子の残りの層を形成する。例えば、基板処理システム 200 の複数の基板処理チャンバ 201 において、トンネルバリア層である MgO 層 108 の上に、強磁性層である CoFeB 層 109、Ta 層 110、上部電極 111 を順に成膜する。

[0027] 上述した RA、MR 分布のばらつきを低減するために、図 3A、図 3B に示した本実施形態に係る RF スパッタリング成膜装置 300 を備える基板処理システム 200 を用いて MTJ 素子 100 を成膜する。本実施形態では 2 つの異なる角度、すなわち平行と斜めのカソードアングルに第 1 の絶縁物ターゲット 11、第 2 の絶縁物ターゲット 12 をそれぞれ配置する。そして、平行と斜めのカソードアングルで同時に 2 つの絶縁物ターゲットを RF スパッタリングすることにより MgO 層（トンネルバリア層）108 の成膜を行う。

[0028] 図4に、図3Aおよび図3Bに示したRFスパッタリング成膜装置300を用いた場合のMgO層108の成膜速度のカソードアングル角度依存性を示す。横軸はカソードアングル角度 θ であり、基板10の成膜面10aに対して平行にMgOターゲットを配置したカソードアングル角度の場合を 0° としている。縦軸は基準の膜厚に達するまでの成膜時間である。各カソードへの入力パワーは同じ条件である。

[0029] 基板10の成膜面10aに対して平行にMgOターゲットを配置した場合（カソードアングル角度 0° ）は、斜めにMgOターゲットを配置した場合よりも成膜速度は最大で約4倍速くなる。これは、平行にターゲットを配置した場合の方が、基板表面への付着確率が高くなるためと考えられる。

[0030] 図5A、図5Bに本実施形態に係るRFスパッタリング成膜装置300を用いた場合のRAとMR比のカソードアングル角度依存性を示す。成膜後の基板10の中心から縁に向かって6箇所の異なる場所におけるRAとMR比である。基板10の成膜面10aに対して平行に絶縁物ターゲットを配置した場合（カソードアングル角度 0° ）は、RA分布、MR分布は悪くなる。また、カソードアングル角度 θ を大きくすると、RA分布、MR分布は良くなる傾向が見られる。

[0031] 図6A、図6Bは、基板10に対して平行にMgOターゲットを配置した場合（カソードアングル角度 0° ）と、斜めにMgOターゲットを配置した場合（カソードアングル角度 22.5° ）において、それぞれのターゲットと基板10の距離（152mm、194mm、244mm）におけるMgO膜厚の分布を示す。ターゲットと基板10の距離（T/S距離）は、ターゲット表面の中心から基板中心までの距離とした。

[0032] 図6Aに示されるように、測定したすべてのT/S距離で、平行にMgOターゲットを配置した場合においては、MgO膜厚分布は基板面の中心をピークとする凸型となる。標準偏差（ 1σ ）は、T/S距離152mm、194mm、244mmにおいて、それぞれ13.7%、10.4%、8.4%である。また、図6Bに示されるように、斜めにMgOターゲットを配置し

た場合においては、MgO膜厚分布は基板面の中心をピークとする凹型となる。標準偏差（ 1σ ）は、T/S距離152mm、194mm、244mmにおいて、それぞれ5.3%、4.1%、3.4%である。

[0033] 図7Aは、基板10に対して平行にMgOターゲットを配置した場合（カソードアングル角度 0° ）と、斜めにMgOターゲットを配置した場合（カソードアングル角度 22.5° ）の場合において、それぞれのターゲットにより成膜されるMgO膜のRA分布を示す。また、図7Bは、基板10に対して平行にMgOターゲットを配置した場合（カソードアングル角度 0° ）と、斜めにMgOターゲットを配置した場合（カソードアングル角度 22.5° ）において、それぞれのターゲットにより成膜されるMgO膜のMR比の分布を示す。RA、MR比は、中心値を1として規格化している。平行にMgOターゲットを配置した場合（オフセット距離65mm）においては、RA、MR分布は基板面の中心をピークとする凸型となった。また、斜めにMgOターゲットを配置した場合（カソードアングル角度 22.5° ）においては、RA、MR分布は基板面の中心をピークとする凹型となった。

[0034] ここで、本実施形態の説明においても用いたRA、MR比について説明を行う。RAは接合抵抗値を意味し、 $RA = R_p \times A$ （ $\Omega \mu m^2$ ）で定義され、MR比はTMR効果の大きさを示し、 $(R_{ap} - R_p) / R_p$ で定義される。ここで、 R_p は固定層と自由層の磁化が平行な（抵抗が低い）状態における抵抗値である。 R_{ap} は固定層と自由層の磁化が反平行な（抵抗が高い）状態における抵抗値である。Aは素子の断面積（電流方向に垂直な面）である。RA、MR比の測定には、米IBM社と独Infineon Technologies社が開発した技術であるCurrent In-Plane Tunneling（CIPT）と、CAPRES社のマイクロスコピック12ポイントプローブの技術とを用いて開発された測定器で測定する方法を用いる。測定の対象としては、トンネル磁気抵抗膜を加工して形成されたTMR素子を用いて測定することができる。あるいは、より簡易的に測定できるCIPT測定器で測定したRA値を用いてもよい。本発明では、CIPT測定器で測定したRA値を用いている。CIPT法は、T

MR膜の膜面に垂直方向の抵抗を測定し、磁気抵抗効果膜の表面に4本のプローブを接触させて抵抗値を測定する方法である。例として、図1に示す垂直MTJ膜を用いた場合について説明する。CIP法によって測定される垂直MTJ膜の抵抗は、バリア層であるMgO層の上部の水平方向の抵抗 R_t と、MgO層の下部の水平方向の抵抗 R_b と、MgO層に垂直な方向の抵抗 R_A の合成抵抗となる。垂直MTJ膜の下部と上部の電極は、電気抵抗が小さい金属層とすることにより、MgO層の上部と下部の水平方向の抵抗を低減させ、合成抵抗のうちの垂直な方向の抵抗 R_A の測定精度を高めることができる。この様にCIP法を用いることにより、接合抵抗値である R_A とMR比が測定可能となる。

[0035] 図8は、本実施形態に係る成膜方法について説明するための図である。まず、本実施形態に係る成膜方法にて成膜した実施例との比較として、2つの比較例について説明する。

[0036] <第1の比較例>

図8のイメージAは、第1の比較例での膜(MgO)の積層イメージである。第1の比較例は、膜質Aの膜を成膜した後、膜質Bの膜を成膜し、全体的に R_A が均等になる2段階成膜方法の例である。第1の比較例で使用する成膜装置は、図3AのRFスパッタリング成膜装置300と同様のものであるが、基板10に対して2つの絶縁物ターゲット11、12を両方とも斜めに配置した点異なる。この装置を使って、基板10に対して斜めに配置した2つのターゲットのうち、一方のターゲットで膜質Aの膜を成膜でき、他方のターゲットで膜質Bの膜を成膜できるため、膜質Aを成膜した後、膜質Bを成膜した。異なる2つの膜質を得るためには、例えばMgO膜を成膜する圧力やターゲットと基板10の距離を変える方法がある。膜質Aの膜と、膜質Bの膜の成膜時間を別々に設定できるため見掛けの R_A は全体的に均等にできる。しかし、この方法では、成膜装置内の圧力変更や基板距離の制御に時間がかかってしまう。また、全体的に R_A は均等になっているが膜厚が薄くなると制御が困難である。2つのターゲットはいずれも基板10に対し

て斜めに配置されているため、成膜速度が遅く、スループットを上げることは困難である。

[0037] <第2の比較例>

図8のイメージBは、第2の比較例での膜(MgO)の積層イメージである。第2の比較例は、第1の比較例と同一の装置を使って、膜質Aの成膜と膜質Bの成膜を同時に行った例である。全体的にRAは均等になっている。しかし、2つのターゲットはいずれも基板10に対して斜めに配置されているため、成膜速度が遅く、スループットを上げることは困難である。さらに、図9A、図9Bに示すように、第2の比較例は後述する本実施形態の実施例よりも良好なRA分布が得られる。なお、第2の比較例では、第1の絶縁物ターゲットに投入される電力は、第2の絶縁物ターゲットに投入される電力と同じとしたが、印加する電力に差を設けても同様の結果となった。

[0038] <本実施例>

図8のイメージCは、本実施例での膜(MgO)の積層イメージである。本実施例では、基板10に対して異なるカソードアングルで同時に2つの絶縁物ターゲットを放電する成膜過程により成膜した。2つの絶縁物ターゲットは、図3Aに示すように、基板10の成膜面10aに対して平行にMgOターゲットを配置された絶縁物ターゲット(第1の絶縁物ターゲット11)と、基板10の成膜面10aに対して所定のカソードアングル角度 θ を有して配置された絶縁物ターゲット(第2の絶縁物ターゲット12)である。これにより、平行にMgOターゲットを配置した第1カソード311はMgO膜の成膜速度を速くし、斜めにMgOターゲットを配置した第2カソード312はMgO膜の分布を改善し、同時に膜質の異なるMgO膜をRFスパッタリングすることにより、基板面内に均一な膜質のMgO膜を高速に成膜することが可能となる。なお、第1の絶縁物ターゲット11に投入される電力は、第2の絶縁物ターゲット12に投入される電力よりも低い。例えば、第1の絶縁物ターゲット11に投入される電力は230Wであり、第2の絶縁物ターゲット12に投入される電力は800Wである。

[0039] 図9Aに比較例2の方法と本実施例の方法によりMgO層（トンネルバリア層）108の成膜を行った場合のRAの結果を示す。また、図9Bに比較例2の方法と本実施例の方法によりMgO層（トンネルバリア層）108の成膜を行った場合のMR比の結果を示す。本実施例のRA分布は、比較例2のRA分布に比べて良くなっている。比較例2のRA分布の標準偏差（ 1σ ）は4.5%であり、本実施例のRA分布の標準偏差（ 1σ ）は1.9%である。また、本実施例による膜のMR比は、比較例2による膜のMR比に比べて高くなっており、さらに本実施例のMR比のばらつきは、比較例2のMR比のばらつきに比べて小さくなっている。比較例2のMR比分布の標準偏差（ 1σ ）は6.0%であり、本実施例の方MR比分布の標準偏差（ 1σ ）は2.5%である。これは、面内の膜質が均一になったためと考えられる。さらに、本実施例の方法では、平行にMgOターゲットを配置した第1カソード311は、斜めにMgOターゲットを配置した第2カソード312と比べて、MgO膜の成膜速度が速い。そのため、第1カソード311（第1の絶縁物ターゲット11）に印加する電力を第2カソード312（第2の絶縁物ターゲット12）に印加する電力よりも低くしている。すなわち、それぞれのターゲットに印加する電力を変えることにより、膜厚分布、RA及びMR比分布を調整することができる。比較例2の方法では、成膜速度を速めるためには、斜めのMgOターゲットを配置したカソードに大きな電力を投入していた。この方法では、スパッタされたMgO粒子のエネルギーが高いためにMgO膜の結晶性を劣化させていたと推測される。本実施形態に係る方法では、平行にMgOターゲットを配置した第1カソード311からスパッタされたMgO粒子は、基板表面での付着確率が良いため、MgOターゲットに大きな電力を投入しなくても成膜速度を速くできる。よって、MgO粒子のエネルギーが低いことからMgO膜の結晶性を向上できると考えられる。

符号の説明

[0040] 100 垂直磁化型磁気抵抗効果素子

- 107 リファレンス層（強磁性層）
- 108 トンネルバリア層
- 109 フリー層（強磁性層）
- 200 基板処理システム
- 201 基板処理チャンバ
- 203 搬送チャンバ
- 204 ロードロックチャンバ
- 300 RFスパッタリング成膜装置
- 10 基板
- 10a 成膜面
- 11 第1の絶縁物ターゲット
- 12 第2の絶縁物ターゲット
- 311 第1カソード
- 312 第2カソード
- 320 基板の中心法線
- 321 第1カソードの中心法線
- 322 第2カソードの中心法線

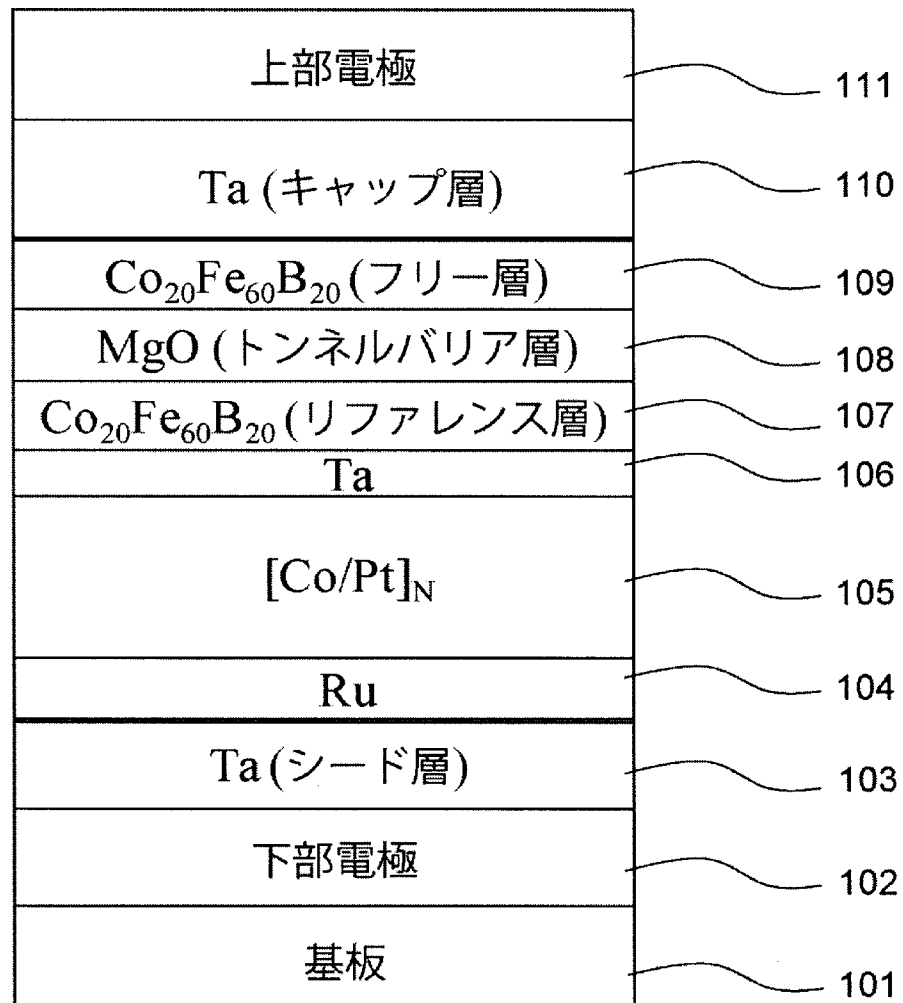
請求の範囲

- [請求項1] 強磁性層が形成された基板を用意する工程と、
第1の絶縁物ターゲットを前記基板の成膜面に対して平行に配置する工程と、
第2の絶縁物ターゲットを前記基板の成膜面に対して所定のカソードアングル角度を有して配置する工程と、
前記第1および第2の絶縁物ターゲットから同時にスパッタリングし、前記基板の表面にトンネルバリア層の形成を行う工程と、
を有することを特徴とするトンネル磁気抵抗効果素子の製造方法。
- [請求項2] 前記第1の絶縁物ターゲットに投入される電力は、前記第2の絶縁物ターゲットに投入される電力よりも低いことを特徴とする請求項1に記載のトンネル磁気抵抗効果素子の製造方法。
- [請求項3] 前記第1の絶縁物ターゲットは、前記基板の中心法線から離間して配置（オフセット配置）されることを特徴とする請求項1又は2に記載のトンネル磁気抵抗効果素子の製造方法。
- [請求項4] 前記第1の絶縁物ターゲットと前記第2の絶縁物ターゲットは同一のターゲットであることを特徴とする請求項1乃至3のいずれか1項に記載のトンネル磁気抵抗効果素子の製造方法。
- [請求項5] 基板に対して平行に配置され、第1の絶縁物ターゲットが設けられた第1カソードと、
前記基板に対して斜めに配置され、第2の絶縁物ターゲットが設けられた第2カソードと、を有し、
前記基板上に、2つの強磁性層の間にトンネルバリア層が配されたトンネル磁気抵抗効果素子の製造のためのスパッタリング成膜装置であって、
前記第1カソードは、前記第1カソードの中心を通る法線が前記基板の中心を通る法線と平行であり、前記第1カソードの中心を通る法線が、前記基板の中心を通る法線から離間して配置されており、

前記第 2 カソードは、前記第 2 カソードの中心を通る法線が前記基板の中心を通る法線と一致せず、所定の角度 θ で交わっていることを特徴とするスパッタリング成膜装置。

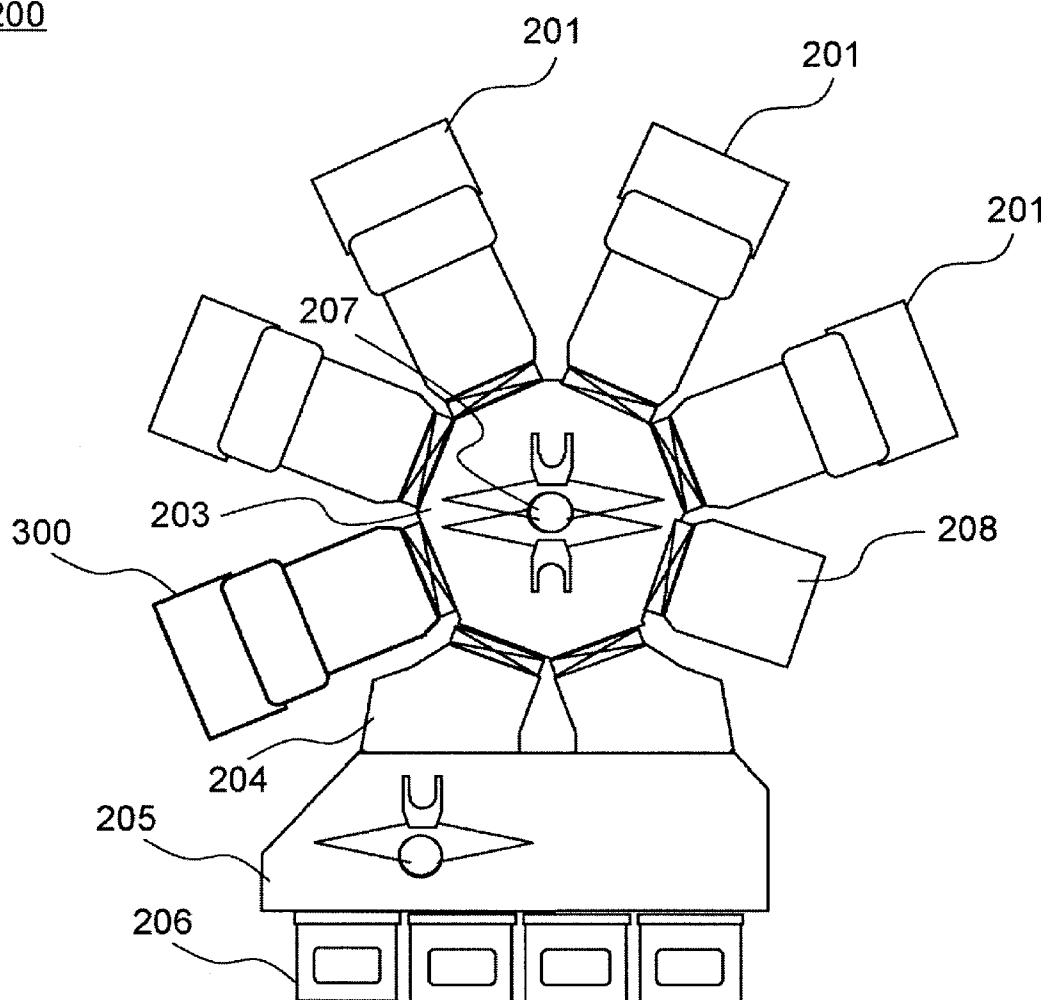
[請求項6] 前記第 1 カソードの中心を通る法線は、前記基板の成膜面を通過するように配置されており、前記第 2 カソードの中心を通る法線は、前記基板の成膜面を通過しないように配置されていることを特徴とする請求項 5 に記載のスパッタリング成膜装置。

[図1]

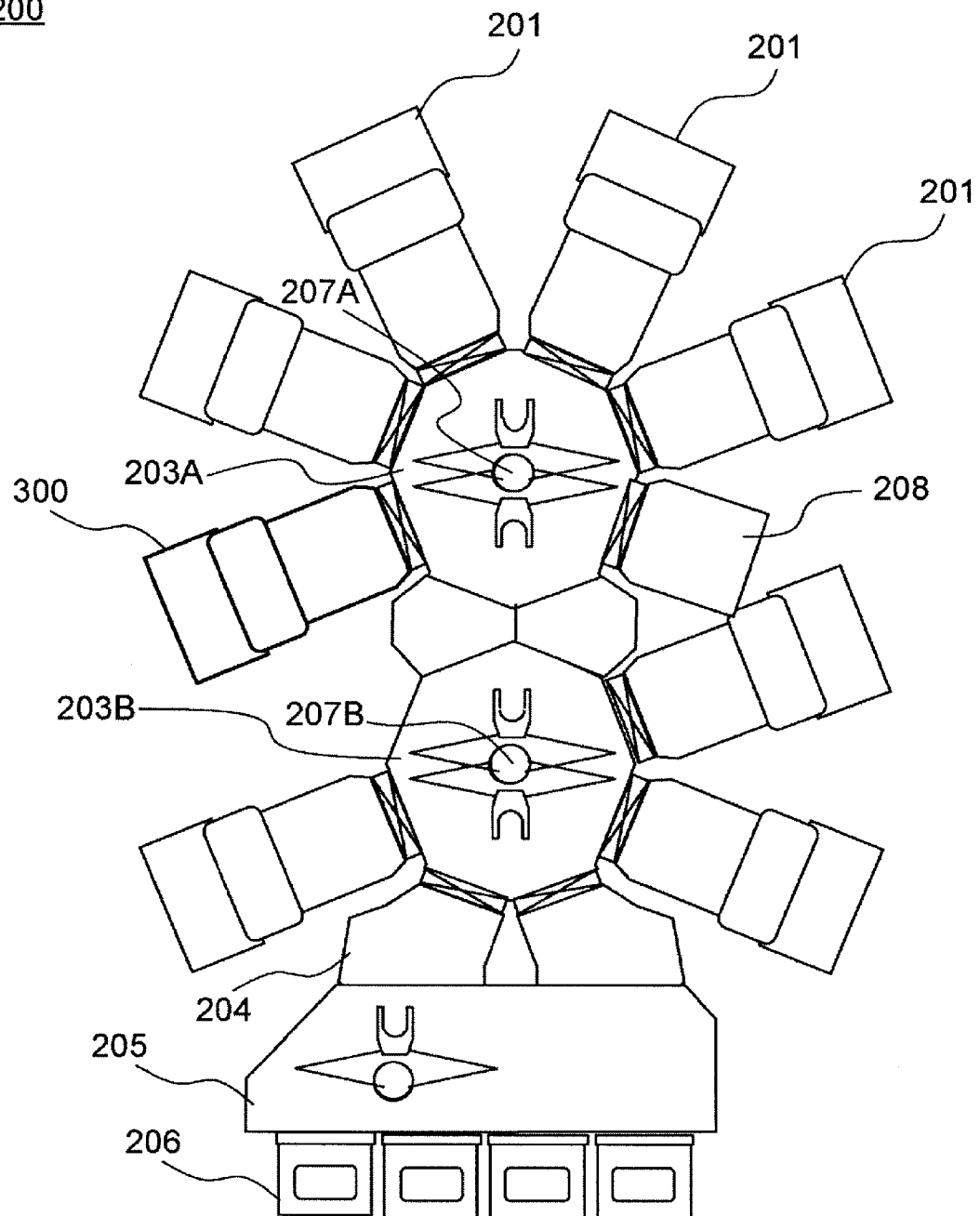
100

[図2A]

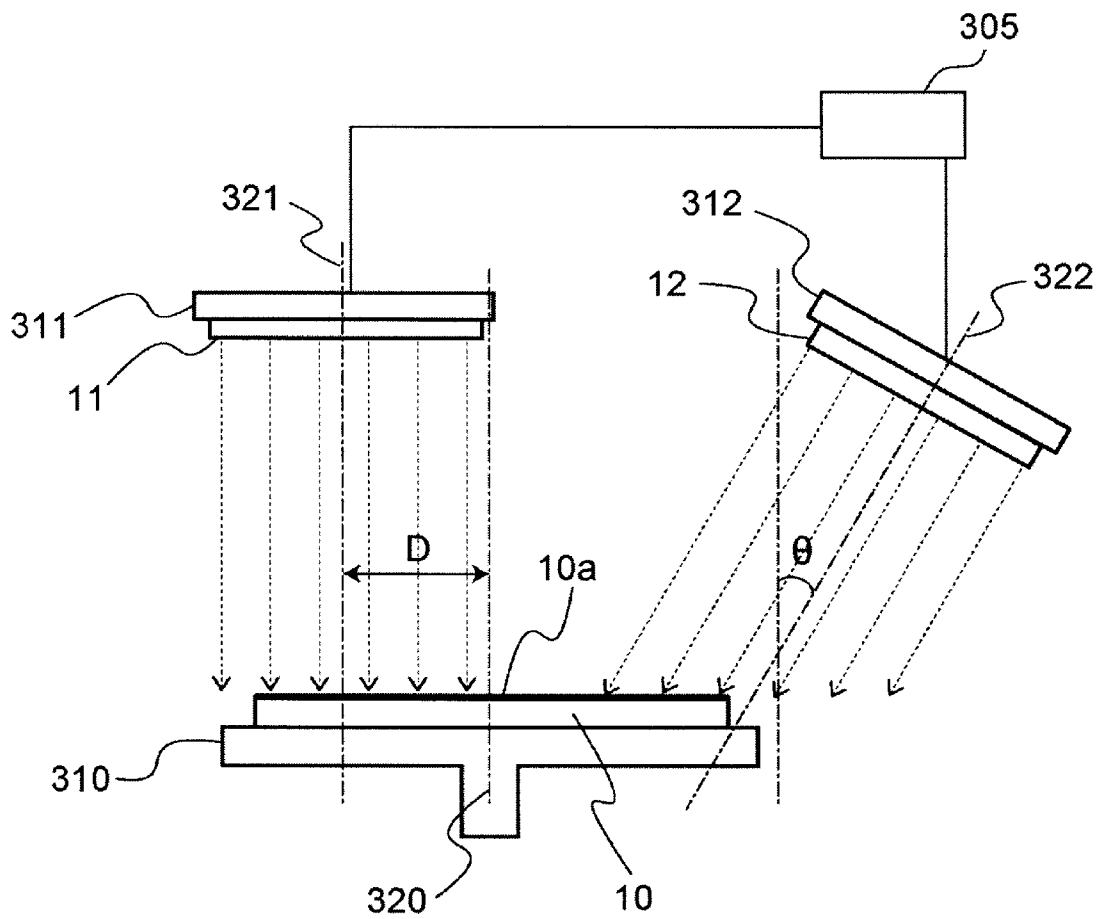
200



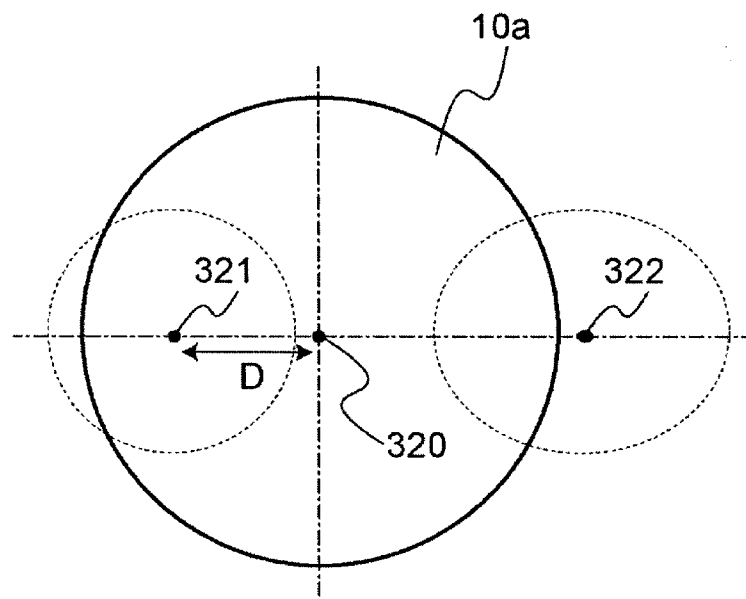
[図2B]

200

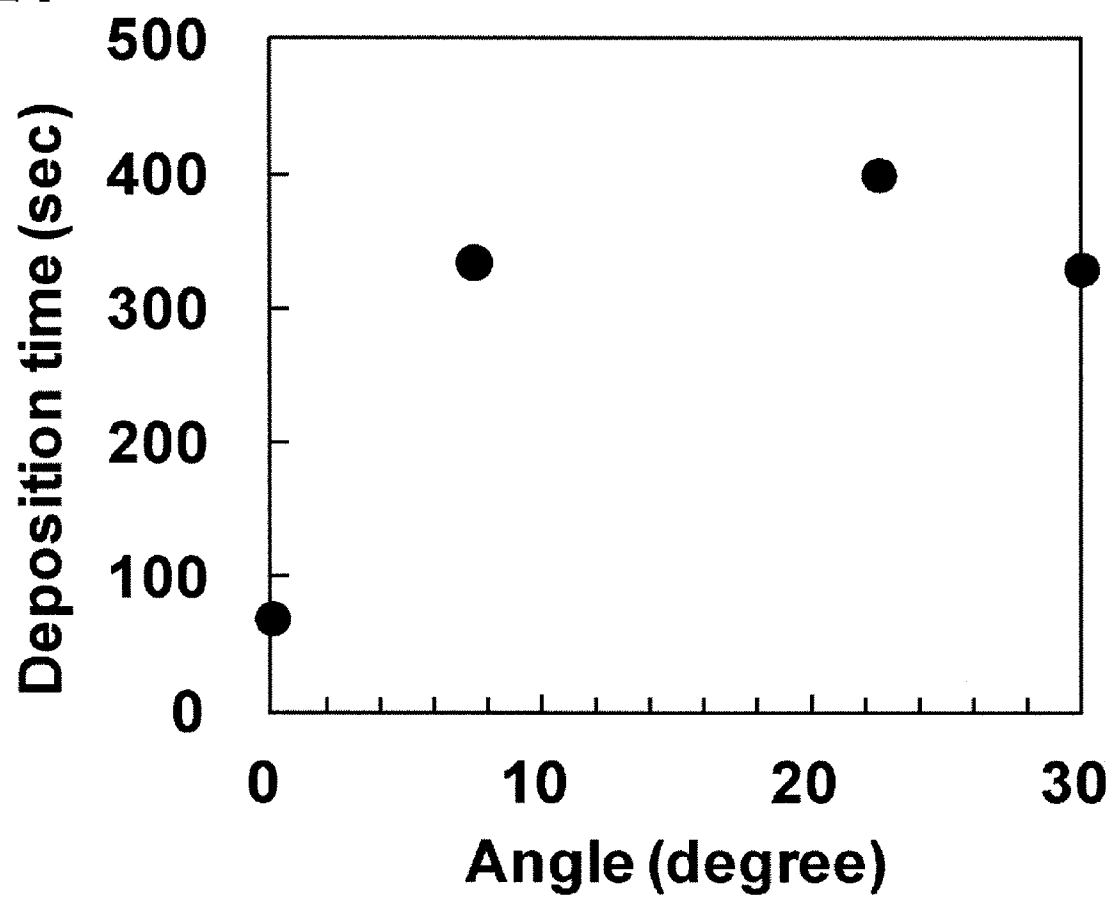
[図3A]

300

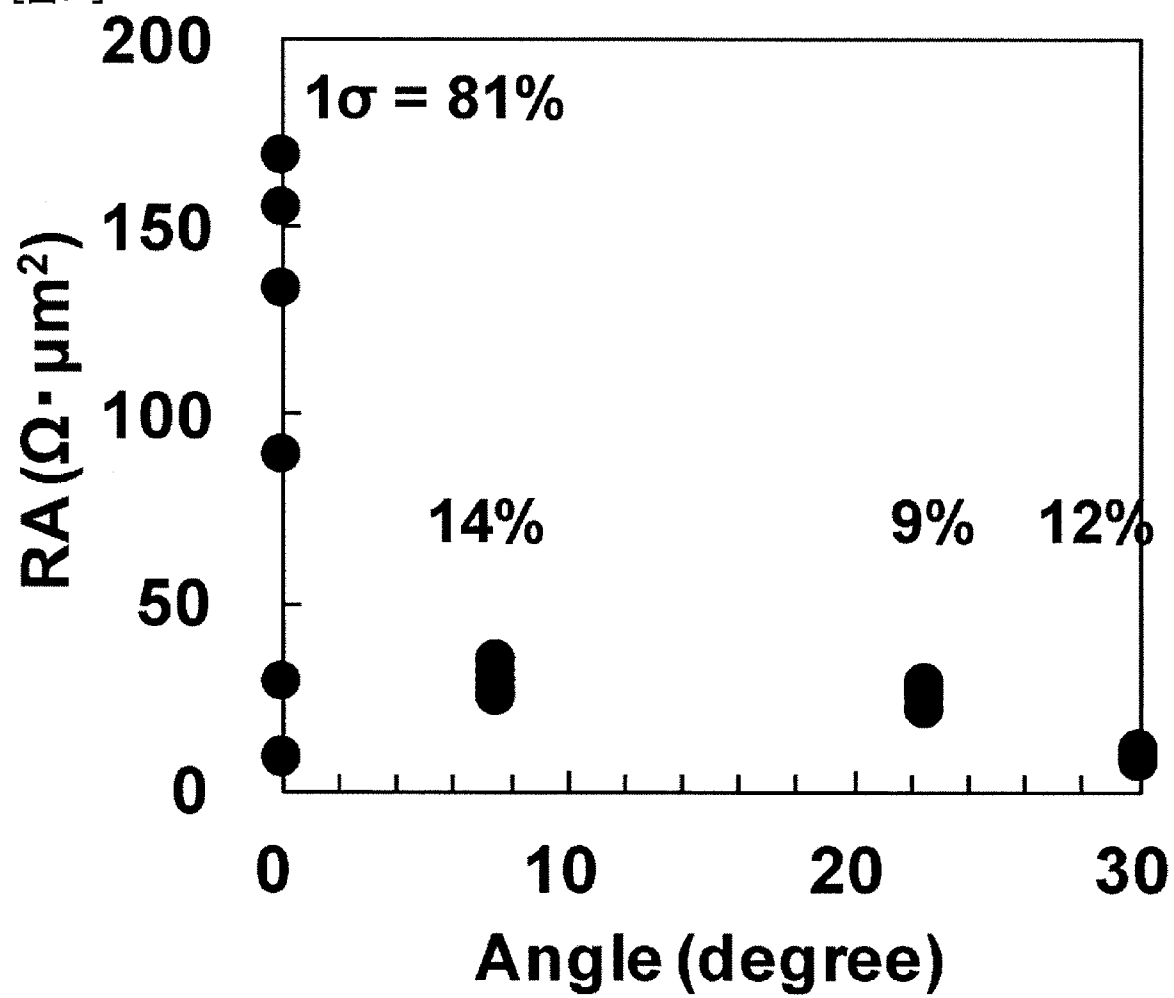
[図3B]

10

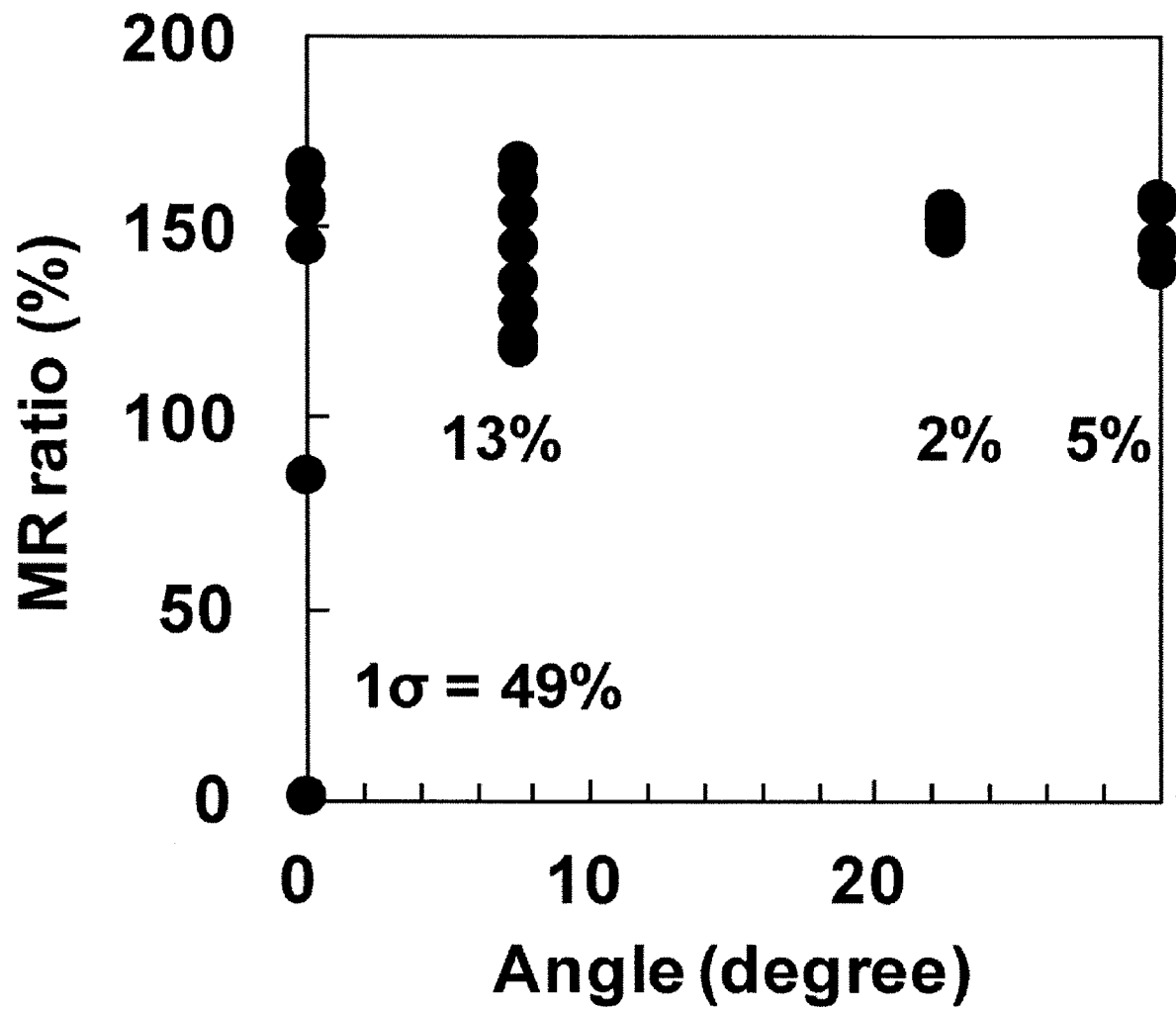
[図4]



[図5A]

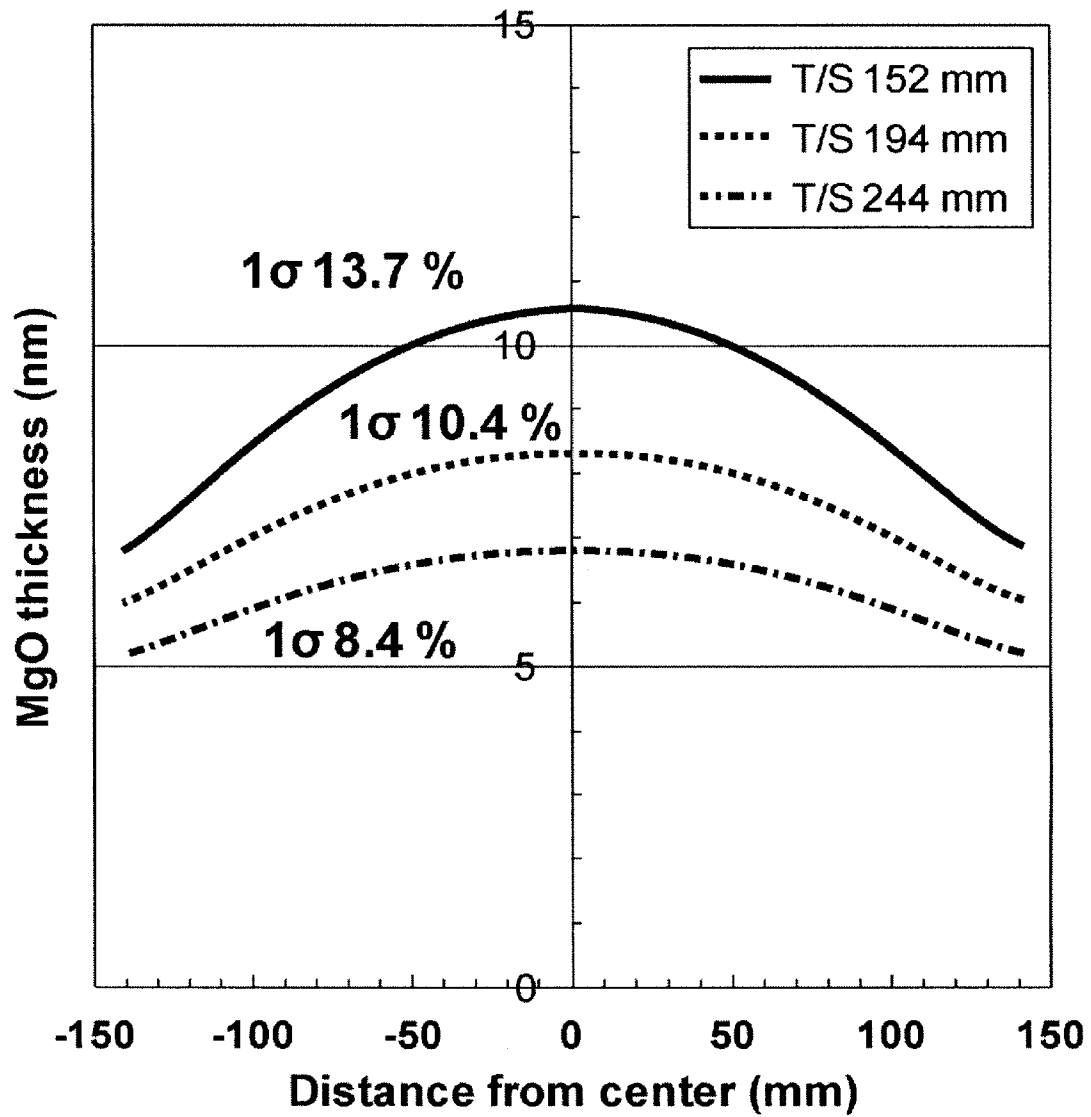


[図5B]



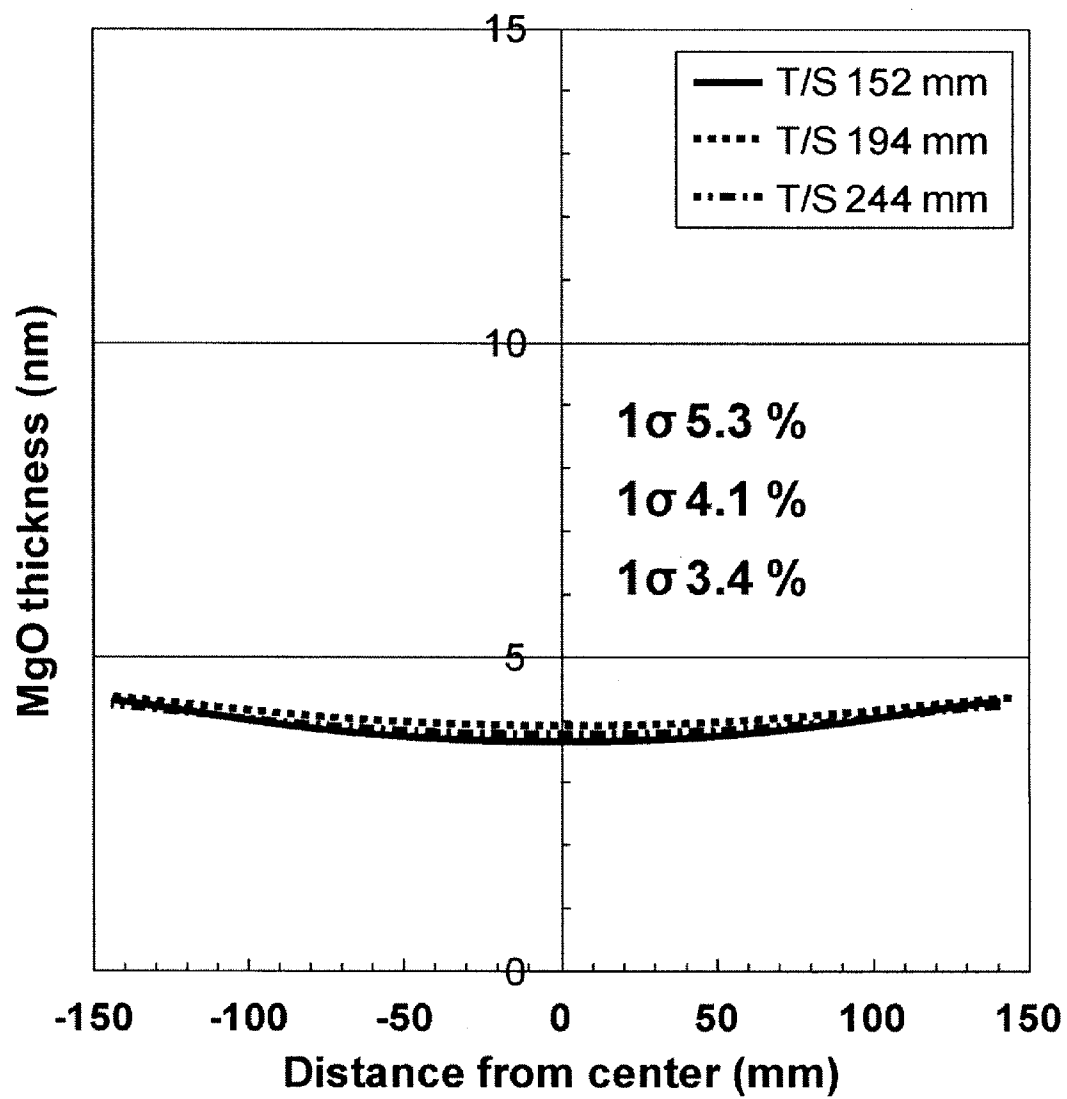
[図6A]

平行平板type

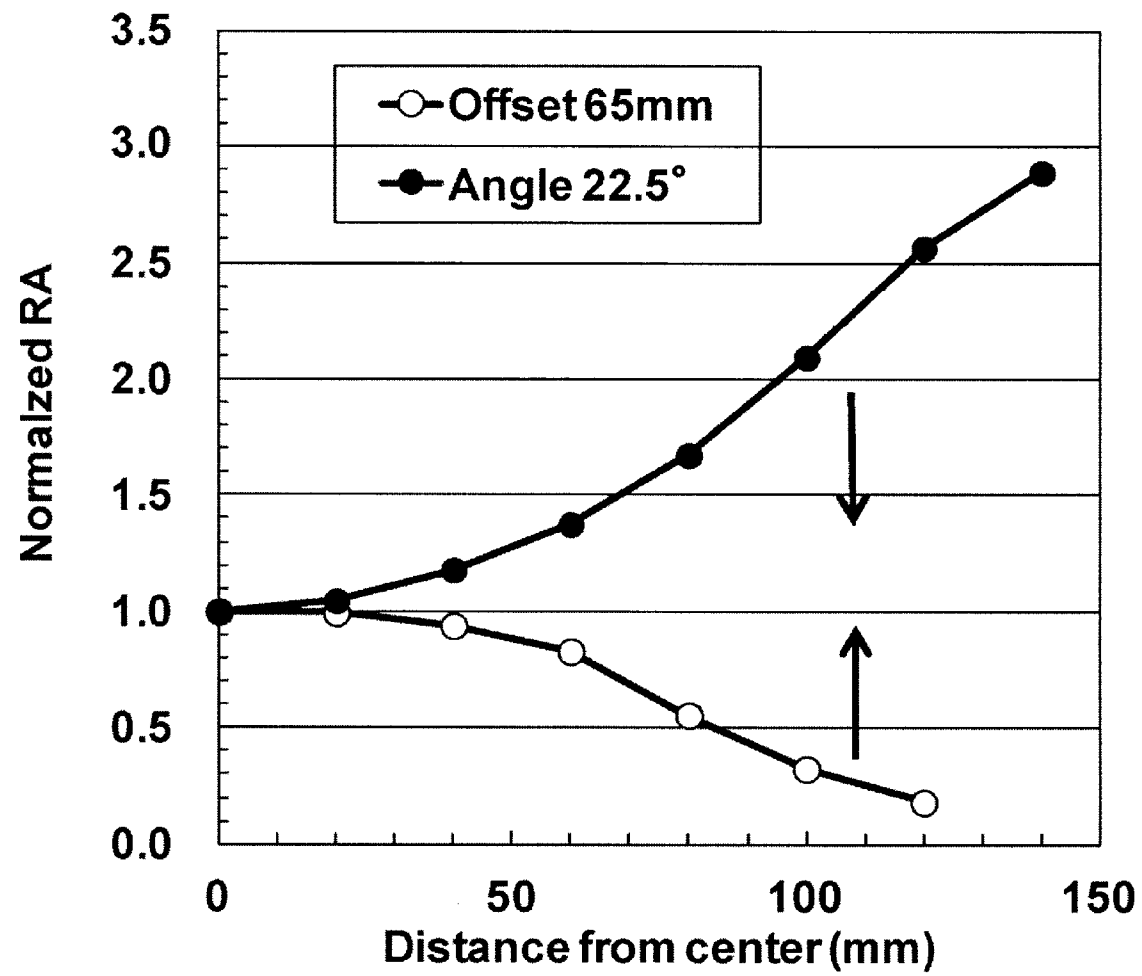


[図6B]

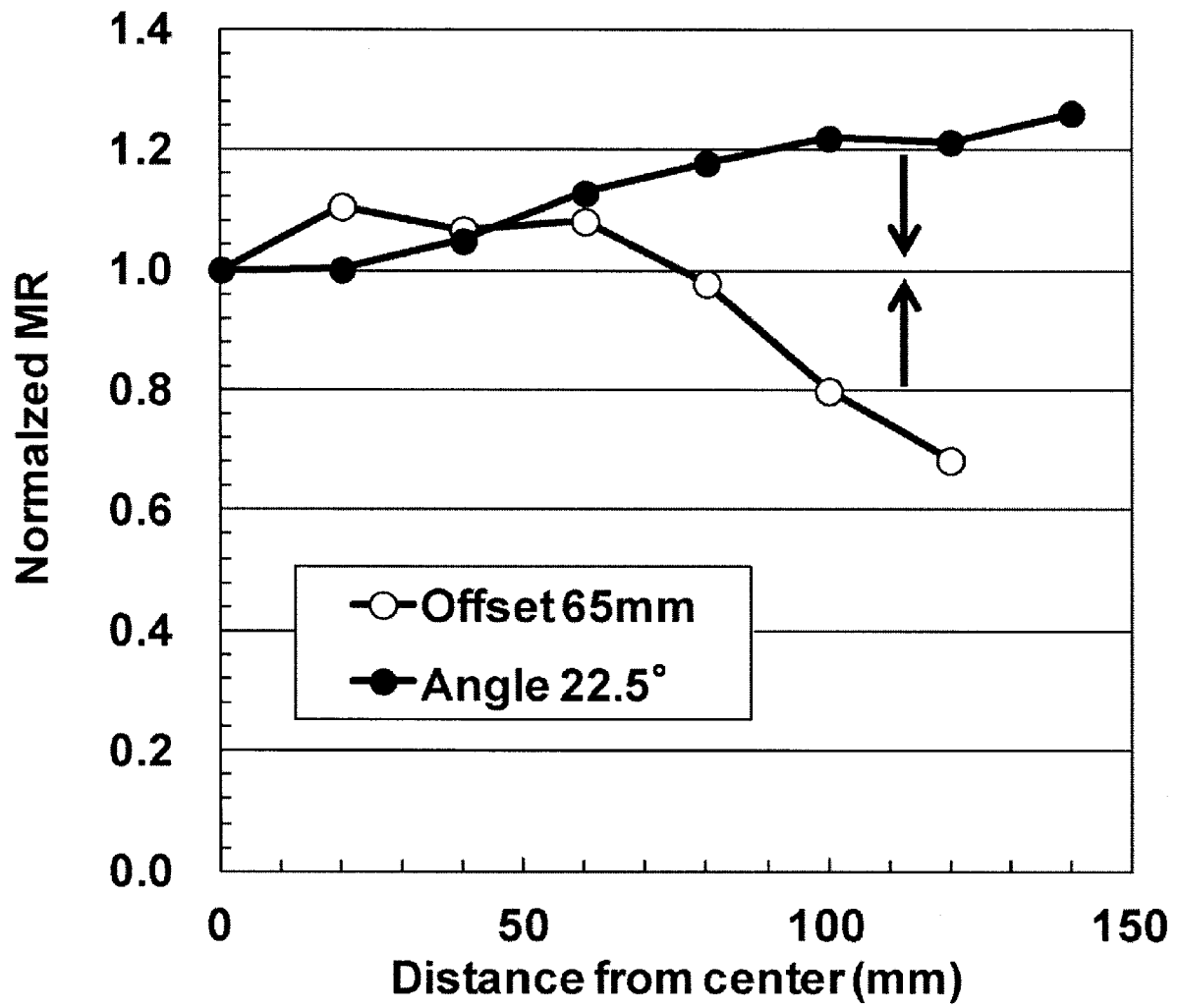
Angle type



[図7A]

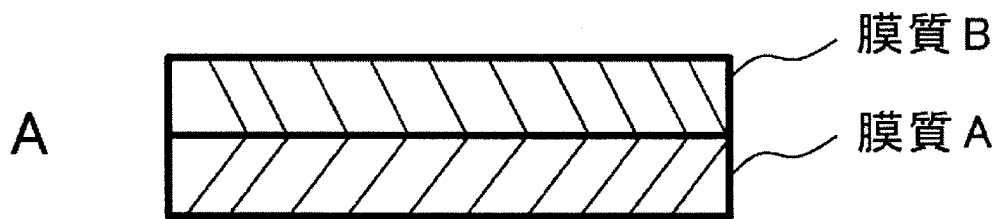


[図7B]

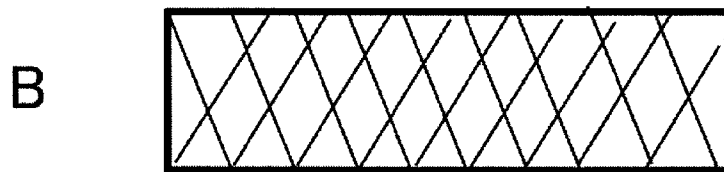


[図8]

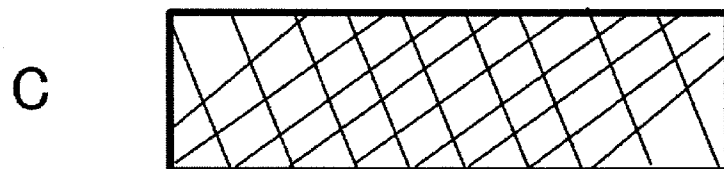
比較例1



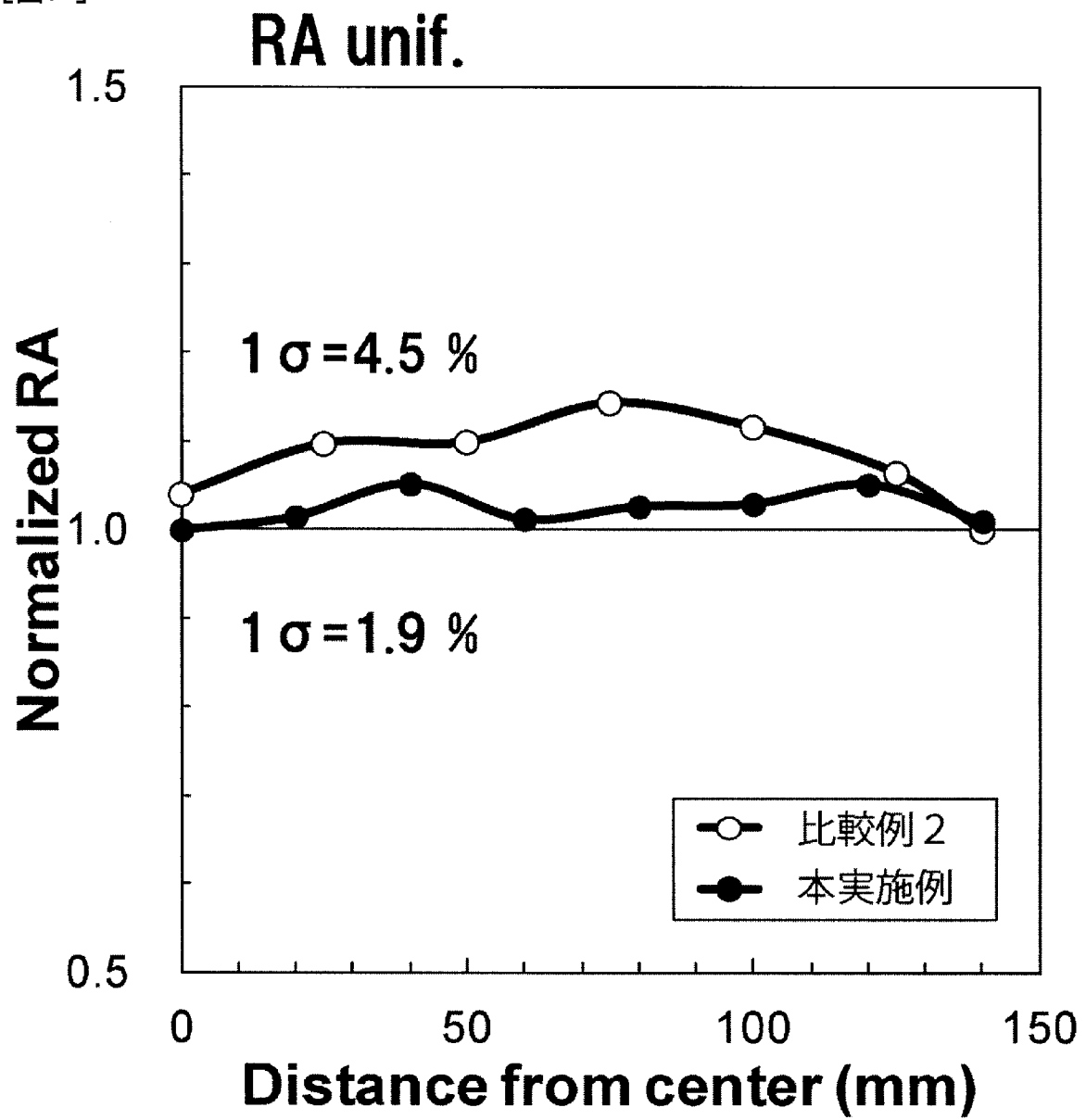
比較例2



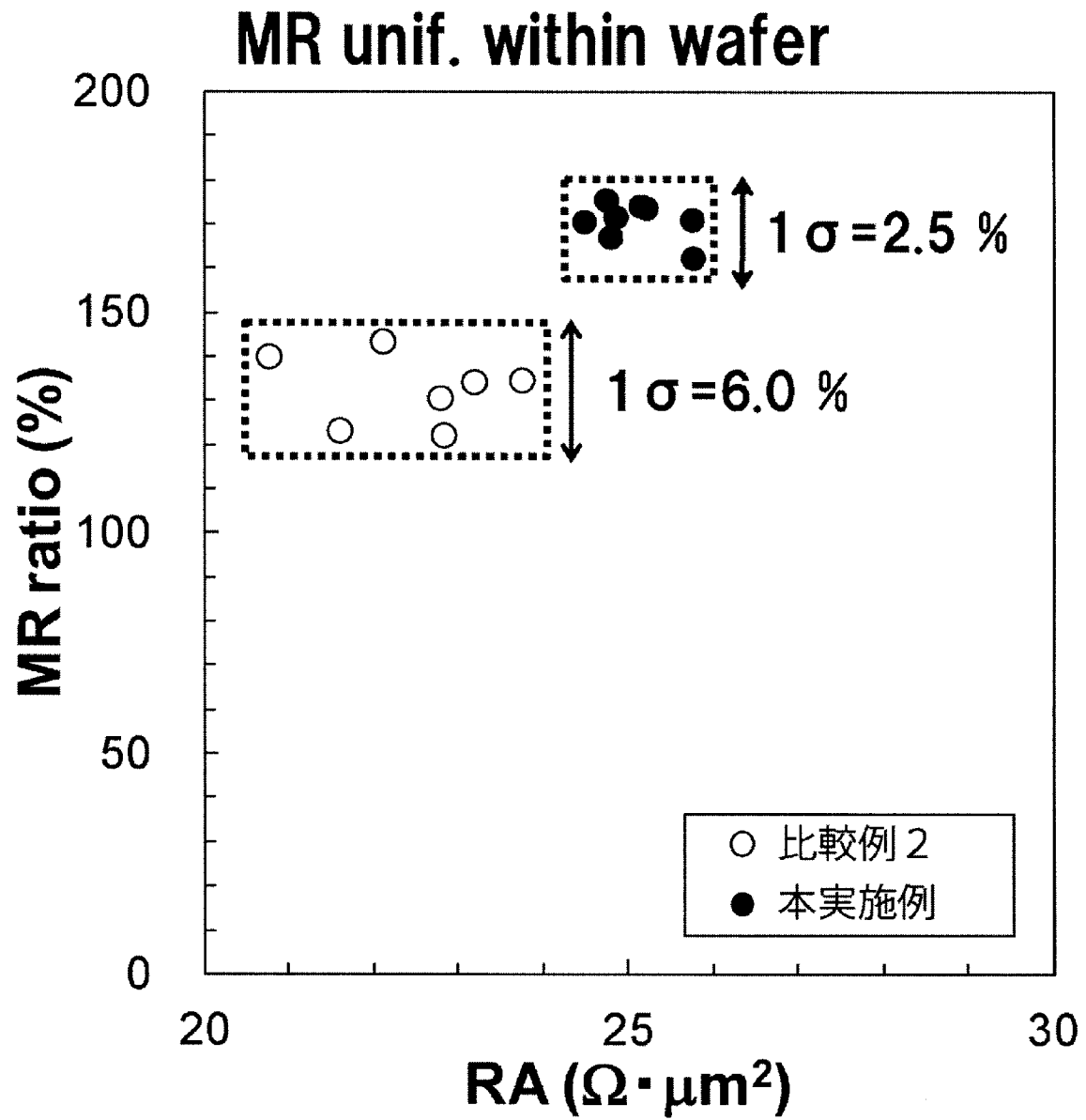
本実施例



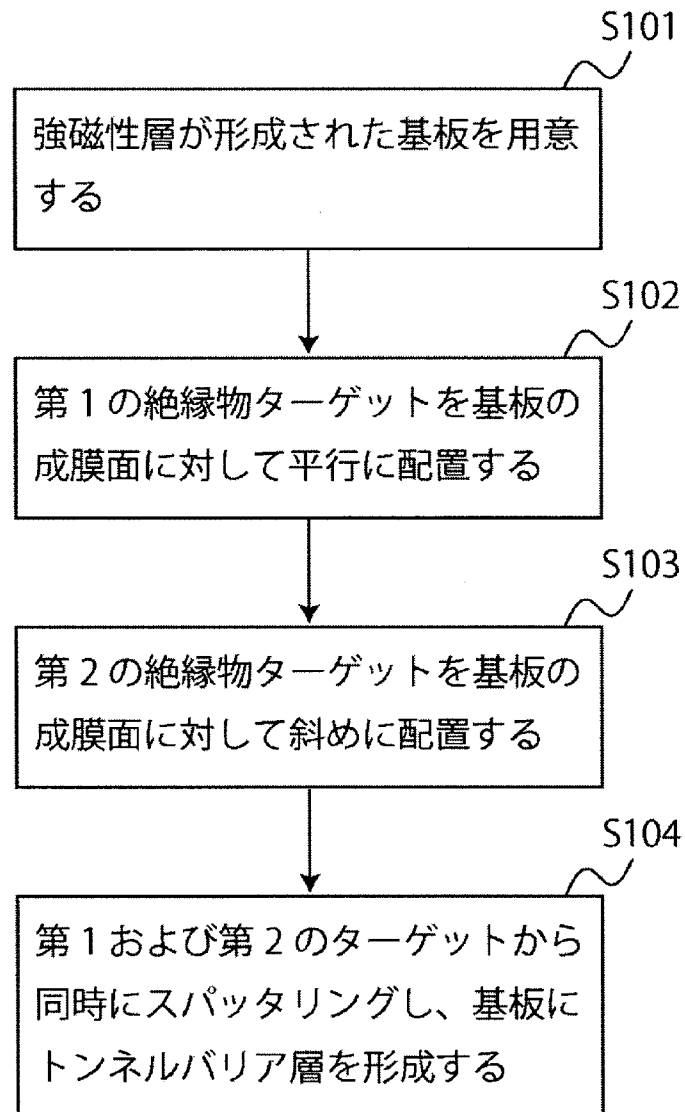
[図9A]



[図9B]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/006056

A. CLASSIFICATION OF SUBJECT MATTER

H01L43/12(2006.01)i, C23C14/34(2006.01)i, H01L43/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L43/12, C23C14/34, H01L43/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2010/029702 A1 (Canon Anelva Corp.), 18 March 2010 (18.03.2010), paragraphs [0012] to [0083]; fig. 1 to 4 & US 2011/0143460 A1 paragraphs [0034] to [0104]; fig. 1 to 4 & CN 102150291 A & KR 10-2011-0040894 A	1-6
Y	JP 2008-047661 A (Seiko Epson Corp.), 28 February 2008 (28.02.2008), paragraphs [0009] to [0037]; fig. 1 to 3 (Family: none)	1-6
Y	JP 05-320892 A (Matsushita Electric Industrial Co., Ltd.), 07 December 1993 (07.12.1993), paragraphs [0006] to [0022]; fig. 1, 2 (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 January 2016 (19.01.16)

Date of mailing of the international search report
02 February 2016 (02.02.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/006056

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 62-007851 A (Hitachi, Ltd.), 14 January 1987 (14.01.1987), page 2, upper left column, line 18 to upper right column, line 12; fig. 6 (Family: none)	1-6
Y	JP 4739464 B2 (Canon Anelva Corp.), 13 May 2011 (13.05.2011), paragraphs [0014] to [0084]; fig. 1 & US 2011/0209986 A1 paragraphs [0032] to [0103]; fig. 1 & WO 2010/073711 A1 & EP 2390380 A1 & CN 102227514 A & KR 10-2011-0089878 A & KR 10-2013-0019035 A	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L43/12(2006.01)i, C23C14/34(2006.01)i, H01L43/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L43/12, C23C14/34, H01L43/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2010/029702 A1（キヤノンアネルバ株式会社）2010.03.18, [0012] - [0083] 及び図1-4 & US 2011/0143460 A1, Pars. [0034]-[0104], Figs.1-4 & CN 102150291 A & KR 10-2011-0040894 A	1-6
Y	JP 2008-047661 A（セイコーエプソン株式会社）2008.02.28, [0009] - [0037] 及び図1-3（ファミリーなし）	1-6

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

19.01.2016

国際調査報告の発送日

02.02.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

境 周一

5 F

3654

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 05-320892 A (松下電器産業株式会社) 1993. 12. 07, [0 0 0 6] － [0 0 2 2] 及び図 1, 2 (ファミリーなし)	1-6
Y	JP 62-007851 A (株式会社日立製作所) 1987. 01. 14, 第 2 頁左上欄 第 1 8 行－右上欄第 1 2 行及び図 6 (ファミリーなし)	1-6
Y	JP 4739464 B2 (キヤノンアネルバ株式会社) 2011. 05. 13, [0 0 1 4] － [0 0 8 4] 及び図 1 & US 2011/0209986 A1, Pars. [0032]-[0103], Fig. 1 & WO 2010/073711 A1 & EP 2390380 A1 & CN 102227514 A & KR 10-2011-0089878 A & KR 10-2013-0019035 A	1-6