



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/133 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년08월22일 10-0750918 2007년08월14일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2001-0000417 2001년01월04일 2005년12월15일	(65) 공개번호 (43) 공개일자	10-2002-0057405 2002년07월11일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자                      삼성전자주식회사  
   경기도 수원시 영통구 매탄동 416

(72) 발명자                        권수현  
   경기도용인시기흥읍농서리산249-109

(74) 대리인                        김원근  
   팬코리아특허법인

(56) 선행기술조사문헌  
JP12137207 A

심사관 : 이동윤

전체 청구항 수 : 총 19 항

## (54) 액정 표시 장치 및 이의 구동 장치

### (57) 요약

본 발명은 액정 표시 패널에 화상 신호를 인가하는 데이터 드라이버의 출력포트를 저감시킨 액정 표시 장치와 이의 구동 장치이다.

본 발명에 따르면, 주사신호를 전달하는 복수의 게이트 라인과, 데이터 신호를 전달하는 복수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 구비하는 액정 표시 패널을 포함하는 액정 표시 장치의 구동 장치에 있어서, 액정 캐패시터의 극성을 구동시키는 데이터 신호를 병렬 출력하되, 상기 데이터 신호중 복수개를 하나의 단위로 하여 외부로부터 제공되는 스위칭 신호를 근거로 상기 하나의 단위로 한 데이터 신호 중 하나를 선택하여 출력하는 데이터 드라이버를 포함하여 이루어진다. 여기서, 액정 표시 패널은 상기 스위칭 신호를 근거로 상기 데이터 드라이버로부터 입력되는 데이터 신호의 출력 경로를 선택하여 상기 액정 표시 패널에 출력하는 스위칭부를 더 포함하는 것이 바람직하다. 그 결과, 데이터 드라이버내에 액정 표시 패널의 데이터 라인에 인가되는 데이터 신호를 저장하는 버퍼부를 별개로 구비하고, 저장된 데이터 신호를 선택적으로 출력하므로써 데이터 드라이버의 출력포트를 줄일 수 있다.

### 대표도

도 3

### 특허청구의 범위

## 청구항 1.

제1 및 제2 구동 신호와 스위칭 신호를 출력하고, 외부로부터 인가되는 수직 동기 신호와 수평 동기 신호와 메인 클럭 신호에 따라 주기와 진폭을 정의하는 제3 구동 신호를 출력하는 타이밍 제어부;

상기 제1 구동 신호를 근거로 액정 캐패시터의 극성을 구동시키는 데이터 신호를 병렬 출력하되, 상기 데이터 신호중 복수개를 하나의 단위로 하여 상기 스위칭 신호를 근거로 하나의 단위로 한 데이터 신호 중 하나를 선택하여 하나의 단위의 출력 단자를 통해 출력하는 데이터 드라이버부;

상기 제2 구동 신호를 근거로 주사 신호를 출력하는 게이트 드라이버부;

상기 제3 구동 신호를 제공받아 레벨을 업 또는 다운하며, 상기 데이터 신호와 소정 주기로 동조하는 공통 전극 전압을 출력하는 구동 전압 발생부; 및

상기 스위칭 신호를 근거로 상기 데이터 드라이버로부터 하나의 단위의 입력 단자를 통해 입력되는 데이터 신호의 출력 경로를 선택하여 출력하는 스위칭부와, 복수의 게이트 라인 및 데이터 라인에 연결된 스위칭소자와, 액정 캐패시터와 저장 캐패시터를 구비하여, 상기 게이트 드라이버부로부터 제공되는 주사 신호와 상기 공통 전극 전압에 응답하여 상기 스위칭부로부터 제공되는 데이터 신호를 디스플레이하는 액정 표시 패널

을 포함하는 액정 표시 장치.

## 청구항 2.

제1항에 있어서, 상기 데이터 드라이버부는,

상기 제3 구동 신호를 제공받아 화상 구동용 디지털 신호를 출력하는 쉬프트 레지스터;

상기 화상 구동용 디지털 신호를 아날로그 신호로 변환하여 출력하는 디지털 아날로그 변환부;

상기 화상 구동용 아날로그 신호중 복수개를 하나의 단위로 하여 저장하고, 상기 타이밍 제어부로부터 제공되는 로드 신호의 인가에 따라 하나의 단위로 하여 저장된 화상 구동용 아날로그 신호를 출력하는 버퍼부; 및

상기 스위칭 신호의 인가에 따라 상기 버퍼부로부터 하나의 단위로 하여 제공되는 화상 구동용 아날로그 신호를 선택하여 출력하는 제1 스위칭부를 포함하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 3.

제2항에 있어서, 상기 버퍼부는,

상기 액정 표시 패널의 홀수측 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제1 버퍼; 및

상기 액정 표시 패널의 짝수측 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제2 버퍼를 포함하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 4.

제3항에 있어서, 상기 제1 스위칭부는,

제1 단이 상기 제1 버퍼에 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 제3 단을 통해 상기 제1 버퍼로부터 입력되는 데이터를 출력하는 제1 트랜지스터; 및

제1 단이 상기 제2 버퍼에 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 상기 제1 트랜지스터와 연결된 제3 단을 통해 상기 제2 버퍼로부터 입력되는 데이터를 출력하는 제2 트랜지스터를 포함하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 5.

제3항에 있어서, 상기 스위칭부는,

상기 스위칭 신호를 근거로 상기 제1 버퍼와 제2 버퍼로부터 입력되는 화상 구동용 아날로그 신호 중 어느 하나를 선택하여 출력하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 6.

제5항에 있어서, 상기 스위칭부는,

제1 단이 상기 제1 트랜지스터의 제3 단에 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 제3 단을 통해 데이터를 출력하는 제3 트랜지스터; 및

제1 단이 상기 제3 트랜지스터의 제1단과 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 제3 단을 통해 데이터를 출력하는 제4 트랜지스터를 포함하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 7.

제1항에 있어서, 상기 데이터 드라이버부는,

상기 제3 구동 신호를 제공받아 화상 구동용 디지털 신호의 홀수번째와 짝수번째로 각각 분리 저장하여 출력하는 래치부;

상기 래치부로부터 제공되는 홀수번째와 짝수번째 화상 구동용 디지털 신호중 상기 타이밍 제어부로부터 제공되는 스위칭 신호의 인가에 따라 홀수번째 또는 짝수번째 화상 구동용 디지털 신호를 선택하여 출력하는 제1 스위칭부;

상기 제1 스위칭부로부터 제공되는 화상 구동용 디지털 신호를 아날로그 신호로 변환하여 출력하는 디지털 아날로그 변환부; 및

상기 디지털 아날로그 변환부로부터 제공되는 화상 구동용 아날로그 신호를 저장하고, 상기 타이밍 제어부로부터 제공되는 로드 신호의 인가에 따라 저장된 화상 구동용 아날로그 신호를 상기 스위칭부에 출력하는 버퍼부를 포함하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 8.

제2항에 있어서, 상기 버퍼부는,

상기 액정 표시 패널의 3n번째 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제1 버퍼;

상기 액정 표시 패널의 3n+1번째 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제2 버퍼; 및

상기 액정 표시 패널의  $3n+2$ 번째 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제3 버퍼를 포함하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 9.

제8항에 있어서, 상기 스위칭부는,

상기 스위칭 신호를 근거로 상기 제1 버퍼와, 제2 버퍼와, 제3 버퍼로부터 입력되는 화상 구동용 아날로그 신호 중 어느 하나를 선택하여 출력하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 10.

주사신호를 전달하는 복수의 게이트 라인과, 데이터 신호를 전달하는 복수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 구비하는 액정 표시 패널을 포함하는 액정 표시 장치의 구동 장치에 있어서,

액정 캐패시터의 극성을 구동시키는 데이터 신호를 병렬 출력하되, 상기 데이터 신호중 복수개를 하나의 단위로 하여 외부로부터 제공되는 스위칭 신호를 근거로 상기 하나의 단위로 한 데이터 신호 중 하나를 선택하여 하나의 단위의 출력 단자를 통해 출력하는 데이터 드라이버

를 포함하는 액정 표시 장치의 구동 장치.

## 청구항 11.

제10항에 있어서, 상기 액정 표시 패널은,

상기 스위칭 신호를 근거로 상기 데이터 드라이버로부터 입력되는 데이터 신호의 출력 경로를 선택하여 상기 액정 표시 패널에 출력하는 스위칭부를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

## 청구항 12.

제10항에 있어서, 상기 데이터 드라이버는,

외부로부터 인가되는 화상 신호를 제공받아 화상 구동용 디지털 신호를 출력하는 쉬프트 레지스터;

상기 화상 구동용 디지털 신호를 아날로그 신호로 변환하여 출력하는 디지털 아날로그 변환부;

상기 화상 구동용 아날로그 신호중 복수개를 하나의 단위로 하여 저장하고, 상기 타이밍 제어부로부터 제공되는 로드 신호의 인가에 따라 하나의 단위로 하여 저장된 화상 구동용 아날로그 신호를 출력하는 버퍼부; 및

상기 스위칭 신호의 인가에 따라 상기 버퍼부로부터 하나의 단위로 하여 제공되는 화상 구동용 아날로그 신호를 선택하여 출력하는 제1 스위칭부를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

## 청구항 13.

제12항에 있어서, 상기 버퍼부는,

상기 액정 표시 패널의 홀수측 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제1 버퍼; 및

상기 액정 표시 패널의 짝수측 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제2 버퍼를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

#### 청구항 14.

제13항에 있어서, 상기 제1 스위칭부는,

제1 단이 상기 제1 버퍼에 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 제3 단을 통해 상기 제1 버퍼로부터 입력되는 데이터를 출력하는 제1 트랜지스터; 및

제1 단이 상기 제2 버퍼에 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 상기 제1 트랜지스터와 연결된 제3 단을 통해 상기 제2 버퍼로부터 입력되는 데이터를 출력하는 제2 트랜지스터를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

#### 청구항 15.

제11항 또는 제13항에 있어서, 상기 스위칭부는,

상기 스위칭 신호를 근거로 상기 제1 버퍼와 제2 버퍼로부터 입력되는 화상 구동용 아날로그 신호 중 어느 하나를 선택하여 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

#### 청구항 16.

제11항 또는 제14항에 있어서, 상기 스위칭부는,

제1 단이 상기 제1 트랜지스터의 제3 단에 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 제3 단을 통해 데이터를 출력하는 제3 트랜지스터; 및

제1 단이 상기 제3 트랜지스터의 제1단과 연결되고, 제2 단을 통해 입력되는 상기 스위칭 신호에 따라 제3 단을 통해 데이터를 출력하는 제4 트랜지스터를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

#### 청구항 17.

제12항에 있어서, 상기 버퍼부는,

상기 액정 표시 패널의  $3n$ 번째 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제1 버퍼;

상기 액정 표시 패널의  $3n+1$ 번째 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제2 버퍼; 및

상기 액정 표시 패널의  $3n+2$ 번째 데이터 라인에 인가되는 화상 구동용 아날로그 신호를 저장하는 제3 버퍼를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

#### 청구항 18.

제16항에 있어서, 상기 스위칭부는,

상기 스위칭 신호를 근거로 상기 제1 버퍼와, 제2 버퍼와, 제3 버퍼로부터 입력되는 화상 구동용 아날로그 신호 중 어느 하나를 선택하여 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

## 청구항 19.

제10항에 있어서, 상기 데이터 드라이버부는,

상기 제3 구동 신호를 제공받아 화상 구동용 디지털 신호의 홀수번째와 짝수번째로 각각 분리 저장하여 출력하는 래치부;

상기 래치부로부터 제공되는 홀수번째와 짝수번째 화상 구동용 디지털 신호중 상기 타이밍 제어부로부터 제공되는 스위칭 신호의 인가에 따라 홀수번째 또는 짝수번째 화상 구동용 디지털 신호를 선택하여 출력하는 제1 스위칭부;

상기 제1 스위칭부로부터 제공되는 화상 구동용 디지털 신호를 아날로그 신호로 변환하여 출력하는 디지털 아날로그 변환부; 및

상기 디지털 아날로그 변환부로부터 제공되는 화상 구동용 아날로그 신호를 저장하고, 상기 타이밍 제어부로부터 제공되는 로드 신호의 인가에 따라 저장된 화상 구동용 아날로그 신호를 상기 스위칭부에 출력하는 버퍼부를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 장치.

## 명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 이의 구동 장치에 관한 것으로, 보다 상세하게는 액정 표시 패널에 화상 신호를 인가하는 데이터 드라이버의 출력포트를 저감시킨 액정 표시 장치 및 이의 구동 장치에 관한 것이다.

일반적으로 액정 표시 장치는 복수의 게이트 라인과 이에 직교하여 배치된 복수의 데이터 라인과 상기 게이트 라인 및 데이터 라인에 연결된 스위칭 소자를 가지는 액정 표시 패널과, 화상신호를 인가하는 데이터 드라이버, 화상 신호의 유입을 위해 게이트 온 전압을 상기 게이트 라인에 순차적으로 인가하는 게이트 드라이버와, 외부의 그래픽 제어기로부터 인가되는 화상을 디스플레이하기 위한 구동 신호를 출력하는 타이밍 제어부를 포함하여 이루어진다.

도 1은 일반적인 액정 표시 장치의 데이터 드라이버를 설명하기 위한 도면이다.

도 1을 참조하면, 일반적인 액정 표시 장치의 데이터 드라이버는 쉬프트 레지스터(10), 디지털 아날로그 변환기(20) 및 버퍼부(30)를 포함하여, 액정 표시 장치의 액정 표시 패널(미도시)에 배치된 각 화소에 전달되는 전압값을 한 라인 간격으로 내려준다.

보다 상세히는, 타이밍 제어부(미도시)로부터 넘어오는 RGB 데이터로 이루어진 디지털 데이터(DATA)를 쉬프트 레지스터(10)에 저장했다가 저장된 디지털 데이터 신호를 디지털 아날로그 변환기(20)에 출력하고, 디지털 아날로그 변환기(20)는 이를 아날로그 데이터 신호로 변환하여 버퍼(30)에 출력한다.

버퍼(30)는 아날로그 데이터를 저장한 후 데이터를 액정 표시 패널(40)에 내릴 것을 명령하는 신호(LOAD신호)가 입력되면, 저장된 데이터에 해당하는 전압을 선택하여 출력한다.

그러나, 이러한 일반적인 액정 표시 장치의 데이터 드라이버의 출력포트는 액정 표시 패널의 데이터 라인의 수에 매칭되어야 하므로 액정 표시 패널의 화소수가 증가함에 따라 데이터 드라이버의 출력포트 역시 증가해야 하고, 이에 따라 비용이 증가하는 문제점이 있다.

## 발명이 이루고자 하는 기술적 과제

이에 본 발명의 기술과 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 액정 표시 패널에 화상 신호를 인가하는 데이터 드라이버의 출력포트를 저감시키기 위한 액정 표시 장치를 제공하는 것이다.

또한 본 발명의 다른 목적은 상기한 데이터 드라이버의 출력포트를 저감시키기 위한 액정 표시 장치의 구동 장치를 제공하는 것이다.

## 발명의 구성

상기한 본 발명의 목적을 실현하기 위한 하나의 특징에 따른 액정 표시 장치는,

제1 및 제2 구동 신호와 스위칭 신호를 출력하고, 외부로부터 인가되는 수직 동기 신호와 수평 동기 신호와 메인 클럭 신호에 따라 주기와 진폭을 정의하는 제3 구동 신호를 출력하는 타이밍 제어부;

상기 제1 구동 신호를 근거로 액정 캐패시터의 극성을 구동시키는 데이터 신호를 병렬 출력하되, 상기 데이터 신호중 복수개를 하나의 단위로 하여 상기 스위칭 신호를 근거로 하나의 단위로 한 데이터 신호 중 하나를 선택하여 출력하는 데이터 드라이버부;

상기 제2 구동 신호를 근거로 주사 신호를 출력하는 게이트 드라이버부;

상기 제3 구동 신호를 제공받아 레벨을 업 또는 다운하며, 상기 데이터 신호와 소정 주기로 동조하는 공통 전극 전압을 출력하는 구동 전압 발생부; 및

상기 스위칭 신호를 근거로 상기 데이터 드라이버로부터 입력되는 데이터 신호의 출력 경로를 선택하여 출력하는 스위칭부와, 복수의 게이트 라인 및 데이터 라인에 연결된 스위칭소자와, 액정 캐패시터와 저장 캐패시터를 구비하여, 상기 게이트 드라이버부로부터 제공되는 주사 신호와 상기 공통 전극 전압에 응답하여 상기 스위칭부로부터 제공되는 데이터 신호를 디스플레이하는 액정 표시 패널을 포함하여 이루어진다.

또한 상기한 본 발명의 다른 목적을 실현하기 위한 하나의 특징에 따른 액정 표시 장치의 구동 장치는, 주사신호를 전달하는 복수의 게이트 라인과, 데이터 신호를 전달하는 복수의 데이터 라인과, 상기 게이트 라인 및 상기 데이터 라인에 연결되어 있는 스위칭 소자를 구비하는 액정 표시 패널을 포함하는 액정 표시 장치의 구동 장치에 있어서,

액정 캐패시터의 극성을 구동시키는 데이터 신호를 병렬 출력하되, 상기 데이터 신호중 복수개를 하나의 단위로 하여 외부로부터 제공되는 스위칭 신호를 근거로 상기 하나의 단위로 한 데이터 신호 중 하나를 선택하여 출력하는 데이터 드라이버를 포함하여 이루어진다. 여기서, 액정 표시 패널은 상기 스위칭 신호를 근거로 상기 데이터 드라이버로부터 입력되는 데이터 신호의 출력 경로를 선택하여 상기 액정 표시 패널에 출력하는 스위칭부를 더 포함하는 것이 바람직하다.

이러한 액정 표시 장치 및 이의 구동 장치에 의하면, 액정 표시 패널의 홀수 또는 짝수번째 데이터 라인에 인가되는 데이터 신호를 분리 저장하는 버퍼부 또는 래치부를 데이터 드라이버내에 별개로 각각 구비하고, 저장된 데이터 신호를 선택적으로 출력하므로써 데이터 드라이버의 출력포트를 줄일 수 있다.

그러면, 통상의 지식을 지닌 자가 본 발명을 용이하게 실시할 수 있도록 실시예에 관해 설명하기로 한다.

도 2는 본 발명의 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 2를 참조하면, 본 발명의 실시예에 따른 액정 표시 장치는 타이밍 제어부(100), 데이터 드라이버부(200), 구동 전압 발생부(300), 게이트 드라이버부(400) 및 액정 표시 패널(500)을 포함한다.

타이밍 제어부(100)는 외부로부터 RGB 화상 신호와 함께 인가되는 수직 동기 신호(Vsync)와, 수평 동기 신호(Hsync)와 메인 클럭 신호(MCLK)에 따라 공통 전극 전압(Vcom)의 주기와 진폭을 정의하는 제1 신호(101)를 구동 전압 발생부(300)에 출력하고, 데이터 드라이버 구동용 신호(LOAD, STH, RGB)를 데이터 드라이버부(200)에 출력하며, 게이트 드라이버 구동용 신호(Gate Clk, STV)를 게이트 드라이버부(400)에 출력한다.

데이터 드라이버부(200)는 복수의 데이터 드라이버(210)와 복수의 제1 스위칭부(220)를 포함하여, 타이밍 제어부(100)로부터 제공되는 데이터 드라이버 구동용 신호(LOAD, STH, RGB)를 제공받아 저장된 데이터 출력포트를 통해 화상 신호를 액정 표시 패널(500)에 출력한다.

보다 상세히는, 데이터 드라이버(210)는 데이터 드라이버 구동용 신호(LOAD, STH, RGB)를 근거로 액정 캐패시터의 극성을 구동시키는 데이터 구동 전압을 제1 스위칭부(220)에 병렬 출력하며, 이때 출력되는 데이터 구동 전압은 액정 표시 패널의 데이터(또는 소스) 라인의 수와 매칭된다.

제1 스위칭부(220)는 타이밍 제어부(100)로부터 제공되는 스위칭 신호(S/W sig)를 근거로 병렬로 입력되는 데이터 구동 전압( $S_1, S_2, \dots, S_{n/2-1}, S_{n/2}$ )을 선택하여 액정 표시 패널(500)에 출력한다. 이때 스위칭 신호는 데이터 구동 전압중 복수개를 1단위로 하여, 1단위의 데이터 구동 전압중 번갈아 가면서 어느 하나를 선택하도록 하는 신호일 수도 있다. 예를 들어, 스위칭 신호는 병렬 입력되는 데이터 구동 전압 중 홀수번째와 짝수번째로 분할하여, 홀수와 짝수를 번갈아가면서 선택하도록 하는 신호이다.

이상에서 설명한 바와 같이, 통상적으로 데이터 탭 IC로 불리는 데이터 드라이버는 데이터 드라이버부에 5개 내지 10개까지 내장되어 액정 표시 패널의 데이터 라인에 데이터 신호를 출력하며, 하나의 데이터 드라이버의 출력포트는 384개(384 채널)로서, 액정 표시 패널의 데이터 라인에 연결될 수 있으나, 본 발명에 따르면 액정 표시 패널의 홀수번째와 짝수번째 데이터 라인에 인가되는 데이터 신호를 저장하기 위한 버퍼를 각각 분리하여 내장하고, 내장된 버퍼로부터 출력되는 데이터 신호를 선택적으로 출력함으로써 데이터 드라이버의 출력포트를 1/2로 줄일 수 있다.

물론, 데이터 라인에 인가되는 데이터 전압을 인접하는 데이터 라인을 3의 배수 또는 그 이상으로 묶는 경우에는 데이터 드라이버의 출력포트를 종래의 출력포트와 비교하여 1/3 또는 그 이하로 줄일 수 있다.

구동 전압 발생부(300)는 제1 신호(101)를 제공받아 이의 전압 레벨을 업 또는 다운하며, 게이트 드라이버부(400)의 구동을 위한 게이트 구동 전압(Von, Voff)을 게이트 드라이버(400)에 출력하고, 게이트 구동 전압에 소정의 주기로 동조하여 스윙하는 공통 전극 전압(Vcom)을 액정 표시 패널(500)에 출력한다.

게이트 드라이버부(400)는 타이밍 제어부(100)로부터 제공되는 게이트 드라이버 구동용 신호(Gate Clk, STV)와 구동 전압 발생부(300)로부터 제공되는 게이트 구동 전압(Von, Voff)을 근거로 게이트 구동 전압( $G_1, G_2, \dots, G_m$ )을 액정 표시 패널(500)에 출력한다.

액정 표시 패널(500)은 복수의 공통 전극 라인과, m개의 게이트 라인과, 상기 게이트 라인과 직교하는 n개의 데이터 라인과, 각각의 게이트 라인 및 데이터 라인에 각각 연결되어 있는 스위칭 소자(TFT)와, 액정 캐패시터와, 저장 캐패시터를 구비하고, 제1 스위칭부(220)로부터 인가되는 데이터 구동 전압( $S_1, S_2, \dots, S_{n/2-1}, S_{n/2}$ )을 제공받아 데이터 라인으로의 출력 경로를 선택하여 출력하는 제2 스위칭부(510)를 구비한다.

보다 상세히는, 액정 표시 패널(500)의 제2 스위칭부(510)는 타이밍 제어부(100)로부터 인가되는 스위칭 신호(S/W sig)를 근거로 제1 스위칭부(220)로부터 제공되는 데이터 구동 전압( $S_1, S_2, \dots, S_{n/2-1}, S_{n/2}$ )의 출력 경로, 바람직하게는 데이터 라인으로의 출력 경로를 선택하고, 선택된 경로를 통해 데이터 라인측에 데이터 구동 전압을 출력한다. 예를 들어, 홀수번째 데이터 구동 신호가 입력되는 경우에는 홀수번째 데이터 라인에 인가되도록 스위칭하고, 짝수번째 데이터 구동 신호가 입력되는 경우에는 짝수번째 데이터 라인에 인가되도록 스위칭한다.

또한 액정 표시 패널(500)은  $n \times m$ 의 화소 전극을 갖고서, 게이트 드라이버(400)로부터 제공되는 게이트 전압(또는 주사 신호)과 구동 전압 발생부(300)로부터 제공되는 공통 전극 전압(Vcom)에 응답하여 내장된 제2 스위칭부(510)를 경유하여 데이터 드라이버부(200)로부터 제공되는 데이터 전압(또는 화상 신호)을 디스플레이한다.

이상의 실시예에서는 액정 표시 패널의 상단부, 즉 데이터 신호가 입력되는 부분에 제2 스위칭부(510)가 일체로 구현된 것을 그 일례로 설명하였으나, 액정 표시 패널과 제2 스위칭부(510)를 분리시켜 구현할 수도 있다.

이상에서 설명한 바와 같이, 일반적인 데이터 드라이버는 액정 표시 패널의 데이터 라인에 각각 인가되어 내장된 액정 캐패시터의 극성을 구동시키는 데이터 구동 전압을 출력하는데, 본 발명에 따르면 데이터 드라이버의 출력포트를 1/2 또는 그 이하로 줄일 수 있다.



도 3은 본 발명의 일실시예에 따른 데이터 드라이버와 액정 표시 패널을 설명하기 위한 도면이다.

도 2와 도 3을 참조하면, 본 발명의 일실시예에 따른 데이터 드라이버(210)는 쉬프트 레지스터(212), 디지털 아날로그 변환기(DAC)(214), 버퍼부(216) 및 제1 스위칭부(220)를 포함하여, 타이밍 제어부(100)로부터 제공되는 데이터 신호를 액정 표시 패널(500)의 제2 스위칭부(510)에 출력한다.

보다 상세히는, 쉬프트 레지스터(212)는 화상 구동용 디지털 신호를 디지털 아날로그 변환기(214)에 출력한다.

디지털 아날로그 변환기(214)는 화상 구동용 디지털 신호를 아날로그 신호로 변환하여 액정 표시 패널의 홀수번째 데이터 라인에 인가되어야 할 데이터와 짝수번째 데이터 라인에 인가되어야 할 데이터를 버퍼부(216)에 출력한다.

버퍼부(216)는 액정 표시 패널의 홀수번째 데이터 라인에 인가되어야 할 데이터를 입력받아 저장하는 제1 버퍼와, 짝수번째 데이터 라인에 인가되어야 할 데이터를 입력받아 저장하는 제2 버퍼를 포함하고, 타이밍 제어부(100)로부터 로드 신호(LOAD 또는 TP)의 인가에 따라 제1 및 제2 버퍼에 저장된 홀수번째 데이터와 짝수번째 데이터를 제1 스위칭부(220)에 출력한다. 이때 이용되는 제1 버퍼와 제2 버퍼는 아날로그 신호를 저장할 수 있는 버퍼이다.

제1 스위칭부(220)는 타이밍 제어부(100)로부터 제공되는 스위칭 신호(S/W sig)에 응답하여 버퍼부(216)로부터 출력되는 데이터 신호중 홀수번째 데이터 신호와 짝수번째 데이터 신호중 하나를 선택하여 액정 표시 패널(500)에 내장된 제2 스위칭부(510)에 출력한다.

또한 본 발명의 일실시예에 따른 제2 스위칭부(510)는 상기 스위칭 신호(S/W sig)에 연동하여 제1 스위칭부(218)로부터 홀수번째 데이터가 인가되는 경우에는 해당 데이터를 액정 표시 패널(500)의 홀수번째 데이터 라인에 각각 인가하고, 해당 화상 신호가 짝수번째 데이터 라인에 인가하는 경우에는 해당 데이터를 액정 표시 패널(500)의 짝수번째 데이터 라인에 각각 인가한다. 여기서, 데이터 드라이버(210)에 내장된 제1 스위칭부(220)와 액정 표시 패널(500)에 내장된 제2 스위칭부(510)는 디지털 신호를 스위칭한다.

이상에서 설명한 바와 같이, 본 발명의 일실시예에서는 제1 스위칭부에서 액정 표시 패널에 인가되어야 할 데이터를 홀수번째와 짝수번째로 각각 분할하여 둘 중 하나를 선택하여 출력하고, 제2 스위칭부에서는 제1 스위칭부로부터 입력되는 데이터에 따라 액정 표시 패널의 홀수 또는 짝수번째 데이터 라인에 각각 출력하는 것을 일례로 설명하였으나, 각각 인접하는 데이터 신호 3개 또는 그 이상을 하나의 단위로 하여, 데이터 드라이버(210)에 내장되는 제1 스위칭부와 액정 표시 패널(500)에 내장되는 제2 스위칭부를 구현할 수도 있을 것이다.

도 4는 상기한 도 3의 제1 스위칭부(220)와 제2 스위칭부(510)를 구현한 일례를 설명하기 위한 도면이다.

도 1 내지 도 4를 참조하면, 타이밍 제어부(100)로부터 인가되는 스위칭 신호가 로우(LOW) 레벨일 때, 제2 MOS(Q1)와 제4 MOS(Q4)는 턴 오프되고, 제1 MOS(Q1)와 제3 MOS(Q3)가 턴온되어 버퍼(218)로부터 출력되는 홀수번째 데이터 구동 전압을 화상 신호로 하여 액정 표시 패널(520)의 홀수번째 데이터 라인에 출력한다.

또한, 스위칭 신호가 하이(HIGH)레벨일 때, 제1 MOS(Q1)와 제3 MOS(Q3)는 턴 오프되고, 제2 MOS(Q1)와 제4 MOS(Q4)가 턴온되어 버퍼(218)로부터 출력되는 짝수번째 데이터 구동 전압을 화상 신호로 하여 액정 표시 패널(500)의 짝수번째 데이터 라인에 출력한다.

이상에서는 MOS 트랜지스터(MOS)를 이용하여 제1 스위칭부와 제2 스위칭부의 구현의 일례로 설명하였으나, 바이폴라 트랜지스터(BJT)를 이용하여 제1 스위칭부와 제2 스위칭부를 구현하는 것도 당업자라면 가능할 것이다.

도 5는 본 발명의 다른 실시예에 따른 데이터 드라이버와 액정 표시 패널을 설명하기 위한 도면이다.

도 5를 참조하면, 본 발명의 다른 실시예에 따른 데이터 드라이버는 래치부(230), 제3 스위칭부(240), 디지털 아날로그 변환기(250) 및 버퍼(260)를 포함한다.

래치부(230)는 화상 구동용 디지털 신호의 홀수번째 데이터 신호를 저장하는 제1 래치(232)와, 화상 구동용 디지털 신호의 짝수번째 데이터 신호를 저장하는 제2 래치(234)로 이루어져, 저장된 홀수번째 데이터 신호 및 짝수번째 데이터 신호를 제3 스위칭부(240)에 출력한다.

제3 스위칭부(240)는 제1 래치(232) 및 제2 래치(234)로부터 각각 홀수번째 데이터 신호 및 짝수번째 데이터 신호를 제공받아 타이밍 제어부(100)로부터 인가되는 스위칭 신호(S/W Sig)를 근거로 홀수번째 데이터 신호 또는 짝수번째 데이터 신호 중 어느 하나를 선택하여 디지털 아날로그 변환기(250)에 출력한다. 여기서, 제3 스위칭부(240)는 디지털 신호를 스위칭한다.

디지털 아날로그 변환기(250)는 화상 구동용 디지털 신호를 아날로그 신호로 변환하여 버퍼(260)에 출력하고, 버퍼(260)는 타이밍 제어부(100)로부터 로드 신호(LOAD 또는 TP)의 인가에 따라 저장된 데이터를 액정 표시 패널(500)에 내장된 제2 스위칭부(510)에 출력한다.

액정 표시 패널(500)에 내장된 제2 스위칭부(510)는 버퍼(260)로부터 제공되는 데이터의 출력 경로를 선택하는데, 보다 상세히는 상기 스위칭 신호(S/W sig)에 연동하여 버퍼(260)로부터 홀수번째 데이터가 인가되는 경우에는 해당 데이터를 액정 표시 패널(500)의 홀수번째 데이터 라인에 각각 인가하고, 해당 화상 신호가 짝수번째 데이터 라인에 인가하는 경우에는 해당 데이터를 액정 표시 패널(500)의 짝수번째 데이터 라인에 각각 인가한다. 여기서, 제2 스위칭부(510)는 아날로그 신호를 스위칭한다.

그리고, 제3 스위칭부(240)와 제2 스위칭부(510)의 구성은 상기한 도 4를 근거로 용이하게 구성할 수 있으므로 그에 대한 설명은 생략한다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

## 발명의 효과

이상 설명한 바와 같이, 본 발명에 따르면, 액정 표시 장치의 데이터 라인에 화상 신호인 데이터 신호를 출력하는 데이터 드라이버의 출력포트를 종래의 데이터 드라이버의 출력포트에 비해 1/2 또는 그 이상으로 줄일 수 있다.

## 도면의 간단한 설명

도 1은 일반적인 액정 표시 장치의 데이터 드라이버를 설명하기 위한 도면이다.

도 2는 본 발명의 실시예에 따른 액정 표시 장치를 설명하기 위한 도면이다.

도 3은 본 발명의 일실시예에 따른 데이터 드라이버와 액정 표시 패널을 설명하기 위한 도면이다.

도 4는 상기한 도 3의 제1 스위칭부와 제2 스위칭부를 구현한 일례를 설명하기 위한 도면이다.

도 5는 본 발명의 다른 실시예에 따른 데이터 드라이버와 액정 표시 패널을 설명하기 위한 도면이다.

### <도면의 주요부분에 대한 부호의 설명>

10, 212 : 쉬프트 레지스터 100 : 타이밍 제어부

20, 214, 250 : DAC 200 : 데이터 드라이버부

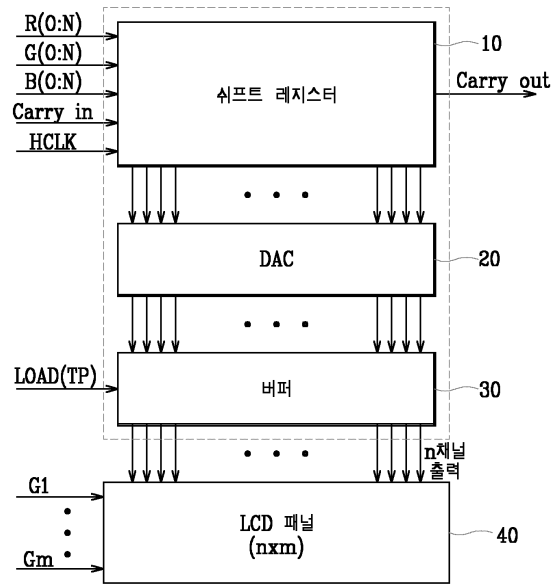
220, 240, 300, 510 : 스위칭부 30, 216, 260 : 버퍼부

300 : 구동 전압 발생부 400 : 게이트 드라이버부

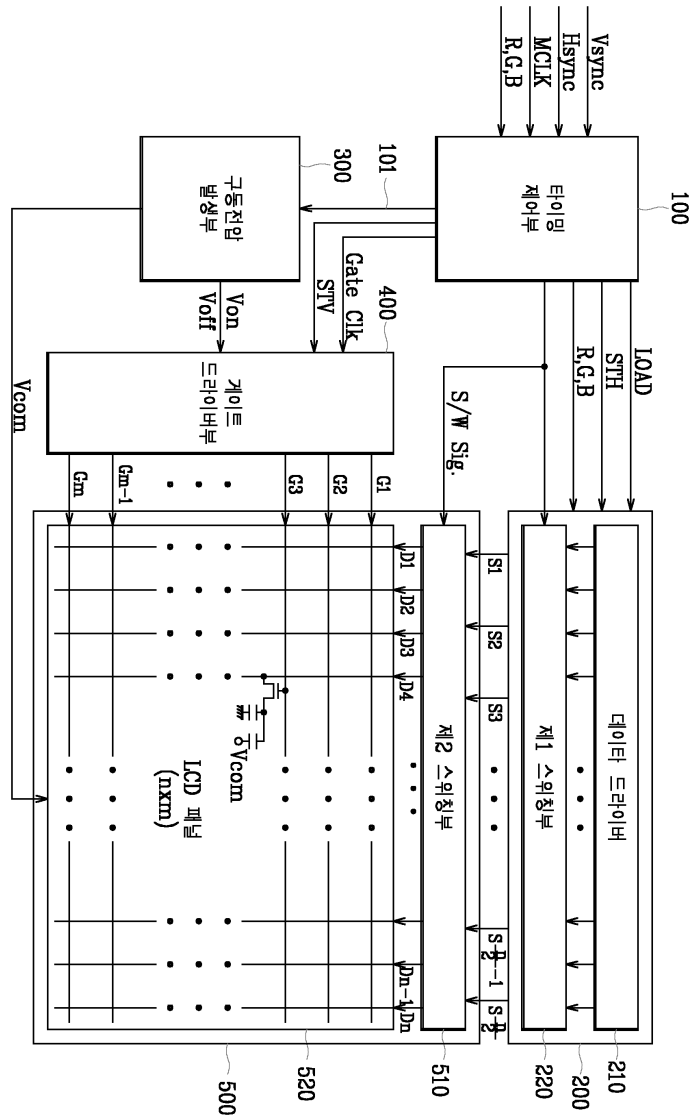
500 : 액정 표시 패널

## 도면

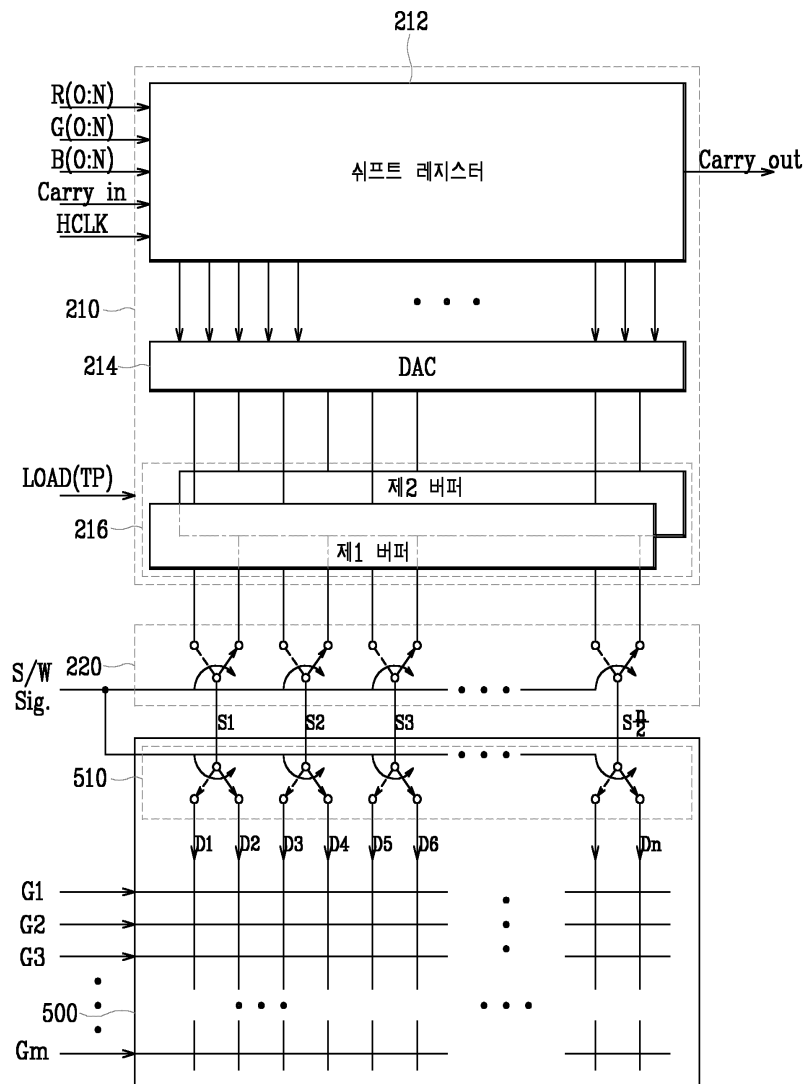
도면1



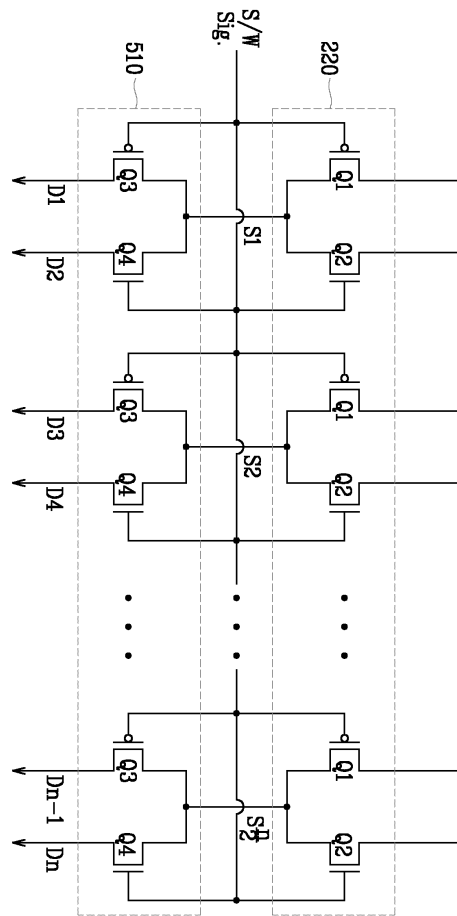
도면2



도면3



도면4



도면5

