

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年12月29日 (29.12.2005)

PCT

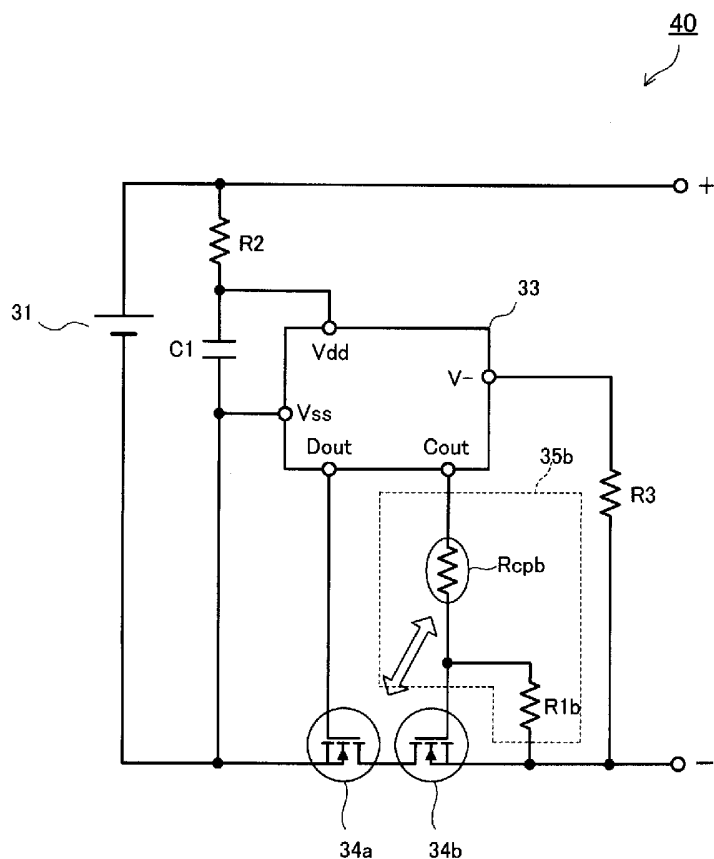
(10) 国際公開番号
WO 2005/124964 A1

- (51) 国際特許分類: H02J 7/00, H02H 7/18 (71) 出願人 (米国を除く全ての指定国について): 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (21) 国際出願番号: PCT/JP2005/009326
- (22) 国際出願日: 2005年5月23日 (23.05.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-178440 2004年6月16日 (16.06.2004) JP
特願2004-206244 2004年7月13日 (13.07.2004) JP
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 椿修二 (TSUBAKI, Shuji) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 池田豊 (IKEDA, Yutaka) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 宮川和人 (MIYAGAWA, Kazuto) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).

[続葉有]

(54) Title: BATTERY PACK PROTECTING CIRCUIT AND BATTERY PACK

(54) 発明の名称: 電池パックの保護回路および電池パック



(57) Abstract: There are provided a first switch element (34a) for interrupting the discharging current following in a battery cell (31) and a second switch element (34b) for interrupting the charging current. A positive character thermistor (Rcpb) is inserted between a gate control terminal (Dout, Cout) of a protection control circuit (33) and the gate of at least one of the switch elements (34a, 34b), while a resistor (R1b) is connected between the gate and source of that switch element. The positive character thermistor (Rcpb) is thermally coupled to the first and second switch elements (34a, 34b) or to the battery cell (31). In this way, an extraordinary excessive heating state of the switch elements (34a, 34b) or battery cell (31) causes a rise in the resistance of the positive character thermistor (Rcpb), which then places the switch element (34b) in an interruption state to activate a protection function.

(57) 要約: 電池セル (31) に流れる放電電流を遮断する第1のスイッチ素子 (34a) と充電電流を遮断する第2のスイッチ素子 (34b) を設け、保護制御回路 (33) のゲート制御端子 (Dout), (Cout) とスイッチ素子 (34a), (34b) の少なくとも一方のゲートとの間に正特性サーミスタ (Rcpb) を挿入

し、そのスイッチ素子のゲート・ソース間に抵抗 (R1b) を接続する。正特性サーミスタ (Rcpb) は第1

[続葉有]



(74) 代理人: 小森久夫, 外(KOMORI, Hisao et al.); 〒5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

・第 2 のスイッチ素子 (34 a), (34 b) または電池セル (31) と熱的に結合させる。これによりスイッチ素子 (34 a), (34 b) や電池セル (31) の異常過熱状態で正特性サーミスタ (Rcpb) の抵抗値上昇によってスイッチ素子 (34 b) が遮断状態となって保護機能が働く。

明 細 書

電池パックの保護回路および電池パック

技術分野

- [0001] 本発明は、二次電池を有する電池パックを過電流や異常過熱から保護する保護回路に関し、より詳細には、正特性サーミスタ及びスイッチ素子を用いた電池パックの保護回路および電池パックに関するものである。

背景技術

- [0002] 従来、携帯電話などの電源として用いられる電池パックにおいては、過電流や過熱などに対する保護手段を二重化することが求められている。一般的な方法として、特許文献1にその構成が示されている。
- [0003] この特許文献1の電池パック保護回路の例を図11に示す。図11において電池セル131には、その充放電経路に第1・第2のスイッチ素子134a, 134bを設け、それらを制御する保護制御回路133を設けている。また、電池セル131の近傍に、その充放電経路に対して直列に正特性サーミスタからなる保護素子132を接続している。仮にスイッチ素子134a, 134bが異常過熱し、熱暴走または故障に至った場合に、保護制御回路133で異常を検知しても、スイッチ素子134a, 134bを遮断できないため保護機能が働かなくなるおそれがあるが、そのような場合でも、上記保護素子132の作用によって過電流や電池セルの過熱に対する保護機能が確保できる。
- [0004] 上記保護素子2を構成する正特性サーミスタとしてポリマーPTC素子を用いる事が特許文献2に示されている。
- [0005] また、特許文献3には、保護制御回路に、第1, 第2の信号入力端子が設けられており、第1または第2の信号入力端子に所定の信号が印加された際にスイッチ素子を制御し、電流経路を遮断する方法が開示されている。ここでは、第1の信号入力端子に異常電流が流れたことを示す信号が入力されたときにスイッチ素子が制御されて電流経路が遮断される。加えて、上記所定の信号として、電池パック全体の温度を示す信号が第2の信号入力端子に入力されたときにも電流経路が遮断される。すなわち、特許文献3に記載の電池パックの保護回路では、電池パック全体の温度上昇を

検出し、保護制御回路の保護機能を用いて、異常温度時に、電流経路を遮断する構成が開示されている。

特許文献1:特開2000-152516号公報

特許文献2:特開2002-8608号公報

特許文献3:特開2004-120849号公報

発明の開示

発明が解決しようとする課題

- [0006] ところが、前記保護素子2として用いるポリマーPTC素子は全体の重量が重く、体積も大きく、且つリードタイプであるため、これを電池パックに組みこむ際に手作業によるハンダ付けや溶接作業が必要となり、製造コストが嵩むという問題があった。また、保護素子2として温度ヒューズを用いても、ポリマーPTC素子の場合と同様に、全体の重量が重く、体積も大きく、且つ素子がリードタイプであるため製造コストが嵩む。しかも、異常温度により断線した後は再使用できないという問題があった。さらに、過充電に対しては、電池セルが過熱し、保護素子が作用するまで、保護機能が働かないため、スイッチ素子134a, 134bの異常過熱自体を保護できない、という問題もあった。そのため、異常過熱による電池パックの外装樹脂ケースの変形や溶融などのおそれがあった。
- [0007] 特許文献1にはこの問題を解消するため、上記保護素子2の代わりにFETによる第3のスイッチ素子を設け、電池パック内に設けた負特性サーミスタまたは正特性サーミスタの温度に対する抵抗値変化を利用して上記第3のスイッチ素子を制御するものが提案されている。これにより、保護制御回路133が機能しなくなったような場合でも充放電時の過電流から電池パックを保護することができる。
- [0008] ところが、上記第3のスイッチ素子は電池セルの充放電電流経路に対して直列に挿入するものであるため、すなわち高価なパワーFETを必要とするためコスト上昇を招くという問題があった。また、この第3のスイッチ素子を設けることにより、異常過熱による熱暴走や故障の要因が増えるという問題があった。
- [0009] 他方、特許文献3に記載の電池パックの保護回路では、電流経路に直列に抵抗成分は挿入されていない。しかしながら、特許文献3に記載の保護回路では、電池パッ

ク全体の温度上昇を検出し、異常温度になった際に、保護制御回路によりスイッチ素子を制御して、電流経路を遮断していた。従って、電池パック内の局所的な温度上昇を検出することはできなかった。現実には、過電流により最初に高温状態となるのはスイッチ素子である。従って、スイッチ素子のみが過熱状態となったとしても、電池パック全体としては未だ保護機能を作動させる程の高温状態に至っていないことがある。このような場合、スイッチ素子が熱暴走することとなる。そのため、スイッチ素子の熱暴走後に、電池パック全体の温度が高温となって、保護制御回路によりスイッチ素子を制御しようとしても、制御できなくなる可能性があった。すなわち、特許文献3に記載の保護回路では、局所的な過熱を検出して回路を保護することができないため、保護機能が十分ではなかった。また、逆に保護開始温度を低く設定すれば、実際には問題のない程度の過熱でも保護動作が働いてしまう可能性があった。

[0010] この発明の目的は、ポリマーPTC素子などの保護素子を電池セルの充放電経路に直列に設けることなく、さらに正特性または負特性のサーミスタで制御される第3のスイッチ素子を設けることなく、過電流や過熱に対する保護手段を二重化した電池パックの保護回路およびそれを備えた電池パックを提供することにある。

[0011] また、本発明の目的は、上述した従来技術の欠点を解消し、電流経路に直列に抵抗成分を挿入することなく、従って損失の増大を招くことなく、しかも局所的な異常過熱が生じた場合であっても、電池パックを確実に保護することを可能とする保護回路を提供することにある。

課題を解決するための手段

[0012] 前記課題を解決するために、この発明の電池パックの保護回路および電池パックは次のように構成する。

[0013] (1)この発明の電池パックの保護回路は、電池セルから流れる放電電流を遮断する第1のスイッチ素子と、電池セルに流れる充電電流を遮断する第2のスイッチ素子と、電池セルの電圧、電流、または周囲温度の異常状態を検出するとともに第1・第2のスイッチ素子を制御して前記異常状態から電池セルを保護する保護制御回路とを備えた電池パックの保護回路において、第1のスイッチ素子、第2のスイッチ素子、および電池セルの少なくとも1つと熱的に結合し、第1および第2のスイッチ素子の少なく

とも一方の制御信号経路に挿入された、1つ以上の正特性サーミスタを含むスイッチ素子制御回路を設けて、第1のスイッチ素子、第2のスイッチ素子、または電池セルの過熱時の正特性サーミスタの抵抗値増加により、制御信号経路にスイッチ素子制御回路が挿入された第1または第2のスイッチ素子を遮断するように構成する。

- [0014] (2)前記スイッチ素子制御回路には、直列接続した複数の正特性サーミスタを設け、該複数の正特性サーミスタを、第1のスイッチ素子、第2のスイッチ素子および電池セルのうち少なくとも2つとそれぞれ熱的に結合させる。
- [0015] (3)前記スイッチ素子制御回路は第2のスイッチ素子の制御信号経路にのみ挿入したものとする。
- [0016] (4)前記第1のスイッチ素子および第2のスイッチ素子はFETとし、前記保護制御回路をFETのゲートを制御するゲート制御端子を備えた集積回路とする。
- [0017] (5)前記スイッチ素子制御回路は、前記FETのゲート・ソース間を接続した抵抗と、前記保護回路のゲート制御端子と前記FETのゲートとの間に挿入した1つ以上の正特性サーミスタとから構成する。
- [0018] (6)前記スイッチ素子制御回路は、前記FETのゲート・ソース間にドレインおよびソースをそれぞれ接続した制御用FETと、該制御用FETのゲート・ソース間を接続した前記1つ以上の正特性サーミスタとから構成する。
- [0019] (7)この発明の電池パックの保護回路は、制御端子を有し、電池の正極または負極に直列に接続されており、異常時にオフ状態とされることにより充放電時の電流経路を遮断する少なくとも1つのスイッチ素子と、前記電流経路に異常電流が流れた際に、前記少なくとも1つのスイッチ素子をオフ状態とすることを可能とするように前記少なくとも1つのスイッチ素子の前記制御端子に接続された保護制御回路とを備え、前記保護制御回路が前記異常電流以外の異常状態であることを示す信号が入力される信号入力端子を有し、該信号入力端子に前記異常電流以外の異常状態を示す信号が入力された際に、前記少なくとも1つのスイッチ素子をオフ状態とするように構成されている電池パックの保護回路において、前記少なくとも1つのスイッチ素子に熱結合された第1の正特性サーミスタをさらに備え、該第1の正特性サーミスタが熱結合されたスイッチ素子の異常過熱による前記第1の正特性サーミスタの抵抗値変化に

応じた信号が前記異常状態を示す信号として前記信号入力端子に入力されるように構成する。

- [0020] (8)前記電流経路を遮断するスイッチ素子を複数設け、各スイッチ素子に前記第1の正特性サーミスタを熱結合させ、第1の正特性サーミスタを電氣的に直列に接続する。
- [0021] (9)前記少なくとも1つのスイッチ素子以外の発熱部分に熱結合させた少なくとも1つの第2の正特性サーミスタをさらに備え、前記スイッチ素子に熱結合させた第1の正特性サーミスタと、前記少なくとも1つの第2の正特性サーミスタとを直列に接続する。
- [0022] (10)前記発熱部分は電池であり、該電池に前記第2の正特性サーミスタを熱結合させる。
- [0023] (11)前記スイッチ素子に熱結合させた第1の正特性サーミスタの抵抗温度特性と、前記発熱部分に熱結合させた第2の正特性サーミスタの抵抗温度特性とは異なったものとする。
- [0024] (12)この発明の電池パックは、上記いずれかの構成を備えた電池パックの保護回路と、それによって保護される電池セルとから構成する。

発明の効果

- [0025] (1)スイッチ素子制御回路は、第1および第2のスイッチ素子の少なくとも一方の制御信号経路に挿入されて、正特性サーミスタを含むものであるので、すなわち電池セルの充放電経路に設けるのではないので、微弱電流が流れる極めて小型のチップ素子を用いることができ製造コストが削減できる。また電池セルの充放電電流経路に挿入する第3のスイッチ素子が不要となるので小型低コスト化が図れる。
- [0026] しかも、第1のスイッチ素子、第2のスイッチ素子、または電池セルの過熱時の前記正特性サーミスタの抵抗値増加により第1または第2のスイッチ素子が遮断されるので、前記保護制御回路が機能しなくなっても、このスイッチ素子制御回路と第1または第2のスイッチ素子および前記正特性サーミスタとによって保護機能を果たすことができ、保護手段の二重化を確保できる。
- [0027] (2)スイッチ素子制御回路には、直列接続した複数の正特性サーミスタを設け、該複数の正特性サーミスタを、第1のスイッチ素子、第2のスイッチ素子および電池セルの

うち少なくとも2つとそれぞれ熱的に結合させたことにより、正特性サーミスタをスイッチ素子または電池セルにそれぞれ熱的に強く結合させることができ、過熱保護の応答性を高めることができる。しかも複数の正特性サーミスタを直列に接続するだけであるので、回路規模が殆ど増大することもない。

- [0028] (3)前記正特性サーミスタを第1のスイッチ素子の制御信号経路にのみ設けたことにより、異常時に特に過電流の流れる傾向の高い充電時の保護を行うことができる。すなわち少ない部品点数で信頼性を大幅に確保できることになる。
- [0029] (4)第1のスイッチ素子および第2のスイッチ素子をFETとし、保護制御回路をFETのゲートを制御するゲート制御端子を備えた集積回路としたことにより、第1・第2のスイッチ素子での電圧降下が抑えられ、また全体の小型軽量化が図れる。
- [0030] (5)前記スイッチ素子制御回路を、前記FETのゲート・ソース間を接続した抵抗と、保護回路のゲート制御端子と前記FETのゲートとの間に挿入した1つ以上の正特性サーミスタとから構成したことにより、正特性サーミスタと抵抗のみを追加するだけでスイッチ素子制御回路を構成することができ、全体に小型化・軽量化・低コスト化を図りつつ保護手段を二重化できる。
- [0031] (6)前記スイッチ素子制御回路を、前記FETのゲート・ソース間にドレインおよびソースをそれぞれ接続した制御用FETと、該制御用FETのゲート・ソース間を接続した前記1つ以上の正特性サーミスタとから構成したことにより、異常時に、制御用FETのゲート・ソース間電圧をより低くすることができ、制御用FETの遮断をより確実に行うことができる。
- [0032] (7)また、本発明に係る電池パックの保護回路では、異常電流時にオフ状態とされることにより、電流経路を遮断する少なくとも1つのスイッチ素子と、異常電流が流れた際に少なくとも1つのスイッチ素子をオフ状態とすることを可能とするようにスイッチ素子に接続された保護制御回路とを備えるため、異常電流時には、保護制御回路により少なくとも1つのスイッチ素子が電流経路を遮断するように動作する。そして、保護制御回路には、異常電流以外の異常状態であることを示す信号が入力される信号入力端子が設けられおり、該信号入力端子に異常電流以外の異常状態を示す信号が入力された際に、少なくとも1つのスイッチ素子がオフ状態とされて、やはり電流経路

が遮断される。

[0033] そして、少なくとも1つのスイッチ素子に第1の正特性サーミスタが熱結合されており、該スイッチ素子が過熱状態となった場合に、第1の正特性サーミスタの抵抗値変化に応じた信号が上記信号入力端子に入力される。すなわち、上記異常電流が流れた場合だけでなく、少なくとも1つのスイッチ素子が異常過熱状態になった場合でも、スイッチ素子が保護制御回路より制御されて、電流経路が遮断される。

[0034] 従って、スイッチ素子自体の過熱が検出されて、保護制御回路によりスイッチ素子が制御されて電流経路が遮断される。よって、電池パック全体の過熱に至る前に、速やかに電池パックを保護することができる。

[0035] さらに、本発明では、上記第1の正特性サーミスタは、少なくとも1つのスイッチ素子に熱結合されているが、該第1の正特性サーミスタは電池の充放電に際しての電流経路に挿入されていないため、正特性サーミスタを用いたことによる損失の増大も招き難い。

[0036] よって、本発明によれば、低損失であり、かつ保護性能に優れた電池パックの保護回路を提供することが可能となる。

[0037] (8)スイッチ素子は複数設けられており、各スイッチ素子に第1の正特性サーミスタが熱結合されており、複数の第1の正特性サーミスタが電氣的に直列に接続されている場合には、正特性サーミスタでは抵抗－温度特性が急峻であるため、直列接続した複数の正特性サーミスタのどれか1つでも異常温度を検知して抵抗が高くなれば、この直列接続された正特性サーミスタからなる回路全体の抵抗値は大きく増加する。そのため、この直列回路の抵抗の変化を検知するだけで、複数のスイッチ素子のいずれにおいても異常過熱が生じた場合でも、確実に電池パックを保護することができる。

[0038] なお、NTCサーミスタを利用するという考え方も可能だが、NTCサーミスタの場合には温度変化に対する抵抗値の変化が緩やかであるために、これを直列接続した回路を想定しても直列抵抗値の変化が小さく、異常過熱の検知が困難である。そのため、例えば各NTCサーミスタの抵抗値の変化をそれぞれコンパレータで所定の値と比較し、さらに各コンパレータの論理和をとって保護ICに入力するような回路を設け

る必要がある。従って、回路構成が複雑になり、小型化が困難になるという問題がある。

[0039] (9)前記少なくとも1つスイッチ素子以外の発熱部分に熱結合された少なくとも1つの第2の正特性サーミスタがさらに備えられており、スイッチ素子に熱結合された第1の正特性サーミスタと、少なくとも1つの第2の正特性サーミスタとが直列に接続されている場合には、スイッチ素子における異常過熱を検出して電池パックを保護し得るだけでなく、第2の正特性サーミスタが熱結合されている発熱部分の異常過熱時にも、電池パックを保護することが可能となる。

[0040] (10)前記発熱部分が電池であり、該電池に第2の正特性サーミスタが熱結合されている場合には、電池自体の異常過熱時に、電池パックを保護することができる。

[0041] (11)前記スイッチ素子に熱結合された第1の正特性サーミスタの抵抗温度特性と、発熱部分に熱結合された第2の正特性サーミスタの抵抗温度特性とが異なっている場合には、スイッチ素子における異常時の発熱量及び他の発熱部分における異常時の発熱量に応じて、第1の正特性サーミスタ及び第2の正特性サーミスタの抵抗温度特性を選択することができる。従って、異常過熱時の保護動作をより確実にかつより速やかに行わせることができる。

[0042] (12)このような機能を備えた電池パックの保護回路と電池セルとを備えた事により、小型・軽量・低コストで、且つ信頼性の高い電池パックとして用いることができる。

図面の簡単な説明

[0043] [図1]第1の実施形態に係る電池パックの保護回路および電池パックの構成を示す回路図である。

[図2]第2の実施形態に係る電池パックの保護回路および電池パックの構成を示す回路図である。

[図3]第3の実施形態に係る電池パックの保護回路および電池パックの構成を示す回路図である。

[図4]第4の実施形態に係る電池パックの保護回路および電池パックの構成を示す回路図である。

[図5]第5の実施形態に係る電池パックの保護回路および電池パックの構成を示す回

路図である。

[図6]本発明の第6の実施形態の電池パックの保護回路を説明するための回路図である。

[図7](a)は、第6の実施形態で用いられている正特性サーミスタの抵抗温度特性を示す図であり、(b)は、図6の接続点Pにおける電圧 V_p の温度による変化を示す図である。

[図8]第6の実施形態の電池パックの保護回路の変形例を示す回路図である。

[図9]第6の実施形態の電池パックの保護回路の他の変形例を示す回路図である。

[図10]本発明の第7の実施形態に係る電池パックの保護回路を説明するための回路図である。

[図11]従来の電池パックの保護回路の構成を示す回路図である。

符号の説明

- [0044] 31－電池セル
33－保護制御回路
34a－第1のスイッチ素子
34b－第2のスイッチ素子
35－スイッチ素子制御回路
36－スイッチ素子
40－電池パック
51－電池パック
52－電池セル
53, 54－端子
55－スイッチ素子(第1のスイッチ素子)
56－スイッチ素子(第2のスイッチ素子)
57－保護制御回路
57a－第1の信号入力端子
57b－第2の信号入力端子
57c, 57d－端子

58－接続点

59－抵抗

60－正特性サーミスタ

60A－正特性サーミスタ

61－接続点

62－抵抗

63－接続点

66－接続点

67－抵抗

71－電池パック

72－正特性サーミスタ

Rcp－セラミック正特性サーミスタ

Cout, Dout－ゲート制御端子

発明を実施するための最良の形態

[0045] 第1の実施形態に係る電池パックの保護回路および電池パックの構成を、図1を基に説明する。

図1は電池パックの保護回路を備えた電池パックの回路図である。電池セル31の充放電経路に対して直列に第1のスイッチ素子34aと第2のスイッチ素子34bを設けている。保護制御回路33は、その接地端子Vssを電池セル31のマイナス極に接続し、Vddを抵抗R2を介して電池セル31のプラス極に接続している。またVddとVssとの間にノイズ信号除去用のコンデンサC1を接続している。また保護制御回路33のV－端子と電池パック10のマイナス(－)端子との間に抵抗R3を接続している。

[0046] 第1・第2のスイッチ素子34a, 34bはそれぞれFETからなる。保護制御回路33は半導体集積回路からなり、第1・第2のスイッチ素子34a, 34bに対するゲート制御端子Dout, Coutを備えている。Doutは第1のスイッチ素子34aのゲートに接続している。もう一方のゲート制御端子Coutと第2のスイッチ素子34bのゲートとの間には、セラミック正特性サーミスタRcpを直列に接続している。また第2のスイッチ素子34bのゲートとソースとの間に抵抗R1bを接続している。この抵抗R1bとセラミック正特性サ

ーミスタRcpbとによってスイッチ素子制御回路35bを構成している。

[0047] 保護制御回路33は、Vdd－Vss間の電圧を電源として動作し、VssとV－端子との間の電位差によって充電電流および放電電流を検出するとともに、充電時の過電流を検知した際、Cout端子をローレベルにして第2のスイッチ素子34bを遮断する。また放電時の過電流を検知した際、Dout端子をローレベルにして第1のスイッチ素子34aを遮断する。

[0048] 図1に示した回路の動作は次のとおりである。

通常時、保護制御回路33のゲート制御端子Cout, Doutを共にハイレベルとして第1・第2のスイッチ素子34a, 34bを共にON状態とする。これにより通常の充放電が可能となる。

[0049] 充電電流が大きくなって、保護制御回路33のVssとV－端子との間の電位差が所定のしきい値を超えたなら、保護制御回路33はCout端子をローレベルにする。これにより、スイッチ素子34bが遮断状態となって、その過電流が防止される。また、放電電流が大きくなって、保護制御回路33のVssとV－端子との間の電位差が所定のしきい値を超えたなら、保護制御回路33はDout端子をローレベルにする。これにより、スイッチ素子34aが遮断状態となって、その過電流が防止される。

[0050] 一方、保護制御回路33の動作とは独立して、何らかの異常が発生し、充電電流が過電流状態となって第1のスイッチ素子34aまたは第2のスイッチ素子34bが過熱状態となり、それと熱的に結合しているセラミック正特性サーミスタRcpbがそのキュリー点を超える温度にまで上昇すると、その抵抗値が急激に高くなる。その結果、第2のスイッチ素子34bのゲート・ソース間電圧が低下し、34bが遮断状態となる。これによって電池セル31に流れる電流が遮断されて上記異常状態が回避される。

[0051] 図1において、抵抗R1bを500k Ω 、セラミック正特性サーミスタRcpbを、R25(25℃における抵抗値)＝47k Ω 、キュリー温度100℃、1.0×0.5×0.5mmサイズの面実装型とする。そして、第1・第2のスイッチ素子34a, 34bの両方に熱的に結合するように基板上に配置する。

[0052] このようにして第1・第2のスイッチ素子34a, 34bが熱暴走や故障に至る温度になる前に、その通電を遮断できるので、電池セル31および第1・第2のスイッチ素子34a

, 34bを永久的な破壊から保護できる。

[0053] なお、図1に示した例ではセラミック正特性サーミスタRcpbを第1・第2のスイッチ素子34a, 34bの両方に熱的結合させたが、これを一方のスイッチ素子にのみ熱的結合させるようにしてもよい。その場合でも第1・第2のスイッチ素子34a, 34bは充電時または放電時の過電流により共に発熱するので上述の場合と同様の効果を奏する。

[0054] また、セラミック正特性サーミスタRcpbは、第1・第2のスイッチ素子34a, 34bと共に電池セル31とも熱的に結合させてもよい。これにより、充電時または放電時の過電流による電池セル31の発熱を検知して保護できる。

[0055] 次に、第2の実施形態に係る電池パックの保護回路および電池パックの構成を、図2を基に説明する。

図1に示した例では単一のセラミック正特性サーミスタを用いたが、この第2の実施形態では、異なった部位にそれぞれ熱的に結合する複数のセラミック正特性サーミスタを用いている。すなわち、保護制御回路33のゲート制御端子Coutと第2のスイッチ素子34bのゲートとの間に、電池セル用正特性サーミスタRcp1とスイッチ素子用セラミック正特性サーミスタRcp2の直列回路を挿入している。そして、第2のスイッチ素子34bのゲート・ソース間に抵抗R1bを接続している。この抵抗R1bと2つのセラミック正特性サーミスタRcp1, Rcp2によってスイッチ素子制御回路35bを構成している。その他の構成は図1に示したものと同様である。

[0056] 図2において、電池セル用セラミック正特性サーミスタRcp1は電池セル31と熱的に結合している。スイッチ素子用セラミック正特性サーミスタRcp2は第1・第2のスイッチ素子34a, 34bにそれぞれ熱的に結合している。このように複数のセラミック正特性サーミスタを用いることによって、電池セル31の発熱部と第1・第2のスイッチ素子34a, 34bとを位置的に離れた箇所に配置することができ、構造設計上の自由度が増す。また、この第1・第2のスイッチ素子のうち1つでもキュリー点を超えると保護動作するので、保護動作をさせる温度を互いに異ならせて、過熱部の対象と温度に応じた保護動作を最適化することもできる。

[0057] ここで注意すべき点は、個別に熱的結合させた上記2つのサーミスタのそれぞれがセラミック正特性サーミスタであるということである。セラミック正特性サーミスタは、温

度上昇に対する抵抗値上昇割合が非常に大きいので、単純に直列接続するだけで回路を構成できる。すなわち、直列接続したセラミック正特性サーミスタのいずれか1つでもキュリー点を超えたときに保護動作する、というOR(論理和)条件を満足することができる。このような保護動作を行う回路を、負特性サーミスタを用いて構成しようとしても、それは不可能である。負特性サーミスタでは、温度変化に対する抵抗値変化率がセラミック正特性サーミスタに比べて非常に小さいため、仮に2つの負特性サーミスタを直列接続したとしても、その2つの負特性サーミスタの温度変化が、2つの負特性サーミスタの合成抵抗値の変化として現れるだけであり、この合成抵抗値の変化から、2点の熱検出を同時に行って、一方の温度が所定の上限を超えたときに保護動作を行う、といったことは全く不可能である。

[0058] 次に、第3の実施形態に係る電池パックの保護回路および電池パックの構成を、図3を基に説明する。

図1や図2に示した例では第2のスイッチ素子34bの制御信号経路にスイッチ素子制御回路35bを設けたが、この第3の実施形態では、第1のスイッチ素子34aの制御信号経路にもスイッチ素子制御回路35aを設けている。すなわち、第1のスイッチ素子34aのゲートと保護制御回路33のゲート制御端子Doutとの間に、第1のスイッチ素子34aと熱的に結合するセラミック正特性サーミスタRcpaを挿入し、またスイッチ素子34aのゲートとソースとの間に抵抗R1aを接続している。この抵抗R1aとセラミック正特性サーミスタRcpaとによってスイッチ素子制御回路35aを構成している。その他の構成は図2に示したものと同様である。

[0059] この構成によれば、放電時の過電流による第1のスイッチ素子34aの過熱によってセラミック正特性サーミスタRcpaの抵抗値が上昇する。このことによって第1のスイッチ素子34aを遮断状態とし、上記過電流から保護することができる。充電時の保護動作については第2の実施形態の場合と同様である。

[0060] 次に、第4の実施形態に係る電池パックの保護回路および電池パックの構成を、図4を基に説明する。

第1～第3の実施形態では、セラミック正特性サーミスタと抵抗とでスイッチ素子制御回路を構成したが、この第4の実施形態では、第1・第2のスイッチ素子34a, 34b

の両方の制御信号経路にスイッチ素子制御回路35a, 35bを設けている。スイッチ素子制御回路内には更に別のスイッチ素子36a, 36bを設けている。スイッチ素子36a, 36bは、スイッチ素子34a, 34bをそれぞれ制御するための制御用FETである。

[0061] スイッチ素子制御回路35bは、スイッチ素子34bのゲート・ソース間にスイッチ素子36bのドレイン・ソースを接続し、スイッチ素子34bのゲートと保護制御回路33のゲート制御端子Coutとの間に抵抗R5bを接続し、ゲート制御端子Coutとスイッチ素子36bのゲートとの間に抵抗R34bを接続し、スイッチ素子36bのゲート・ソース間にセラミック正特性サーミスタRcpbを接続している。

[0062] 同様に、スイッチ素子制御回路35aは、スイッチ素子34aのゲート・ソース間にスイッチ素子36aのドレイン・ソースを接続し、スイッチ素子34aのゲートと保護制御回路33のゲート制御端子Doutとの間に抵抗R5aを接続し、ゲート制御端子Doutとスイッチ素子36aのゲートとの間に抵抗R4aを接続し、スイッチ素子36aのゲート・ソース間にセラミック正特性サーミスタRcpaを接続している。

[0063] セラミック正特性サーミスタRcpaはスイッチ素子34aと熱的に結合している。また、セラミック正特性サーミスタRcpbはスイッチ素子34bと熱的に結合している。

[0064] 図4に示した回路の動作は次のとおりである。

通常時、保護制御回路33のゲート制御端子Cout, Doutを共にハイレベルとして第1・第2のスイッチ素子34a, 34bを共にON状態とする。これにより通常の充放電が可能となる。

[0065] 充電電流が大きくなって、保護制御回路33のVssとV－端子との間の電位差が所定のしきい値を超えたなら、保護制御回路33はCout端子をローレベルにする。これにより、スイッチ素子34bが遮断状態となって、その過電流が防止される。また、放電電流が大きくなって、保護制御回路33のVssとV－端子との間の電位差が所定のしきい値を超えたなら、保護制御回路33はDout端子をローレベルにする。これにより、スイッチ素子34aが遮断状態となって、その過電流が防止される。

[0066] 一方、保護制御回路33の動作とは独立して、何らかの異常が発生し、充電電流が過電流状態となって第2のスイッチ素子34bが過熱状態となって、それと熱的に結合したセラミック正特性サーミスタRcpbがそのキュリー点を超える温度にまで上昇すると

、その抵抗値が急激に高くなる。これによりスイッチ素子36bのゲート・ソース間電圧が上昇してONする。その結果、スイッチ素子34bのゲート・ソース間電圧が低下し、スイッチ素子34bは遮断状態となる。これによって電池セル31に流れる電流が遮断されて上記異常状態が回避される。

[0067] 同様に、放電電流が過電流状態となって第1のスイッチ素子34aが過熱状態となって、それと熱的に結合したセラミック正特性サーミスタRcpaがそのキュリー点を超える温度にまで上昇すると、その抵抗値が急激に高くなる。これによりスイッチ素子36aのゲート・ソース間電圧が上昇してONする。その結果、スイッチ素子34aのゲート・ソース間電圧が低下し、スイッチ素子34aは遮断状態となる。これによって電池セル31から流れる電流が遮断されて上記異常状態が回避される。

[0068] なお、このように、スイッチ素子制御回路に制御用FETであるスイッチ素子36a, 36bを設けたことにより、異常時にスイッチ素子34a, 34bのゲート・ソース間電圧をより低くでき、スイッチ素子34a, 34bの遮断をより確実に行える。

[0069] 次に、第5の実施形態に係る電池パックの保護回路および電池パックの構成を、図5を基に説明する。

図4に示した例と異なるのは、セラミック正特性サーミスタ部分を2つのセラミック正特性サーミスタの直列回路で構成し、そのうちの一方を第1・第2のスイッチ素子34a・34bに熱的に結合させ、他方を電池セル31に熱的に結合させている点である。

[0070] このような構成であるため、電池セル31が過熱状態となって、セラミック正特性サーミスタRcp1aがキュリー点を超える温度に達すると、スイッチ素子36aがONし、スイッチ素子34aが遮断状態となって電池セル31が過熱から保護される。同様に、セラミック正特性サーミスタRcp1bがキュリー点を超える温度に達すると、スイッチ素子36bがONし、スイッチ素子34bが遮断状態となって電池セル31が過熱から保護される。したがって、スイッチ素子34a, 34bと電池セル31のどちらが先に過熱状態になっても保護動作が機能する。その他の動作は第4の実施形態の場合と同様である。

[0071] このようにセラミック正特性サーミスタを、第1および第2のスイッチ素子34a, 34bの少なくとも一方と熱的に結合するスイッチ素子用セラミック正特性サーミスタRcp2a, Rcp2bと、電池セル31と熱的に結合する電池セル用セラミック正特性サーミスタRcp

1a, Rcp1bとに分けるとともに、その2つのセラミック正特性サーミスタを電氣的に直列接続したことにより、スイッチ素子用セラミック正特性サーミスタRcp2a, Rcp2bがスイッチ素子34a, 34bに、電池セル用セラミック正特性サーミスタRcp1a, Rcp1bが電池セル31に、それぞれ熱的に強く結合して過熱保護の応答性を高めることができる。しかも回路的には、上記2つのセラミック正特性サーミスタを直列に接続するだけであるので、回路規模が殆ど増大することもない。

[0072] 図6は、本発明の第6の実施形態に係る電池パックの保護回路を説明するための回路図である。電池パック51は、電池セル52と、電池セル52を保護するための図示の保護回路を有する。

[0073] 電池セル52の正極は第1の端子53に、負極は第2の端子54に接続されている。電池セル52と、端子53, 54とを接続している経路が充放電に際して電流が流れる電流経路を構成している。

[0074] 本実施形態の保護回路では、上記電流経路に、異常時に電流経路を遮断するように動作される、少なくとも1つのスイッチ素子として、FETからなる第1, 第2のスイッチ素子55, 56が設けられている。すなわち、電池セル52の負極と端子54との間に直列に、第1のスイッチ素子55及び第2のスイッチ素子56が接続されている。より具体的には、スイッチ素子55のソース電極が電池セル52の負極に接続されており、スイッチ素子55のドレイン電極とスイッチ素子56のドレイン電極とが接続されており、スイッチ素子56のソース電極が端子54に接続されている。

[0075] 他方、スイッチ素子55, 56のゲート電極は、それぞれ、保護用ICからなる保護制御回路57に接続されている。保護制御回路57は、スイッチ素子55, 56をオン状態またはオフ状態とする信号をスイッチ素子55, 56のゲート電極に印加し、スイッチ素子55, 56による電流経路遮断動作を実現する。

[0076] また、保護制御回路は、第1, 第2の入力端子57a, 57bを有する。第1の入力端子57aは、電池セル52の正極と端子53との間の接続点58と接続されており、接続点58と入力端子57aとの間に抵抗59が接続されている。また、保護制御回路57の第2の信号入力端子57bには、正特性サーミスタ60の一端が接続されている。この正特性サーミスタ60が、本発明の第1の正特性サーミスタである。正特性サーミスタ60の

他端は、第2のスイッチ素子56のソース電極と端子54の間の接続点61に接続されている。すなわち、正特性サーミスタ60は、信号入力端子57bとスイッチ素子56のソース電極との間に接続されており、言い換えれば、正特性サーミスタ60は電池セル52の充放電時の電流経路には直列には挿入されていない。なお、正特性サーミスタ60は、第2のスイッチ素子56に熱結合されている。

[0077] 正特性サーミスタ60の信号入力端子57bに接続されている側の端部には、直列に抵抗62が接続されている。抵抗62の他端は、電池セル52の正極と端子53との間の接続点63に接続されている。

[0078] 従って、抵抗62及び正特性サーミスタ60は互いに直列に接続されており、電池セル52の正極及び負極間に並列に接続されている。

[0079] なお、保護制御回路57の端子57cが電池セル52の負極に接続点66を介して接続されている。また、保護制御回路57の端子57dが端子54に抵抗67を介して接続されている。

[0080] 本実施形態の電池パックの保護回路では、電池セル52の充放電時に、異常電流が流れた際には、保護制御回路57は、スイッチ素子55、56の少なくとも一方をオフ状態とする。その結果、電流経路が遮断され、電池パック51の保護が果たされる。

[0081] また、本実施形態では、例えばスイッチ素子56が先行して異常過熱し、高温状態となった場合であって、電池パック51全体が過熱状態に至っていない場合であっても、正特性サーミスタ60がスイッチ素子56に熱結合されているため、正特性サーミスタ60の抵抗値が急激に上昇する。すなわち、図7(a)に示すように、正特性サーミスタでは温度が上昇すると、抵抗値は急激に上昇する。従って、正特性サーミスタ60と抵抗62との間の接続点Pにおける電圧 V_p は、図7(b)に示すように、温度上昇に伴って急激に上昇することとなる。よって、保護制御回路57の信号入力端子57bに加わる電圧が急激に上昇し、保護制御回路57は、スイッチ素子55、56をオフ状態とする電気信号を与える。

[0082] すなわち、本実施形態では、電流経路に異常電流が流れた場合だけでなく、スイッチ素子56が異常過熱した場合にも、電池パック51を保護することができる。よって、電池パック全体が異常過熱に達する前に、スイッチ素子56の異常過熱を検知し、保

護することができる。従って、高負荷状態が続いた場合などにおいて、スイッチ素子56が熱暴走したり、故障に至ったりする前に、スイッチ素子56をオフ状態とすることができる。加えて、正特性サーミスタが電流経路に挿入されていないので、損失も増大し難い。

[0083] 図8は、上記実施形態の電池パックの保護回路の変形例を示す回路図である。図6に示した電池パック51では、1つの正特性サーミスタ60が1つのスイッチ素子56に熱結合されていたが、図8に示すように、正特性サーミスタ60を、第1、第2のスイッチ素子55、56の双方に熱結合してもよい。この場合には、複数のスイッチ素子55、56のうち、いずれか一方においてのみ、異常過熱状態が生じた場合においても、あるいは双方のスイッチ素子55、56において異常過熱状態が生じた場合においても、電池パックを確実に保護することができる。

[0084] 図9は、上記実施形態の電池パックの保護回路のさらに他の変形例を示す回路図である。図9に示す電池パックの保護回路では、第1のサーミスタとしての2個の正特性サーミスタ60、60Aが互いに直列に接続されている。そして、一方の正特性サーミスタ60Aがスイッチ素子55に熱結合されており、他方の正特性サーミスタ60が第1の実施形態と同様にスイッチ素子56に熱結合されている。

[0085] 図9に示した保護回路では、スイッチ素子56が異常過熱した場合には正特性サーミスタ60の抵抗値が急激に上昇し、保護が図られる。そして、スイッチ素子55が異常過熱した場合には、正特性サーミスタ60Aの抵抗値が急激に上昇し、やはり保護が図られることになる。このように、複数のスイッチ素子のそれぞれに、熱結合された複数の正特性サーミスタを配置し、該複数の正特性サーミスタを直列に接続してもよい。この場合には、正特性サーミスタでは抵抗－温度特性が急峻であるため、直列接続した複数の正特性サーミスタのどれか1つでも異常温度を検知して抵抗が高くなれば、この直列接続された正特性サーミスタからなる回路全体の抵抗値は大きく増加する。そのため、この直列回路の抵抗の変化を検知するだけで、複数のスイッチ素子のいずれにおいても異常過熱が生じた場合でも、確実に電池パックを保護することができる。

[0086] 図10は、本発明の第7の実施形態に係る電池パックの回路構成を示す回路図であ

る。第7の実施形態の電池パック71においても、第6の実施形態の場合と同様に、スイッチ素子56に正特性サーミスタ60が熱結合されている。もっとも、本実施形態においては、正特性サーミスタ60に直列に、第2の正特性サーミスタ72が接続されている。そして、第2の正特性サーミスタ72は、電池セル52に熱結合されている。その他の点については、第7の実施形態の保護回路は、第6の実施形態の保護回路と同様であるため、同一部分については、同一の参照番号を付することにより、その詳細な説明を省略する。

[0087] 図10に示した保護回路では、第2の正特性サーミスタ72が電池セル52に熱結合されている。従って、電池セル52自体が異常過熱した場合にも、正特性サーミスタ72の抵抗値が急激に上昇し、電圧 V_p が急激に上昇する。よって、保護制御回路57は、電池セル52が異常過熱した場合にも、スイッチ素子55, 56をオフ状態とし、電流経路を遮断し、保護を図る。

[0088] このように、本発明に係る電池パックの保護回路では、少なくとも1つのスイッチ素子に熱結合された第1の正特性サーミスタだけでなく、電池セル52などの他の発熱部分に熱結合された第2の正特性サーミスタ72をさらに備え、それらを直列に接続していてもよい。その場合には、第2の正特性サーミスタに熱結合された発熱部分の異常過熱を検出して、電池パックの保護を図ることが可能となる。

[0089] また、第1の正特性サーミスタ60と、第2の正特性サーミスタ72とを併用する場合、両者の抵抗温度特性は同一であってもよく、異なってもよい。もっとも、スイッチ素子の過熱状態と、他の発熱部分の過熱状態とが異なるため、好ましくは、スイッチ素子や各発熱部分に応じた抵抗温度特性を有するように、正特性サーミスタ60, 72の抵抗温度特性を選択することが望ましい。よって、好ましくは、第1の正特性サーミスタ60の抵抗温度特性と、第2の正特性サーミスタ72の抵抗温度特性は異なっている。

[0090] なお、上述してきた第1, 第2の実施形態及び変形例では、スイッチ素子として、2個のスイッチ素子55, 56を用いたが、電流経路を遮断して保護を図る素子としてのスイッチ素子は、スイッチ素子に限定されるものではない。また、1つのスイッチ素子のみが用いられてもよく、3個以上のスイッチ素子を用いてもよい。

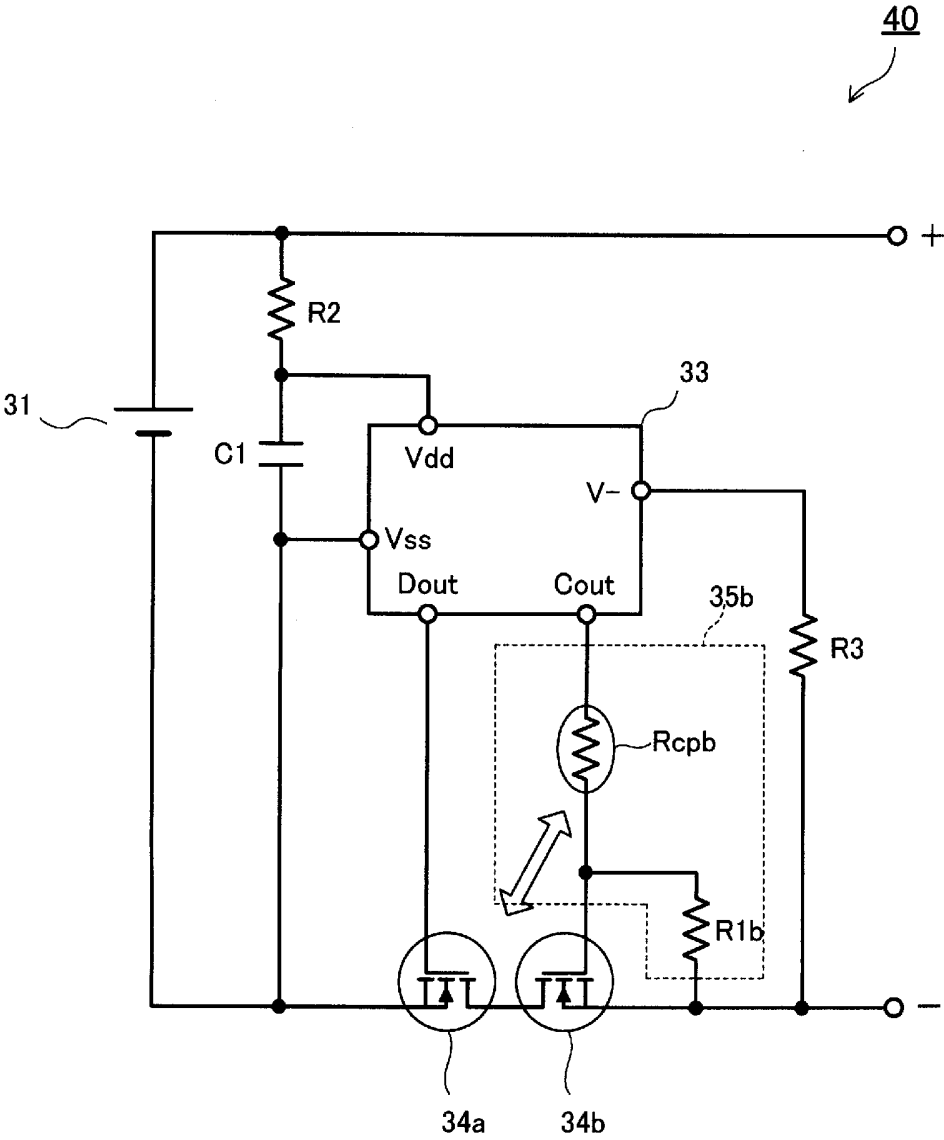
請求の範囲

- [1] 電池セルから流れる放電電流を遮断する第1のスイッチ素子と、前記電池セルに流れる充電電流を遮断する第2のスイッチ素子と、前記電池セルの電圧、電流、または周囲温度の異常状態を検出するとともに前記第1・第2のスイッチ素子を制御して前記異常状態から前記電池セルを保護する保護制御回路とを備えた電池パックの保護回路において、
- 前記第1のスイッチ素子、第2のスイッチ素子、および前記電池セルの少なくとも1つと熱的に結合し、前記第1および第2のスイッチ素子の少なくとも一方の制御信号経路に挿入された、1つ以上の正特性サーミスタを含むスイッチ素子制御回路を設けて、前記第1のスイッチ素子、第2のスイッチ素子、または前記電池セルの過熱時の前記正特性サーミスタの抵抗値増加により、前記制御信号経路に前記スイッチ素子制御回路が挿入された第1または第2のスイッチ素子を遮断するようにした電池パックの保護回路。
- [2] 前記スイッチ素子制御回路は、直列接続された複数の前記正特性サーミスタを含み、該複数の正特性サーミスタは、前記第1のスイッチ素子、第2のスイッチ素子および前記電池セルのうち少なくとも2つとそれぞれ熱的に結合している、請求項1に記載の電池パックの保護回路。
- [3] 前記スイッチ素子制御回路が前記第2のスイッチ素子の制御信号経路にのみ挿入された、請求項1または2に記載の電池パックの保護回路。
- [4] 前記第1のスイッチ素子および第2のスイッチ素子はFETであり、前記保護制御回路は前記FETのゲートを制御するゲート制御端子を備えた集積回路である、請求項1～3のいずれかに記載の電池パックの保護回路。
- [5] 前記スイッチ素子制御回路は、前記FETのゲート・ソース間を接続した抵抗と、前記保護回路のゲート制御端子と前記FETのゲートとの間に挿入した前記1つ以上の正特性サーミスタとからなる、請求項4に記載の電池パックの保護回路。
- [6] 前記スイッチ素子制御回路は、前記FETのゲート・ソース間にドレインおよびソースをそれぞれ接続した制御用FETと、該制御用FETのゲート・ソース間を接続した前記1つ以上の正特性サーミスタとからなる、請求項4に記載の電池パックの保護回路

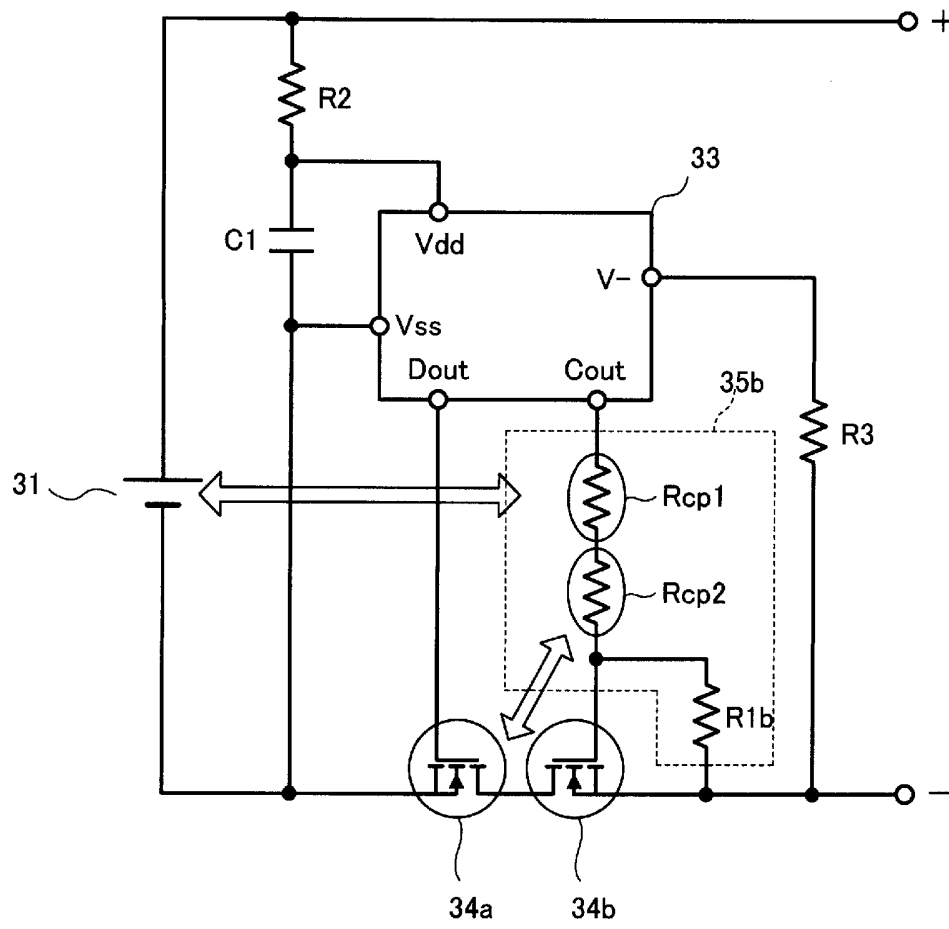
- 。
- [7] 制御端子を有し、電池の正極または負極に直列に接続されており、異常時にオフ状態とされることにより充放電時の電流経路を遮断する少なくとも1つのスイッチ素子と、
- 前記電流経路に異常電流が流れた際に、前記少なくとも1つのスイッチ素子をオフ状態とすることを可能とするように前記少なくとも1つのスイッチ素子の前記制御端子に接続された保護制御回路とを備え、前記保護制御回路が前記異常電流以外の異常状態であることを示す信号が入力される信号入力端子を有し、該信号入力端子に前記異常電流以外の異常状態を示す信号が入力された際に、前記少なくとも1つのスイッチ素子をオフ状態とするように構成されている電池パックの保護回路において、
- 前記少なくとも1つのスイッチ素子に熱結合された第1の正特性サーミスタをさらに備え、該第1の正特性サーミスタが熱結合されたスイッチ素子の異常過熱による前記第1の正特性サーミスタの抵抗値変化に応じた信号が前記異常状態を示す信号として前記信号入力端子に入力されるように構成した、電池パックの保護回路。
- [8] 前記電流経路を遮断するスイッチ素子を複数設け、各スイッチ素子に前記第1の正特性サーミスタを熱結合させ、第1の正特性サーミスタを電氣的に直列に接続した、請求項7に記載の電池パックの保護回路。
- [9] 前記少なくとも1つのスイッチ素子以外の発熱部分に熱結合させた少なくとも1つの第2の正特性サーミスタをさらに備え、前記スイッチ素子に熱結合された第1の正特性サーミスタと、前記少なくとも1つの第2の正特性サーミスタとを直列に接続した、請求項7または8に記載の電池パックの保護回路。
- [10] 前記発熱部分は電池であり、該電池に前記第2の正特性サーミスタを熱結合させた、請求項9に記載の電池パックの保護回路。
- [11] 前記スイッチ素子に熱結合させた第1の正特性サーミスタの抵抗温度特性と、前記発熱部分に熱結合させた第2の正特性サーミスタの抵抗温度特性とが異なっている、請求項9または10に記載の電池パックの保護回路。
- [12] 請求項1～11のいずれかに記載の電池パックの保護回路と、前記電池セルとを備

えた電池パック。

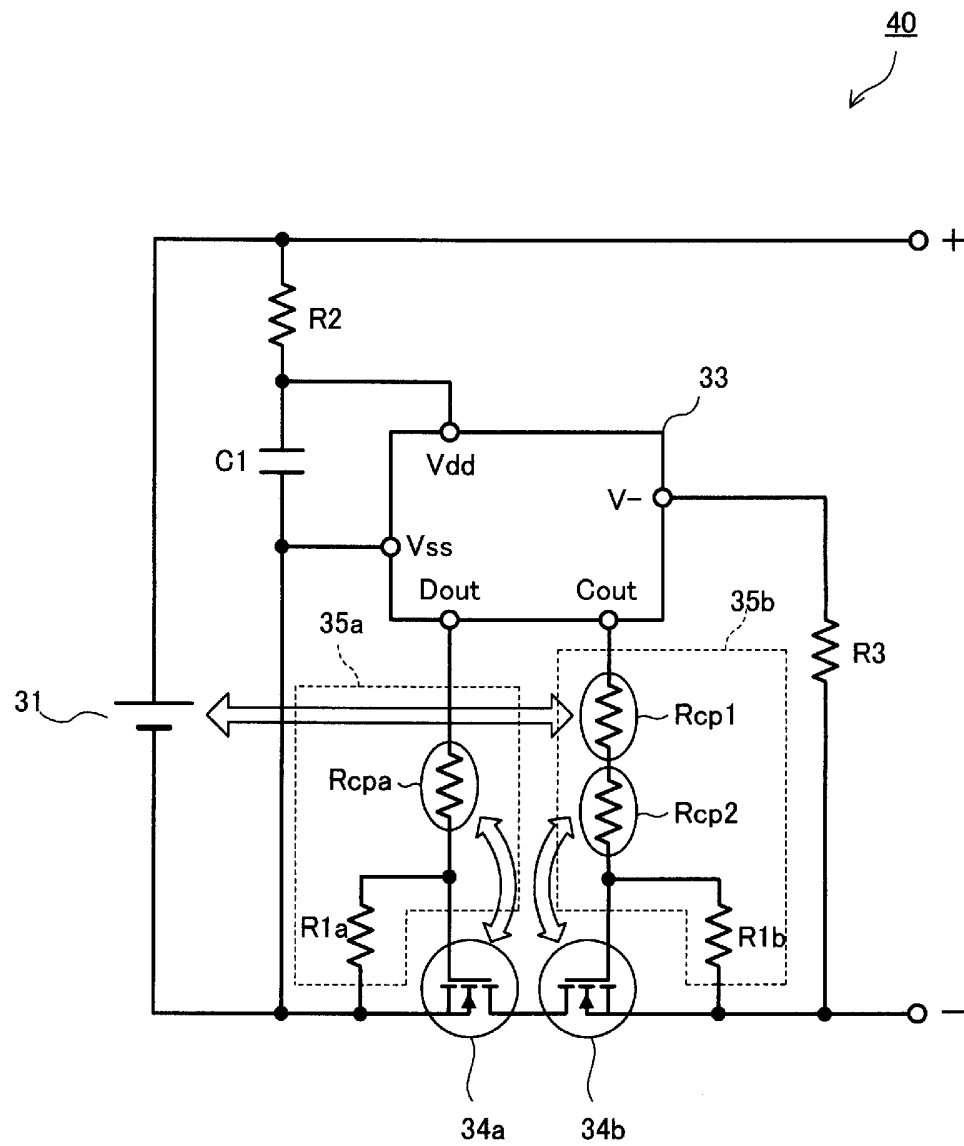
[図1]



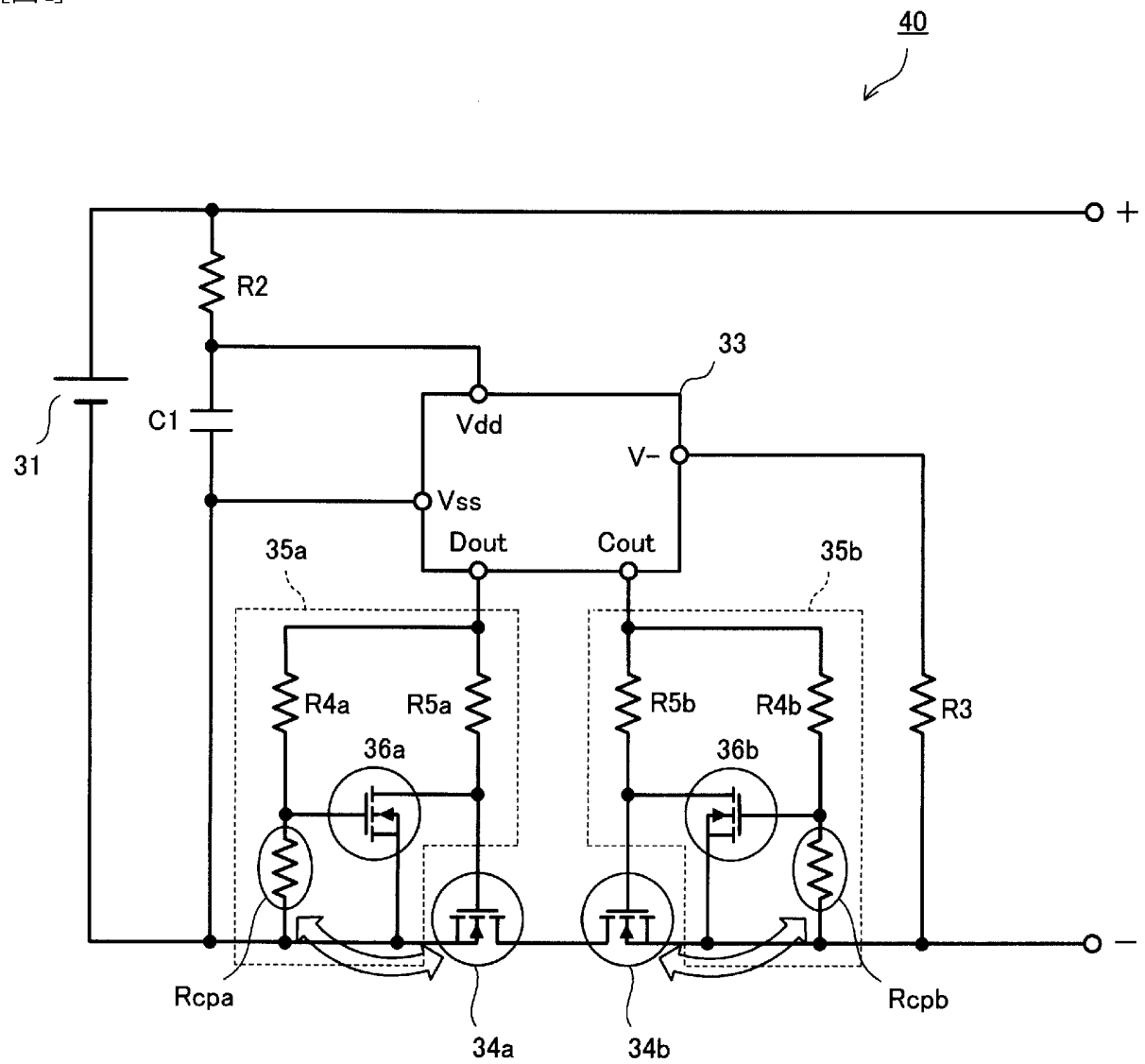
[図2]



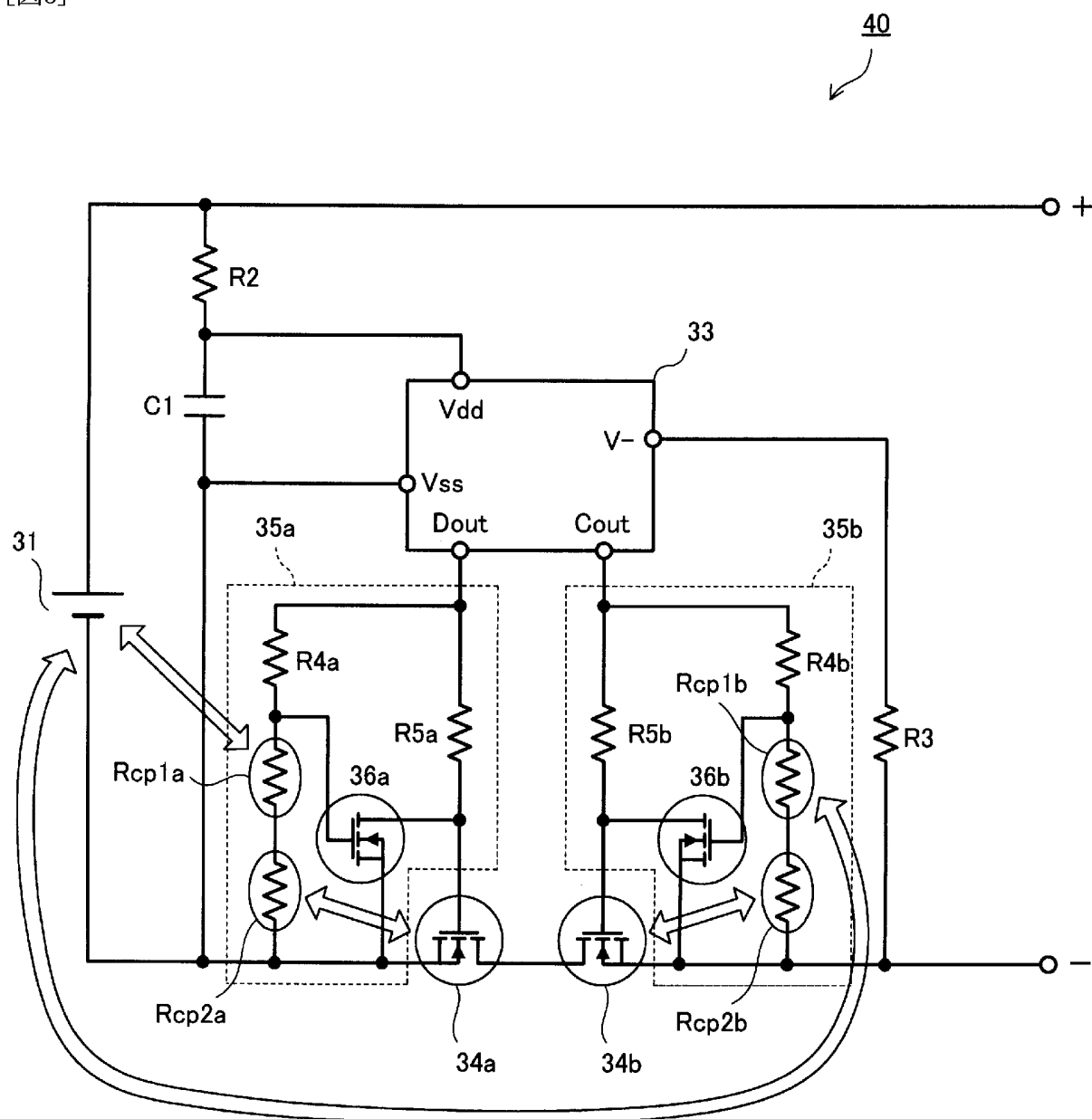
[図3]



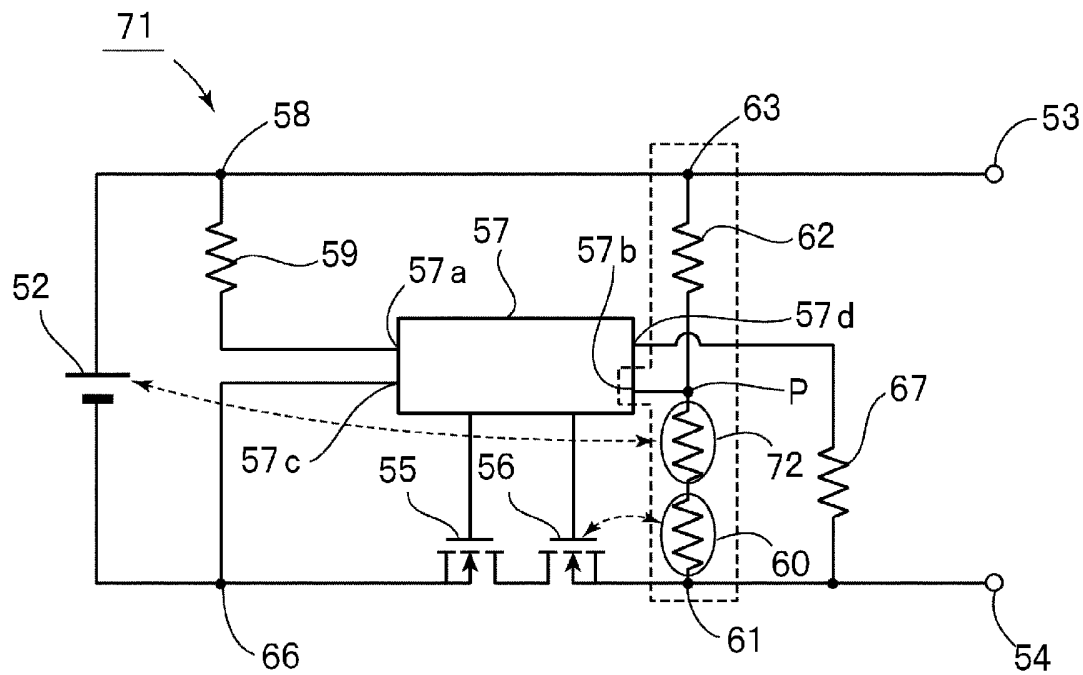
[図4]



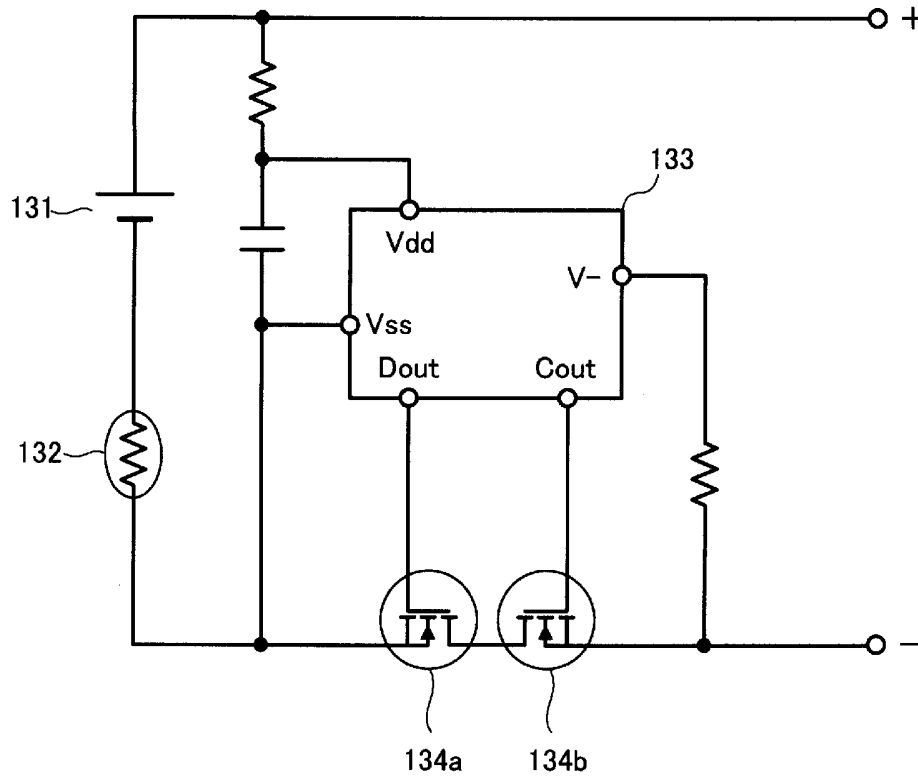
[図5]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/009326

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. ⁷ H02J7/00, H02H7/18 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. ⁷ H02J7/00, H02H7/18 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005 Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-44873 A (NEC Mobile Energy Corp.), 08 February, 2002 (08.02.02), Full text; all drawings (Family: none)	1, 3-6, 12 2
Y A	JP 8-32361 A (Toyoda Automatic Loom Works, Ltd.), 02 February, 1996 (02.02.96), Full text; all drawings (Family: none)	1, 3-7, 12 2, 8-11
Y A	JP 11-215716 A (Matsushita Electric Industrial Co., Ltd.), 06 August, 1999 (06.08.99), Par. Nos. [0097] to [0110]; Figs. 1, 3 (Family: none)	7, 12 8-11
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 04 July, 2005 (04.07.05)		Date of mailing of the international search report 19 July, 2005 (19.07.05)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/009326

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-44871 A (NEC Mobile Energy Corp.), 08 February, 2002 (08.02.02), Full text; Fig. 1 (Family: none)	7, 12 8-11

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ H02J7/00, H02H7/18

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ H02J7/00, H02H7/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 2002-44873 A (エヌイーシーモバイルネナジー株式会社) 2002.02.08, 全文、全図 (ファミリーなし)	1, 3-6, 12 2
Y A	JP 8-32361 A (株式会社豊田自動織機製作所) 1996.02.02, 全文、 全図 (ファミリーなし)	1, 3-7, 12 2, 8-11
Y A	JP 11-215716 A (松下電器産業株式会社) 1999.08.06, 段落 [0097]-[0110]、第 1, 3 図 (ファミリーなし)	7, 12 8-11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

04.07.2005

国際調査報告の発送日

19.7.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

矢島 伸一

5 T

9060

電話番号 03-3581-1101 内線 3568

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 2002-44871 A (エヌイーシーモバイルネナジー株式会社) 2002.02.08, 全文、第1図 (ファミリーなし)	7, 12 8-11