

DEUTSCHE DEMOKRATISCHE REPUBLIK



(12) Wirtschaftspatent

Teilweise bestätigt gemäß § 18 Absatz 1
Patentgesetz

PATENTSCHRIFT

(19) DD (11) 205 043 B1

4(51) ~~H 03 K 13/02~~

AMT FÜR ERFINDUNGS- UND PATENTWESEN

(21) WP H 03 K / 238 087 2

(22) 12.03.82

(45) 26.11.86

(44) 14.12.83

(71) siehe (72)

(72) Naumburger, Volkmar, Dr.-Ing., 8028 Dresden, Gohliser Straße 24; Jaeger, Gert, Dr.-Ing.; Wiedemuth, Eberhard, Dipl.-Ing., DD

(54) Schaltungsanordnung zur Digital-Analog-Konvertierung

ISSN 0433-6461

6 Seiten

Vorlage nicht besser kopierfähig

Erfindungsanspruch:

Schaltungsanordnung zur Digital-Analog-Konvertierung, bestehend aus einem Impulsgenerator, einem Binärzähler und einem Tiefpaß, gekennzeichnet dadurch, daß das zu konvertierende Datenwort und das n-stellige Binärzählwort des modulolaufenden Binärzählers einem Übertragsbildner zugeführt werden, der ausgangsseitig mit dem Tiefpaß verbunden ist.

Hierzu 3 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung dient der Digital-Analog-Konvertierung binär kodierter Eingangsdaten in äquivalente Ausgangsspannungswerte bei Verwendung des Verfahrens der indirekten D/A-Konvertierung mit pulsdauermodulierter Zwischengröße und betrifft eine schaltungstechnische Lösung zur Gewinnung dieser Zwischengröße.

Charakteristik der bekannten technischen Lösung

Zu den bekanntesten Schaltungen von D/A-Konvertern gehört neben der Parallelschaltertechnik, einschließlich ihres Aufwandes hinsichtlich Präzisions-Widerstands-Netzwerken, Referenzquellen, Schalterrestströmen usw., die indirekte D/A-Konvertierung mit Verwendung einer pulsdauer- und pulszahlmodulierten Zwischengröße. Speziell die Konvertierung mit Pulsdauermodulation (U.S.-Patent 2.907.021, Digital to Analogue Converter, Issue Date 29.9.1959, W. E. Woods) zeichnet sich gegenüber der Parallelschaltertechnik durch eine einfachere Schaltungstechnik, prinzipbedingte geringere Probleme hinsichtlich Stabilität, Linearität und Monotonie aus und ist somit weniger kostenaufwendig. Die bekannte Lösung der Gewinnung der pulsdauermodulierten Zwischengröße beruht auf dem Setzen eines Flip-Flops durch den Überlauf eines n-stelligen Binärzählers, wobei n die Stellenzahl des Datenwortes ist, und dem Rücksetzen dieses Flip-Flops durch das Resultat eines digitalen Vergleichs zwischen aktuellem Datenwort und Zählerstand. Bei fortlaufender D/A-Konvertierung erscheint am

Flip-Flop-Ausgang eine Pulsfolge, deren Tastverhältnis $\frac{t_i}{T}$ proportional der Größe des Datenwortes ist. Mit einer anschließenden Tiefpaßfilterung wird über die Beziehung

$$U_a = \frac{t_i}{T} \cdot U_0 \quad \begin{array}{l} U_a \triangleq \text{Ausgangsspannung} \\ U_0 \triangleq \text{Impulsamplitude} \end{array}$$

das resultierende analoge Ausgangssignal gewonnen.

Nachteile dieser Lösung sind einerseits das notwendige genaue Zeitregime für Setzen und Rücksetzen des Flip-Flops und andererseits die erforderliche strenge Synchronität zwischen Datenwechsel und Zählzyklusstart des Binärzählers. Das Erreichen minimaler Konvertierungsfehler erfordert damit zusätzlichen Schaltungsaufwand.

Ziel der Erfindung

Die Erfindung verfolgt das Ziel, die beschriebenen Nachteile zu beseitigen und eine Schaltungsanordnung zur D/A-Konvertierung mit geringem Aufwand zu schaffen, die zudem integrationsfreundlich ist. Die Schaltungsanordnung soll auch die D/A-Konvertierungsprobleme, die bei einer akustischen Ausgabereinrichtung anfallen, lösen.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zu schaffen, die die Genauigkeit der indirekten D/A-Konvertierung nach dem Verfahren der Pulsdauermodulation erhöht, wobei der Einsatz von Flip-Flops vermieden wird. Die erfindungsgemäße Schaltung beruht auf dem Einsatz einer übertragungsbildenden Einrichtung, vorzugsweise einer integrierten Adder-Schaltung, und direkten Nutzung des Übertrags als pulsdauermodulierte Zwischengröße. Das n-stellige Datenwort und das n-stellige Binärzählwort werden in der Übertragungsschaltung so verarbeitet, daß bei Überschreiten des Wertes $2^n - 1$ der gedachten Summe von A und B der Übertrag gebildet wird, der erhalten bleibt, auch wenn die Summe größer als 2^n ist. Der Übertrag stellt somit eine dem Datenwort proportionale Pulsdauer dar. Ein angeschlossenes Tiefpaßfilter liefert daraus das D/A-Konverter-Ausgangssignal. Es gilt:

$$U_a = \frac{t_i}{T} \cdot U_0 \quad \begin{array}{l} U_a \triangleq \text{Ausgangsspannung} \\ U_0 \triangleq \text{Impulsamplitude} \end{array}$$

Es sind sowohl eine synchrone als auch eine asynchrone Arbeitsweise möglich, d. h. der Datenwortwechsel kann synchron oder asynchron zum Zyklusbeginn des Binärzählers erfolgen. Die synchrone Arbeitsweise gestattet einen Synchronisationsspielraum vom Zyklusbeginn bis zum ersten Takt nach dem Zyklusbeginn, weil in dieser Zeit kein Übertrag gebildet werden kann ($A + B < 2^n$).

Bei der asynchronen Arbeitsweise erfolgt der Datenwortwechsel zu einem beliebigen Zeitpunkt innerhalb eines Zählzyklusses. Es wird ein analoger Ausgangswert gebildet, der zwischen dem vorhergehenden und dem neuen liegt bzw. gleich einem dieser ist, weil die Pulsbreite, Ergebnis obiger Bildungsweise, nie größer als die aus dem größeren beider Datenworte bzw. nie kleiner als die aus dem kleineren beider Datenworte resultierende werden kann. Es entsteht kein Ausgangswert, der außerhalb dieses Bereichs liegt.

Die Vorteile der Schaltungsanordnung gegenüber bereits bekannten Lösungen sind der Wegfall der Flip-Flop-Funktion einschließlich des Aufwandes für das Zeitregime der Steuerung und die Möglichkeit asynchroner Arbeitsweise. Bei der synchronen Arbeitsweise wird ein zeitlicher Spielraum für die Synchronisation von Datenwortwechsel und Zählzyklusstart gewonnen.

Ausführungsbeispiel

Die Erfindung wird nachfolgend in einem Ausführungsbeispiel erläutert. In den Zeichnungen zeigen:

- Fig. 1: die erfindungsgemäße Schaltung,
Fig. 2: das Schaltschema eines vollständigen D/A-Konverters,
Fig. 3, 4: das Schema der Pulsdauerbildung.

Wie Fig. 1 zeigt, treibt der Impulsgenerator 1 den modulo laufenden Binärzähler 2, der eine Wortfolge der Werte Null bis $2^n - 1$ erzeugt, die als Eingangsfolge des Übertragsbildners 3 wirkt. Das andere am Übertragsbildner 3 anliegende Wort ist das D-A zu wandelnde Datenwort B. Übersteigt die gedachte Summe, gebildet aus A und B, den Wert $2^n - 1$, wird der Übertrag erzeugt. Die Pulsdauer des Übertrages ist somit proportional dem Wert des Datenwortes B. Fig. 3 stellt diesen Ablauf in synchroner Arbeitsweise unter Annahme eines vierstelligen binären Datenwortes dar. Der Binärzähler 2 liefert modulo, Zählzyklus T, die Binärwortfolge Null bis 15, die am Übertragsbildner 3 anliegt. Synchron mit dem Beginn des Zählzyklus T wird ein Datenwort B, beispielsweise 10, am Übertragsbildner 3 angelegt. Der Wechsel des Datenwortes B erfolgt nach einer konstanten Zahl von Zählzyklen T und muß, synchron mit dem Zyklusstart beginnend, in der Zeit $T/2^n$ abgeschlossen sein. Bei Überschreiten des Wertes $2^n - 1$, 15 im Beispiel, der Summe aus A und B wird der Übertrag gebildet. Im Beispiel führt das Erreichen des Wertes sechs des Binärzählerwortes zum Übertrag.

In Fig. 4 wird die asynchrone Arbeitsweise verdeutlicht. Der Wechsel des Datenwortes B erfolgt beliebig während eines Zählzyklus des Binärzählers. Der Übertragsbildner 3 reagiert sofort auf die neue Eingangsbelegung. Die resultierende Pulsbreite $t_{t1} + t_{t2}$ liegt zwischen der für die Datenworte B_1 (Wert 10) und B_2 (Wert 3).

Fig. 2 zeigt die Gesamtkonfiguration des D/A-Konverters. Der Tiefpaß 4 dient, gemäß der Beziehung

$$U_a = \frac{t_i}{T} \cdot U_0$$

der Mittelwertbildung des pulsdauermodulierten Ausgangssignales C des Übertragsbildners 3 und liefert damit das Ausgangssignal des Konverters. Insbesondere für Zwecke der Sprachsynthese können sich an den Tiefpaß NF-Verstärkerstufen und elektro-akustische Wandler unterschiedlichster Ausführung anschließen.

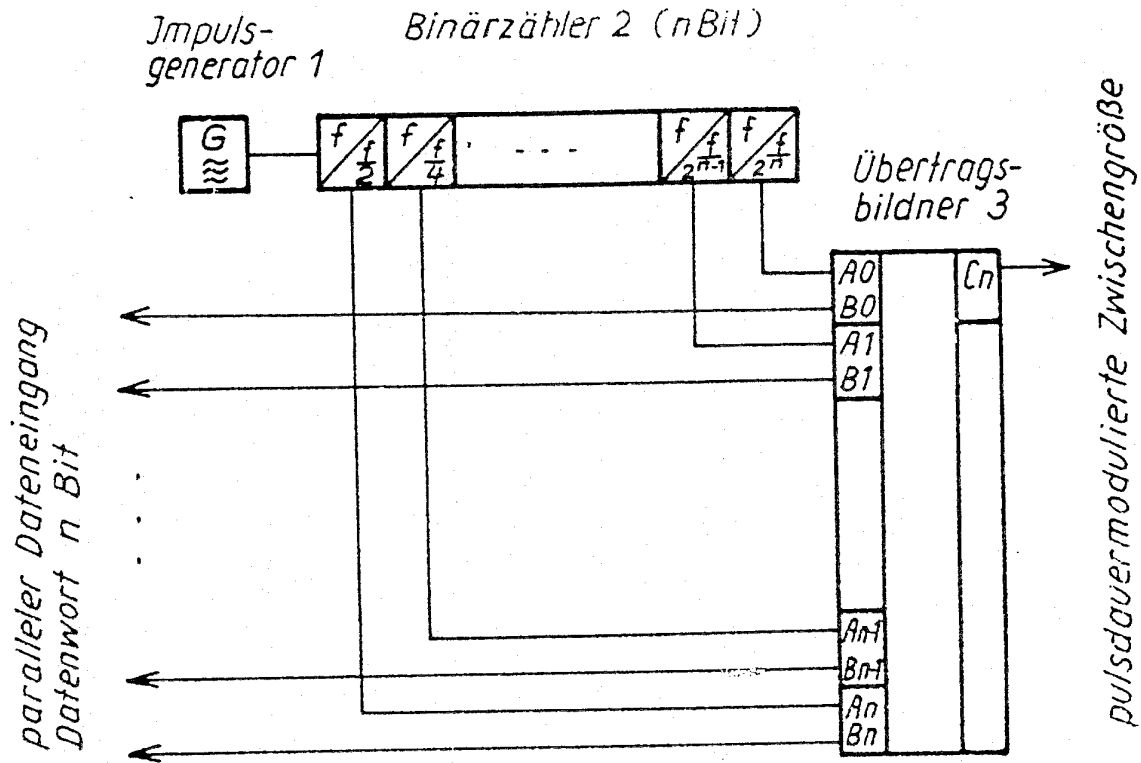


Fig.1

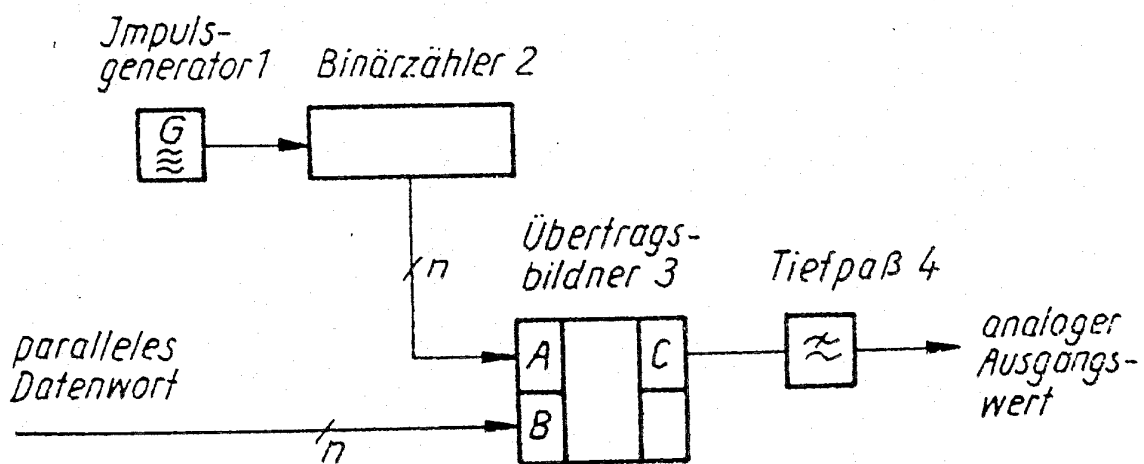


Fig.2

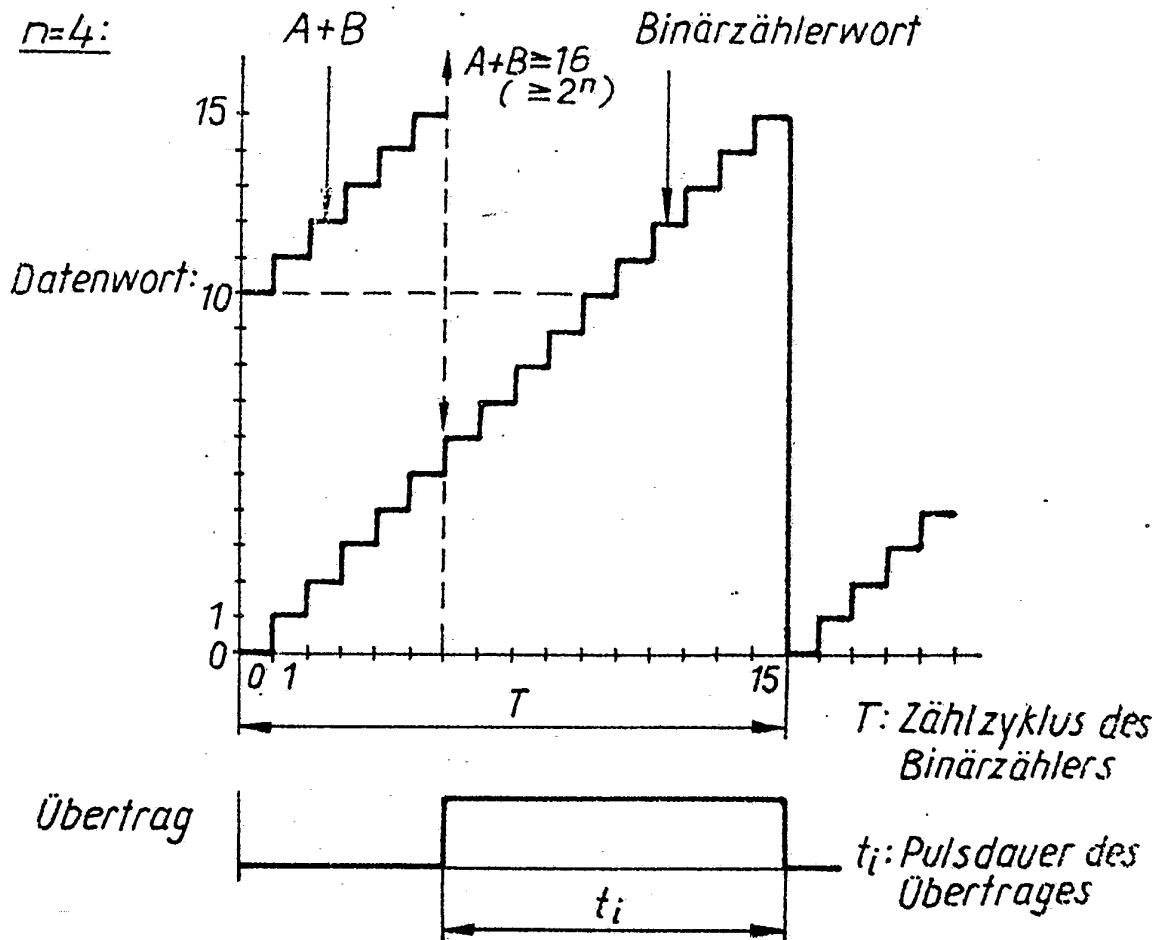


Fig. 3

$n = 4$:

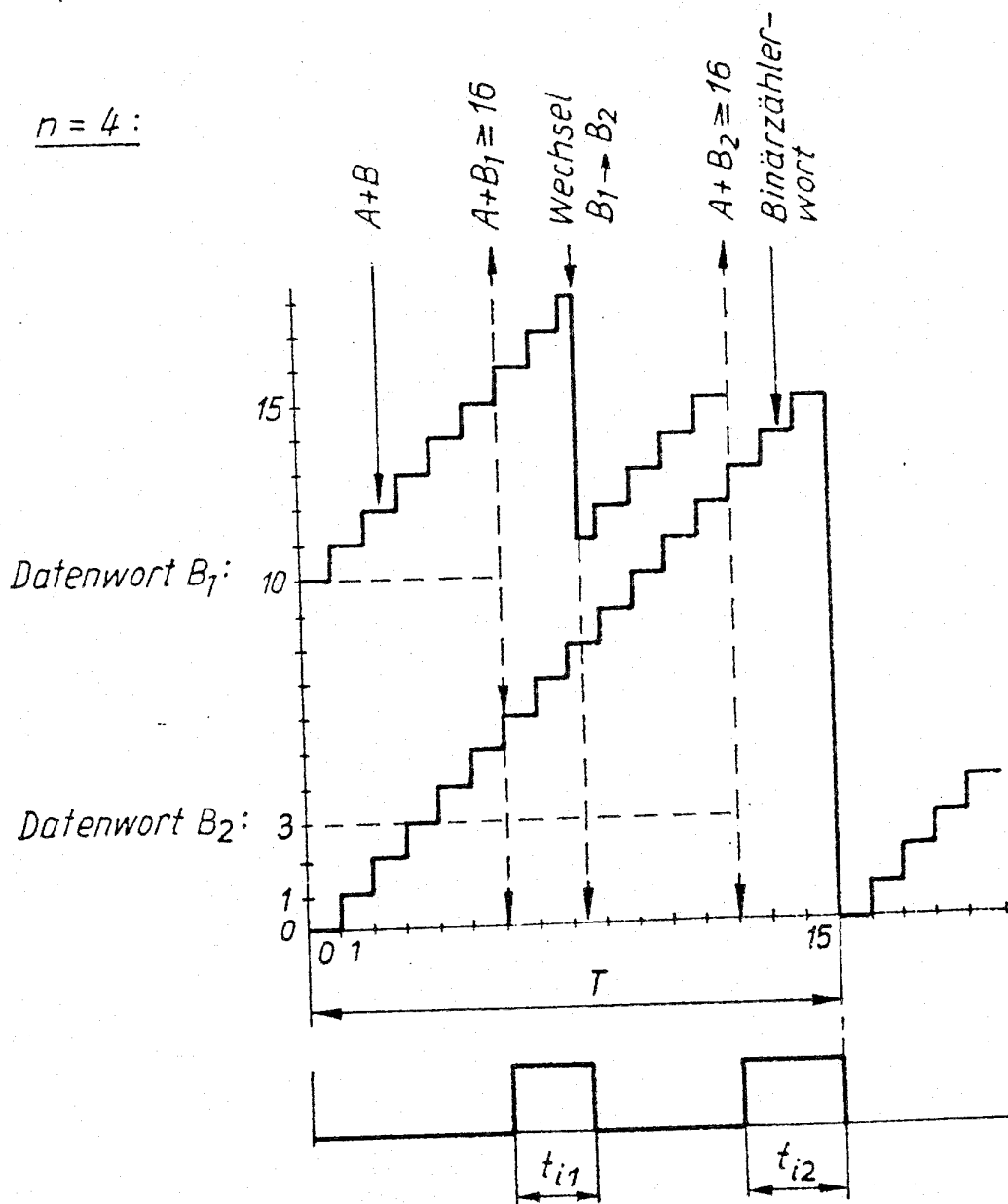


Fig. 4