



(12) 发明专利

(10) 授权公告号 CN 102569291 B

(45) 授权公告日 2014. 10. 15

(21) 申请号 201110433902. 0

(22) 申请日 2011. 12. 22

(30) 优先权数据

12/975, 847 2010. 12. 22 US

(73) 专利权人 美国亚德诺半导体公司

地址 美国马萨诸塞州

(72) 发明人 A·奥都奈尔 S·艾瑞阿尔特

M·J·姆菲 C·莱登 G·卡塞

E·E·恩格利什

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 陈华成

(51) Int. Cl.

H01L 27/02(2006. 01)

(56) 对比文件

JP 2008017421 A, 2008. 01. 24,

审查员 谢正旺

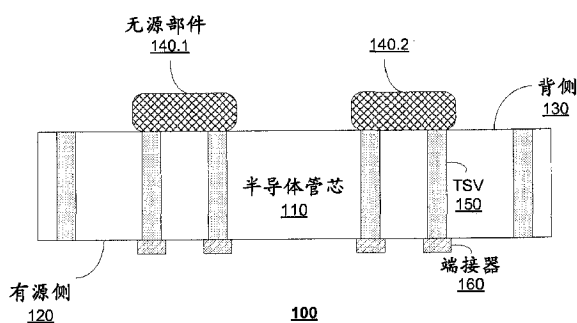
权利要求书2页 说明书22页 附图40页

(54) 发明名称

垂直集成系统

(57) 摘要

本发明涉及垂直集成系统。本发明的实施方式提供了一种集成电路系统,其包括在半导体管芯的前侧上制造的第一有源层及在所述半导体管芯的背侧上并且具有包含在其中的电气部件的第二预制层,其中所述电气部件包括至少一个分立的无源部件。所述集成电路系统还包括至少一条耦合所述第一有源层与第二预制层的电气路径。



1. 一种集成电路系统,包括:
在半导体管芯的前侧上制造的第一有源层;
第二预制层,在所述半导体管芯的背侧上并且具有包含在其中的电气部件和到所述电气部件的链路,其中所述电气部件包括至少一个分立的无源部件;以及
至少一条电气路径,耦合所述第一有源层与所述第二预制层,
其中,所述链路是可修改的以在所述第一有源层和所述第二预制层的组装之后调整所述集成电路系统的性能。
2. 如权利要求 1 所述的集成电路系统,其中所述至少一条电气路径是硅穿越通路(TSV) 或者所述半导体管芯的侧边缘上的导电迹线。
3. 如权利要求 1 所述的集成电路系统,其中所述第二预制层位于所述半导体管芯的腔体中,并且其中所述第二预制层是基于所述至少一个分立的无源部件的电气特性配置的。
4. 如权利要求 3 所述的集成电路系统,还包括位于所述半导体管芯的背侧上并且覆盖所述至少一个分立的无源部件的保护层。
5. 如权利要求 1 所述的集成电路系统,还包括:
第二半导体管芯,在与所述半导体管芯不同的电压工作,位于与所述半导体管芯相同的衬底上;
隔离电路,耦合到所述半导体管芯和所述第二半导体管芯;以及
一对电感器线圈,磁耦合所述半导体管芯和所述第二半导体管芯之间的电路。
6. 如权利要求 1 所述的集成电路系统,还包括:
第二半导体管芯,在与所述半导体管芯不同的电压工作,位于与所述半导体管芯相同的衬底上;
隔离电路,耦合到所述半导体管芯和所述第二半导体管芯;及
光学系统,光耦合所述半导体管芯和所述第二半导体管芯之间的电路。
7. 如权利要求 1 所述的集成电路系统,还包括耦合到所述无源分立元件的电感器线圈,所述电感器线圈激活和停用所述无源分立元件。
8. 如权利要求 1 所述的集成电路系统,所述背侧包括位于所述半导体管芯的边缘上或者位于所述管芯的周界上的附接特征部。
9. 如权利要求 1 所述的集成电路系统,所述背侧包括锁定阶梯,所述锁定阶梯具有比所述至少一个分立无源部件大的垂直高度。
10. 如权利要求 1 所述的集成电路系统,还包括具有半径 r 的 TSV 开口,其面积小于 $\pi * r^2$ 。
11. 如权利要求 1 所述的集成电路系统,还包括电耦合到所述第一有源层的热沉。
12. 如权利要求 1 所述的集成电路系统,还包括位于所述背侧上的冷却层和结合到至少一个系统层中的侧面通道。
13. 如权利要求 1 所述的集成电路系统,还包括耦合所述前侧与背侧的 TSV 阵列,所述 TSV 阵列定位成与所述前侧上的有源部分相距预定的距离。
14. 如权利要求 1 所述的集成电路系统,还包括位于所述背侧上的热电发电层,所述热电发电层将在所述集成电路系统内部产生的热量转换成电荷。
15. 如权利要求 1 所述的集成电路系统,还包括位于所述背侧上的测量层,所述测量层

可操作成分析通过所述垂直集成系统的至少一部分的流体并且电耦合到所述第一有源层。

16. 如权利要求 1 所述的集成电路系统,还包括位于所述背侧上的光伏层。

17. 如权利要求 1 所述的集成电路系统,还包括从外部源接收信号的接收器,其中所述信号激活所述集成电路系统的至少一部分。

18. 如权利要求 1 所述的集成电路系统,还包括将信号发送到外部源的发送器,其中所述信号是基于对所述集成电路系统执行的测量读数发送的。

19. 一种电子装置,包括:

电路板;以及

位于所述电路板上的垂直集成电路,包括:

在半导体管芯的前侧上制造的第一有源层;

第二预制层,在所述半导体管芯的背侧上并且具有包含在其中的电气部件和到所述电气部件的链路,其中所述电气部件包括至少一个分立的无源部件;以及

至少一条电气路径,耦合所述第一有源层与所述第二预制层,

其中,所述链路是可修改的以在所述第一有源层和所述第二预制层的组装之后调整所述集成电路系统的性能。

20. 如权利要求 19 所述的电子装置,还包括耦合到所述电路板的处理器和接口。

垂直集成系统

技术领域

[0001] 本发明涉及集成电路系统。本发明尤其涉及多层垂直集成系统，其中部件位于半导体管芯的背侧，远离该管芯的有源部件。

背景技术

[0002] 例如蜂窝电话、PDA 和游戏装置的移动电子装置近来广泛地流行。如今，这些装置已经更多地变成了必需品，而不是奢侈品。因此，电子装置的尺寸越来越小，以满足消费者对小型易携带装置的需求。此外，装置变得更加复杂并且向消费者提供多种功能性。但是，不同的功能性需要电子装置中更多的部件并且增加了装置的尺寸（在 Z 轴以及 X 和 Y 轴）。因此，工程师通常必须对更多功能性相对于更小装置尺寸的选择进行权衡。因此，工程师一直在寻找最小化构成电子装置的电气部件尺寸的途径。

[0003] 电子装置通常包括在电路板上耦合到一起的各种集成电路。每个集成电路与电子装置中的其它集成电路联合起来执行功能。材料科学的进展导致集成电路中晶体管尺寸的减小，这导致更小且更复杂的电子装置进入市场。对于电子装置来说，在集成电路芯片中提供所有的电路系统以最小化空间是理想的。遗憾的是，现在的制造技术并没有提供这种能力。相应地，电子装置常常包括多个芯片和附加的“分立”装置。分立装置是与半导体管芯分开制造的部件，例如电阻器、电容器、电感器等。分立部件常常在芯片的外面提供，但电连接到芯片中的某个电路。分立部件常常安装到与芯片相邻的印制电路板（PCB）上，这增加了电子装置的尺寸。

[0004] 相应地，在本领域中需要在电气部件中结合分立的无源部件但该分立的无源部件不占用宝贵的空间。

附图说明

[0005] 图 1 是根据本发明的实施方式的集成系统的框图。

[0006] 图 2 是根据本发明的实施方式的集成系统的框图。

[0007] 图 3 是根据本发明的实施方式的集成系统的框图。

[0008] 图 4(a) 示出了根据本发明的实施方式的部件层。

[0009] 图 4(b) 示出了根据本发明的实施方式的电阻器调整。

[0010] 图 4(c) 示出了根据本发明的实施方式的电阻器调整。

[0011] 图 4(d) 示出了根据本发明的实施方式的电阻器调整。

[0012] 图 4(e) 示出了根据本发明的实施方式的电容器调整。

[0013] 图 5 是根据本发明的实施方式的集成系统的框图。

[0014] 图 6 是根据本发明的实施方式的集成系统的框图。

[0015] 图 7(a) 是根据本发明的实施方式的集成系统的框图。

[0016] 图 7(b) 是根据本发明的实施方式的集成系统的框图。

[0017] 图 8(a) 是根据本发明的实施方式的集成系统的框图。

- [0018] 图 8(b) 是根据本发明的实施方式的集成系统的框图。
- [0019] 图 8(c) 是根据本发明的实施方式的集成系统的框图。
- [0020] 图 9 是根据本发明的实施方式的集成系统的框图。
- [0021] 图 10 是根据本发明的实施方式的集成系统的框图。
- [0022] 图 11 是根据本发明的实施方式的集成系统的框图。
- [0023] 图 12(a) 是根据本发明的实施方式的集成系统的框图。
- [0024] 图 12(b)-(d) 是根据本发明的实施方式、包括电感器的集成系统的框图。
- [0025] 图 12(e)-(f) 是根据本发明的实施方式、包括变压器的集成系统的框图。
- [0026] 图 13 是根据本发明的实施方式的集成系统的框图。
- [0027] 图 14 是根据本发明的实施方式的集成系统的框图。
- [0028] 图 15(a) 是根据本发明的实施方式的集成系统的框图。
- [0029] 图 15(b) 是根据本发明的实施方式的集成系统的框图。
- [0030] 图 15(c) 是根据本发明的实施方式的集成系统的框图。
- [0031] 图 16 是根据本发明的实施方式的集成系统的框图。
- [0032] 图 17(a) 示出了根据本发明的实施方式的集成系统的平面图和截面图。
- [0033] 图 17(b) 示出了根据本发明的实施方式的集成系统的平面图和截面图。
- [0034] 图 17(c) 示出了根据本发明的实施方式的集成系统的平面图和截面图。
- [0035] 图 17(d) 示出了根据本发明的实施方式的集成系统的平面图和截面图。
- [0036] 图 18 示出了根据本发明的实施方式的集成系统的边缘的截面图。
- [0037] 图 19 示出了根据本发明的实施方式的集成系统的平面图和截面图。
- [0038] 图 20 示出了根据本发明的实施方式的集成系统的划线道(scribestreet)。
- [0039] 图 21 是根据本发明的实施方式的集成系统的框图。
- [0040] 图 22 示出了根据本发明的实施方式的锁定机制。
- [0041] 图 23 示出了根据本发明的实施方式的锁定机制。
- [0042] 图 24 是根据本发明的实施方式的集成系统的框图。
- [0043] 图 25 示出了根据本发明的实施方式的有源侧的平面图。
- [0044] 图 26(a)-(d) 示出了根据本发明的实施方式的硅穿越通路。
- [0045] 图 27 示出了根据本发明的实施方式的集成系统的平面图和截面图。
- [0046] 图 28 是根据本发明的实施方式的集成系统的框图。
- [0047] 图 29 是根据本发明的实施方式的集成系统的框图。
- [0048] 图 30(a) 是根据本发明的实施方式的集成系统的框图。
- [0049] 图 30(b) 示出了根据本发明的实施方式的冷却层。
- [0050] 图 31(a) 示出了根据本发明的实施方式的冷却层。
- [0051] 图 31(b) 示出了根据本发明的实施方式的热电发电层。
- [0052] 图 32 示出了根据本发明的实施方式的集成系统的平面图和截面图。
- [0053] 图 33(a) 是根据本发明的实施方式的集成系统的框图。
- [0054] 图 33(b) 示出了根据本发明的实施方式的冷却层。
- [0055] 图 34(a) 是根据本发明的实施方式的集成系统的框图。
- [0056] 图 34(b) 示出了根据本发明的实施方式的冷却层。

- [0057] 图 35(a) 是根据本发明的实施方式的集成系统的框图。
- [0058] 图 35(b) 示出了根据本发明的实施方式的测量层。
- [0059] 图 36 是根据本发明的实施方式的集成系统、冷却层和测量层的框图。
- [0060] 图 37 是根据本发明的实施方式的集成系统的框图。
- [0061] 图 38 是根据本发明的实施方式的集成系统的框图。
- [0062] 图 39 是根据本发明的实施方式的集成系统的框图。
- [0063] 图 40(a) 是根据本发明的实施方式的集成系统的框图。
- [0064] 图 40(b) 是根据本发明的实施方式的集成系统的框图。
- [0065] 图 41 是根据本发明的实施方式的集成系统的框图。
- [0066] 图 42 是根据本发明的实施方式的集成系统的框图。
- [0067] 图 43 是根据本发明的实施方式的集成系统的框图。
- [0068] 图 44 是根据本发明的实施方式的集成系统的框图。
- [0069] 图 45 是根据本发明的实施方式的电子装置的框图。

具体实施方式

[0070] 本发明的实施方式提供了集成电路系统,包括在半导体管芯的前侧上制造的第一有源层和在半导体管芯的背侧上并且具有包含在其中的电气部件的第二预制层,其中所述电气部件包括至少一个分立的无源部件。该集成电路系统还包括至少一条耦合所述第一有源层和所述第二预制层的电气路径。

[0071] 本发明的实施方式提供了包括电路板和垂直集成电路的电子装置。所述垂直集成电路位于所述电路板上并且包括在半导体管芯的前侧上制造的第一有源层;在半导体管芯的背侧上并且具有包含在其中的电气部件的第二预制层,其中所述电气部件包括至少一个分立的无源部件;以及耦合所述第一有源层和第二预制层的至少一条电气路径。

[0072] 本发明的实施方式提供了垂直集成电路,包括具有有源电路的有源层和位于该有源层的背侧上并且具有多个分立的无源部件与链路的部件层,其中所述分立的无源部件电连接到所述有源电路。

[0073] 图 1 是根据本发明的实施方式的集成系统 100 的简化框图。集成系统 100 可以包括具有两个相对的侧(有源侧 120 和背侧 130)的半导体管芯 110。该集成系统还可以包括位于背侧 130 上的无源部件 140.1、140.2,所述无源部件通过例如硅穿越通路(TSV)150 的电连接器耦合到有源侧 120。TSV 150 可以通过端接器 160 耦合到有源侧 120。

[0074] 半导体管芯 110 可以是硅晶片或者其它已知的半导体管芯材料。有源侧 120 可以位于半导体管芯的前侧,并且可以包括在制造处理中在其上面制造的有源电路。有源电路可以利用本领域中已知的技术蚀刻到硅载体上。有源电路可以包括可以定义集成系统 100 的功能的、例如晶体管的半导体装置。

[0075] 背侧 130 可以位于与半导体管芯 110 的有源侧 120 相对的一侧。无源部件 140.1、140.2 可以直接安装到背侧 130 上。无源部件 140.1、140.2 可以是能够与半导体管芯 110 的制造处理分开预先制造的分立部件。无源部件 140.1、140.2 可以是太大以至于不能由集成电路技术制造的部件。无源部件 140.1、140.2 可以是不需要操作电源因而无源的部件,例如电阻器、电容器和电感器。无源部件 140.1、140.2 可以由陶瓷、硅或者其它合适的材料

组成。仅仅是为了说明,图 1 示出了两个无源部件 140. 1、140. 2,但本发明的实施方式可以包括少于或多于两个的不同个数的无源部件。例如,根据本发明的集成电路可以包括一个无源部件或者可以包括四个无源部件。

[0076] 依赖于所涉及的具体材料,无源部件 140. 1、140. 2 可以利用导电附接剂或者糊、各向异性导电膜或者任何其它合适的方法附着到或者电耦合到半导体管芯 110 的背侧 130。无源部件 140. 1、140. 2 还可以利用与半导体管芯 110 不同的制造处理制造。与半导体管芯制造处理相比,无源部件制造处理可以是较低成本类型的制造处理,其使得相比于可用于更复杂结构的更精细的几何制造处理可以制造具有更好性能特性的无源分立部件。制造好的衬底、管芯衬底和无源部件衬底可以利用多种不同的处理(例如金接合、玻璃接合、阳极接合或者任何其它合适的接合方法)接合。

[0077] TSV 150 可以是蚀刻或者激光钻孔通过半导体管芯 110 的通路。在通路被蚀刻或者激光钻孔之后,该通路可以用导电材料电镀或者填充,以便在有源侧 120 和背侧 130 之间提供电连接。可以提供例如 bumping (bumping) 或构图的后续处理步骤,以便在 TVS 150 和无源部件 140. 1、140. 2 之间进行电连接。无源部件还可以在硅的背侧的内部或者顶部上制造(作为 TSV 制造处理的一部分)。例如,可以制造电感器线圈或者电阻器并链接到 TSV。而且,因为不同的无源部件可能需要不同的 TSV 形状、开口、深度、构图等等,所以 TSV 的几何形状与开口可以修改,以便于实现所耦合的无源部件的最优电气特性。例如,电感螺线或者线圈可以在 TSV 中制造。此外,可能需要特定的纵横比,以在电容器中保持或存储电荷。因此,例如,与 TSV 同时制造的硅的背侧中的凹部可以修改,以增强所需的电气特性。此外,端接器 160 可以完成 TSV 150 与有源侧 120 上的有源电路之间的电连接。例如,端接器 160 可以是焊料块,并且可以提供到下一个封装级的电连接。

[0078] 在操作中,有源侧 120 上的有源电路可以控制背侧上的无源部件。所述有源电路可以在必要时访问背侧 130 上的无源部件。因此,有源电路可以作为集成系统 100 的“大脑”来操作。

[0079] 集成系统 100 可以垂直方式在背侧 130 上结合无源部件 140. 1、140. 2;因此,先前安装在电路板上的无源部件现在可以置于半导体管芯的背侧上,由此节省了电路板上宝贵的空间。在半导体管芯内安装无源部件还可以减小被垂直集成系统占用的垂直高度(Z 高度)。此外,预制部件的使用使得不同的技术可以混合。例如,允许使能例如电容器的无源部件的薄膜陶瓷衬底可以结合到硅基管芯中,由此产生单一集成的解决方案。

[0080] 图 2 是根据本发明另一种实施方式的集成系统 200 的简化框图。集成系统 200 可以包括具有两个相对侧(有源侧 220 和背侧 230)的半导体管芯 210。该集成系统还可以包括位于背侧 230 上的无源部件 240. 1、240. 2,所述无源部件通过例如导电迹线 250 的电连接器耦合到有源侧 220。导电迹线 250 可以利用端接器 260 耦合到有源侧 220。此外,导电迹线 250 可以沿半导体管芯 210 的侧边缘延伸。因为迹线 250 可以沿半导体管芯的边缘耦合两个相对的侧,所以集成系统 200 可能不需要钻通硅半导体管芯 210 的通路,同时仍然以垂直方式在背侧 230 上结合无源部件 240. 1、240. 2。

[0081] 集成系统 200 的其它部分类似于图 1 的集成系统 100 中所示出的实施方式中的那些部分。因此,对其的具体描述这里将不再重复。此外,为了清晰和简短,在以下的实施方式中,与以上实施方式公共的一些部分将不再示出和描述。例如,到有源侧的端接器将不再

示出或者描述,因为本领域普通技术人员很容易理解那些部分在以下的实施方式中是存在的。

[0082] 图 3 是根据本发明另一种实施方式的集成系统 300 的简化框图。集成系统 300 可以包括耦合无源部件 340.1、340.2 和 TSV 350 的引线接合 360。当无源部件 340.1、340.2 和半导体管芯是由具有不同膨胀系数的不同材料制成的时候,引线接合可能是期望的,这将使它们进行如用于多芯片模块的标准组装处理(其中芯片电容器可以利用标准的引线接合技术电连接)。如果这样的话,半导体管芯和无源部件可能在不同的温度以不同的速率膨胀和收缩,在两个部分之间的连接处造成裂缝。通过利用环氧树脂(或者其它合适的材料)封装的所安装部件与引线接合,这种情况可以缓解,其中环氧树脂(或者其它合适的材料)将保护有关接点/接口并使得由于热膨胀系数/材料不匹配造成的应力最小化,并防止通过机械损坏造成的电气连接断开。

[0083] 把无源部件安装在芯片的背侧还可以允许芯片设计的更多定制。垂直集成设计可以提供可以容易地调整并校准以适合不同应用的芯片。根据本发明的一种实施方式,可以提供在所有垂直集成的层组装好之后可调的集成系统。图 4(a) 示出了可以安装到半导体装置背侧的部件层 400,该部件层 400 具有例如电阻器 410、电容器 420 和电感器 430 的无源部件、链路 440 及 TSV 450。部件层 400 可以是预制的衬底,例如薄硅晶片、陶瓷或者玻璃衬底。例如,部件层可以是材料为六、八或者 12 英寸厚的薄硅晶片。部件层 400 可以是硅衬底、陶瓷衬底或者印制电路板(PCB)类型的衬底,并且可以在与有源硅载体不同的地点预制。此外,预制的衬底可以通过把结构溅射、电镀或者淀积到基体硅上来制造。如果部件层 400 是单独预制的层,那么它就可以利用例如阳极接合、金接合、各向异性导电膜或者其它合适的方法接合到有源层(载体硅)。

[0084] 例如,部件层 400 可以利用比载体硅所使用的处理不复杂的处理在硅上制造。不同的硅衬底可以使某些无源部件性能特性的制造更简单。例如,与载体硅管芯相比,部件层 400 可以具有更薄的几何结构。依赖于所需的性能特性,无源部件到部件层 400 上或者其中的结合还可以进一步优化。例如,如果制造电容器,那么两个平行极板的深度与表面积给出较好的存储电荷的能力。这可能在用于最大化平行极板面积的不同形状/组合中反映出来,如以下在图 8(b) 和 8(c) 的描述中所描述的。

[0085] 不同的制造处理可以混合到一起,来最大化特定无源部件期望的性能特性。部件层 400 可以电连接到载体硅,且部件层 400 可以包括到结合到其中的无源部件的链路。所述链路可能能够被打断或者修改,使得可以修改结合到其中的无源部件的性能特性。因而,集成系统在单分(singulation)之后是可调的。

[0086] 如在图 4(a) 的提出(blow out)部分中进一步示出的,部件层 400 可以包括无源部件的基本构建块阵列。部件层 400 可以包括例如电阻器 410、电容器 420 和电感器 430 的无源部件。为了说明,图 4(a) 把无源部件示为其各自的电路示意符号。部件层 400 中无源部件的阵列可以修改,使得(例如,通过电吹熔链路(electrically blowing fused link)或者激光修整)电连接到下面的载体硅的无源部件的具体数量与类型是在整个系统电连接的时候(单分之前)设置的。因此,整个垂直集成系统可以调整或者校准。

[0087] 无源部件可以为具体应用修改或者调整。图 4(b)-(e) 示出了可以用于调整无源部件的不同技术。图 4(b) 以示意符号形式示出了可以具有总电阻值 R3 的电阻器部件。在

这个例子中,电阻可以直接依赖于电阻器的长度。因而,电阻可以被激光修整,来产生更小的电阻值。例如,如图所示,电阻器可以修整到产生较小的电阻 R2 和 R1。作为选择,可以在长度保持恒定的情况下修改无源部件的宽度,使得电阻可以直接依赖于无源部件的宽度。修改可以通过激光修整、有关链路或结构的物理修改或者其它合适的技术来执行。

[0088] 图 4(c) 示出了调整电阻值的另一种方法。在这个例子中,三个电阻器 R1、R2 和 R3 可以串联耦合。不同的链路, L1、L2、L3 和 L4,也可以在电阻器的连接之间提供。依赖于哪个电阻值是优选的,链路可以选择性地熔合或者断开。例如,如果 R2 的电阻值是优选的,则链路 L1 和 L4 可以断开,因此只留下耦合到电阻 R2 每一端的链路 L2 和 L3。在另一个例子中,如果 R1+R2 的电阻值是优选的,则链路 L2 和 L4 可以断开,因此只留下提供 R1 和 R2 串联的链路 L1 和 L3。此外,利用相应布置的链路,电阻器可以并联方式布置。作为选择,不同的链路, L1、L2、L3 和 L4,可以在公共迹线上连接到一起,该公共迹线随后可以修改,以根据设计断开或者修改连接。

[0089] 图 4(d) 示出了调整电阻值的另一种方法。在这个例子中,可以提供三个电阻器,使得每个电阻器都可以耦合到 TSV。依赖于哪个电阻值是优选的,电阻器可以选择性地通过引线接合耦合到 TSV。在另一种实施方式中,所有电阻器都可以耦合到 TSV 而且随后接合,只留下一个电阻器可以断开。此外,垂直集成系统的层中的电气结构可以通过熔合链路连接,为了调整系统,该熔合链路可以被电吹熔。

[0090] 图 4(e) 示出了调整电容值的一种方法。图 4(e) 示出了无源分立电容器的截面图与顶视图。电容器可以具有存储电荷的两个平行的侧, A 和 B,并且这两个平行的侧可以被电介质分开。电容器的一侧可以包括可修改的电气链路。例如,该链路可以断开,以便减小电容器极板的尺寸并且由此减小电容。

[0091] 在电感器的情况下,特性会受电感器线圈的匝数的影响。包含不同匝数的层之间的链路可以通过吹熔连接每一层上的匝的熔丝来修改。多个匝和链路可以在每一层上连接,而且这些链路可以熔合(然后电吹熔)或者物理修改。

[0092] 此外,部件层 400 还可以包括无源部件与 TSV 450 之间、电连接到其下面有源层的链路 440。因此,链路 440 可以断开或者更改,以同样调整或者修改集成系统。因此,集成系统可以作为完整的堆叠进行电测试,并且背侧上部件层中的部件可以随后调整、修改或者校准。由于垂直集成系统允许在所有层组装好之后以晶片夹层形式进行调整、修改或者校准,因此垂直集成系统很容易为不同的应用定制。而且,不同的单独系统可以在完整的堆叠组装、电测试和调整之后单分,从而容易结合到电路板上(或者其中)的下一个封装级中。

[0093] 图 5 是根据本发明的另一种实施方式的集成系统 500 的简化框图。集成系统 500 可以包括具有有源侧 520 和背侧 530 的半导体管芯,其中背侧 530 结合了无源部件 540.1 和 540.2。TSV 550 可以把无源部件 540.1 和 540.2 耦合到有源侧 520 上的有源电路。该集成系统可以包括背侧 530 上的腔体 560,在其中安装无源部件 540.1 和 540.2。此外,集成系统 500 可以包括保护层 570。

[0094] 腔体 560 可以是蚀刻到背侧中或者在半导体管芯的背侧中形成的凹部。通过把无源部件 540.1 和 540.2 安装到腔体中,垂直集成系统的整体系统高度大大减小了,这导致部件尺寸的进一步减小。

[0095] 保护层 570 可以通过通路耦合到下面的层(例如有源层 520),并且可以对无源部

件 540.1 和 540.2 提供保护性覆盖。保护层 570 可以是电磁场 (EMF) 屏蔽。此外,保护层 570 可以包括用于集成系统 500 的接地面或者电源面。由于该保护层 570 在其它层的上面,因此保护层 570 可以耗散由下面的层产生的热量。保护层 570 还可以包含无源部件。因此,保护层 570 可以提供 EMF 屏蔽并且同时提供附加的部件层。此外,保护层 570 可以是可修改的,以例如在单分之前在将所有层组装到一起的时候调整或者校准集成系统 500。保护层 570 可以通过激光修整、吹熔熔丝或者其它已知的技术电气修改。

[0096] 图 6 是根据本发明的另一种实施方式的集成系统 600 的简化框图,其中集成系统 600 类似于图 5 的集成系统 500。集成系统 600 可以包括填充腔体的密封剂 610。当硬化时,密封剂 610 可以围绕无源部件成型,把它们锁定到合适的位置。

[0097] 根据本发明的另一种实施方式,集成系统可以包括多个腔体。图 7(a) 中的集成系统 700 可以包括两个腔体 760.1、760.2,其中无源部件 740.1、740.2 可以分别安装在每个腔体中。此外,每个腔体可以具有多于一个安装在其中的无源部件。图 7(b) 示出了可以包括具有分别填充腔体的密封剂 790.1、790.2 的多个腔体的集成系统 780。当硬化时,密封剂 790.1、790.2 可以围绕无源部件成型,把它们锁定到合适的位置。

[0098] 依赖于无源部件的尺寸和无源部件的电气特性,无源部件可以以不同的方式安装或嵌入到半导体管芯中。图 8(a) 示出了根据本发明的实施方式、以不同方式安装在半导体管芯背侧上的三个无源部件装置。无源部件 810.1 可以直接安装在背侧上,没有腔体并且具有垂直高度 Z_1 。另一方面,无源部件 810.2 可以完全安装在腔体中,其中填充腔体的深度与宽度可以改进无源部件 810.2 的电气特性。例如,增加腔体的深度可以允许更具电阻性的材料结合到腔体中,由此增加总的电阻特性。

[0099] 因为无源部件 810.2 不增加其本身的 z 高度,所以无源部件 810.2 完全嵌入到腔体中减小了集成系统的垂直高度。无源部件 810.3 可以安装在背侧上,使得其填充腔体并且还与腔体重叠。通过填充腔体深度与宽度及附加重叠所获得的总体积可以改进无源部件 810.3 的电气特性。例如,围绕腔体重叠材料可以增加电阻性材料的总体积,并且因此可以增加总的电阻特性。此外, Z_2 ,即无源部件 810.3 的 z 高度,小于 Z_1 ,其中 Z_1 是直接安装到背侧上的无源部件 810.1 的垂直高度。因此,通过采用本文所述的不同安装技术,系统的垂直高度可以减小。

[0100] 无源部件安装到其中的腔体或者凹部可以成形或者修改成优化所需的性能。例如,图 8(b) 示出了根据本发明的实施方式具有电容器 830.1 的集成系统 820.1,其中电容器 830.1 作为无源部件在背侧完全安装在腔体中。腔体和 TSV 成形为使得电容器 830.1 的顶板 840.1 和底板 850.1 适合腔体。此外,腔体还可以进一步修改,以便允许使用更高值的电容器。图 8(c) 示出了根据本发明的实施方式具有电容器 830.2 的集成系统 820.2,其中电容器 830.2 作为无源部件在背侧安装在腔体中。这种实施方式中的腔体可以呈阶梯状,以便最大化平行极板(电容器 830.2 的顶板 840.2 和底板 850.2)的表面积。由于电容与平行极板的表面积直接关联,因此电容增加,从而所存储电荷的量增加。

[0101] 图 9 是根据本发明的另一种实施方式的集成系统 900 的简化框图。集成系统 900 可以包括一个叠置到一个上面的多个无源部件,其中每个无源部件安装在各自的凹部中。第一个凹部 910.1 可以具有安装在其中的无源部件 940.1;第二个凹部 910.2 可以具有安装在其中的无源部件 940.2;而第三个凹部 910.3 可以具有安装在其中的无源部件 940.3。

每个无源部件可以通过 TSV 电连接到有源侧上的有源电路,如图 9 所示。无源部件 940.1 可以通过 TSV 对 950.1 连接到有源电路,无源部件 940.2 可以通过 TSV 对 950.2 连接到有源电路,而无源部件 940.3 可以通过 TSV 对 950.3 连接到有源电路。每个凹部可以蚀刻到背侧中或者在半导体管芯的背侧中形成,具有阶梯状外形。半导体管芯背侧中的凹部或者腔体的“阶梯”可以使许多不同的无源部件能够结合到集成系统 900 中,同时最小化集成系统 900 的水平长度与垂直高度。

[0102] 无源部件 940.1、940.2、940.3 可以在衬底上一起预制,但仍然与半导体管芯分开。然后,预制好的衬底可以插入到半导体管芯的阶梯状凹部中,用于组装。

[0103] 图 10 是根据本发明另一种实施方式的集成系统 1000 的简化框图,其中集成系统 1000 类似于图 9 的集成系统 900。集成系统 1000 可以包括填充腔体的密封剂 1010。当硬化时,密封剂 1010 可以在每一个凹部中围绕无源部件成型,把它们锁定到适合的位置。

[0104] 此外,图 11 中所示的保护层 1110 可以置于无源部件的上面。该保护层 1110 可以通过通路耦合到下面的层(例如有源侧),并且可以对无源部件提供保护性覆盖。保护层 1110 可以是电磁场(EMF)屏蔽。此外,保护层 1110 可以包括用于集成系统 1100 的接地面或者电源面。由于该保护层 1110 在其它层的上面,因此保护层 1110 可以耗散由下面的层产生的热量。保护层 1110 还可以包含无源部件。因此,保护层 1110 可以提供 EMF 屏蔽并且同时提供附加的部件层。此外,保护层 1110 可以是可修改的,从而例如在单分之前在所有层都组装到一起的时候调整或者校准集成系统 1100。保护层 1110 可以通过激光修整、吹熔熔丝或者其它已知的技术电气修改。

[0105] 图 12(a) 是根据本发明另一种实施方式的集成系统 1200 的简化框图。集成系统 1200 可以使用设置在背侧上的电感器线圈来隔离和耦合来自管芯的不同电压域的电信号。集成系统 1200 可以包括由隔离阻挡物 1230 隔离的低电压管芯 1210 和高电压管芯 1220。该集成系统还可以包括无源部件 1240.1、1240.2 及一对电感器线圈 1250.1、1250.2。

[0106] 低电压管芯 1210 和高电压管芯 1220 在电气隔离的不同电压域上工作。隔离阻挡物 1230 可以电气隔离两个管芯,并且可以由非导电材料制成。无源部件 1240.1、1240.2 可以结合到背侧中(或者淀积到其上面),并且可以直接耦合到低电压管芯 1210 的有源电路。无源部件 1240.1、1240.2 还可以耦合到电感器线圈 1250.1、1250.2 中的一个,而另一个线圈可以耦合到高电压管芯 1220 的有源电路。因此,集成系统 1200 可以使用电感器线圈 1250.1、1250.2 来通过包括无源部件 1240.1、1240.2 的预制衬底隔离并磁耦合两个管芯(低电压管芯 1210 和高电压管芯 1220)之间的电信号。预制衬底层还可以包含如上所述的保护层。

[0107] 铁磁材料也可以包括在线圈中。图 12(b) 是根据本发明的实施方式、结合到集成系统中的电感器的简化框图。该电感器可以具有铁磁芯 1260.1 和围绕铁磁芯 1260.1 缠绕的线圈 1270.1。该电感器可以预制好并安装到半导体管芯的背侧上。此外,该电感器可以利用例如 TSV 的导电路径连接到有源侧。

[0108] 图 12(c) 是根据本发明的实施方式、结合到集成系统中的电感器的简化框图。该电感器可以具有铁磁芯 1260.2 和围绕铁磁芯 1260.2 缠绕的线圈 1270.2。在这种实施方式中,该电感器可以预制并插入到半导体管芯背侧上的腔体中。此外,该电感器可以利用例如 TSV 的导电路径连接到有源侧。

[0109] 图 12(d) 是根据本发明的实施方式、结合到集成系统中的电感器的简化框图。该电感器可以具有铁磁芯 1260.3 和围绕铁磁芯 1260.3 缠绕的线圈 1270.3。在这种实施方式中,该电感器可以在半导体管芯的背侧中制造。此外,该电感器可以利用例如 TSV 的导电路径连接到有源侧。

[0110] 铁磁材料可以用于形成集成系统的层中的变压器。变压器可以是升压变压器或者降压变压器。例如,在层中形成的变压器可以用作 RF 变压器。图 12(e) 示出了根据本发明的实施方式的变压器形成方法。预制的层 A 1280.1 可以包括围绕铁磁芯 1281 缠绕的线圈 1282。层 A 1280.1 可以是制造好的 PCB、陶瓷或者其它合适的衬底。层 A 1280.1 还可以包含其它无源部件、屏蔽、电源面和接地面。层 A 1280.1 还可以包含到其它层的连接。另一个层 B 1290.1 可以是半导体管芯的背侧。层 B 1290.1 可以包含围绕铁磁芯 1291 缠绕的线圈 1292,其中铁磁芯 1291 安装在半导体管芯背侧中的腔体中。这两个层(层 A 1280.1 和层 B 1290.1)可以结合,并且每个相应层的铁磁芯 1281、1291 可以连接,从而形成具有作为变压器顶部线圈的线圈 1281 和作为底部线圈的线圈 1282 的变压器。此外,密封剂可以填充腔体。作为选择,变压器可以直接安装到半导体管芯的背侧上。

[0111] 图 12(f) 示出了根据本发明的实施方式的变压器形成方法。如图所示,图 12(f) 中的变压器可以包含围绕铁磁芯缠绕的一对线圈。该变压器可以在衬底上形成,其中衬底利用厚电介质安装在管芯的背侧上。该电介质可能通过热量与压力变形,留出可以安装在管芯背侧上的芯末梢暴露。

[0112] 图 13 是根据本发明另一种实施方式的集成系统 1300 的简化框图。类似于图 12(a) 的集成系统 1200,集成系统 1300 可以使用置于背侧上的电感器线圈来隔离和耦合在不能直接耦合的不同电压管芯之间来往的电信号;但是,在集成系统 1300 中,包括无源部件的衬底还用作在不同电压管芯之间的隔离电路。集成系统 1300 可以包括低电压管芯 1310、高电压管芯 1320、隔离阻挡物 1330、无源部件 1340.1 及一对电感器线圈 1350.1、1350.2。在这种实施方式中,高电压管芯 1320 可以堆叠在低电压管芯 1310 的上面,隔离阻挡物 1330 在这两个管芯之间,从而电气隔离这两个管芯。如本发明中所描述的,隔离电路可以是包括无源部件的预制衬底。

[0113] 在集成系统 1300 的另一方面,低电压管芯 1310 中的有源电路可以控制包括无源部件 1340.1 和高电压管芯 1320 电路的其它层的操作。低电压管芯 1310 可以访问其它层。

[0114] 图 14 是根据本发明另一种实施方式的集成系统 1400 的简化框图,其中集成系统 1400 类似于图 13 的集成系统 1300。集成系统 1400 还可以进一步包括高电压管芯 1420 上的微机电系统(MEMS) 1460.1、1460.2。例如,低电压管芯 1410 可以包含存储用于 MEMS 1460.1、1460.2 的机械位置(例如针对陀螺仪的初始位置)的存储器部分。当集成系统 1400 在工作时,MEMS 的灵敏度与输出可以标准化到初始机械位置。其它应用例子可以包括用于在不同频率带中的天线调整的、串行或并行布置的 RF MEMS 开关。

[0115] 隔离阻挡物 1430 还可以包含位于线圈之间的铁磁材料。该铁磁材料可以在需要在集成系统中产生升压或者降压变压器。

[0116] 根据本发明的另一种实施方式,光学系统可以隔离和耦合来自在不同的隔离域中工作的不同管芯的电信号。图 15(a) 是包括光学系统的集成系统 1500 的简化框图。集成系统 1500 可以包括低电压管芯 1510、高电压管芯 1520、隔离阻挡物 1530 和无源部件 1540.1。

集成系统 1500 还可以包括具有光电晶体管 1550、LED 1560.1 和波导 1570 的光学系统。在这种实施方式中,高电压管芯 1520 可以堆叠到低电压管芯 1510 的上面,隔离阻挡物 1530 在两个管芯之间,以便电隔离这两个管芯。如上所述,隔离电路可以是包括无源部件的预制衬底。

[0117] 在这种实施方式中,光学系统可以隔离和光耦合两个不同工作电压管芯 1510 和 1520 之间的电信号。光电晶体管 1550.1 可以设置到一个管芯上,例如高电压管芯上,而且对应的 LED 1560.1 可以设置到另一个管芯上。波导 1570.1 也可以设置在光电晶体管 1550.1 和 LED1560.1 之间,以便光波能够行进。波导 1570 可以在隔离阻挡物 1530 中形成。在操作中,低电压管芯 1510 上的有源电路可以在波导 1570.1 的一端开启 LED 1560.1,作为通信信号。在波导 1570.1 的另一端,光电晶体管 1550.1 将感测何时 LED 1560.1 被“开启”,并且把信息发送到高电压管芯 1520 电路上的电路。因此,低电压管芯 1510 中的有源电路可以控制包括无源部件 1540.1 和高电压管芯 1520 电路的其它层的操作。低电压管芯 1510 可以在必要时访问其它层。

[0118] 作为选择,根据本发明的实施方式,光学系统可以是如图 15(b) 中所示的层之间的双向通信系统。在双向通信系统中,每个管芯都可以包括光电晶体管 1550.1、1550.2 和 LED 1560.1、1560.2,以便允许在两个方向中的通信。

[0119] 此外,光学系统还可以在两个管芯在一个层上并排设置的时候使用。图 15(c) 是根据本发明的实施方式的集成系统 1503 的简化框图。低电压管芯 1510.3 和高电压管芯 1520.3 可以在同一层上,并且可以由隔离阻挡物 1530.3 隔离。光学系统可以安装在两个管芯上。光学系统可以包括光电晶体管 1550.3、LED 1560.3 和波导 1570.3。

[0120] 图 16 中的集成系统 1600 示出了根据本发明、有源侧上的有源电路如何可以访问不同的无源部件的实施方式。集成系统 1600 可以包括无源部件 1610.1、1610.2 和设置在顶部衬底中的电感器线圈 1630-1650,其中该顶部衬底耦合到无源部件和有源电路。电感器线圈 1630-1650 可以接通 / 断开,以便激活 / 停用无源部件 1610.1、1610.2。例如,当有源电路需要访问无源部件 1610.1 时,它可以向电感器线圈 1630.1、1630.2 发送电压。一对电感器线圈还可以控制对无源部件块而不仅仅是一个无源部件的访问。

[0121] 半导体管芯背侧上的不同层 / 材料的集成可能导致结构不稳定。对于保持结构的完整性而言(在垂直集成系统的工作 / 寿命中,以及还有在单个垂直集成系统的单分处理中),不同层之间的附接可能是关键的。多层系统中的不同材料层之间的热膨胀系数(CTE)产生集中到边缘上的应力。换句话说,可能导致层之间的接合剪断和剥落的应力在边缘最强,当多层系统包含许多薄的不同材料的层时,这种情况会恶化。因此,根据本发明,提供了以下所述的、在嵌入式部件边缘最大化附接并因此改进垂直集成系统机械坚固性的不同实施方式。

[0122] 图 17(a) 示出了根据本发明的实施方式的集成系统 1700。集成系统 1700 可以包括在半导体管芯周界中的迹线。图 17(a) 的顶部截面示出了具有两条迹线的管芯的平面图,而底部截面示出了具有这两条迹线的截面图。迹线可以在半导体管芯的背侧利用激光切割或者通过蚀刻或者能够提供所需变形的某种其它处理来形成。迹线形成用于密封剂嵌入的隆起,由此将多个层更牢固地彼此附着起来。

[0123] 图 17(b) 示出了根据本发明的实施方式的集成系统 1710。集成系统 1710 可以包

括在半导体管芯周界中的方块。图 17(b) 的顶部截面示出了具有方块的管芯的平面图,而底部截面示出了具有所述方块的截面图。方块可以在半导体管芯的背侧利用激光切割或者通过蚀刻或者能够提供所需变形的某种其它处理来形成。方块形成用于密封剂嵌入的隆起,由此将多个层更牢固地彼此附着起来。

[0124] 图 17(c) 示出了根据本发明的实施方式的集成系统 1720。集成系统 1720 可以包括在半导体管芯周界中的同心圆。图 17(c) 的顶部截面示出了具有两个同心圆的管芯的平面图,而底部截面示出了具有这两个同心圆的截面图。同心圆可以在半导体管芯的背侧利用激光切割或者通过蚀刻或者能够提供所需变形的某种其它处理来形成。同心圆形成用于密封剂嵌入的隆起,由此将多个层更牢固地彼此附着起来。

[0125] 图 17(d) 示出了根据本发明的实施方式的集成系统 1730。集成系统 1730 可以包括在半导体管芯周界中交错的阶梯。图 17(d) 的顶部截面示出了具有交错阶梯的管芯的平面图,而底部截面示出了具有所述交错阶梯的截面图。阶梯可以在半导体管芯的背侧利用激光切割或者通过蚀刻或者能够提供所需变形的某种其它处理来形成。阶梯形成用于密封剂嵌入的隆起,由此将多个层更牢固地彼此附着起来。

[0126] 所采用的图样与形状可以在必要时进行优化,以便改进层之间的附接与锁定。这可以通过增加表面积而且还可以通过(依赖于所使用的图样或形状)提供凹部/槽/区域来实现,其中要结合的材料的一部分填充/固化/硬化到所述凹部/槽/区域中,使得其被机械锁定。所使用的图样与形状可以优化,以便最大化完成的垂直集成结构(在单分处理中及在系统工作寿命中)的坚固性。

[0127] 根据本发明的集成系统可以嵌入到 PCB 类型的结构中。相应地,集成系统可以进一步结合锁定特征,以便确保集成系统可以牢固地嵌入到 PCB 类型的结构或其它结构中。图 18 示出了根据本发明的实施方式的集成系统的边缘。半导体管芯 1810 和部件层 1820 都可以具有如图所示的锯齿边缘或者另一种形状外形,以便改进附接性,并且由此允许更牢固地嵌入到最终的衬底中。边缘终止部(edge finish)可以在单分处理中形成,如以下进一步描述的。

[0128] 图 19 进一步根据本发明的实施方式以平面图和截面图示出了集成系统 1900 中的边缘终止部。集成系统 1900 可以包括半导体管芯 1910、有源区域中的金属焊盘 1920 及划线道 1930。金属焊盘 1920 可以用于连接到另一个层。划线道 1930 可以包括例如锯齿边缘的边缘终止部,其中锯齿边缘产生可以随后被密封剂填满的间隙。

[0129] 图 20 示出了如何可以形成边缘终止部。划线道 2010 可以制造成具有开口 2020。开口 2020 可以通过激光切割或者其它已知的技术形成,并且开口 2020 可以是如图所示的圆形或者其它形状。用于集成系统单分的最终切口 2030 可以在开口 2020 中制造,以便产生如图 19 中所示的锯齿边缘终止部。最终的切口 2030 可以通过激光器、切割锯或者其它已知的装置制造。

[0130] 图 21 是根据本发明另一种实施方式的集成系统 2100 的简化框图。根据本发明,集成系统 2100 示出了两个层之间利用锁定特征部的内部连接,其中锁定特征部改进了两个层之间的附接。集成系统 2100 可以包括锁定槽 2110. 1、2110. 2、锁定阶梯 2120 和密封剂 2130。

[0131] 类似于图 17 中所示的实施方式,锁定槽 2110. 1、2110. 2 可以位于管芯的边缘上。

锁定阶梯 2120 可以是安装无源部件的表面升高的阶梯。锁定槽 2110.1、2110.2 可以改进集成系统构造的坚固性,因为它们更稳固地固定受保护的背侧涂层。因此,边缘层被剥离或分离的可能性大大减小了。由于背侧层更牢固地附接到管芯,因此这还转化为将结合到背侧上的无源装置更牢固地附接。

[0132] 锁定槽 2110.1、2110.2 可以通过在管芯的背侧上蚀刻来形成。此外,密封剂可以填充到槽中,并且密封剂可以填充开口,然后硬化,以便机械地锁定到管芯中。与平的表面相比,锁定槽 2110 增加了更多的接触表面积,由此改进了附接。相同的概念对于锁定阶梯 2120 也是适用的。

[0133] 为了示出锁定槽如何改进附接,图 22 示出了锁定槽 2220 的放大视图。根据本发明的实施方式,可以通过蚀刻如图 22 中所示的凹部来进一步改进附接,其中槽的最宽部分“b”大于表面上的开口“a”。由于 $b > a$,因此接触表面积更进一步增加了,实现了改进的附接。

[0134] 图 23 是根据本发明另一种实施方式改进附接的集成系统 2300 的简图。集成系统 2300 可以包括锁定槽 2320、密封剂 2330 和锁定层 2340。在组装中,锁定层 2340 可以添加到第一组槽。然后,密封剂 2330 可以添加到第二组槽而且还添加到锁定层 2340 中。当位于层之间界面的材料通过热、压力等变形并且填充槽时,材料将硬化,这可以机械地锁定并固定整个集成系统及增加将最大化附接的表面积。开口特征部与表面图样可以被修改,例如更改凹部/开口的形状并在不同层中交错位置,从而进行优化,以便使整个集成系统更坚固。

[0135] 根据本发明的实施方式,修改也可以在半导体管芯的有源侧上进行,以便改进附接。图 24 的集成系统 2400 示出了这种修改。集成系统 2400 可以包括半导体管芯 2410、电介质层 2430、金属焊盘 2440.1、2440.2 和锁定切口 2450。金属焊盘 2440.1、2440.2 可以是暴露的金属触点,所述金属触点用于连接到例如 PCB 的下一个封装级。在金属焊盘 2440.1、2440.2 之间,电介质层 2430 可以包括锁定切口 2450,其中锁定切口 2450 增加接触表面积,由此改进附接。锁定切口 2450 可以作为碰撞(bumping)/晶片处理的一部分来制造。

[0136] 图 25 示出了根据本发明的实施方式、包括锁定切口或者槽的有源侧的平面图,其中所述锁定切口或者槽能够留存或者锁定密封剂。集成系统 2500 可以包括锁定切口 2550.1、2550.2 和金属焊盘 2540。如图所示,锁定切口 2550.1、2550.2 可以是在顶部层电介质中蚀刻的同心圆。金属焊盘 2540 可以是暴露的金属触点,用于连接到例如 PCB 的下一个封装级。

[0137] 在本发明的另一种实施方式中,TSV 的形状可以修改,以便改进其中所包含的导电材料的附接性。例如,半导体管芯背侧上的 TSV 开口可以修改,使得无源部件的端子可以更牢固地嵌到管芯中,使整个集成系统更坚固。图 26(a) 示出了具有圆形开口的 TSV 2610 的平面图,而图 26(b) 示出了具有不规则形状开口的 TSV 2620 的平面图。TSV 2610 和 2620 可以具有相同的半径 r 。在电镀处理步骤中,与具有圆形开口的 TSV 2610 相比,具有不规则形状开口的 TSV 2620 在通路中具有较小的被导电材料填充的体积。TSV 2620 开口具有小于 TSV 2610 表面积的表面积,其中,对于圆形开口,表面积是 $\pi * r^2$ 。因此,TSV 开口的形状可以修改,以便为通路中的导电材料产生最优的附接效果,使集成系统更坚固。

[0138] 此外,通路中导电层的分离与剥离会对集成系统造成严重的问题。但是,根据在此

所述本发明的实施方式的通路构造可以更牢固地保持导电材料,并且因此,使集成系统更坚固。

[0139] 如以下更具体讨论的,根据本发明的实施方式的集成系统还可以用于流体、气体等的分析,并且通路可以用作在层之间运动的管道。依赖于具体应用,通路可以构造成把通过开口的材料流优化到最优速率。图 26(c) 示出了根据本发明的实施方式的 TSV 2630 的截面图。TSV2630 可以包括不同阶梯状的同心圆开口,使得通过层的物理流可以被控制到具体的速率。例如,因为 TSV 2630 的窄的外形,从层的顶部到层的底部的材料流可以减少。图 26(d) 示出了根据本发明的实施方式的 TSV 2640 的截面图。TSV 2640 可以包括不同斜率的同心圆开口,使得通过层的物理流可以被控制到具体的期望速率。作为选择,通路可以修改,以产生螺旋形的其它最优形状,以便于实现级之间流体运动的期望速率。例如,通路可以修改,作为流体速率过滤或者减小处理的一部分,使得例如在通过垂直集成系统中的特定层或区域的流体显示出可辨别测量的电气值的情况下,及在层被物理地构造成产生期望的流速率使得流体的 pH 可以被持续监视的情况下,pH 水平可以被监视。

[0140] 根据本发明的实施方式,TSV 可以设置在半导体管芯的非有源区域中,因为,对于直接在有源电路上方的 TSV,某些电路系统可能有问题。例如,在某些类型的电路系统上方的通路的结合可能造成会影响系统性能的机械应力而且造成参数化偏移问题。图 27 示出了具有有源电路 2710 和 TSV 阵列 2720 的集成系统 2700 有源侧的平面图和截面图。TSV 阵列 2720 可以位于有源电路 2710 的周界上,由此在半导体管芯的非有源区域上。为了最小化两个部分之间的干扰,区域“d”是有源电路 2710 与最近的 TSV 2720.1 之间的最小距离。

[0141] 此外,在另一种实施方式中,依赖于其应用,TSV 可以不用导电材料填充。例如,光学系统或者冷却系统可以采用不需要填充到其中的导电材料的 TSV。因此,不导电的 TSV 仍然可以连接垂直集成系统的不同的层。

[0142] 发热问题可能会随垂直集成系统出现。有源电路及无源部件在工作的时候可能产生热量。过多的热量会损害电气部件并恶化集成系统的整体性能。图 28 是根据本发明另一种实施方式的集成系统 2800 的简图。集成系统 2800 可以包括热沉 2810 和热 TSV 2820。热沉 2810 可以是散热片或者一块高导热材料。图 28 中的热沉 2810 示为附接到锁定阶梯;但是,热沉 2810 可以附接到冷却板或者其它接口。热 TSV2820 可以把热量从有源侧传导到管芯的背侧。因此,热沉 2810 和热 TSV 2820 联合起来分散来自有源侧的热量,防止过热,由此改进集成系统的整体性能。作为选择,由系统产生的热量可以用于改进集成系统的整体效率(即,通过使用热电发电层),如以下所描述的。而且,用于传输热量的热 TSV 2820 可以修改(例如,放大),以便优化热效率。

[0143] 图 29 是根据本发明另一种实施方式的集成系统 2900 的简图。集成系统 2900 可以包括热沉 2910 和热 TSV 2920。热沉 2910 可以是散热片或者一块高导热材料。图 29 中的热沉 2910 示为附接到锁定阶梯;但是,热沉 2910 可以附接到冷却板或者其它接口。热 TSV 2920 可以把热量从有源侧传导到管芯的背侧。热沉 2910 可以整个覆盖有源侧上的有源电路,并且可以比部分覆盖有源电路的热沉在分散热量方面热效率更高。当热沉的尺寸增加时,热沉的热效率也增加,因为热效率与热沉的尺寸成正比。

[0144] 根据本发明的另一种实施方式,还可以采用冷却层来分散垂直集成系统所产生的热量。图 30(a) 是根据本发明另一种实施方式的集成系统 3000 的简图。集成系统 3000

可以包括半导体管芯 3010、TSV3020、冷却层 3030 和具有无源部件 3050.1、3050.2 的部件层 3040。部件层 3040 可以通过 TSV 3020 电耦合到半导体管芯 3010 的有源侧上的有源电路。冷却层 3030 还可以包括通路,以便支持部件层 3040 与有源电路之间的电连接。依赖于冷却层的材料,冷却层 3030 中的通路可以是或者可以不是硅穿越通路。冷却层 3030 可以是优化散热的冷却板或者微流体系统。

[0145] 图 30(b) 是冷却层 3030 的一种实施方式的简图。冷却层 3030 可以包括冷却剂材料可以通过其的微通道。冷却层 3030 还可以容纳循环冷却剂从而消除热量的微流体泵系统。冷却剂可以在一端插入并泵吸到另一端。因此,冷却剂循环可以降低集成系统中的温度。

[0146] 图 31(a) 是冷却层 3100 的另一种实施方式的简图。冷却层 3100 可以包括玻耳贴或热电型冷却系统。冷却层 3100 可以包括热侧 3020、冷侧 3030 和通道 3040.1-3040.n。冷却层 3100 还可以通过通路 3010 耦合到下面的层。通路 3010 可以是热通路,并且通路 3010 可以把冷却层 3100 耦合到例如热沉或者 PCB。通道 3040.1-3040.n 可以选择性地用于把热量分散到热侧 3020 中的特定区域及耦合到该特定区域中的热侧的通路 3010。然后,热量可以通过通路 3020 分散,防止过热。在这种实施方式中,可以优化对特定区域的目标散热。通过把热量通过这些通路引向热电层,系统可以得到进一步优化。这个层还可以配置成对垂直集成系统中的特定区域施行冷却。

[0147] 除了散热,冷却层还可以用作热电发电层,其中(例如,从垂直集成系统中的其它部件或者层产生的)热量被转换成电荷。图 31(b) 是热电发电层 3100.1 的实施方式的简图。热电发电层 3100.1 可以包括热侧 3020、冷侧 3030 和通道 3040.1-3040.n。热电发电层 3100.1 还可以耦合到下面的热量产生层 3050,该层可以包含无源部件或者其它的高功率部件。热电发电层 3100.1 可以使用从系统内部产生的热量来生成电流,然后该电流可以被存储或者重新分配到系统中。可以结合热电层来最大化所产生的电荷的量。例如,热侧 3020 可以热连接到来自系统内部的热点,而冷侧 3030 也可以连接到冷却层或者其它结构,使得热侧 3020 和冷侧 3030 之间的温度差可以相应地最大化并由此可以产生最大化的电流。因此,集成系统可以收集作为热量分散的能量并重复利用其来给集成系统供电,由此节省电力。

[0148] 此外,出于散热的需求,可以采用侧面通道。侧面通道也可以最大化热电层的热面和冷面之间的温度差,并由此最大化所产生的电荷。图 32 是根据本发明另一种实施方式的集成系统 3200 的简图。图 32 示出了有源侧的平面图和集成系统 3200 的截面图。集成系统 3200 可以包括有源电路 2710、TSV 阵列 3220 和侧面通道 3230。侧面通道 3230 可以位于半导体管芯中有源电路 3210 之上并与前后侧平行地延伸。侧面通道 3230 还可以用于结合微流体冷却、光传输系统,等等。由侧面通道下面的有源电路产生的热量可以通过该侧面通道来分散。

[0149] 侧面通道还可以位于垂直集成系统的不同的层中,例如冷却层中。图 33(a) 是根据本发明另一种实施方式的集成系统 3300 的简图。集成系统 3300 可以包括半导体管芯 3310、TSV 3320、具有侧面通道 3335 的冷却层 3330 和具有无源部件 3350.1、3350.2 的部件层 3340。部件层 3340 可以通过 TSV 3320 电耦合到半导体管芯 3310 的有源侧上的有源电路。冷却层 3330 还可以包括用导电材料填充的通路 3337,以便支持部件层 3340 与有源电

路之间的电连接。依赖于冷却层的材料,通路 3337 可以是或者可以不是硅穿越通路。

[0150] 图 33(b) 是结合了微流体冷却系统的冷却层 3330 的一种实施方式的简图。冷却层 3330 可以包括冷却剂材料可以通过其的侧面通道 3335。冷却层 3330 还可以容纳微流体泵系统,来循环冷却剂,由此消除热量。

[0151] 此外,侧面通道可以用于除冷却系统之外的其它目的。例如,光传输线路可以位于侧面通道中,以便提供通信链路。图 34(a) 是根据本发明另一种实施方式的集成系统 3400 的简图,其中集成系统 3400 类似于图 33(a) 的集成系统 3300。集成系统 3400 可以包括具有侧面通道的冷却层 3340,其中侧面通道作为光通道 3415 工作,如图 34(b) 中所示。光通道 3415 可以包括光管、光纤,等等。光隔离也可以用在能量收集应用中。例如,当能量可以循环利用到电池供应时,升高的电压电平(超过对装置施加的电源电压)可以通过光隔离链路转移到电源,以避免任何电流或者电压浪涌令电池超载的任何可能的负面影响。利用光源和升高到期望电压电平的光电二极管,还可以采用光通道来真正地升高电压并产生次级电源。

[0152] 对于一些应用(例如,触觉或者触摸屏技术),可以通过对屏幕的触摸产生大电压,来访问屏幕上的功能。当选择不同的选项时,电荷生成而且必须“倾泄”。根据本发明的实施方式的集成系统可以提供包含可以存储这种“倾泄”的电荷然后重新循环其通过系统的结构(例如,电容器)的层。因此,根据本发明的集成系统可以收集由系统的不同方面所产生的能量,来改进整体功率效率。

[0153] 一些集成电路应用可能需要对例如流体、气体等材料的分析。传统上,通常需要在集成电路外部的单独部分,用于对需要分析的材料进行保持和测量。根据本发明的实施方式,测量层可以结合在半导体管芯的背侧上,由此减少给定应用所需的独立部分的数量。

[0154] 图 35(a) 是根据本发明的实施方式的集成系统 3500 的简图。集成系统 3500 可以包括半导体管芯 3510、TSV 3520、测量层 3530 和具有无源部件 3550.1、3550.2 的部件层 3540。测量层 3530 可以包括可以操作或分析通过其的流体或其它材料的通道,如图 34(b) 中所示。例如,测量层可以监视流体的 pH 水平、监视液体的流速、监视气体浓度,等等。

[0155] 测量层 3530 可以包括用于耦合到上面和下面的层的电连接。该电连接可以是用导电材料填充的通路。测量层 3530 还可以包括其它的电子电路系统,以便提供代表所监视的量的电信号并且把所述信号提供给集成系统 3500 中的其它层。例如,测量层 3530 可以包括产生代表所分析液体的 pH 水平的模拟信号的电子电路系统。此外,测量层还可以包括提供过滤、分离与分析能力的电子电路系统。例如,MEMS 装置可以结合到测量层中。测量层还可以结合优化流体、气体等的操作的机械特征与结构。

[0156] 图 36 是根据本发明的实施方式的集成系统 3600 的简图。集成系统 3600 可以包括冷却层 3610 和测量层 3620。冷却层 3610 可以类似于以上所述的冷却层,而测量层 3620 可以类似于以上所述的测量层。由于层之间的相互作用,冷却层 3610 和测量层 3620 可以联合起来工作,以便在冷却集成系统 3600 的同时测量材料。例如,冷却层 3610 可以包括从有源电路吸收热量的加热元件。

[0157] 所述加热元件还可以加速对通过测量层 3620 的材料的处理。因此,集成系统 3600 使用由一层产生的、通常对系统有害的热量来更好地操作另一个层(例如测量层)。例如,测量层 3620 可以包括用于要被分析的液体的通道。从冷却层 3620 输送的热量可以加速通过

测量层中通道的液体的运动,导致更快的操作。例如分离、过滤等的其它分析操作也可以通过热量来加速。此外,冷却层 3610 和测量层 3620 都可以包括可以与集成系统 3600 中的其它层通信的其它电子电路系统。

[0158] 根据本发明的另一种实施方式,通过垂直集成系统的不同层的通路可以用作用于分析的通道。图 37 是根据本发明的实施方式的集成系统 3700 的简图。通路 3710.1、3710.2 可以通过集成系统 3700 的一些层或者所有的层。通路 3710.1、3710.2 可以操作或者分析通过该通路的流体或者例如气体的其它材料。集成系统 3700 中的一层可以包括提供例如分离、过滤等分析操作的电子电路系统,例如 MEMS。

[0159] 通路设计的一个好处是节省电力。重力可以在集成系统中的通路中输送材料。因此,集成系统需要较少的电力。图 38 示出了材料如何可以通过通路 3810.1、3810.2。箭头显示重力可以如何从顶层向底层移动材料通过集成系统 3800。这些通路的具体设计可以在需要时修改,以便适合具体的应用。

[0160] 根据本发明,在垂直集成系统中可以采用其它的电力节约技术。图 39 是根据本发明的实施方式的集成系统 3900 的简图。集成系统 3900 可以包括具有有源侧 3920 和背侧 3930 的半导体管芯 3910、光伏层 3940 和 TSV 3950。光伏层 3940 可以在背侧 3930 上形成或者安装,并且可以利用激光修整来修改。光伏层 3940 可以包括把太阳光线转变成电能的有机光伏电池。所述电池可以包括透明导电电极,所述电极允许光耦合到活性材料,由此产生电能。然后,电能可以给集成系统 3900 供电,由此提供自供电的系统。

[0161] 图 40(a) 是根据本发明的实施方式的集成系统 4000 的简图。该集成系统可以包括光伏层 4010.1、具有开口 4030.1 的阻光层 4020.1 及电存储部件 4040.1。阻光层 4020.1 可以位于光伏层的上面,并且可以包括战略性地设置的开口 4030.1。阻光层 4020.1 可以用于几个目的。阻光层可以保护集成系统 4000 中可能受暴露于光损害的其它电子部分。通过开口 4030.1 的阻光层 4020.1 还可以构图成控制光流和电流。开口 4030.1 可以优化,以便最大化从光伏层 4010.1 到下面的其它层的电流流动。此外,电存储部件 4040.1 可以位于开口 4030.1 下面的区域中,以便存储并操作由光伏层 4010.1 产生的电荷。有源电路可以控制电存储部件 4040.1 的操作。例如,当应用需要使用某些部件时,有源电路可以访问某些电存储部件。因此,电力使用可以被有源电路有效地控制。作为选择,阻光层可以结合战略性地设置的光伏电池,以在特定的区域中产生电荷。此外,光管及其它光传送装置也可以用于把来自外部源的光转移、引导和集中到集成系统中的特定光伏电池,并由此最大化所产生的电荷。

[0162] 光伏层与阻光层可以调换成光伏层在阻光层的上面。图 40(b) 是根据本发明的实施方式的集成系统 4001 的简图。集成系统 4001 可以包括光伏层 4010.2、具有开口 4030.2 的阻光层 4020.2 和电存储部件 4040.2。在这种实施方式中,光伏层 4010.2 可以在阻光层 4020.2 的上面,并且可以是最上面的层。由光伏层 4010.2 产生的电荷与暴露给光的面积成比例。因此,将光伏层 4010.2 定位在最上面可以最大化所产生的电荷量。此外,阻光层 4020.2 的选择性构图可以保护集成电路的一些区域不暴露于光。

[0163] 依赖于其应用,垂直集成系统可以以不同的方式布置。图 41 是根据本发明的实施方式的集成系统 4100 的简图。集成系统 4100 可以包括光伏层 4110、具有开口 4125 的阻光层 4120、部件层 4130 和电存储部件 4140。部件层 4130 可以包括无源部件。阻光层 4120

可以在部件层 4130 的下面,并且光伏层 4110 可以在阻光层 4120 的下面。由于光伏层 4110 在一些层的下面,因此开口 4125 可以战略性地构图成最大化从光伏层 4110 到下面的其它层的电流流动。此外,在这种实施方式中,部件层 4130 也可以战略性地设置成不覆盖开口。此外,电存储部件 4140 可以位于开口 4125 下面的区域中,以便存储并操作由光伏层 4110 产生的电荷。有源电路可以控制电存储部件 4140 的操作。

[0164] 在其它实施方式中,光伏层可以作为垂直集成系统中最上面的层设置。图 42 是根据本发明的实施方式的集成系统 4200 的简图。在集成系统 4200 中,具有无源部件的部件层 4230 可以在光伏层 4210 的下面。由于光伏层 4210 是最上面的层,因此它增加了暴露于光的表面积。由此,增加了所产生电能的量。

[0165] 在其它实施方式中,光伏层可以与热电层联合工作。图 43 是根据本发明的实施方式的集成系统 4300 的简图。在集成系统 4300 中,光伏层 4310 可以在热电层 4320 和具有无源部件的部件层 4330 的上面提供。热电发电层 4320 可以包括热侧、冷侧和通道。热电发电层 4320 可以使用从系统内部产生的热量来生成电流(收集电荷),然后该电流可以存储在系统中或者在其中重新分配。此外,热电发电层 4320 还可以从光伏层 4310 收集电荷。集成系统 4300 可以包括例如电容器的部件,以存储所收集的电荷。此外,携带电荷的层之间的链路可以修改,以便改进电流运动的速率。通过收集系统所产生的热量还有从例如光伏层的其它源产生的电荷,集成系统的能量效率可以大大提高。所收集的电荷可以在整个系统中存储并重新分配,例如,给电池充电。

[0166] 在根据本发明的集成系统的一种应用中,集成系统可以在例如报警系统的监视系统中采用。图 44 是根据本发明的实施方式的集成系统 4400 的简图。集成系统 4400 可以包括信号传送层 4410 和部件层 4440。集成系统 4400 还可以包括本文其它实施方式中所描述的其它部件。信号传送层 4410 可以包括例如电感器线圈的线圈 4420 和可以连接到集成系统中的其它层的通路 4430。一旦测量到某种条件,线圈 4420 就可以生成结果信号。然后,该结果信号可以从集成系统发送到另一个远端位置,例如报警命令中心。例如,该集成系统可以监视流体的 pH 水平而且,如果所监视的 pH 水平超过预定的水平,则该集成系统可以发送所述结果信号。

[0167] 在另一种实施方式中,根据本发明的集成系统可以包括在一层中能够接收远端信号的电感器。远端信号的接收可以激活集成系统或者其一部分。电感器线圈可以在整个集成系统中战略性地定位,以便激活/停用集成系统的不同部分和功能。

[0168] 此外,根据本发明的集成系统可以结合例如热电偶或者光纤链路的远端感测管道。该远端感测管道可以允许远端输入馈送到集成系统中的层。例如,具有感测元件的热电偶可以设置到例如高温环境的苛刻环境中。然后,热电偶可以与集成系统中的层通信,并且提供以别的方式难以获得的重要信息。

[0169] 根据本发明的集成系统可以用在多种电子装置与应用中。图 45 是根据本发明的实施方式的电子装置 4500 的简化框图。电子装置 4500 可以包括电路板 4510,该电路板 4510 可以具有安装在该电路板 4510 上或者其中的集成系统 4520。集成系统 4520 可以包括本文其它实施方式中所描述的部件。电路板 4510 可以耦合到电子装置 4500 的其它部件,例如处理器 4530、用户接口 4540 和其它合适的电气部件。

[0170] 处理器 4530 可以控制电子装置 4500 及其部件的操作。处理器 4530 可以是传统

处理系统中的任何一种或者其组合,其中的传统处理系统包括微处理器、数字信号处理器和现场可编程逻辑阵列。

[0171] 用户接口 4540 可以包括显示器,例如 LCD 屏幕、CRT、等离子屏幕、LED 屏幕等。用户接口 4540 可以是键盘、鼠标、触摸屏传感器或者将允许用户与电子装置 4500 交互的其它任何用户输入装置。用户接口 4540 可以包括硬键和 / 或软键。例如,用户接口 4540 可以与触摸屏显示器形式的显示器集成。依赖于电子装置应用,电子装置 4500 可以包括其它部件。电子装置 4500 可以是可受益于结合根据本发明的集成系统的便携式电子装置,例如数码相机、蜂窝电话、报警系统、游戏装置等。根据本发明的集成系统的结合可以减小电子装置的尺寸,同时最大化性能。

[0172] 在此具体说明和描述了本发明的几种实施方式。但是,应当认识到,在不背离本发明主旨与预期范围的情况下,本发明的修改与变体是被以上教导所覆盖的而且在所附权利要求的范围之内。此外,应当认识到,在不背离本发明主旨与预期范围的情况下,来自不同实施方式的不同部件可以组合使用。在其它情况下,对众所周知的操作、部件和电路没有具体描述,使得不至于模糊所述实施方式。可以认识到,这里所公开的具体结构和功能细节可以是具有代表性的,但是不一定限制所述实施方式的范围。

[0173] 各种实施方式可以利用硬件元件、软件元件或者二者的组合来实现。硬件元件的例子可以包括处理器、微处理器、电路、电路元件(例如,晶体管、电阻器、电容器、电感器等)、集成电路、专用集成电路(ASIC)、可编程逻辑装置(PLD)、数字信号处理器(DSP)、现场可编程门阵列(FPGA)、逻辑门、寄存器、半导体装置、芯片、微芯片、芯片组,等等。软件元件的例子可以包括软件部件、程序、应用、计算机程序、应用程序、系统程序、机器程序、操作系统软件、中间件、固件、软件模块、例程、子例程、函数、方法、处理、软件接口、应用程序接口(API)、指令集、计算代码、计算机代码、代码片段、计算机代码片段、词、值、符号或者其任意组合。确定实施方式是否是利用硬件元件和 / 或软件元件实现的可以根据任意数量的因素而变化,例所述因素如所期望的计算速率、功率级、热容限、处理循环预算、输入数据速率、输出数据速率、存储器资源、数据总线速度及其它设计或者性能约束。

[0174] 一些实施方式可以例如利用计算机可读介质或者可以存储指令或指令集的物品来实现,如果所述指令或指令集被机器执行,可以使机器执行根据所述实施方式的方法和 / 或操作。这种机器可以包括例如任何合适的处理平台、计算平台、计算装置、处理装置、计算系统、处理系统、计算机、处理器等,而且可以利用硬件和 / 或软件的任何合适的组合来实现。计算机可读介质或者物品可以包括例如任何合适类型的存储器单元、存储器装置、存储器物品、存储器介质、存储装置、存储物品、存储介质和 / 或存储单元,例如存储器、可拆卸或不可拆卸介质、可擦除或不可擦除介质、可写或可重写介质、数字或模拟介质、硬盘、软盘、压缩盘只读存储器(CD-ROM)、可读压缩盘存储器(CD-R)、可重写压缩盘(CD-RW)、光盘、磁介质、磁光介质、可拆卸存储卡或盘、各种类型的数字万用盘(DVD)、带、盒等。指令可以包括利用任何合适的高级、低级、面向对象、虚拟、编译和 / 或解释编程语言实现的任何合适类型的代码,例如源代码、编译的代码,解释的代码、可执行代码、静态代码、动态代码、加密的代码等。

[0175] 根据本发明的一个方面,提供一种集成电路系统,包括:在半导体管芯的前侧上制造的第一有源层;第二预制层,在所述半导体管芯的背侧上并且具有包含在其中的电气部

件,其中所述电气部件包括至少一个分立的无源部件;以及至少一条电气路径,耦合所述第一有源层与所述第二预制层。

[0176] 优选地,所述至少一条电气路径是硅穿越通路(TSV)。

[0177] 优选地,所述至少一条电气路径是所述半导体管芯的侧边缘上的导电迹线。

[0178] 优选地,所述至少一个分立的无源部件通过引线接合连接耦合到所述第一有源层。

[0179] 优选地,所述集成电路系统在所述第一有源层与所述第二预制层的随后晶片夹层形式的组装中是可调的。

[0180] 优选地,所述集成系统可操作成作为完整的系统被访问与供电,而且可操作成随后被修改。

[0181] 优选地,所述至少一个分立的无源部件配置成被激光修整,以便调整所述集成电路系统。

[0182] 优选地,所述第二预制层包括到所述至少一个分立的无源部件的链路,其中所述链路是可调整的。

[0183] 优选地,所述链路是熔丝,并且所述链路是可以通过吹熔(blowout)该熔丝来调整的。

[0184] 优选地,所述第二预制层位于所述半导体管芯的腔体中。

[0185] 优选地,所述分立的无源部件完全在所述腔体中提供。

[0186] 优选地,所述分立的无源部件部分地在所述腔体中提供。

[0187] 优选地,所述腔体的形状基于所述分立的无源部件的电气特性。

[0188] 优选地,所述分立的无源部件是电容器,并且所述腔体的形状遵循该电容器的极板的形状。

[0189] 优选地,所述集成电路系统还包括填充所述腔体的密封剂。

[0190] 优选地,所述密封剂覆盖所述至少一个无源分立部件。

[0191] 优选地,所述集成电路系统还包括位于所述半导体管芯的背侧上并且覆盖所述至少一个无源分立部件的保护层。

[0192] 优选地,所述保护层是电磁场(EMF)屏蔽。

[0193] 优选地,所述保护层包括另一个分立的无源部件。

[0194] 优选地,所述保护层是接地面。

[0195] 优选地,所述至少一个分立元件位于所述腔体的第一凹部中,并且第二无源分立元件位于所述腔体的第二凹部中,所述第二凹部在所述第一凹部之上。

[0196] 优选地,所述集成电路系统还包括把所述第二无源分立元件耦合到所述第一有源层的第二电气连接路径。

[0197] 优选地,所述集成电路系统还包括填充所述腔体的密封剂。

[0198] 优选地,所述集成电路系统还包括位于所述半导体管芯的背侧上并且覆盖所述至少一个无源分立部件和所述第二无源分立部件的保护层。

[0199] 优选地,所述保护层是电磁场(EMF)屏蔽。

[0200] 优选地,所述保护层是接地面。

[0201] 优选地,所述集成电路系统还包括:第二半导体管芯,在与所述半导体管芯不同的

电压工作,位于与所述半导体管芯相同的衬底上;隔离电路,耦合到所述半导体管芯和第二半导体管芯;以及一对电感器线圈,磁耦合所述半导体管芯和第二半导体管芯之间的电路。

[0202] 优选地,所述第二半导体管芯包括微机电(MEMS)开关。

[0203] 优选地,所述集成电路系统还包括具有铁磁芯的电感器。

[0204] 优选地,所述集成电路系统还包括具有铁磁芯的变压器,其中所述变压器的线圈在两个不同的层上。

[0205] 优选地,所述集成电路系统还包括:第二半导体管芯,在与所述半导体管芯不同的电压工作,位于与所述半导体管芯相同的衬底上;隔离电路,耦合到所述半导体管芯和所述第二半导体管芯;以及光学系统,光耦合所述半导体管芯和所述第二半导体管芯之间的电路。

[0206] 优选地,所述光学系统包括光电晶体管和LED。

[0207] 优选地,所述光学系统支持在所述第一半导体管芯和所述第二半导体管芯之间的双向通信,并且每个管芯都包括光电晶体管和LED。

[0208] 优选地,所述第一和第二半导体管芯是并排设置的。

[0209] 优选地,所述集成电路系统还包括耦合到所述无源分立元件的电感器线圈,该电感器线圈激活和停用所述无源分立元件。

[0210] 优选地,所述背侧包括附接特征部。

[0211] 优选地,所述附接特征部位于所述半导体管芯的边缘上。

[0212] 优选地,所述附接特征部位于所述管芯的周界上。

[0213] 优选地,所述附接特征部是迹线形状。

[0214] 优选地,所述附接特征部是方块形状。

[0215] 优选地,所述附接特征部是圆形形状。

[0216] 优选地,所述附接特征部是阶梯形状。

[0217] 优选地,所述集成电路系统还包括填充所述附接特征部的密封剂。

[0218] 优选地,所述附接特征部在所述第二预制层的表面具有比在相对侧的开口窄的开口。

[0219] 优选地,所述背侧包括锁定阶梯,该锁定阶梯具有比所述至少一个分立部件大的垂直高度。

[0220] 优选地,所述前侧包括附接特征部。

[0221] 优选地,所述附接特征部蚀刻在顶部的聚酰亚胺层上。

[0222] 优选地,所述附接特征部位于有源侧上暴露的导电材料附近。

[0223] 优选地,所述附接特征部是围绕所述暴露的导电材料的一对同心圆。

[0224] 优选地,所述集成电路系统还包括具有半径 r 的 TSV 开口,其面积小于 $\pi * r^2$ 。

[0225] 优选地,所述集成电路系统还包括耦合所述前侧与背侧的 TSV 阵列,所述 TSV 阵列定位成与所述前侧上的有源部分相距预定的距离。

[0226] 优选地,所述集成电路系统还包括电耦合到所述第一有源层的热沉。

[0227] 优选地,所述热沉部分地覆盖所述有源层。

[0228] 优选地,所述热沉完全地覆盖所述有源层。

[0229] 优选地,所述集成电路系统还包括位于所述背侧上的冷却层。

- [0230] 优选地,所述冷却层位于所述第二预制层的下面。
- [0231] 优选地,所述冷却层包括用于让冷却剂材料通过其的微通道。
- [0232] 优选地,所述冷却层将由所述集成电路系统产生的热量传递到所述冷却层下面指定的区域。
- [0233] 优选地,所述冷却层包括热电类型的冷却系统。
- [0234] 优选地,所述半导体管芯还包括与所述前侧和背侧平行的侧面通道。
- [0235] 优选地,所述集成电路系统还包括位于所述背侧上的冷却层,该冷却层包括与所述前侧和背侧平行的侧面通道。
- [0236] 优选地,所述侧面通道可操作成允许冷却剂材料通过其。
- [0237] 优选地,所述侧面通道是光传输线路。
- [0238] 优选地,所述集成电路系统还包括位于所述背侧上的热电发电层,该热电发电层把在所述集成电路系统内部产生的热量转换成电荷。
- [0239] 优选地,所述集成电路系统还包括至少一个电荷存储部件,该电荷存储部件存储来自所述热电发电层的电荷。
- [0240] 优选地,所述集成电路系统还包括至少一个重新分配所述电荷的重新分配部件。
- [0241] 优选地,所述电荷重新分配到电源。
- [0242] 优选地,所述电荷重新分配到供应电源。
- [0243] 优选地,重新分配路径包括光链路,以防止电涌。
- [0244] 优选地,重新分配路径利用光源和光电二极管阵列产生次级电源。
- [0245] 优选地,所述重新分配部件是光隔离的链路。
- [0246] 优选地,所述集成电路系统还包括位于所述背侧上的测量层,该测量层可操作成分析通过其的流体并电耦合到所述第一有源层。
- [0247] 优选地,所述测量层包括过滤部件。
- [0248] 优选地,所述过滤部件是 MEMS 部件。
- [0249] 优选地,所述集成电路系统还包括用于流体的管道,其中该管道控制流体通过层的流速。
- [0250] 优选地,所述管道是同心圆形状的。
- [0251] 优选地,所述集成电路系统还包括:位于所述背侧上的冷却层;以及位于所述背侧上的测量层,该测量层可操作成分析通过其的流体并电耦合到所述第一有源层。
- [0252] 优选地,所述集成电路系统还包括:位于所述背侧上的第三层,其包括让流体通过的热电部件;以及与所述前侧和背侧垂直的通路,用于流体运输。
- [0253] 优选地,所述热电部件是 MEMS 部件。
- [0254] 优选地,所述集成电路系统还包括位于背侧上的光伏层。
- [0255] 优选地,所述集成电路系统还包括把光转换成用于所述集成电路系统的电力的有机光伏电池。
- [0256] 优选地,所述集成电路系统还包括位于所述光伏层之上的阻光层,其部分地阻挡太阳光线到达所述光伏层。
- [0257] 优选地,所述阻光层包括暴露指定区域的开口,以便允许光到达所述光伏层,该指定区域包括电荷存储部件。

- [0258] 优选地,所述光伏层在所述第二预制层下面。
- [0259] 优选地,所述光伏层在所述第二预制层之上。
- [0260] 优选地,所述集成电路系统还包括位于所述背侧上的热电发电层,该热电发电层把在集成电路系统内部产生的热量转换成电荷。
- [0261] 优选地,所述集成电路系统还包括至少一个电荷存储部件,该电荷存储部件存储来自热电发电层的电荷和由所述光伏层产生的能量。
- [0262] 优选地,所述集成电路系统还包括至少一个重新分配所述电荷的重新分配部件。
- [0263] 优选地,所述集成电路系统还包括从外部源接收远端信号的远端信号部件。
- [0264] 优选地,所述集成电路系统还包括把远端信号发送到外部源的远端信号部件。
- [0265] 根据本发明的另一方面,提供一种电子装置,其包括:电路板;以及位于该电路板上的垂直集成电路,包括:在半导体管芯的前侧上制造的第一有源层;第二预制层,在所述半导体管芯的背侧上并且具有包含在其中的电气部件,其中所述电气部件包括至少一个分立的无源部件;以及至少一条电气路径,耦合所述第一有源层与所述第二预制层。
- [0266] 优选地,所述电子装置还包括耦合到所述电路板的处理器。
- [0267] 优选地,所述电子装置还包括耦合到所述电路板的用户接口。
- [0268] 优选地,所述电子装置是便携式的。
- [0269] 根据本发明的又一方面,提供了一种垂直集成电路,其包括:具有有源电路的有源层;以及部件层,位于所述有源层的背侧上,并且具有多个分立的无源部件与链路,其中所述分立的无源部件电连接到所述有源电路。
- [0270] 优选地,所述至少一条链路被熔合。
- [0271] 优选地,所述至少一个分立的无源部件被激光修整。
- [0272] 优选地,所述至少一个分立的无源部件是电阻器。
- [0273] 优选地,所述至少一个分立的无源部件是电容器。
- [0274] 优选地,所述至少一个分立的无源部件是电感器。
- [0275] 优选地,所述部件层是硅晶片材料的。
- [0276] 优选地,所述部件层是陶瓷材料的。
- [0277] 优选地,所述部件层是玻璃材料的。

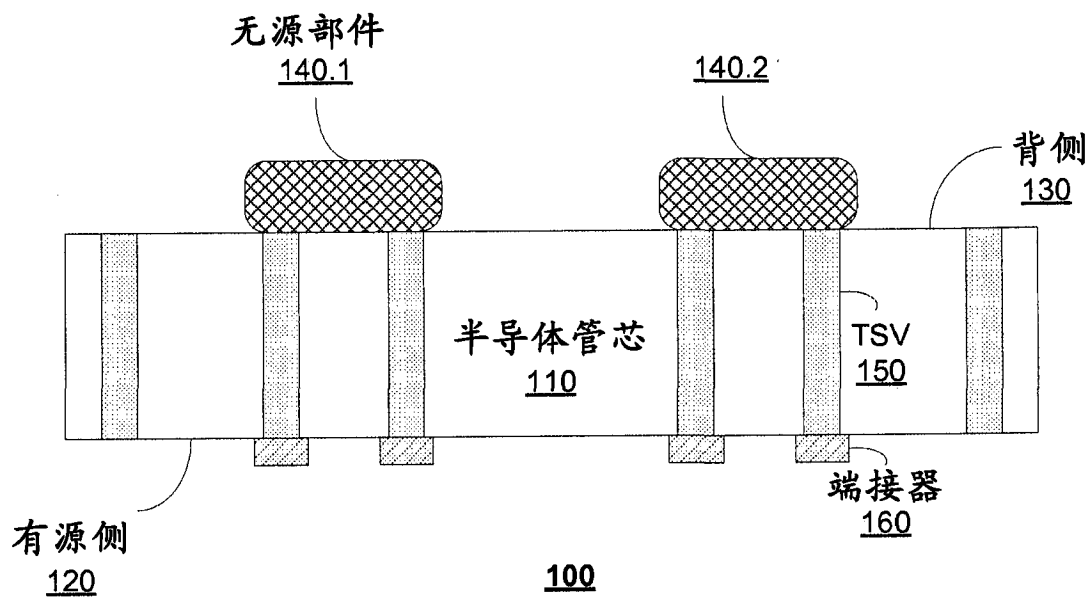


图 1

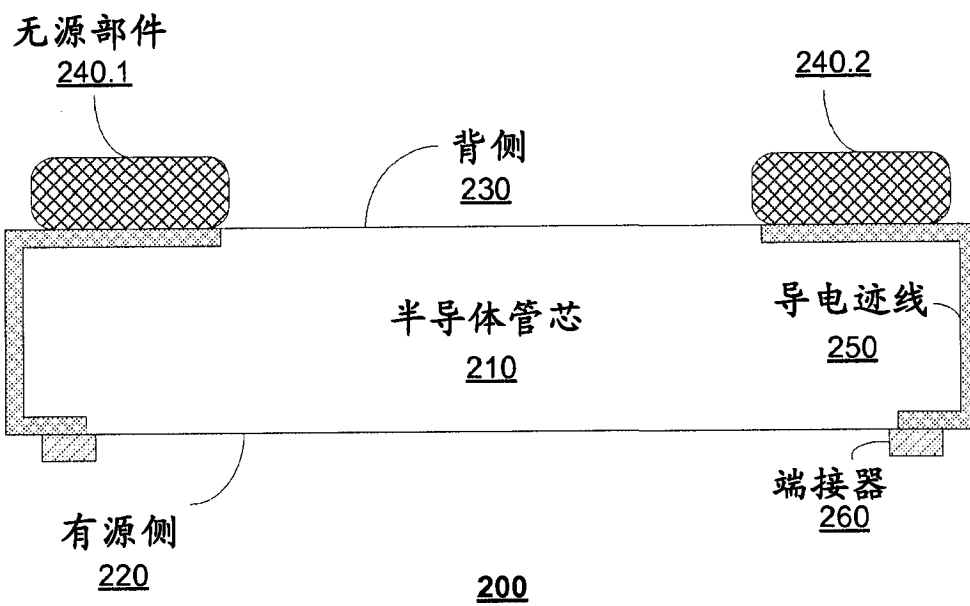


图 2

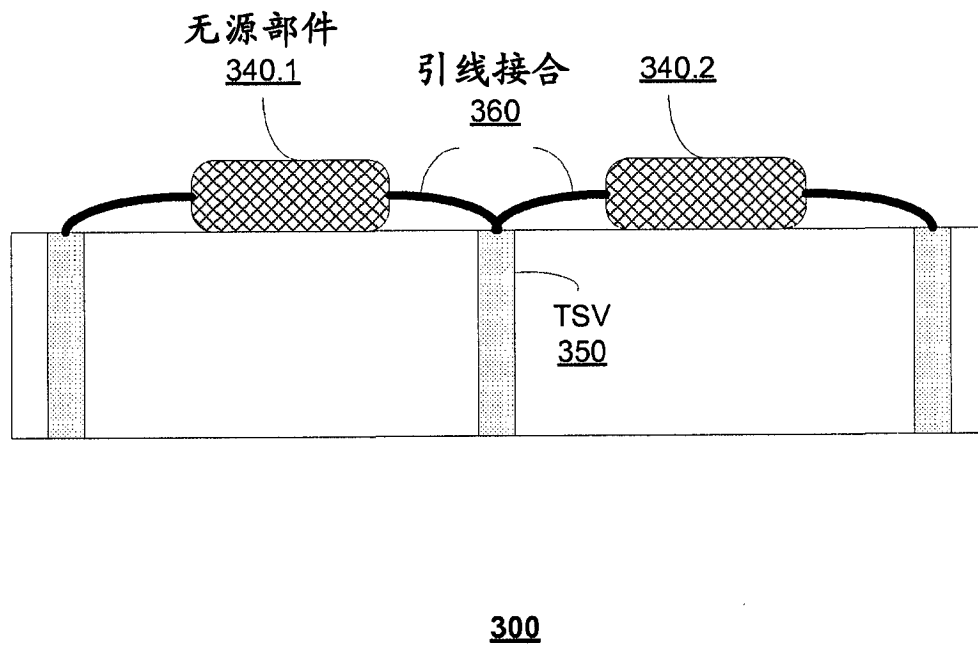


图 3

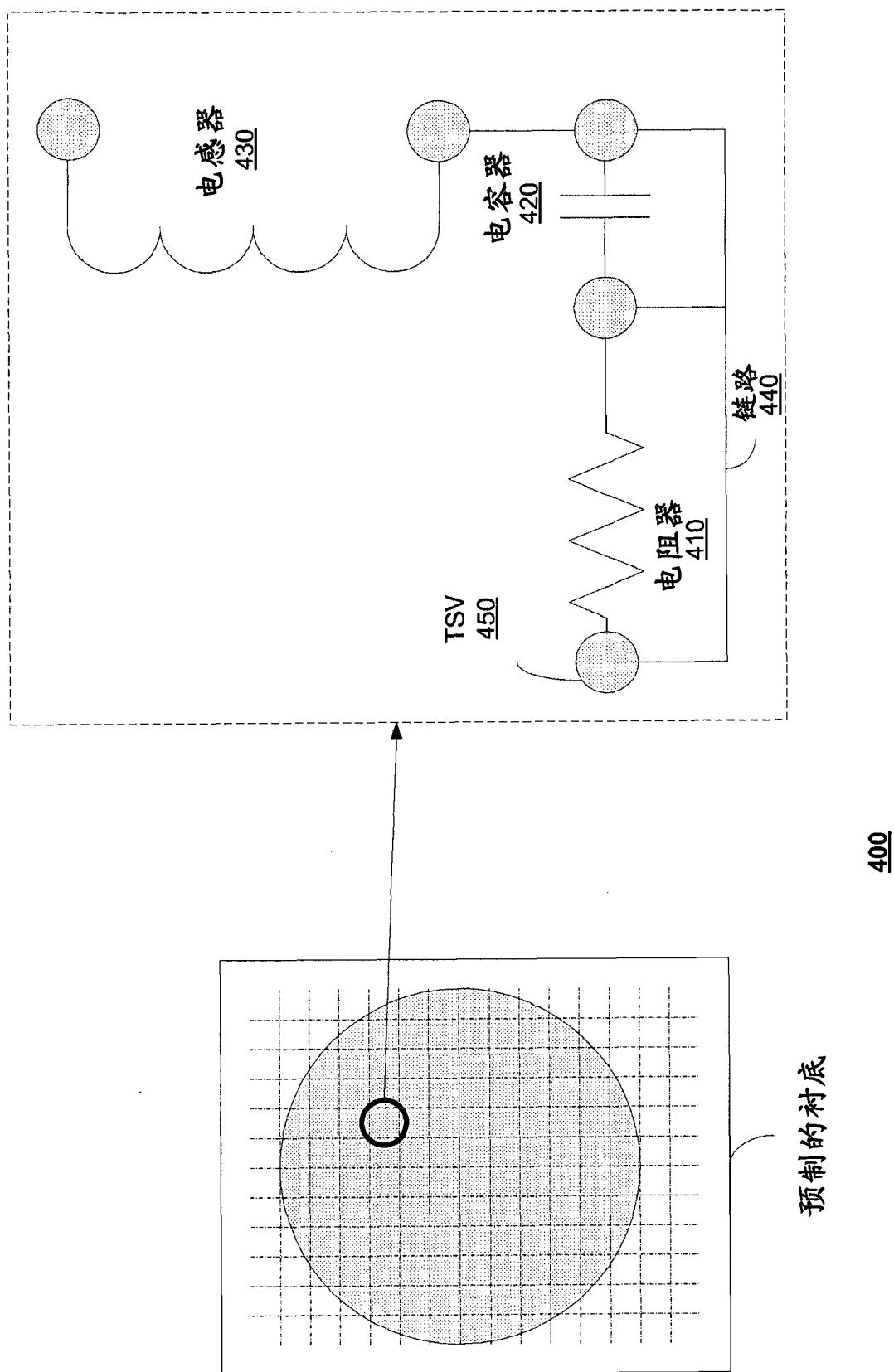


图 4(a)

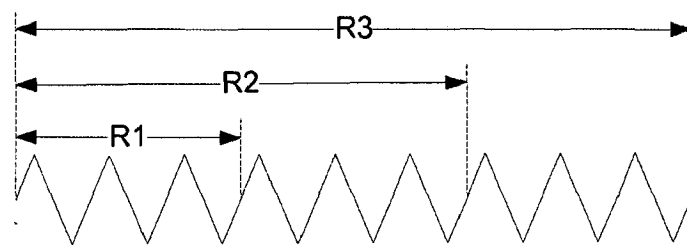


图 4(b)

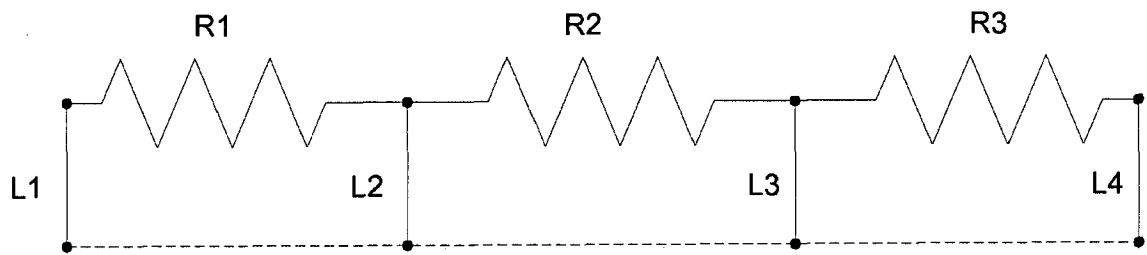


图 4(c)

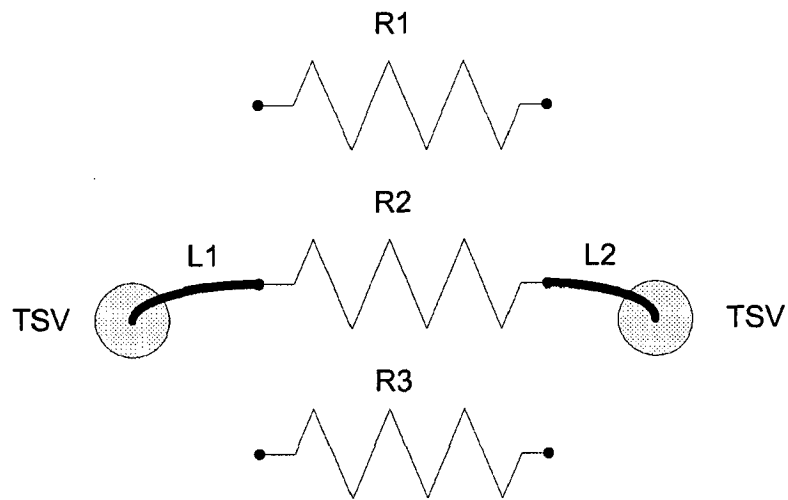


图 4(d)

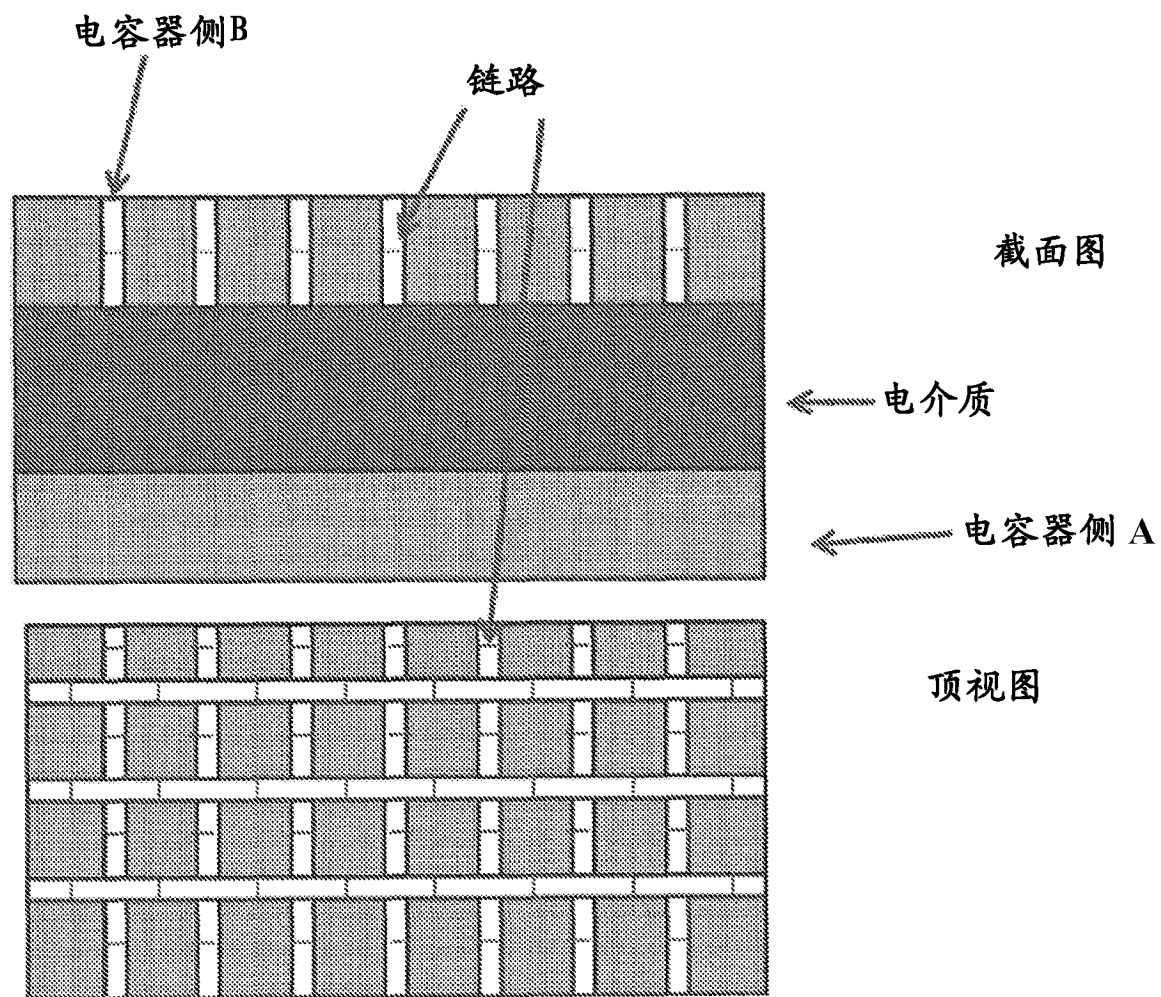


图 4(e)

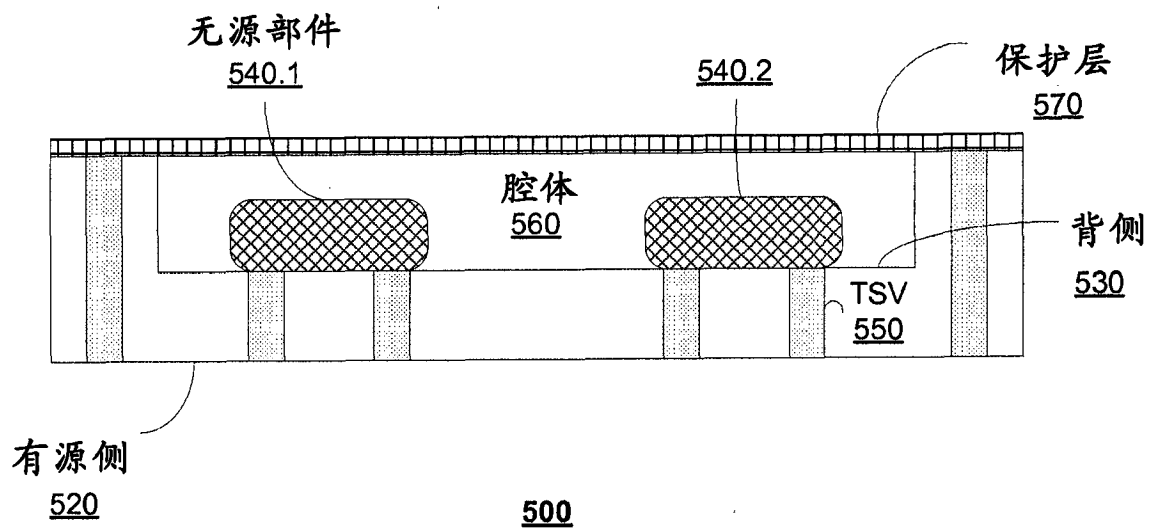
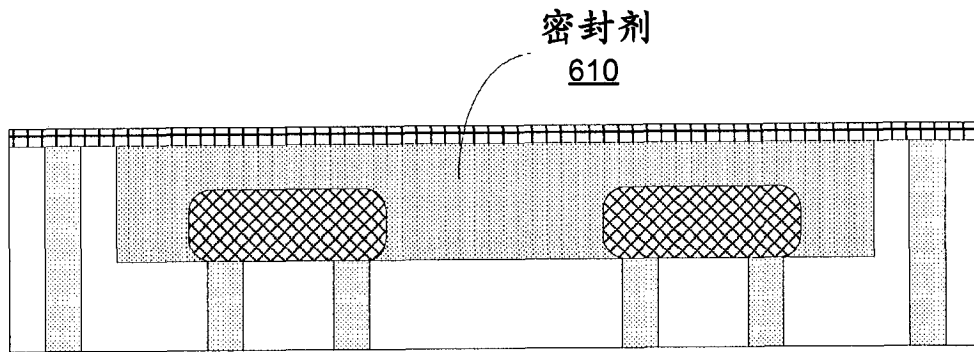
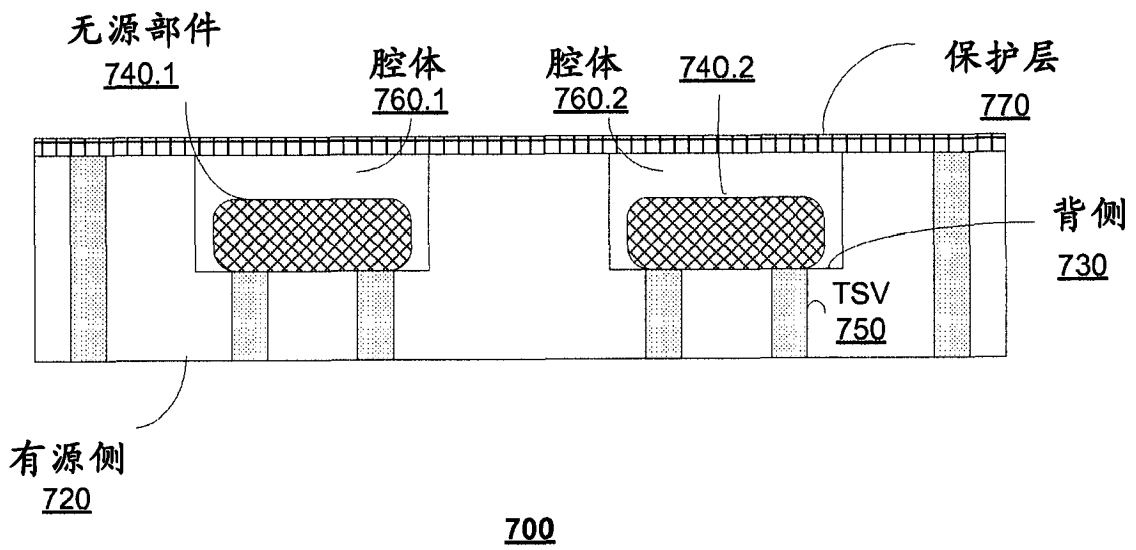


图 5



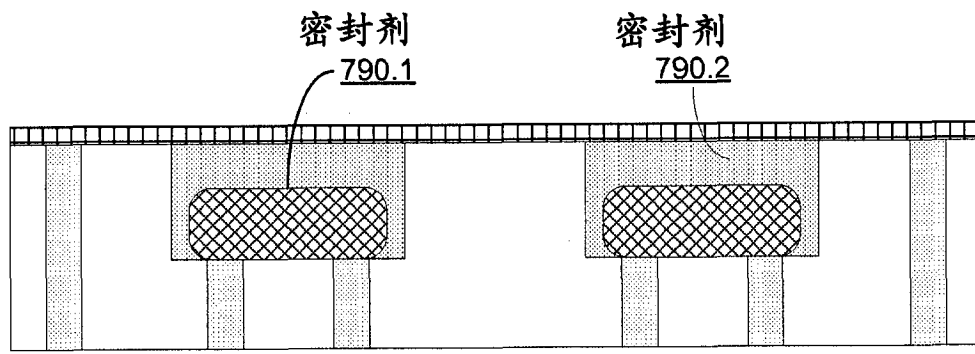
600

图 6



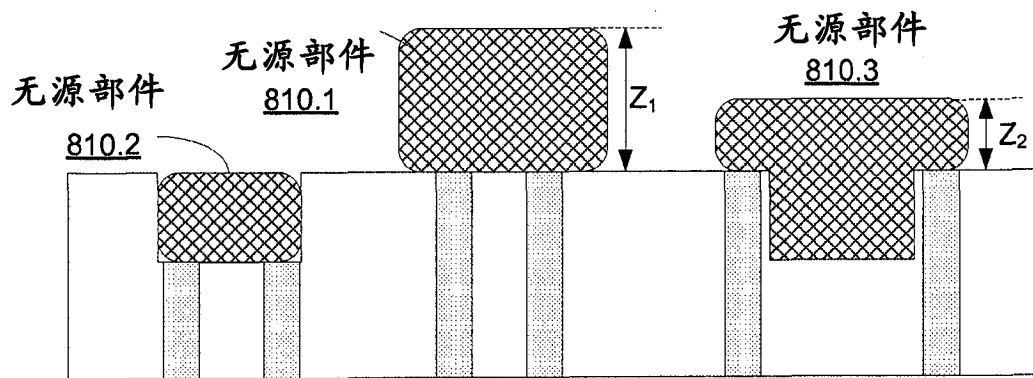
700

图 7(a)



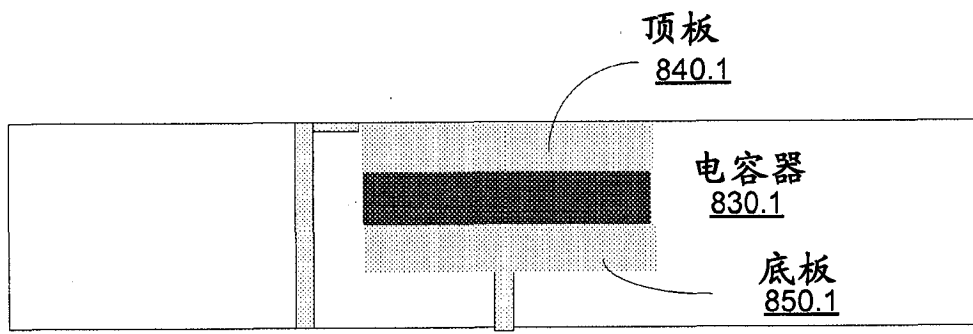
780

图 7(b)



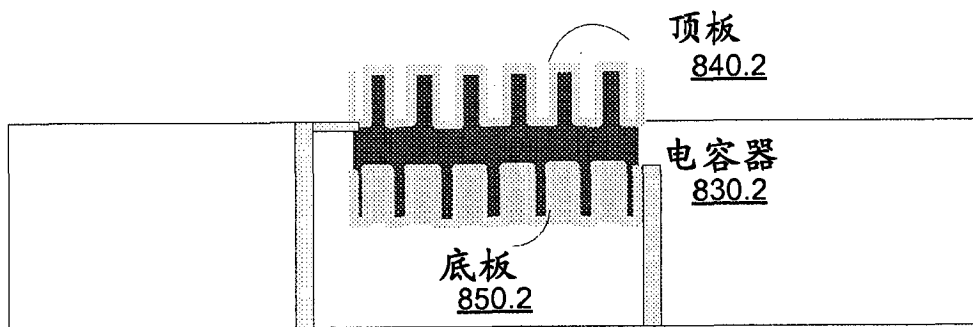
800

图 8(a)



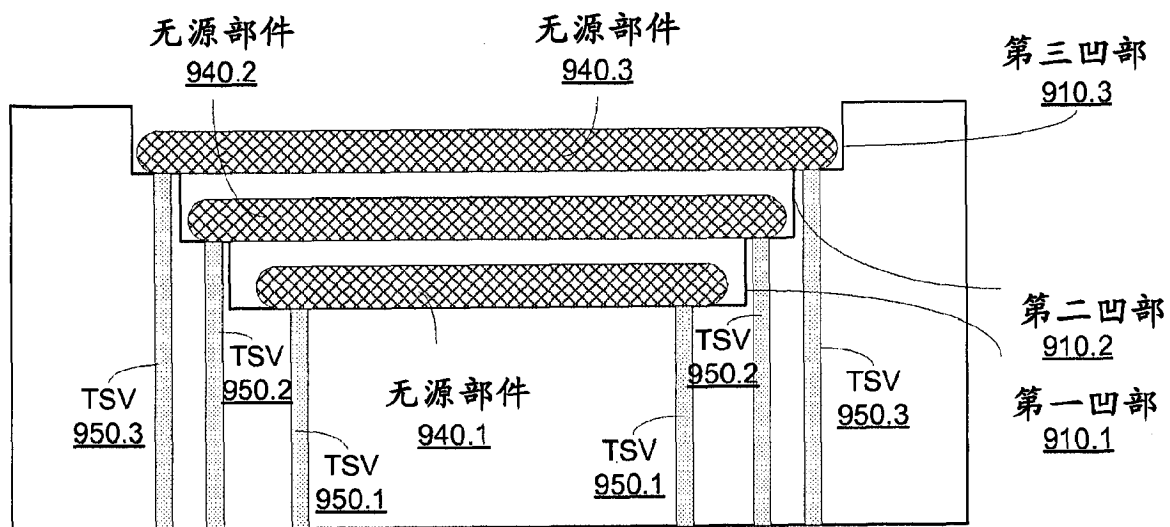
820.1

图 8 (b)



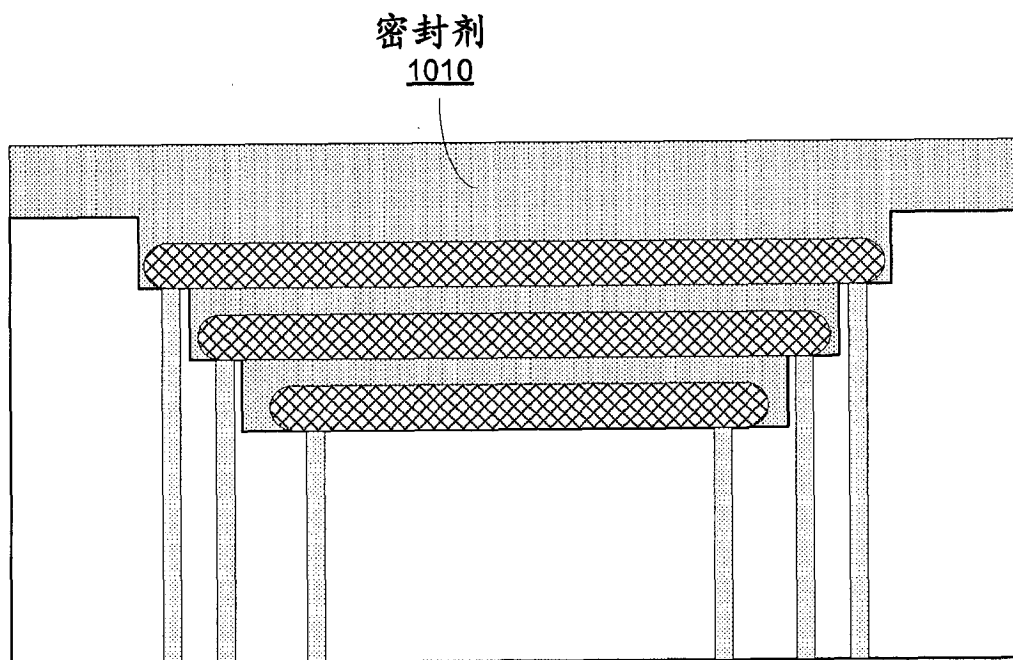
820.2

图 8 (c)



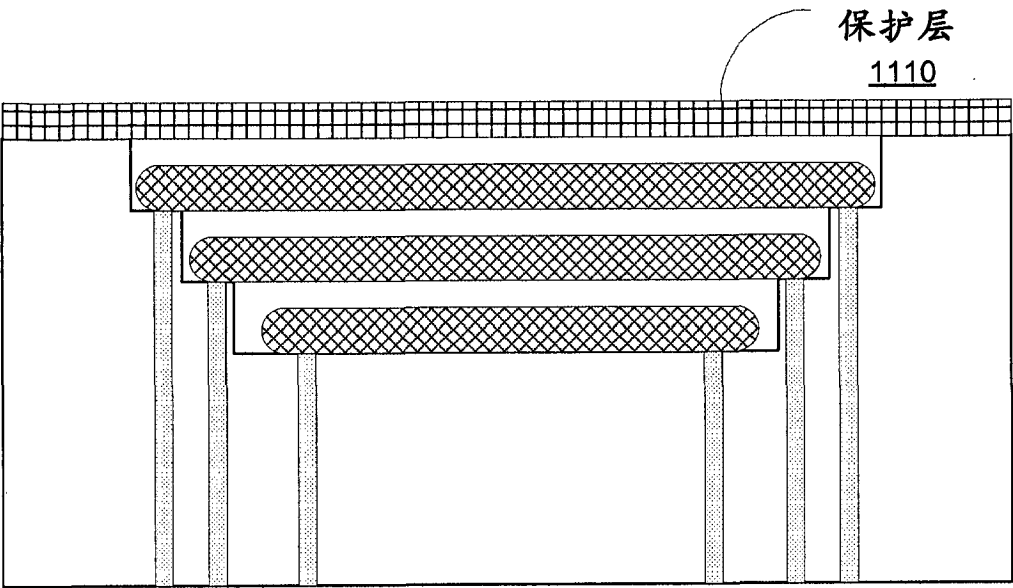
900

图 9



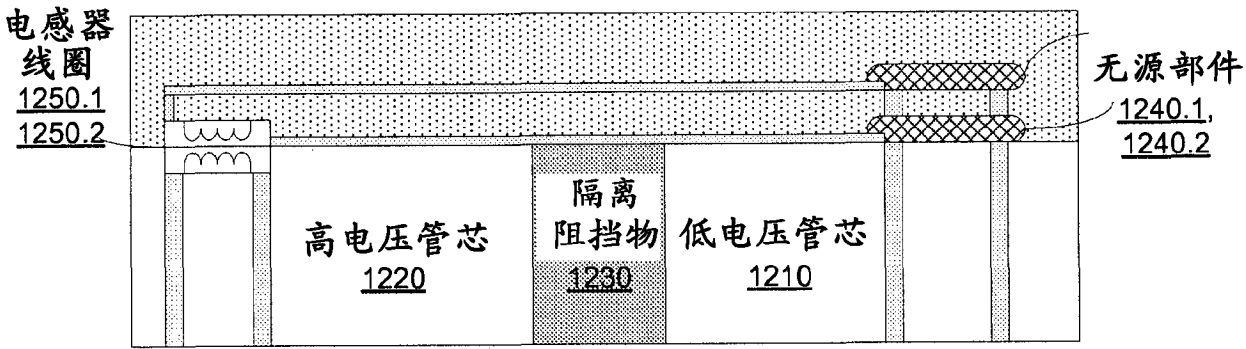
1000

图 10



1100

图 11



1200

图 12(a)

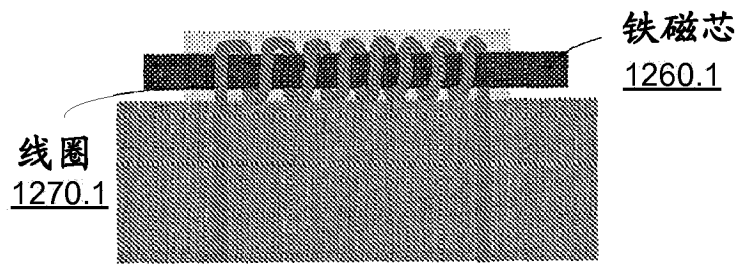


图 12(b)

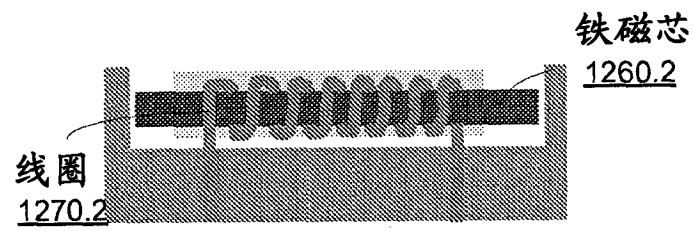


图 12(c)

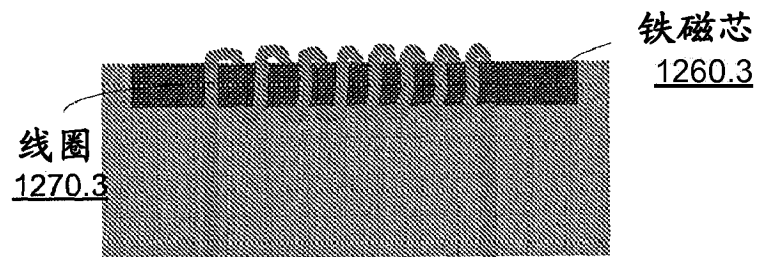


图 12(d)

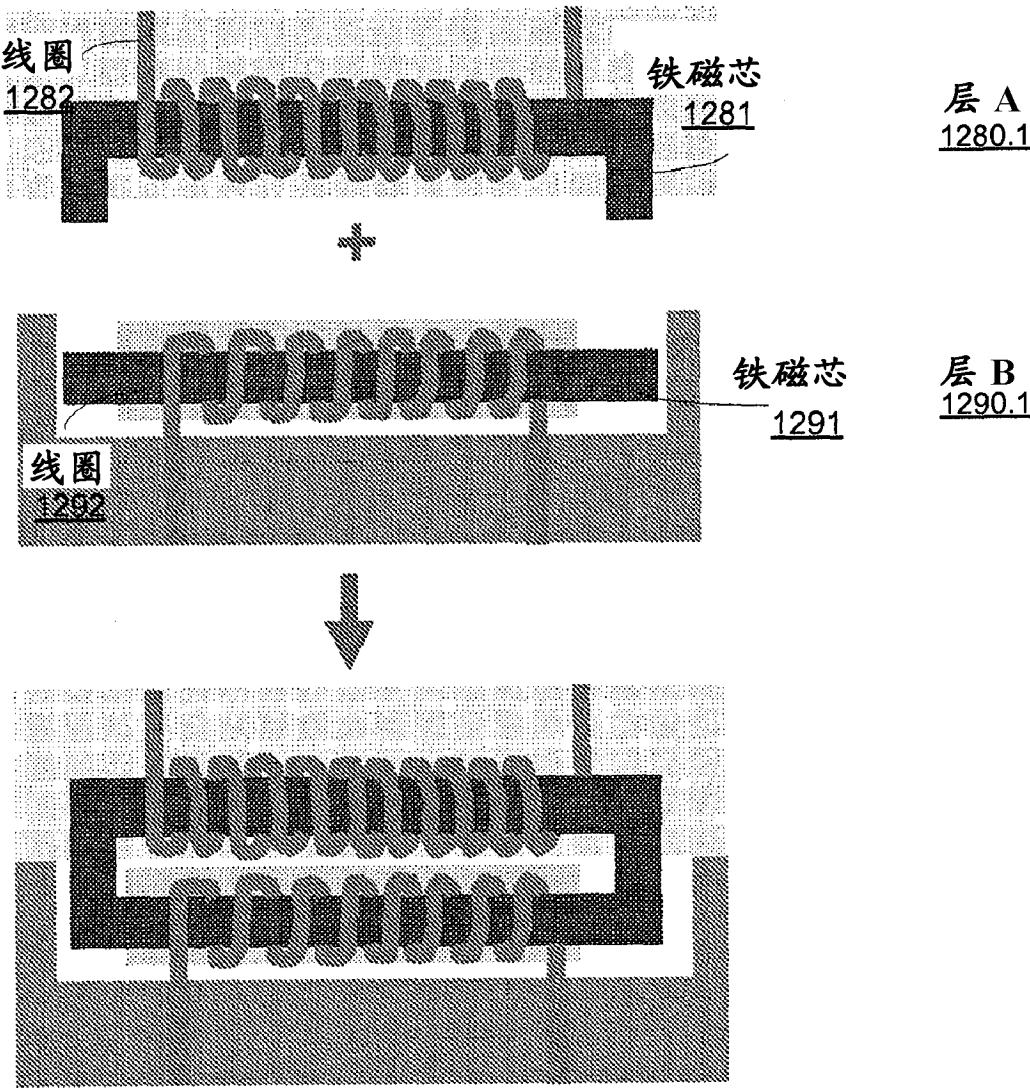


图 12(e)

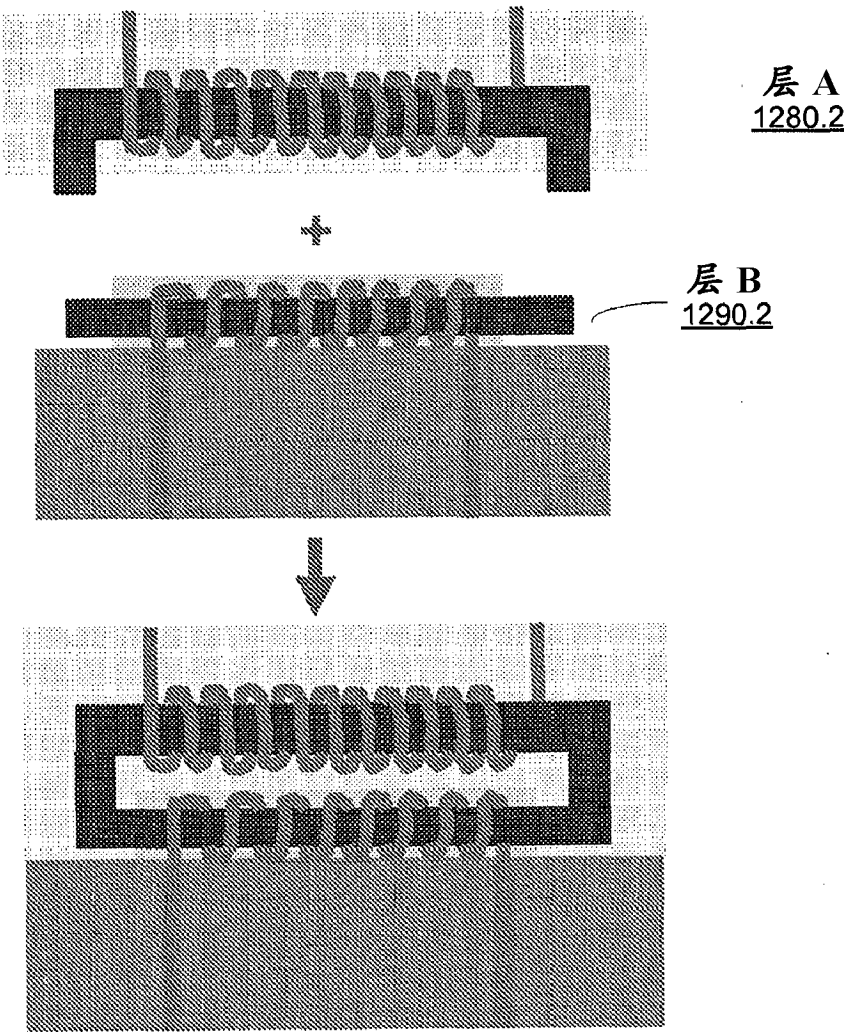


图 12(f)

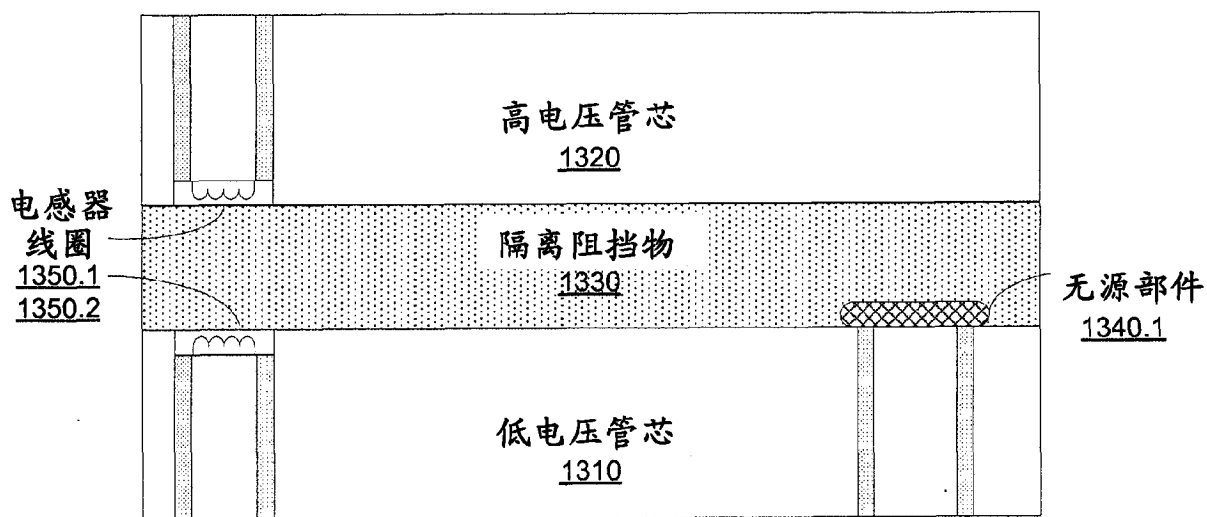
**1300**

图 13

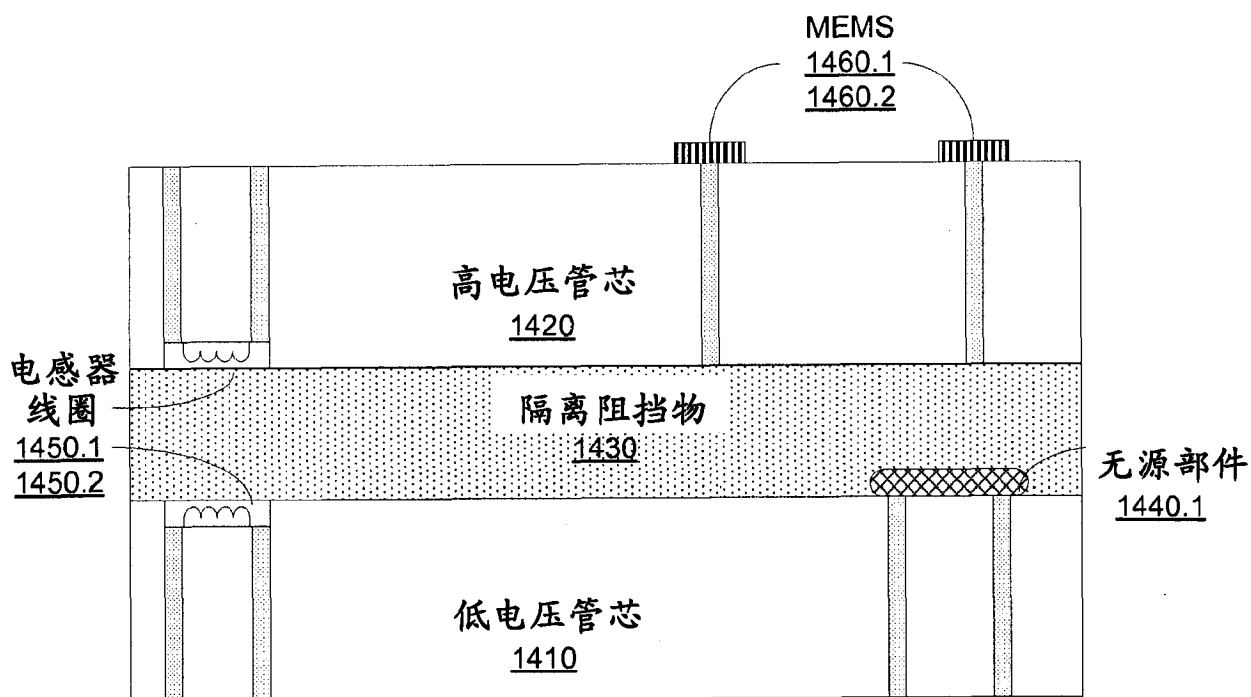
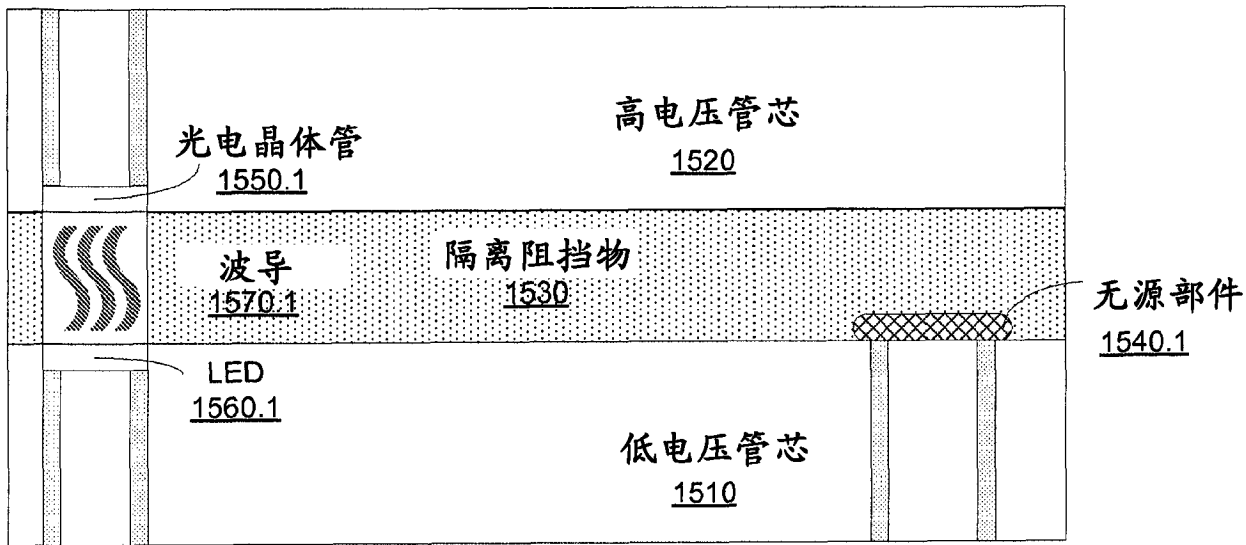
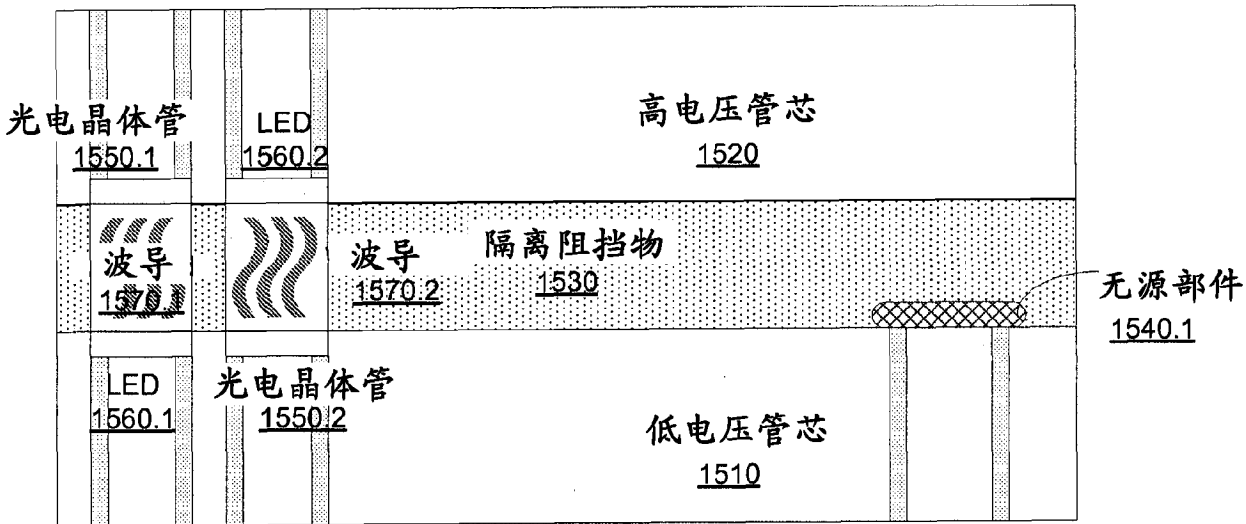
**1400**

图 14



1500

图 15(a)



1501

图 15(b)

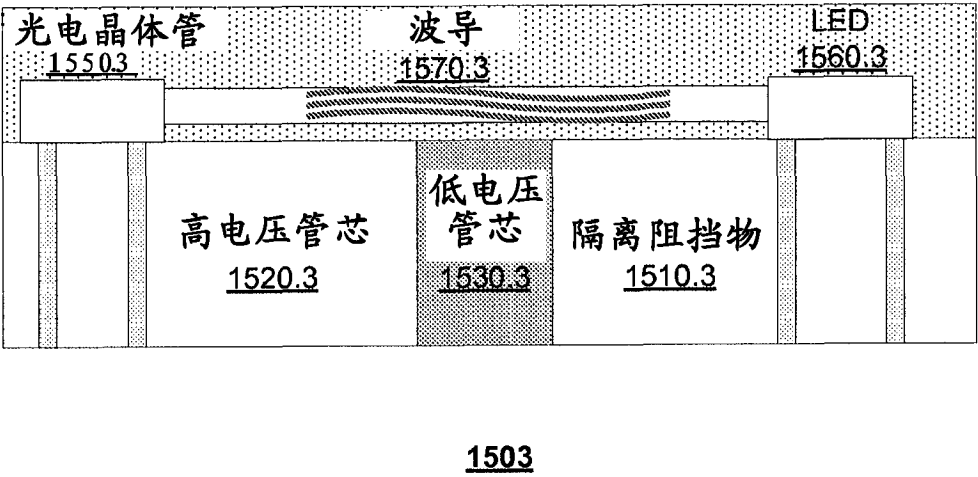


图 15(c)

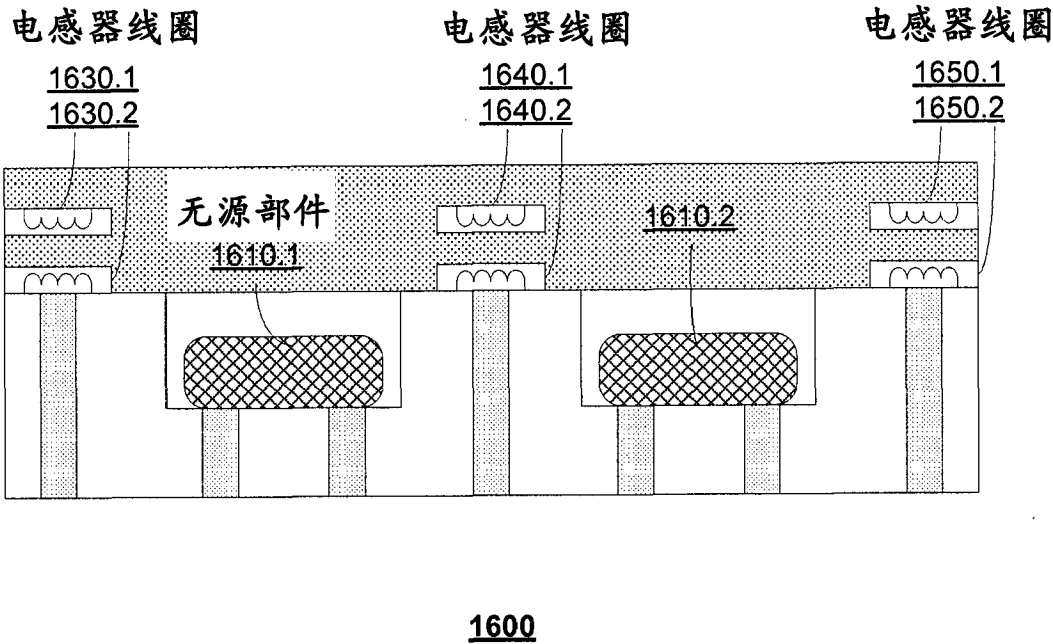


图 16

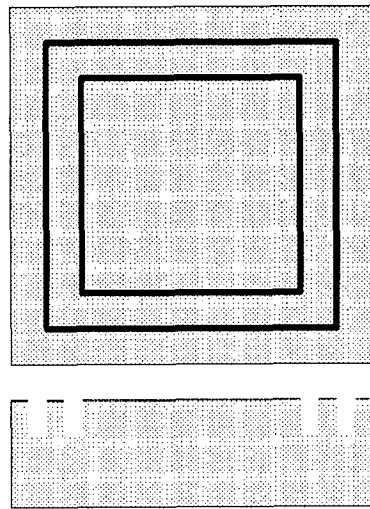
**1700**

图 17(a)

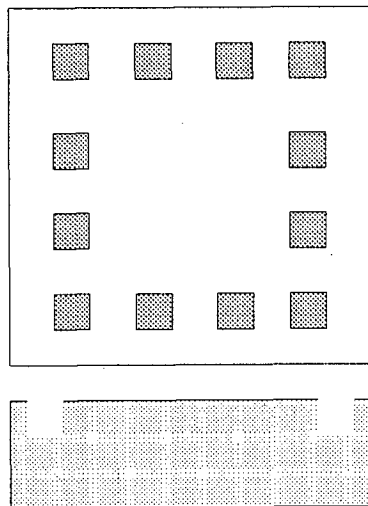
**1710**

图 17(b)

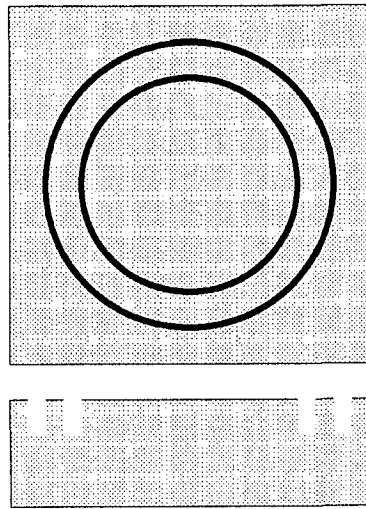
**1720**

图 17(c)

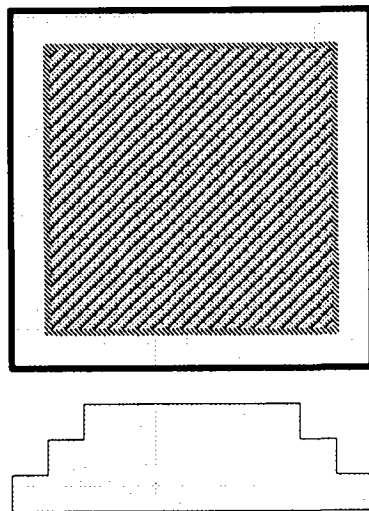
**1730**

图 17(d)

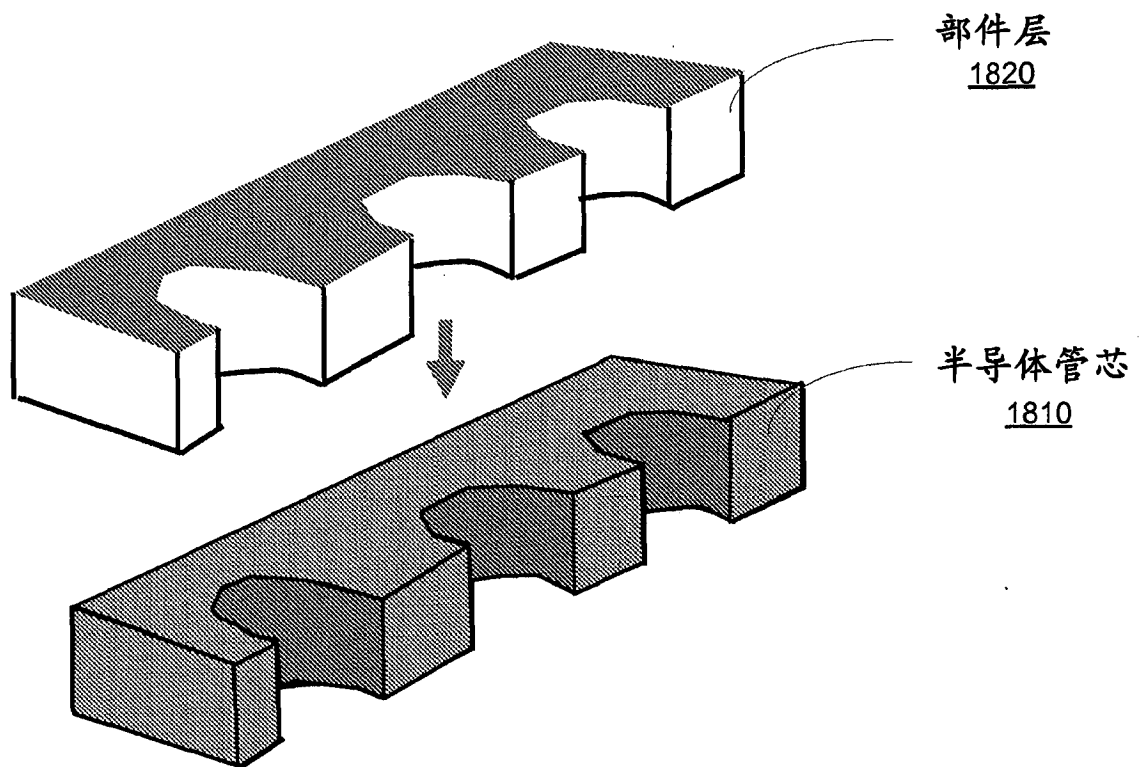


图 18

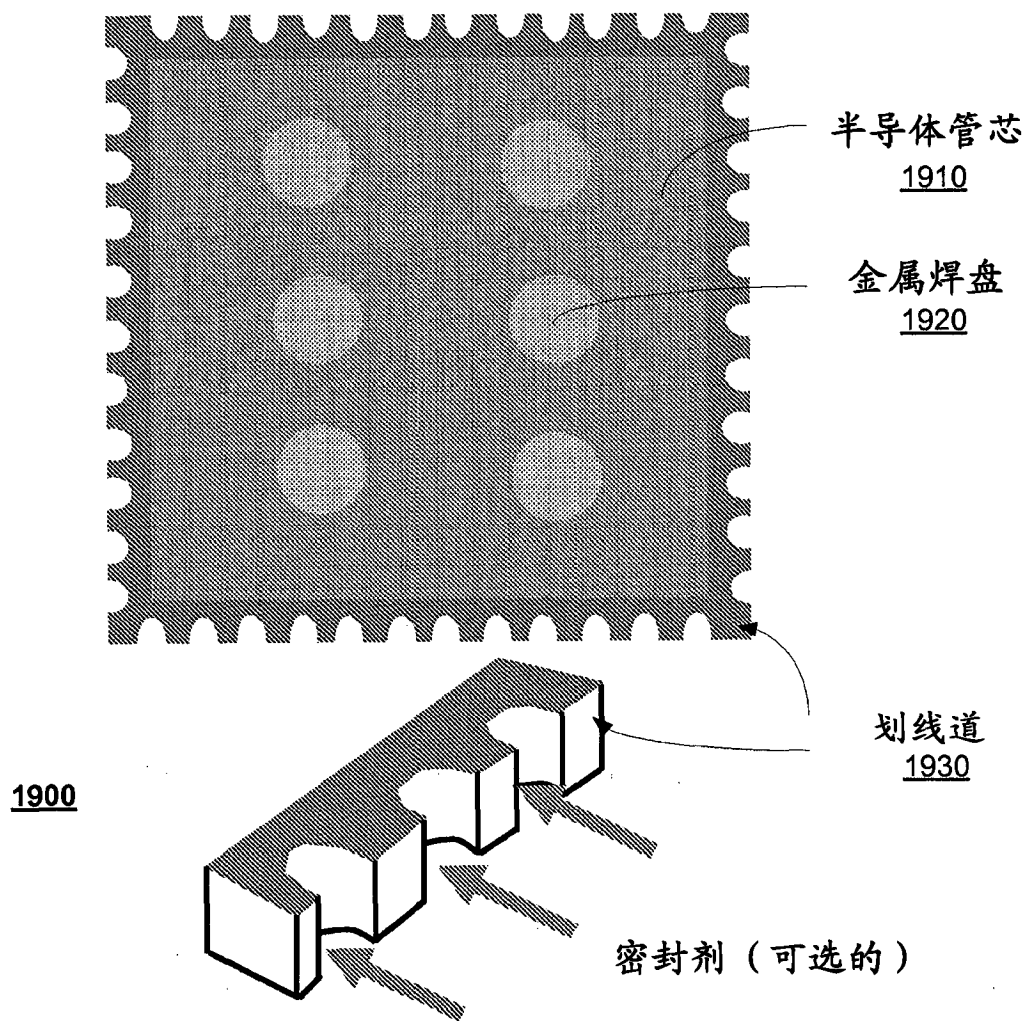


图 19

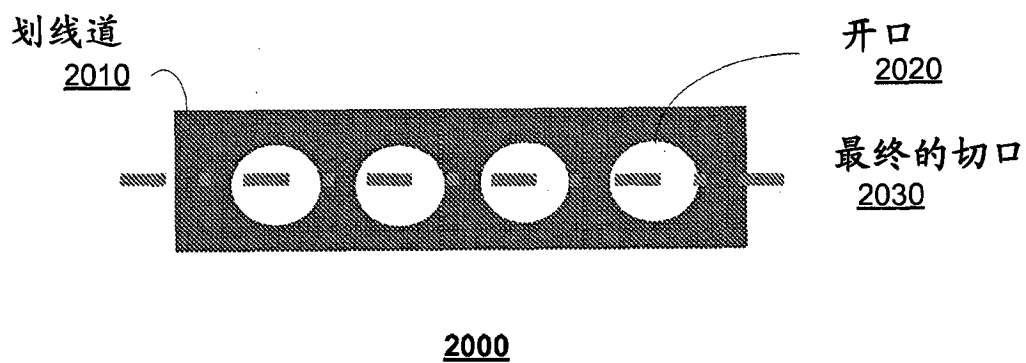


图 20

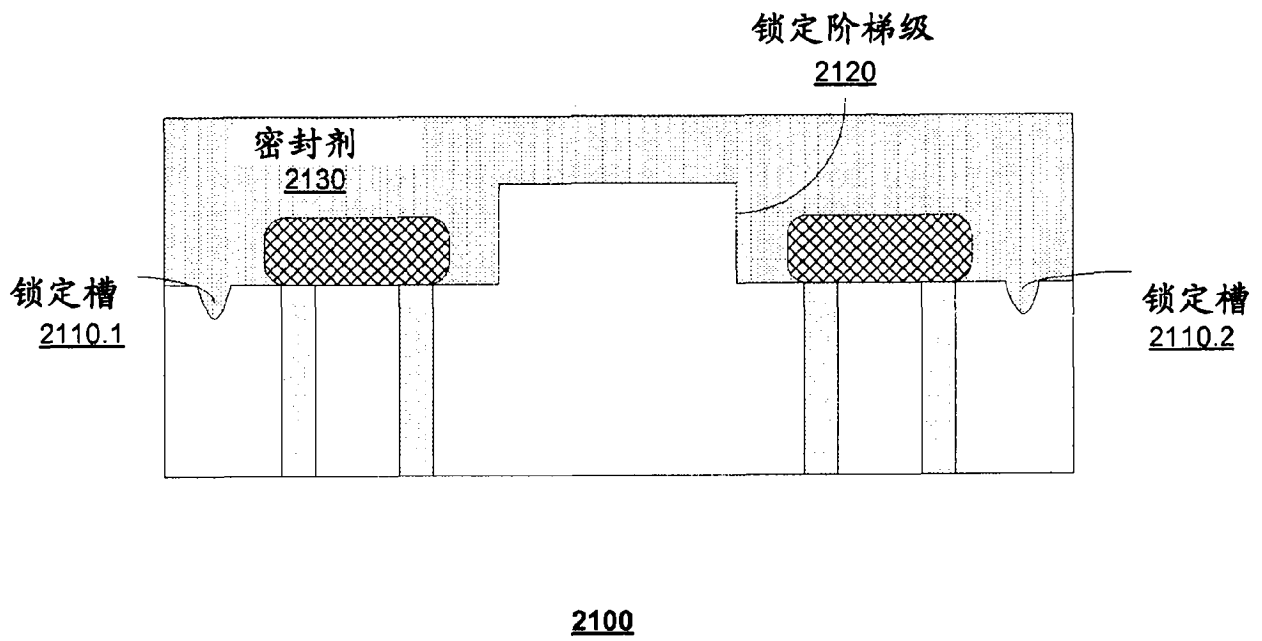


图 21

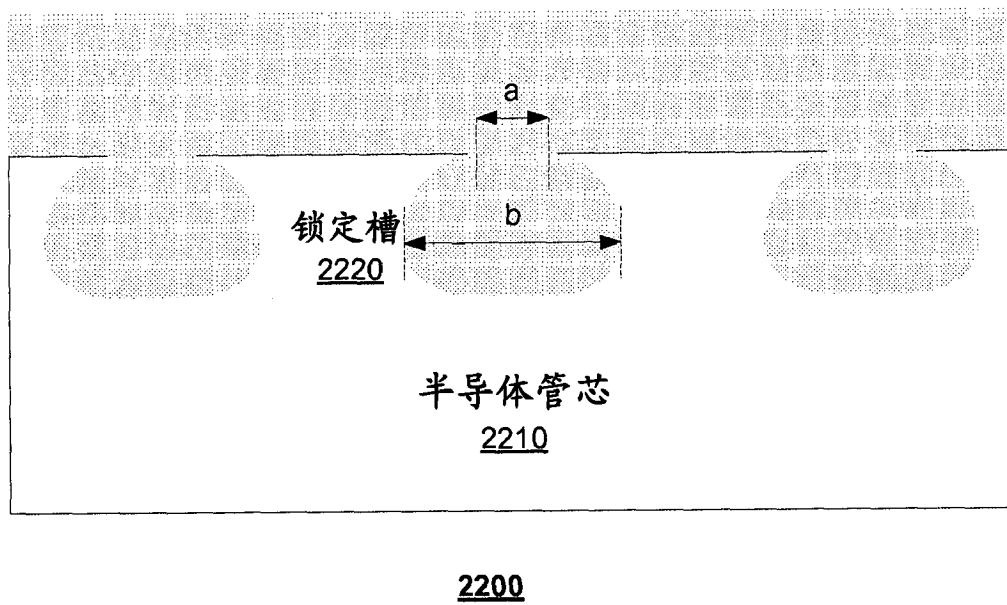


图 22

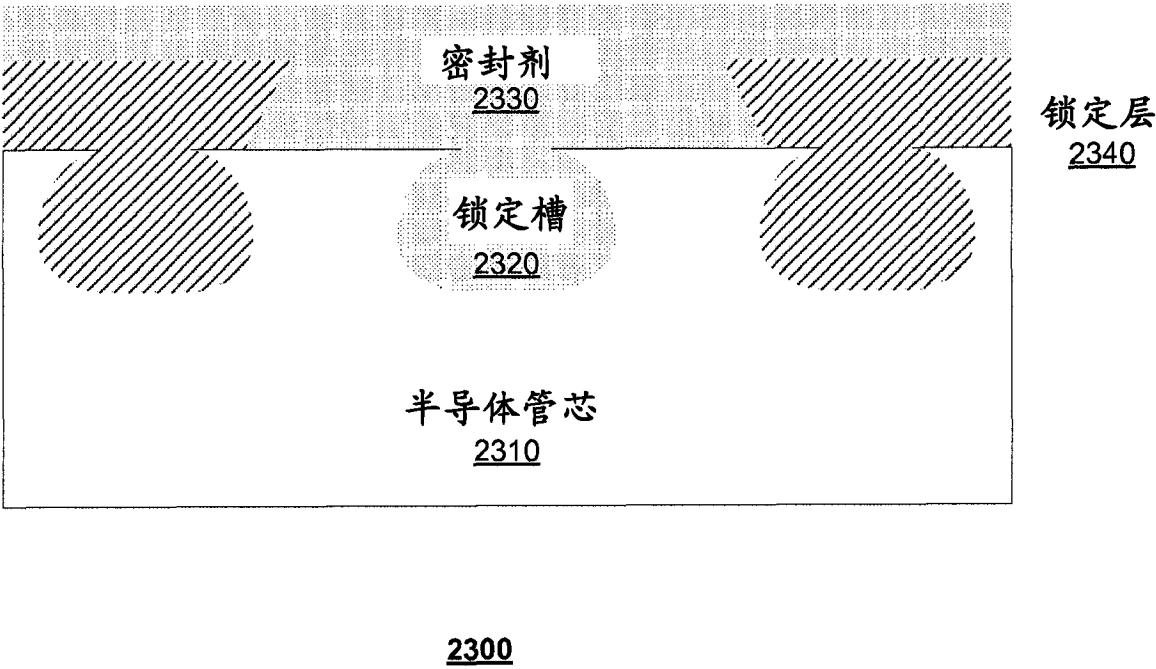


图 23

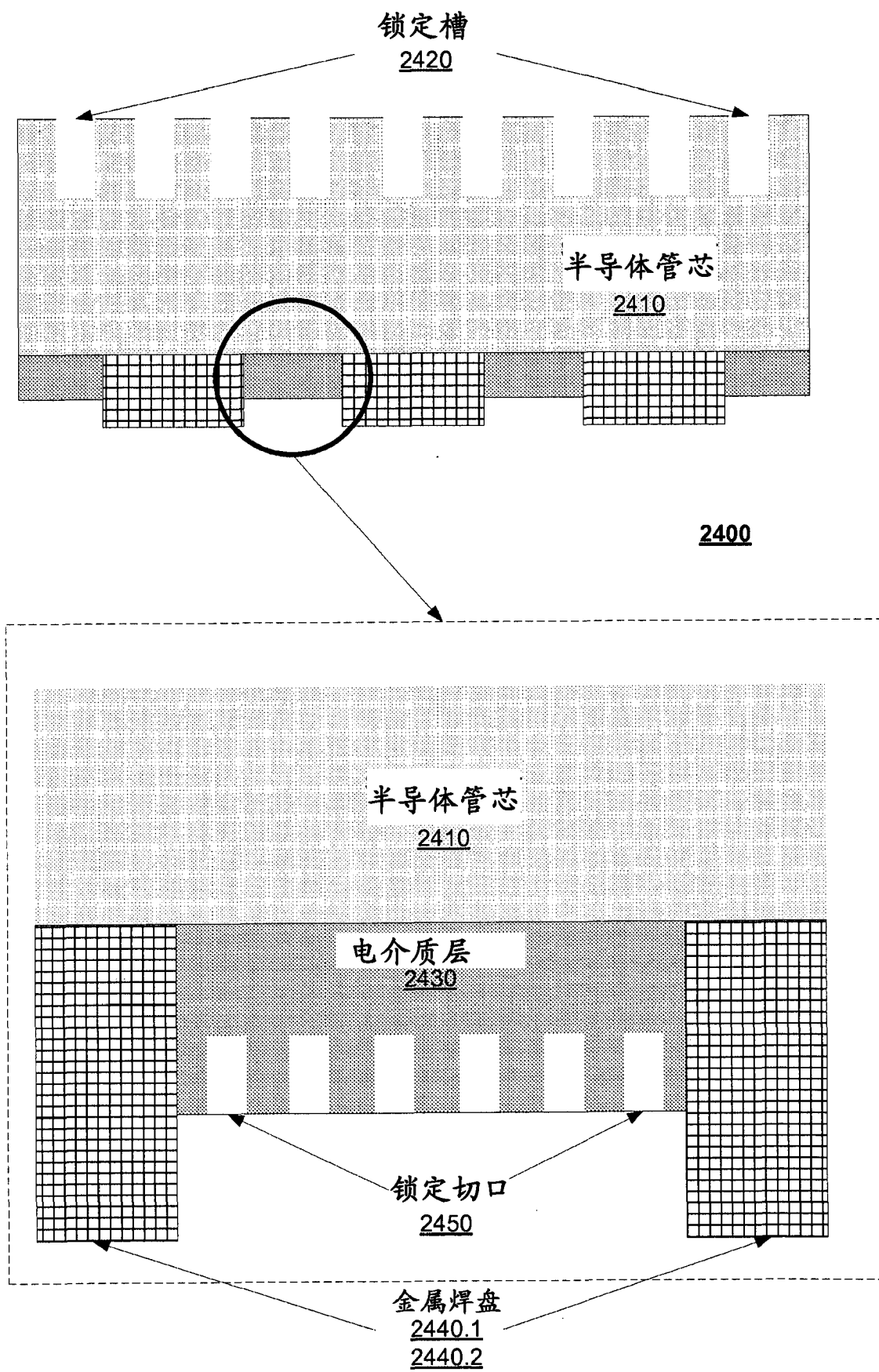


图 24

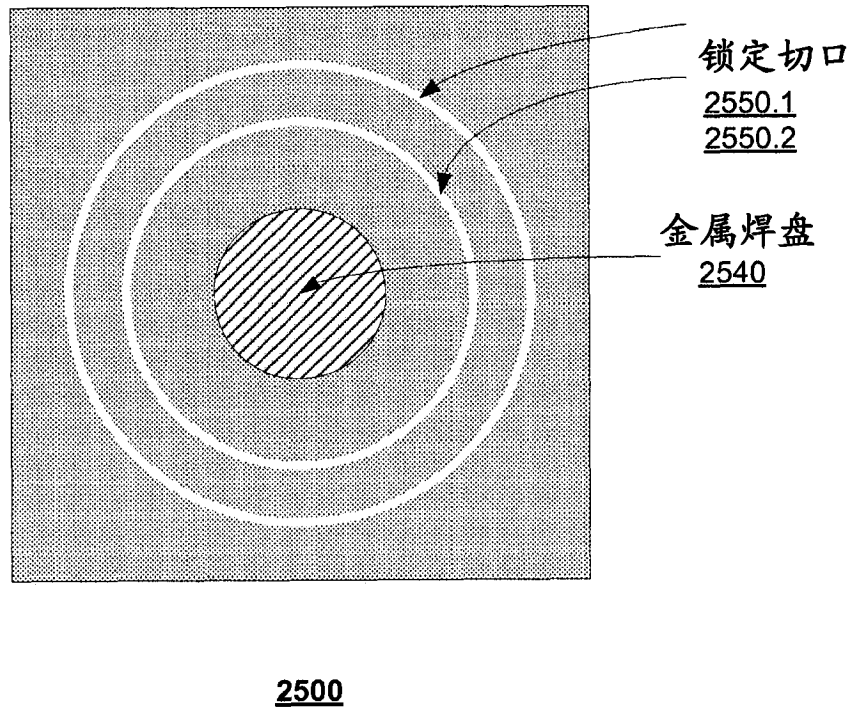


图 25

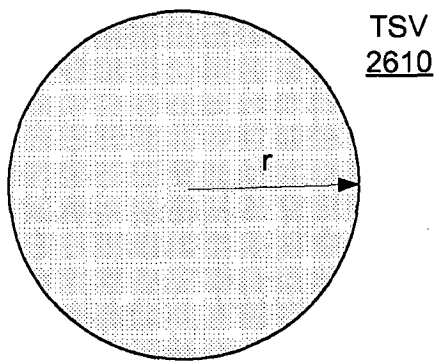


图 26(a)

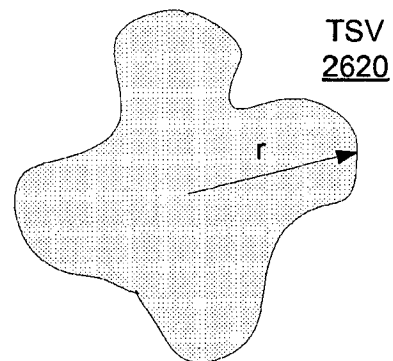


图 26(b)

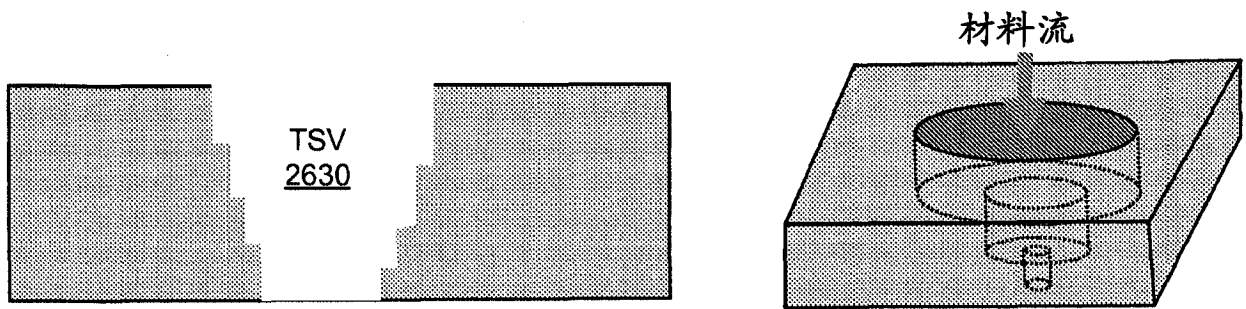


图 26(c)

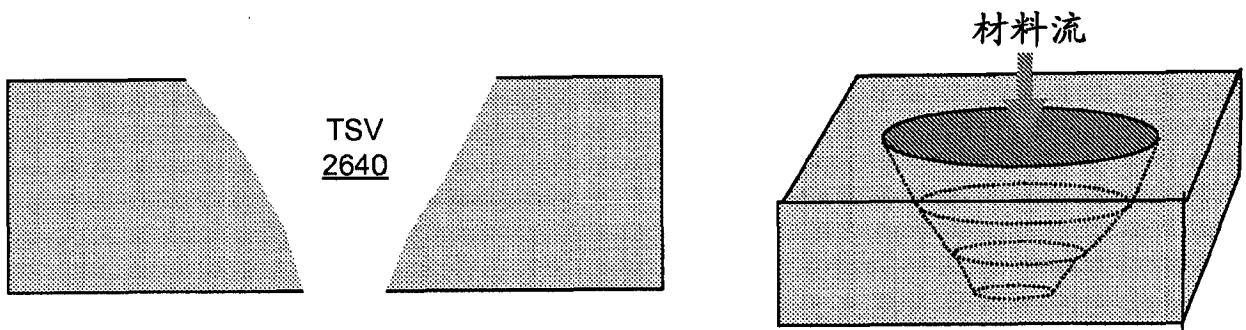


图 26(d)

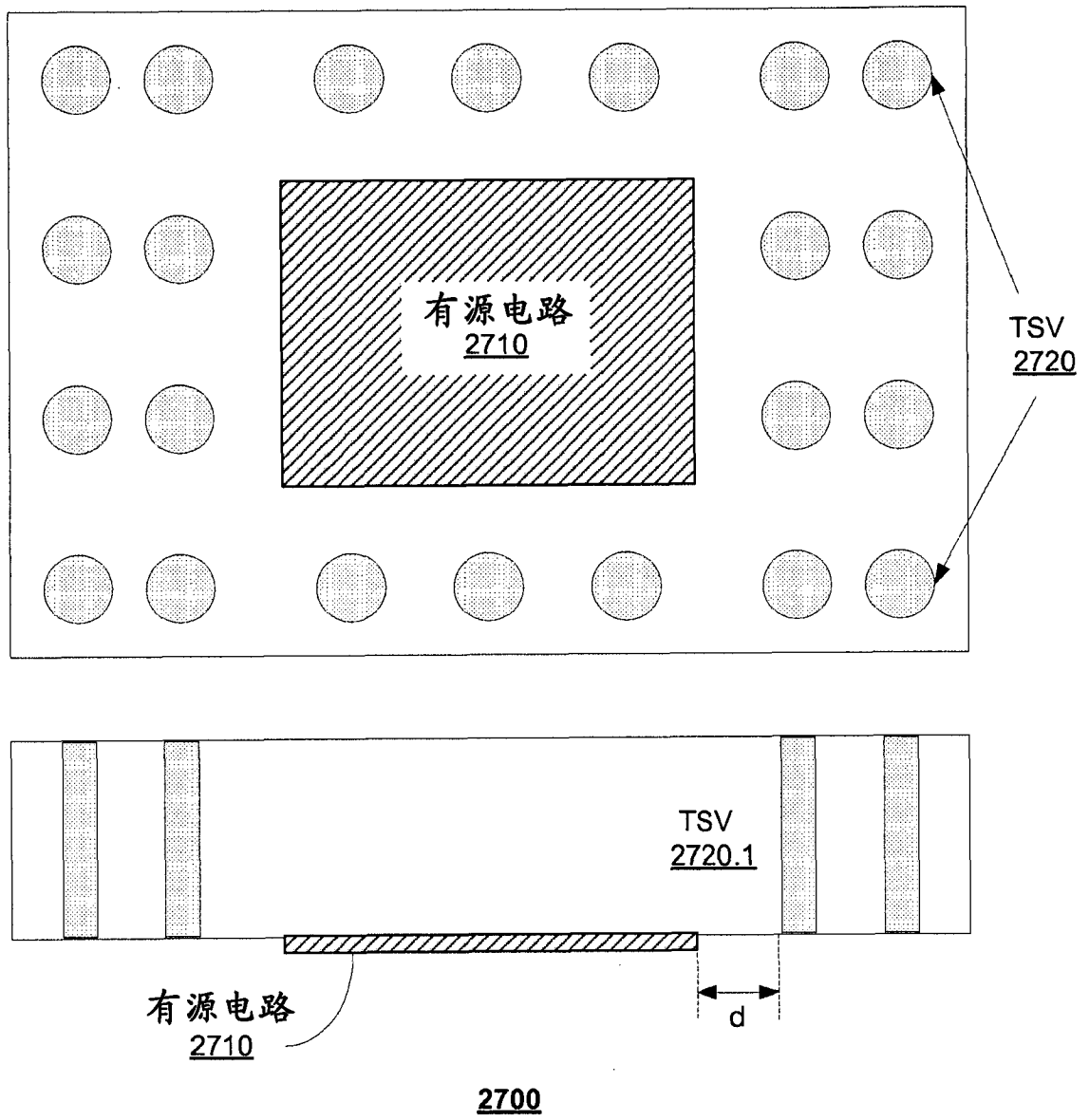
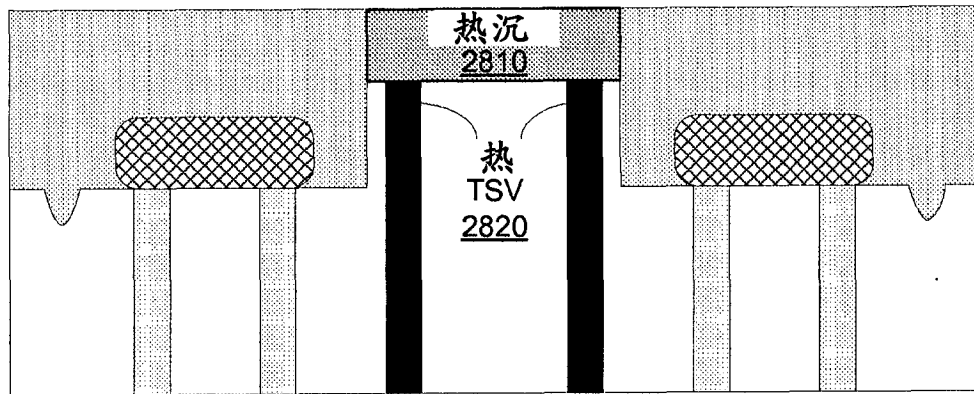
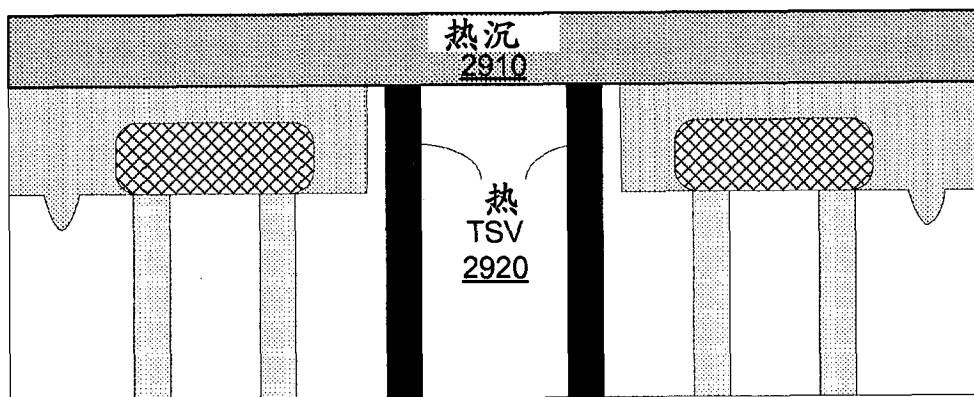


图 27



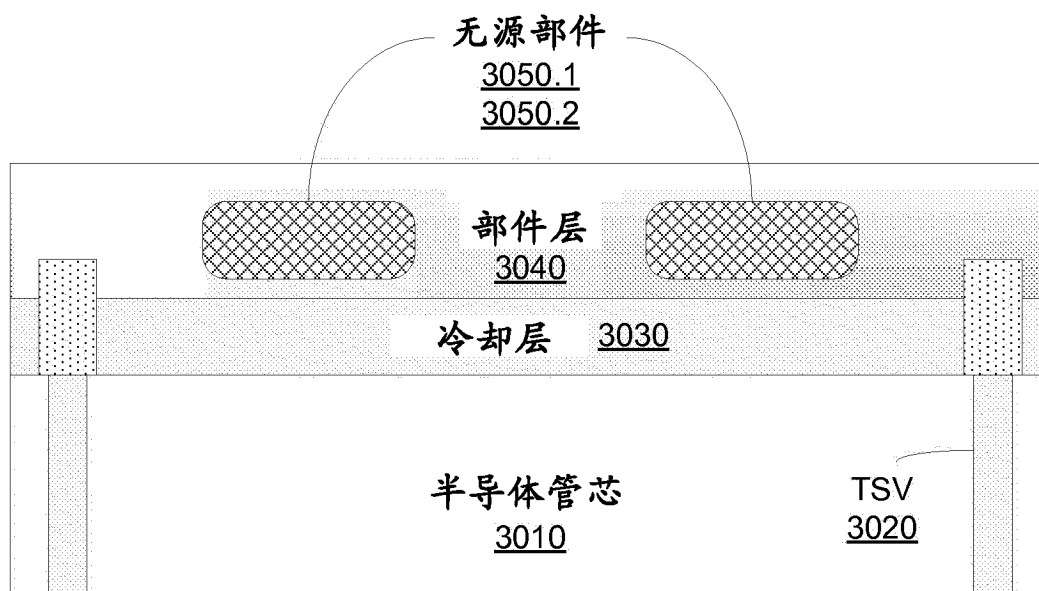
2800

图 28



2900

图 29



3000

图 30(a)

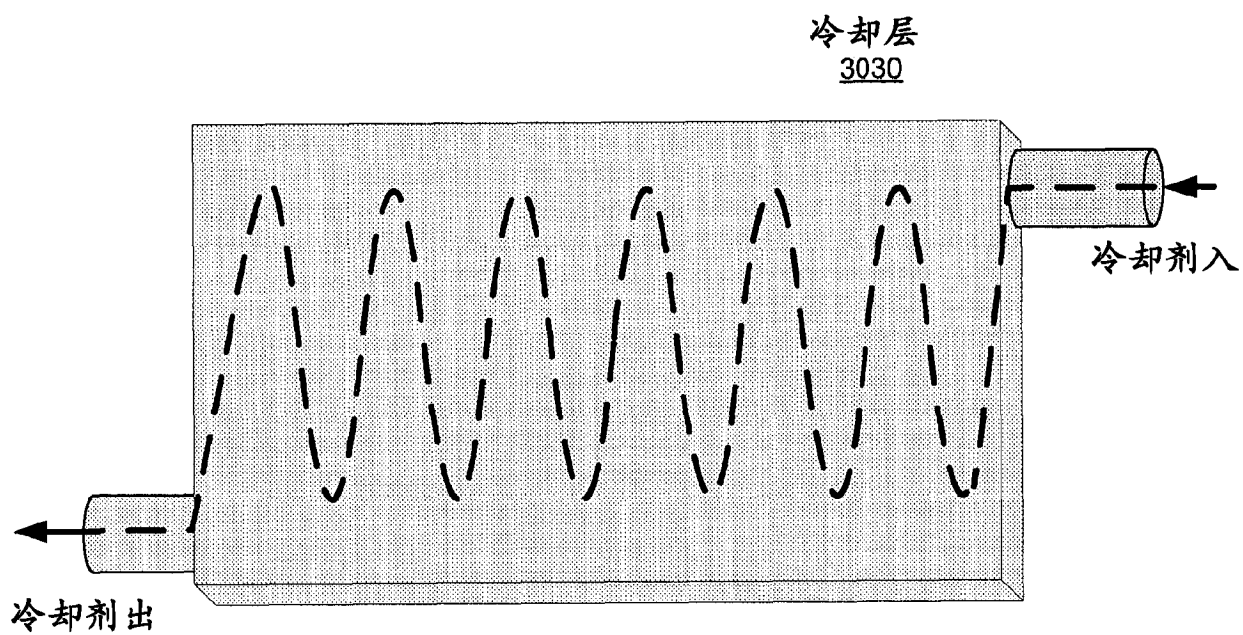


图 30(b)

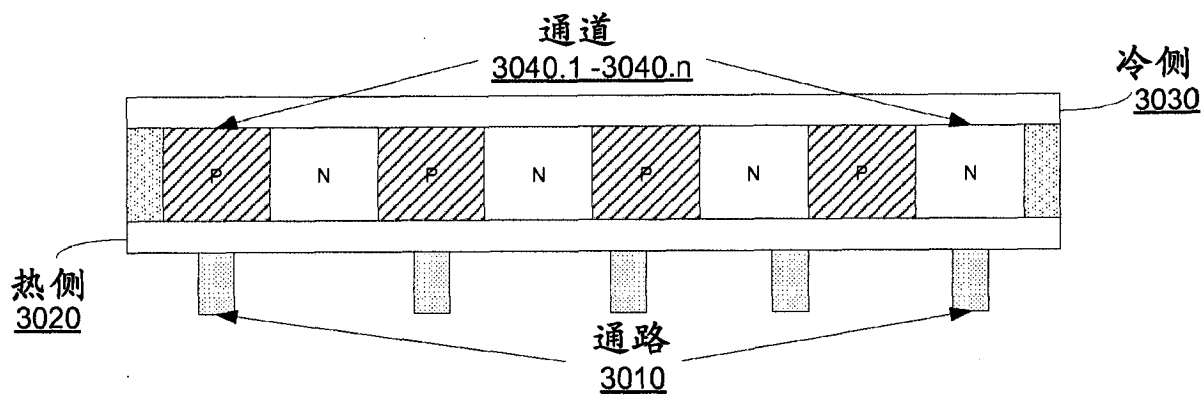
**3100**

图 31(a)

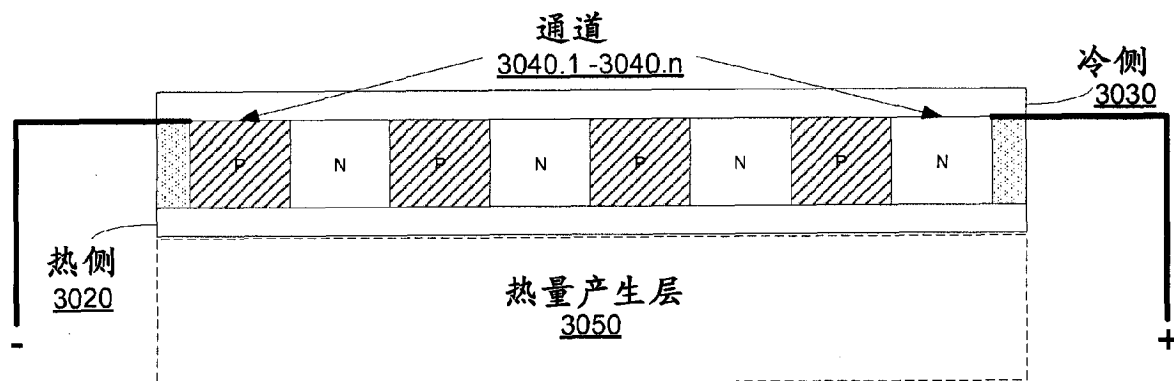
**3100.1**

图 31(b)

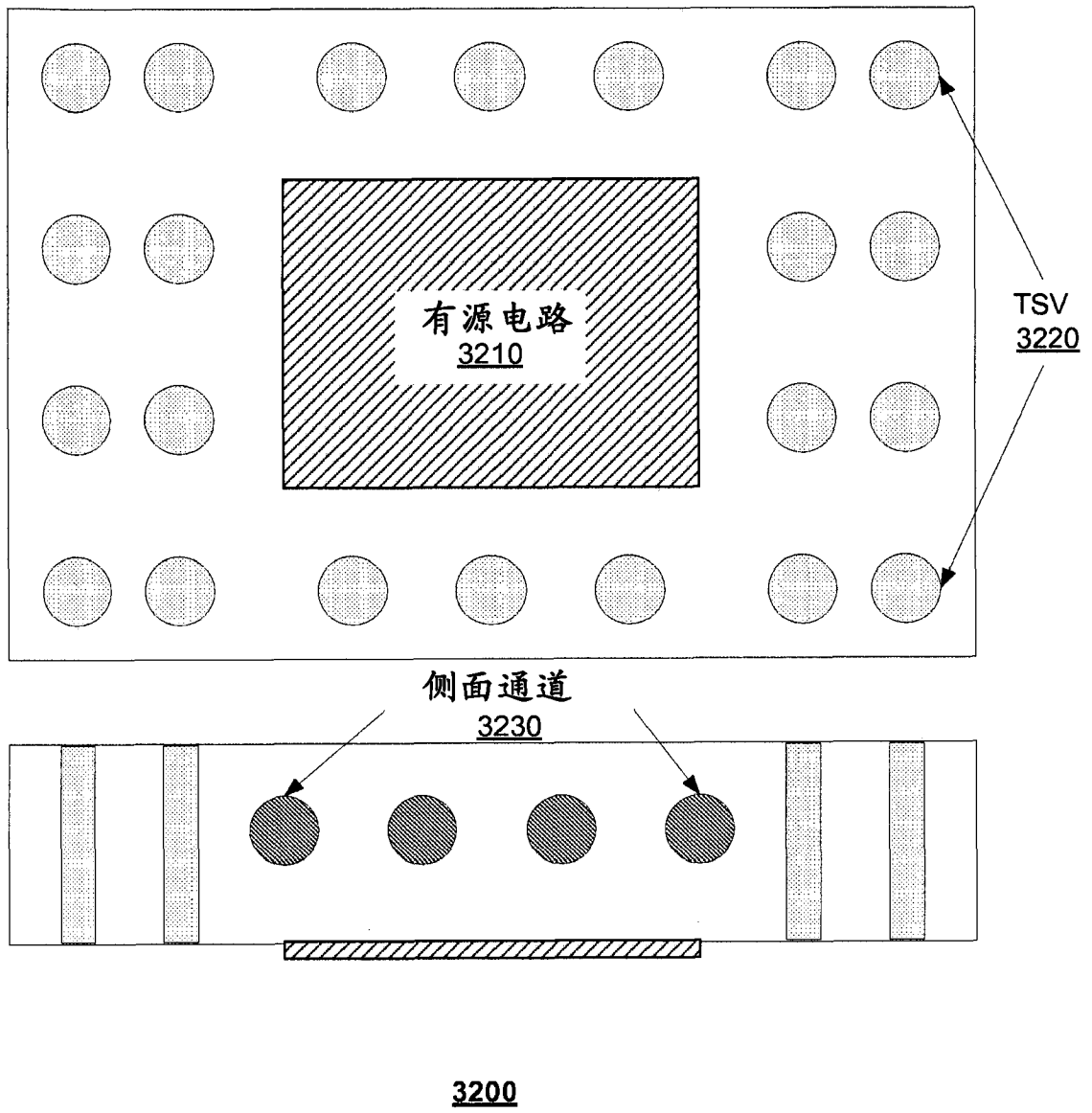


图 32

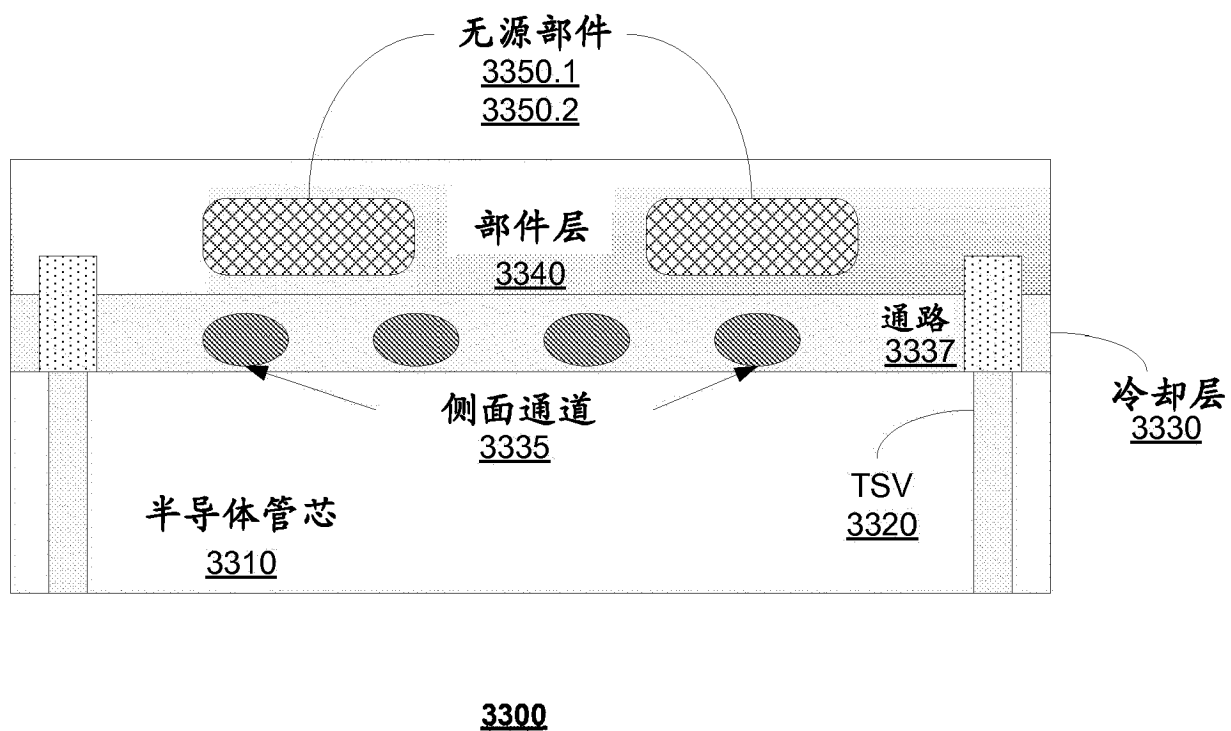


图 33(a)

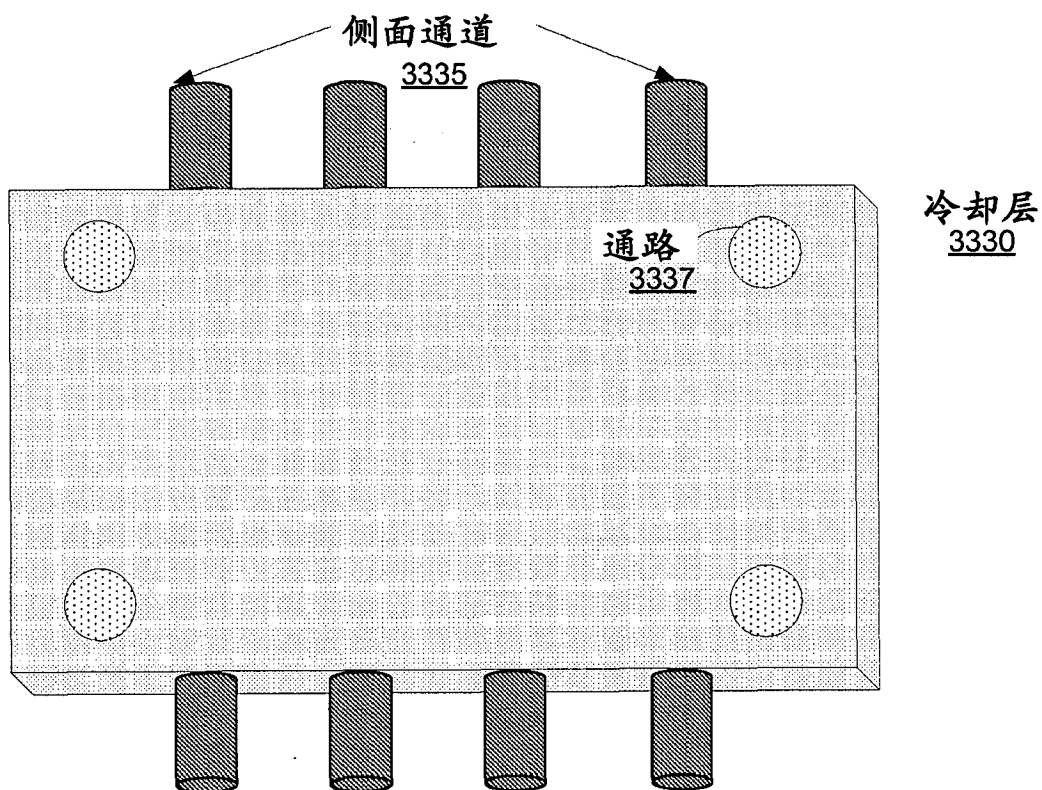
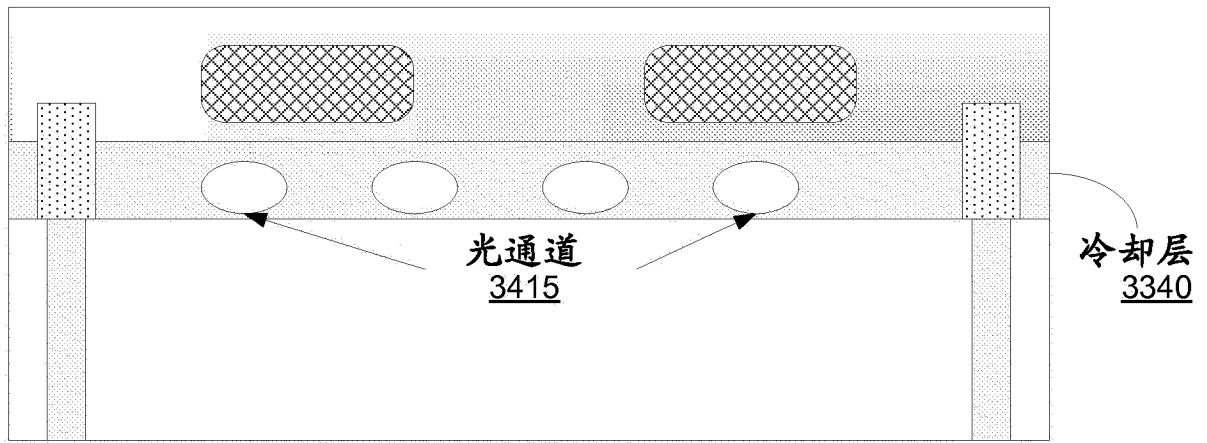


图 33(b)



3300

图 34(a)

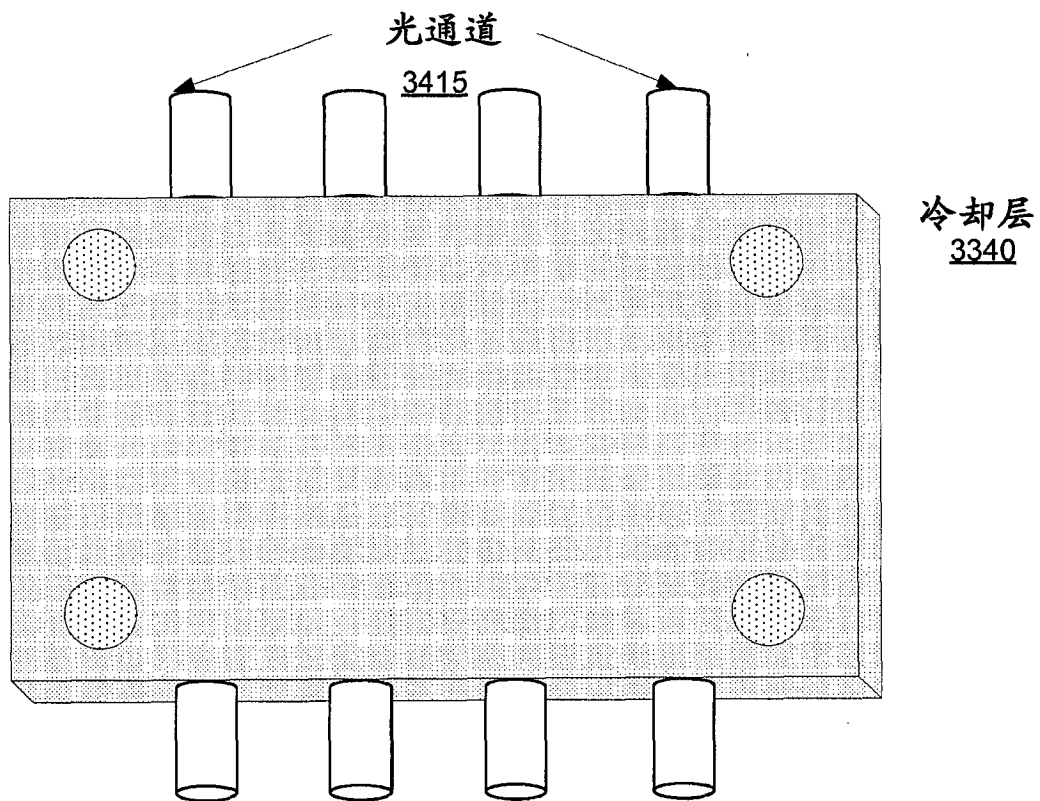
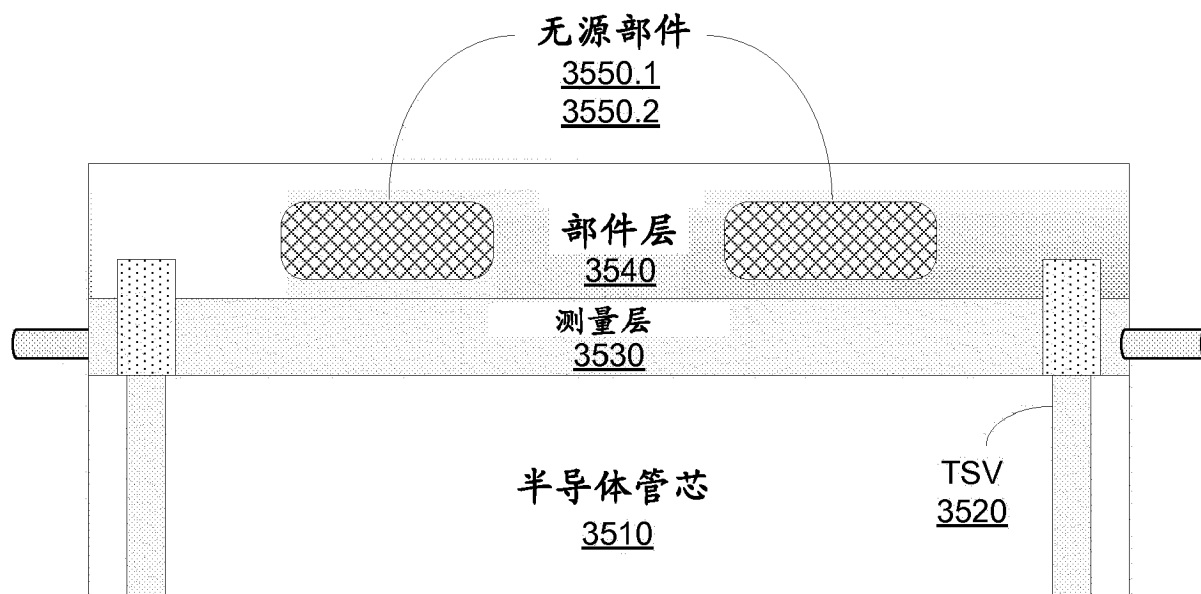


图 34(b)



3500

图 35(a)

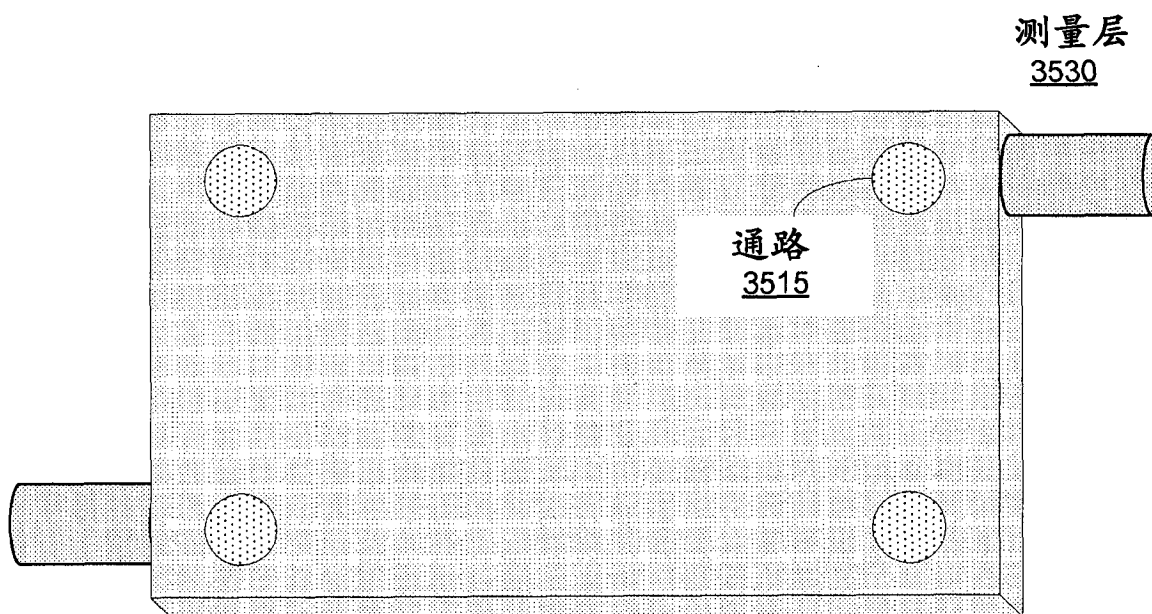


图 35(b)

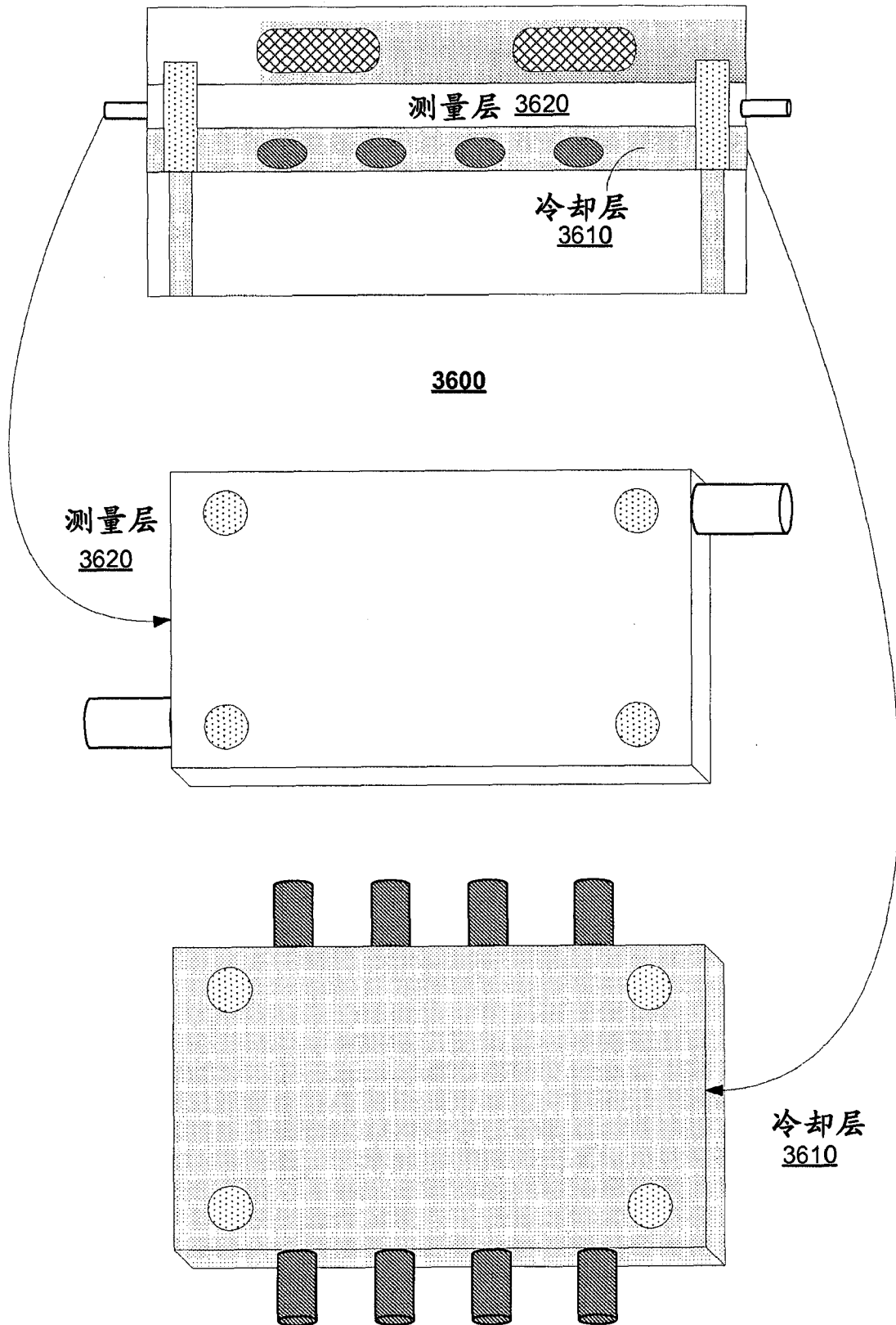
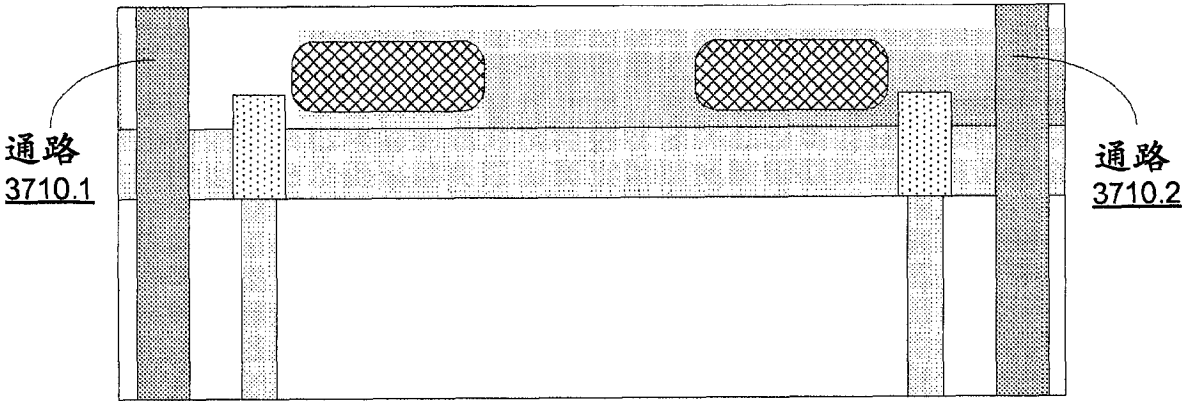
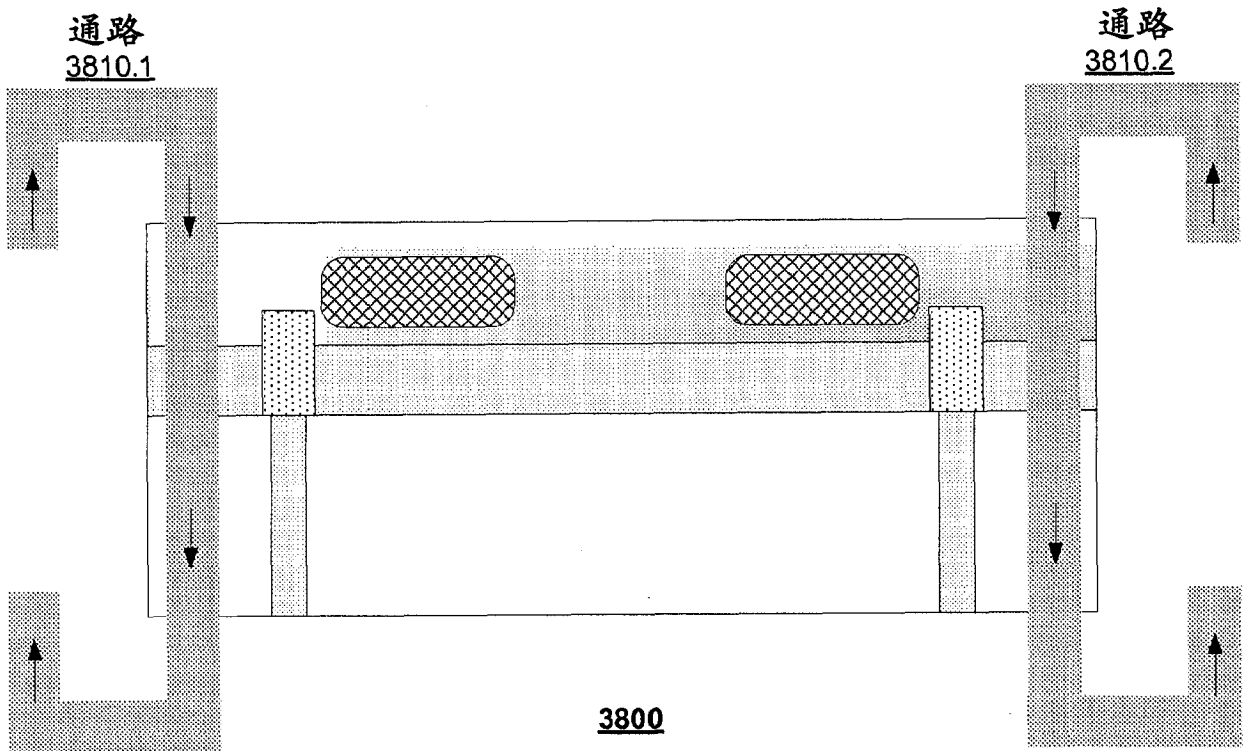


图 36



3700

图 37



3800

图 38

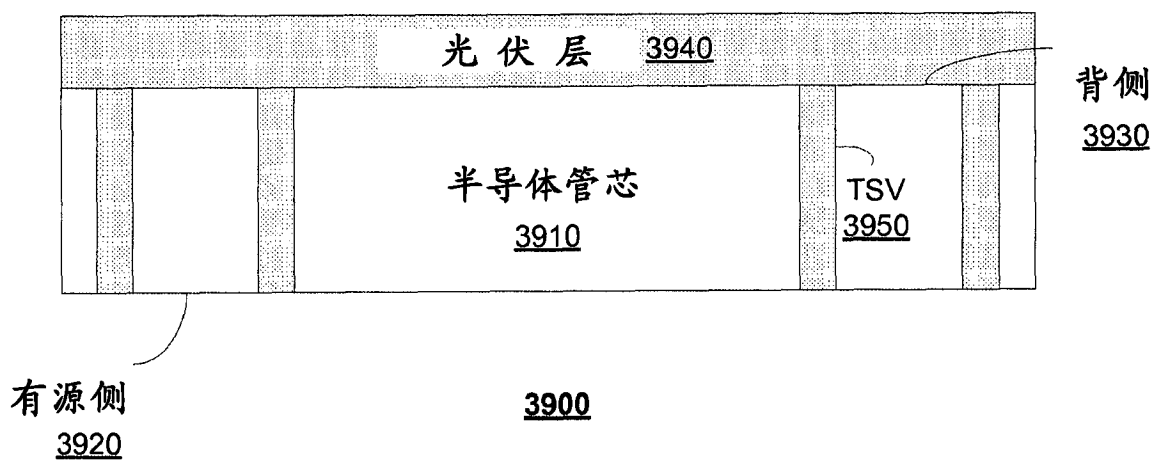


图 39

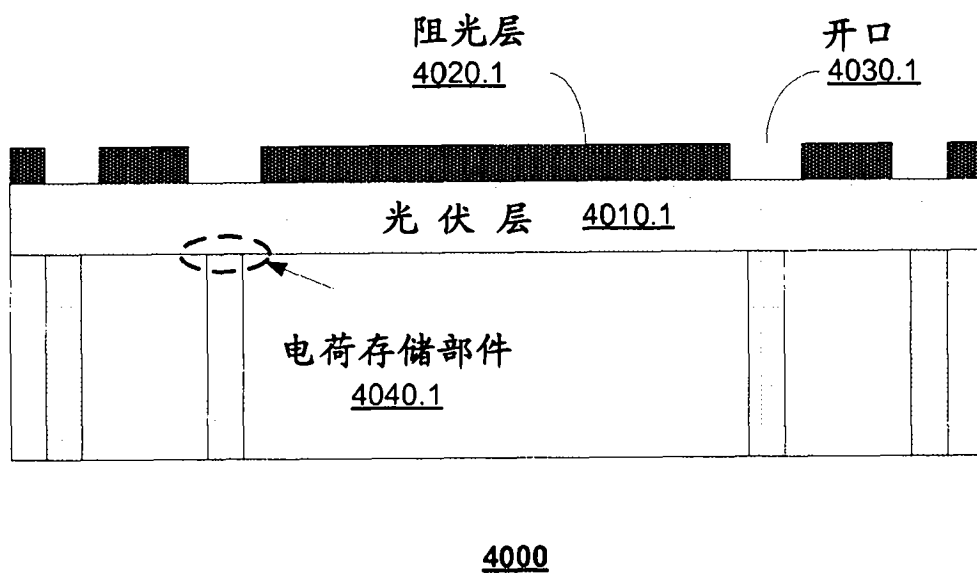
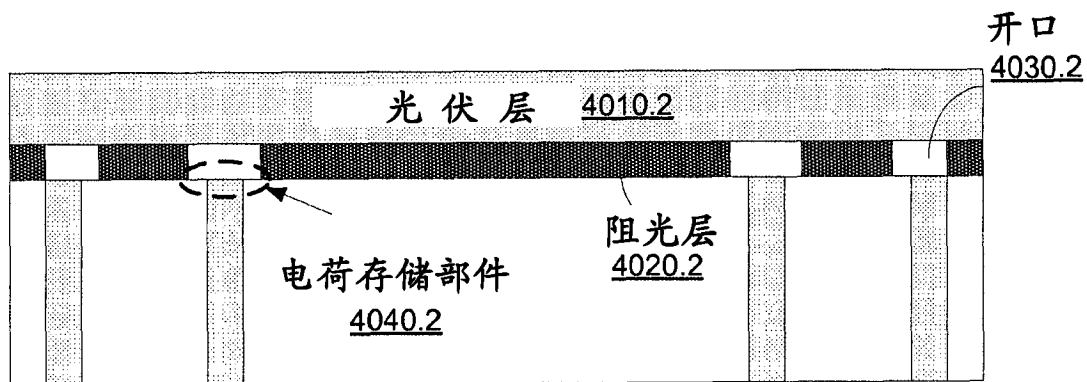
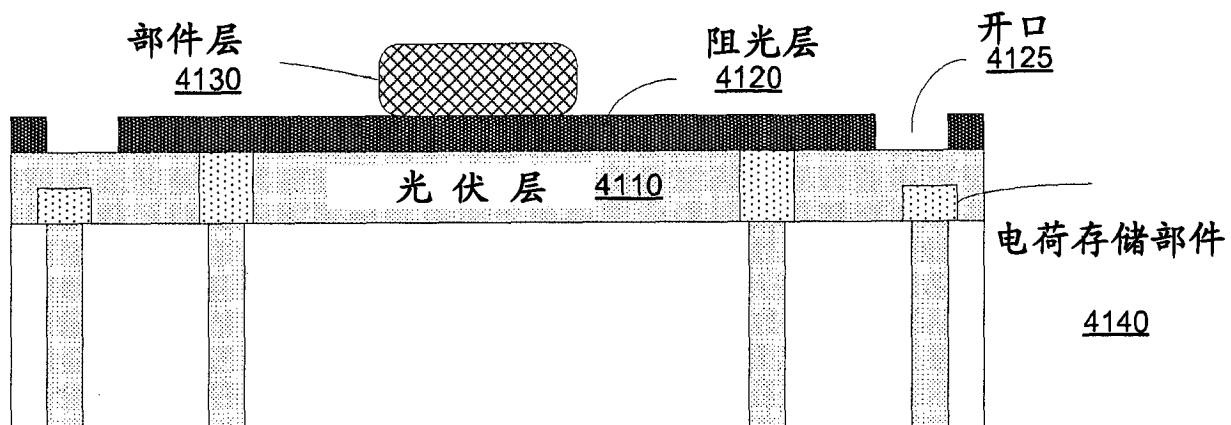


图 40(a)



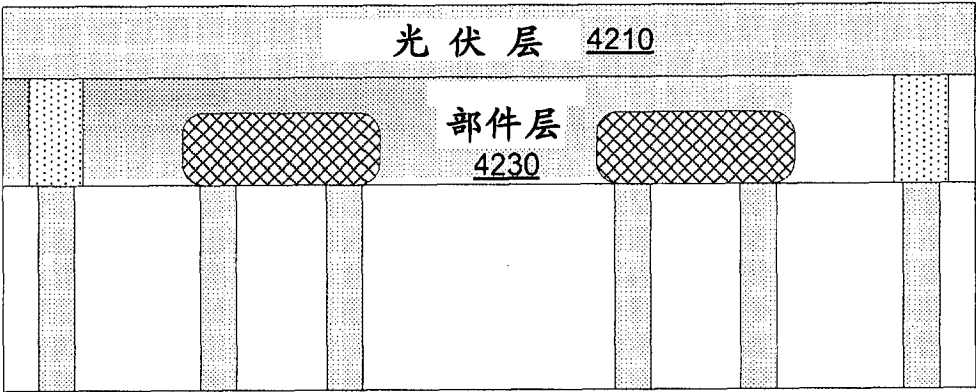
4001

图 40 (b)



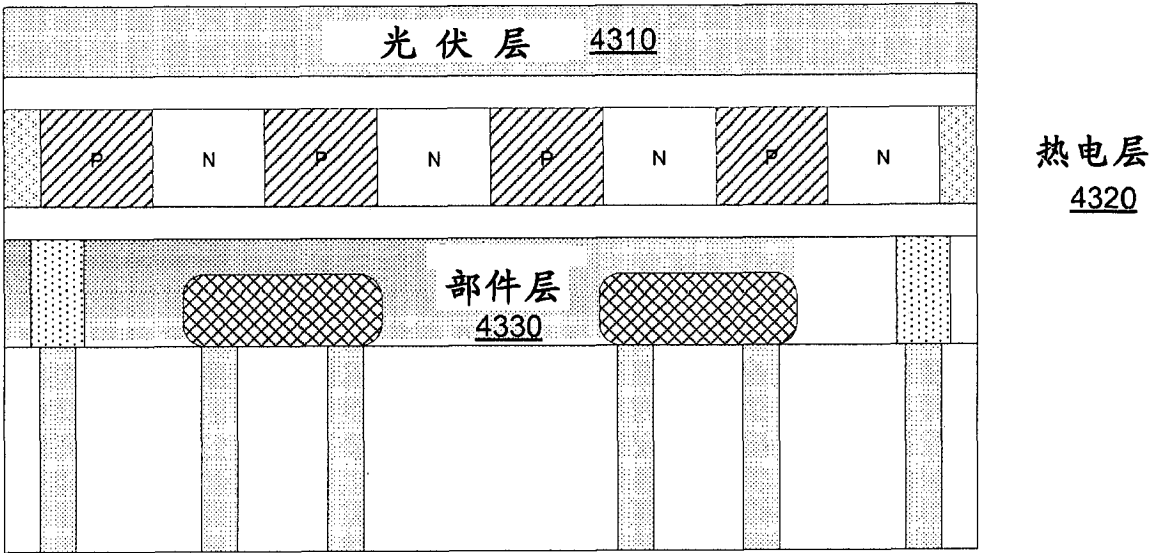
4100

图 41



4200

图 42



4300

图 43

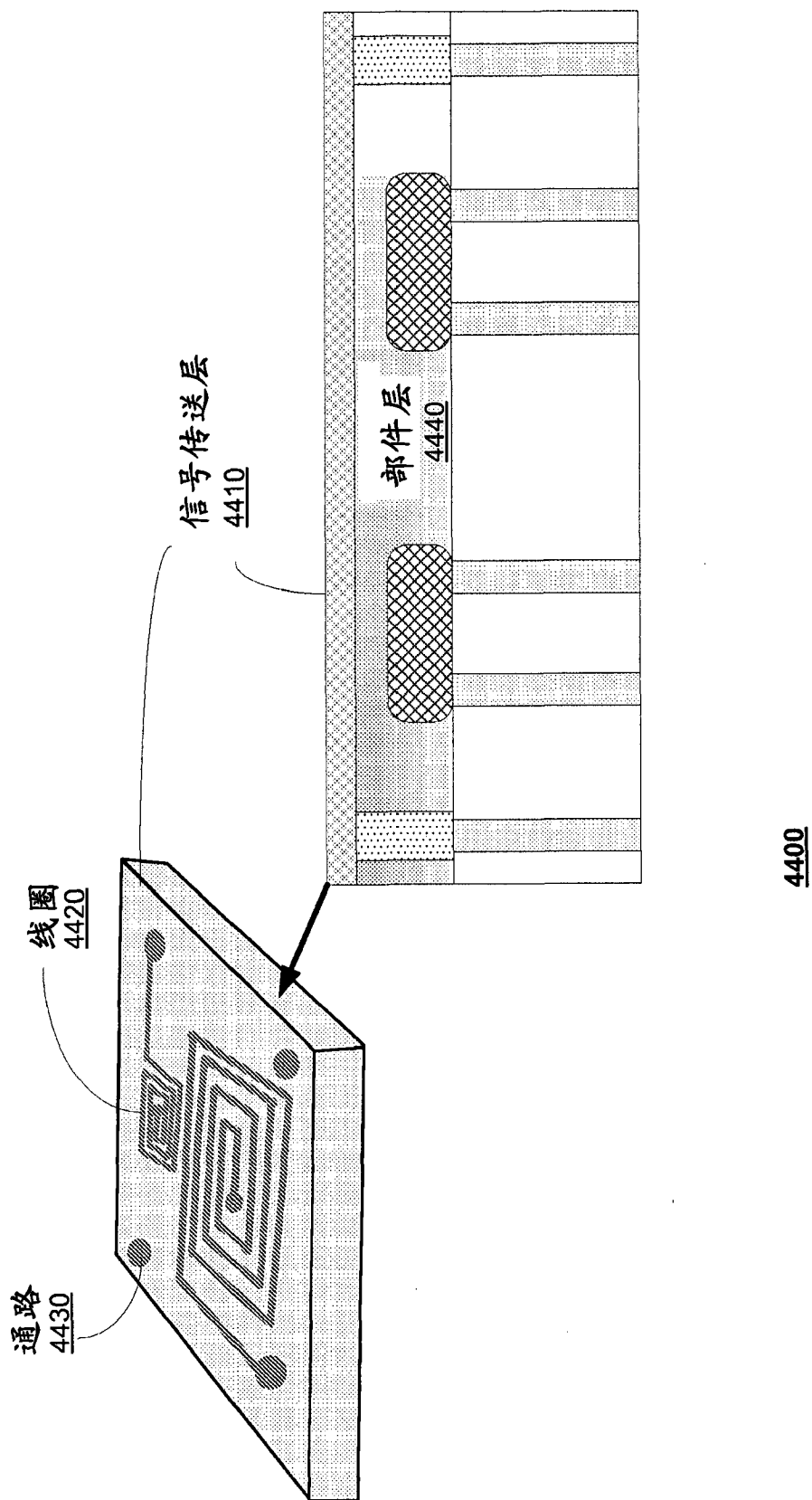
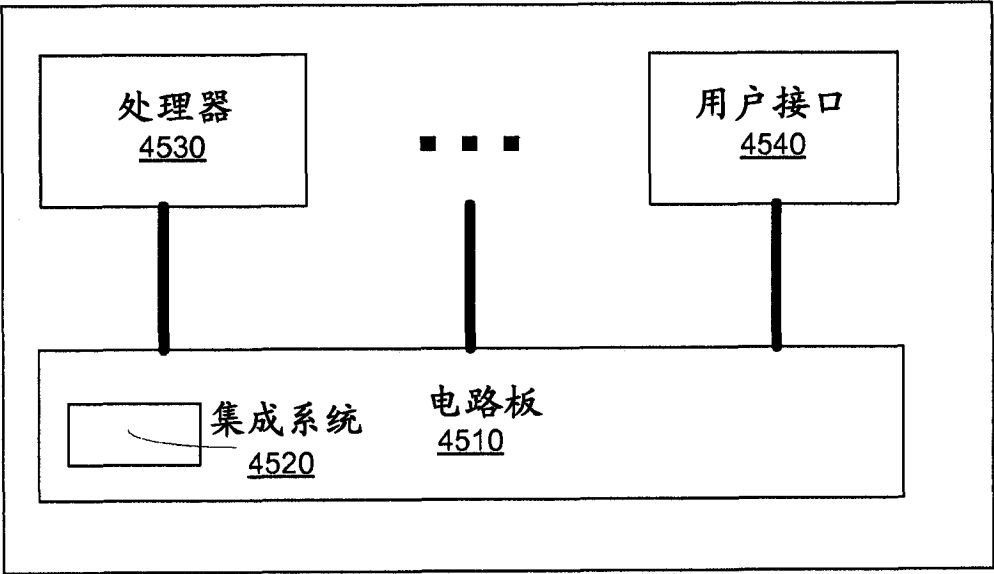


图 44



4500

图 45