

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5679397号
(P5679397)

(45) 発行日 平成27年3月4日 (2015.3.4)

(24) 登録日 平成27年1月16日 (2015.1.16)

(51) Int. Cl.	F I
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 2 D
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 6 U
	HO 1 L 29/78 6 1 6 V
	HO 1 L 29/78 6 2 7 C

請求項の数 15 (全 16 頁)

(21) 出願番号	特願2007-265748 (P2007-265748)	(73) 特許権者	512187343
(22) 出願日	平成19年10月11日 (2007.10.11)		三星ディスプレイ株式会社
(65) 公開番号	特開2008-98642 (P2008-98642A)		S a m s u n g D i s p l a y C o .
(43) 公開日	平成20年4月24日 (2008.4.24)		, L t d .
審査請求日	平成22年10月8日 (2010.10.8)		大韓民国京畿道龍仁市器興区三星二路95
審判番号	不服2014-1528 (P2014-1528/J1)		95, S a m s u n g 2 R o , G i h
審判請求日	平成26年1月28日 (2014.1.28)		e u n g - G u , Y o n g i n - C i t y
(31) 優先権主張番号	10-2006-0099187		, G y e o n g g i - D o , K o r e a
(32) 優先日	平成18年10月12日 (2006.10.12)	(74) 代理人	110000671
(33) 優先権主張国	韓国 (KR)		八田国際特許業務法人
		(72) 発明者	李 徳 重
			大韓民国忠清南道天安市佛堂洞 デドンダ
			スップアパート111棟804号

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタ基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

ゲートライン及び前記ゲートラインと連結されたゲート電極を含むゲート配線が形成された基板上にゲート絶縁膜及び活性層を順次に形成する段階と、

前記活性層上に第1金属層、第2金属層、及び第3金属層が連続して積層されたデータ用金属膜を形成する段階と、

前記データ用金属膜上にチャンネル形成領域に対応する部分が前記チャンネル形成領域以外に対応する部分に対して相対的に薄い厚みを有する第1フォトレジストパターンを形成する段階と、

前記第1フォトレジストパターンを利用して前記第3金属層をドライエッチングする段階と、

前記第1フォトレジストパターンを利用して前記第2金属層及び前記第1金属層を同時にドライエッチングし、前記活性層が備えるオーミックコンタクト層を露出させ、データラインを形成する段階と、

前記第1フォトレジストパターンを利用して前記活性層をドライエッチングする段階と、

前記第1フォトレジストパターンをエッチングして前記チャンネル形成領域に対応する部分が除去された第2フォトレジストパターンを形成する段階と、

前記第2フォトレジストパターンを利用して前記データ用金属膜の前記チャンネル形成領域をドライエッチングして前記データラインと連結されたソース電極及び前記ソース電

10

20

極と離隔したドレイン電極を形成する段階と、
を含むことを特徴とする薄膜トランジスタ基板の製造方法。

【請求項 2】

前記第 1 金属層はモリブデンを含み、前記第 2 金属層はアルミニウムを含み、前記第 3 金属層はモリブデンを含むことを特徴とする請求項 1 記載の薄膜トランジスタ基板の製造方法。

【請求項 3】

前記第 1 フォトリソパターンを利用して前記第 2 金属層及び前記第 1 金属層を同時にドライエッチングする段階は、三塩化ホウ素 (BCl₃) ガスと塩素 (Cl₂) ガスを利用して進行することを特徴とする請求項 1 または 2 記載の薄膜トランジスタ基板の製造方法。

10

【請求項 4】

前記三塩化ホウ素 (BCl₃) ガスと前記塩素 (Cl₂) ガスの組成比は 1 : 1 ~ 1 : 5 であることを特徴とする請求項 3 記載の薄膜トランジスタ基板の製造方法。

【請求項 5】

前記第 2 フォトリソパターンを利用して前記データ用金属膜の前記チャンネル形成領域をドライエッチングする段階は、

前記第 2 フォトリソパターンを利用して前記第 3 金属層をドライエッチングする段階と、

前記第 2 フォトリソパターンを利用して前記第 2 金属層及び前記第 1 金属層を同時にドライエッチングする段階と、

20

を含むことを特徴とする請求項 1 から 4 のいずれかに記載の薄膜トランジスタ基板の製造方法。

【請求項 6】

前記活性層は、非晶質シリコンからなるチャンネル層及びイオンがドーピングされた非晶質シリコンからなるオーミックコンタクト層を含み、

前記ソース電極及びドレイン電極を形成する段階後に、前記第 2 フォトリソパターンを利用して前記チャンネル形成領域の前記オーミックコンタクト層を除去して薄膜トランジスタを形成する段階を更に含むことを特徴とする請求項 1 から 5 のいずれかに記載の薄膜トランジスタ基板の製造方法。

30

【請求項 7】

前記薄膜トランジスタが形成された基板上に保護膜を形成する段階と、

前記保護膜上に前記ドレイン電極と電気的に連結される画素電極を形成する段階と、

を更に含むことを特徴とする請求項 6 記載の薄膜トランジスタ基板の製造方法。

【請求項 8】

ゲートライン及び前記ゲートラインと連結されたゲート電極を含むゲート配線が形成された基板上にゲート絶縁膜及び活性層を順次に形成する段階と、

前記活性層上に第 1 金属層、第 2 金属層、及び第 3 金属層が連続して積層されたデータ用金属膜を形成する段階と、

前記データ用金属膜上にチャンネル形成領域に対応する部分が前記チャンネル形成領域以外に対応する部分に対して相対的に薄い厚みを有するフォトリソパターンを形成する段階と、

40

前記フォトリソパターンを利用して前記第 3 金属層をドライエッチングする段階と、

、

前記フォトリソパターンを利用して前記第 2 金属層をドライエッチングする段階と、

、

前記フォトリソパターンを利用して前記第 1 金属層及び前記活性層を同時にドライエッチングして、前記ゲート絶縁膜を露出させるとともに前記チャンネル形成領域に対応する部分をオープンしてデータラインを形成する段階と、

前記フォトリソパターンを利用して前記データ用金属膜の前記チャンネル形成領域

50

をドライエッチングして前記データラインと連結されたソース電極及び前記ソース電極と離隔したドレイン電極を形成する段階と、

を含む薄膜トランジスタ基板の製造方法。

【請求項 9】

前記第 1 金属層はモリブデンを含み、前記第 2 金属層はアルミニウムを含み、前記第 3 金属層はモリブデンを含むことを特徴とする請求項 8 記載の薄膜トランジスタ基板の製造方法。

【請求項 10】

前記フォトリソパターンを利用して前記第 1 金属層及び前記活性層を同時にドライエッチングする段階は、フッ素 (F) 系列ガスと塩素 (Cl₂) ガスを利用して進行することを特徴とする請求項 8 または 9 記載の薄膜トランジスタ基板の製造方法。

10

【請求項 11】

前記フッ素 (F) 系列ガスは、六フッ化硫黄 (SF₆) ガスを含むことを特徴とする請求項 10 記載の薄膜トランジスタ基板の製造方法。

【請求項 12】

前記六フッ化硫黄 (SF₆) ガスと前記塩素 (Cl₂) ガスの組成比は、1 : 5 ~ 1 : 7であることを特徴とする請求項 11 記載の薄膜トランジスタ基板の製造方法。

【請求項 13】

前記フォトリソパターンを利用して前記第 1 金属層及び前記活性層を同時にドライエッチングする過程で前記チャンネル形成領域の前記第 3 金属層が同時にエッチングされることを特徴とする請求項 8 から 12 のいずれかに記載の薄膜トランジスタ基板の製造方法。

20

【請求項 14】

前記活性層は、非晶質シリコンからなるチャンネル層及びイオンがドーピングされた非晶質シリコンからなるオーミックコンタクト層を含み、

前記ソース電極及びドレイン電極を形成する段階後に、前記フォトリソパターンを利用して前記チャンネル形成領域の前記オーミックコンタクト層を除去して薄膜トランジスタを形成する段階を更に含むことを特徴とする請求項 8 から 13 のいずれかに記載の薄膜トランジスタ基板の製造方法。

【請求項 15】

30

前記薄膜トランジスタが形成された基板上に保護膜を形成する段階と、

前記保護膜上に前記ドレイン電極と電氣的に連結される画素電極を形成する段階と、

を更に含むことを特徴とする請求項 14 記載の薄膜トランジスタ基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は薄膜トランジスタ基板の製造方法に関し、より詳細には製造工程を単純化させることができる薄膜トランジスタ基板の製造方法に関する。

【背景技術】

【0002】

40

一般に、液晶表示装置は、薄膜トランジスタ及び画素電極が形成された薄膜トランジスタ基板とカラーフィルタ及び共通電極が形成されたカラーフィルタ基板が液晶を挟んで結合された構造を有する。

【0003】

薄膜トランジスタ基板を形成する工程は、マスクを利用したフォトリソグラフィ工程を通じて行われるが、最近では工程単純化のために 4 枚のマスクのみを使用する 4 枚マスク工程が開発されたことがある。

【0004】

通常、4 枚マスク工程ではデータ用金属層をエッチングすることにおいて、データラインを形成するための 1 次エッチング段階とチャンネル形成領域をエッチングするための 2

50

次エッチング段階を進行することになる。

【 0 0 0 5 】

既存の 4 枚マスク工程では、前記 1 次エッチング段階及び 2 次エッチング段階の全てにウェットエッチング工程を適用することにより、チャンネル幅の増加及び工程散布を減少させるために配線幅を広くデザインしなければならないという問題が発生される。

【 0 0 0 6 】

最近では、前記 1 次エッチング段階はウェットエッチング工程を使用し、2 次エッチング段階はドライエッチング工程を使用する製造工程が開発されたことがあるが、ウェットエッチング工程とドライエッチング工程を全部使用することにより製造工程が複雑になり、製造時間が増加されるという問題が発生する。

10

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

従って、本発明はこのような従来の問題点を解決するためのもので、本発明はドライエッチング工程のみを利用して製造工程を単純化させることができる薄膜トランジスタ基板の製造方法を提供する。

【 課題を解決するための手段 】

【 0 0 0 8 】

本発明の一特徴による薄膜トランジスタ基板の製造方法によると、ゲートライン及び前記ゲートラインと連結されたゲート電極を含むゲート配線が形成された基板上にゲート絶縁膜及び活性層を順次に形成する。その後、前記活性層上に第 1 金属層、第 2 金属層、及び第 3 金属層が連続して積層されたデータ用金属膜を形成する。その後、前記データ用金属膜上にチャンネル形成領域に対応する部分が前記チャンネル形成領域以外に対応する部分に対して相対的に薄い厚みを有する第 1 フォトリソパターンを形成する。その後、前記第 1 フォトリソパターンを利用して前記第 3 金属層をドライエッチングする。その後、前記第 1 フォトリソパターンを利用して前記第 2 金属層及び前記第 1 金属層を同時にドライエッチングし、前記活性層が備えるオーミックコンタクト層を露出させ、データラインを形成する。その後、前記第 1 フォトリソパターンを利用して前記活性層をドライエッチングする。その後、前記第 1 フォトリソパターンをエッチングして前記チャンネル形成領域に対応する部分を除去して第 2 フォトリソパターンを形成する。その後、前記第 2 フォトリソパターンを利用して前記データ用金属膜の前記チャンネル形成領域をドライエッチングして前記データラインと連結されたソース電極及び前記ソース電極と隔離したドレイン電極を形成する。

20

30

【 0 0 0 9 】

前記第 1 金属層はモリブデンを含み、前記第 2 金属層はアルミニウムを含み、前記第 3 金属層はモリブデンを含む。

【 0 0 1 0 】

前記第 1 フォトリソパターンを利用して前記第 2 金属層と前記第 1 金属層を同時にドライエッチングする工程は、三塩化ホウ素 (BCl_3) ガスと塩素 (Cl_2) ガスを利用して進行される。この際、前記三塩化ホウ素 (BCl_3) ガスと前記塩素 (Cl_2) ガスの組成比は約 1 : 1 ~ 1 : 5 程度で構成される。

40

【 0 0 1 1 】

前記第 2 フォトリソパターンを利用して前記データ用金属膜の前記チャンネル形成領域をドライエッチングする工程は、前記第 2 フォトリソパターンを利用して前記第 3 金属層をドライエッチングする工程と、前記第 2 フォトリソパターンを利用して前記第 2 金属層及び前記第 1 金属層を同時にドライエッチングする工程で進行されることができる。

【 0 0 1 2 】

前記ソース電極及びドレイン電極を形成した後に、前記第 2 フォトリソパターンを利用して前記チャンネル形成領域のオーミックコンタクト層を除去して薄膜トランジスタ

50

を形成する。

【0013】

その後、前記薄膜トランジスタが形成された基板上に保護膜を形成し、前記保護膜上に前記ドレイン電極と電氣的に連結される画素電極を形成する。

【0014】

本発明の他の特徴による薄膜トランジスタ基板の製造方法によると、ゲートライン及び前記ゲートラインと連結されたゲート電極を含むゲート配線が形成された基板上にゲート絶縁膜及び活性層を順次に形成する。その後、前記活性層上に第1金属層、第2金属層、及び第3金属層が連続して積層されたデータ用金属膜を形成する。その後、前記データ用金属膜上にチャンネル形成領域に対応する部分が前記チャンネル形成領域以外に対応する部分に対して相対的に薄い厚みを有するフォトリソグロブパターンを形成する。その後、前記フォトリソグロブパターンを利用して前記第3金属層をドライエッチングする。その後、前記フォトリソグロブパターンを利用して前記第2金属層をドライエッチングする。その後、前記フォトリソグロブパターンを利用して前記第1金属層及び前記活性層を同時にドライエッチングして、前記ゲート絶縁膜を露出させるとともに前記チャンネル形成領域に対応する部分をオープンしてデータラインを形成する。その後、前記フォトリソグロブパターンを利用して前記データ用金属膜の前記チャンネル形成領域をドライエッチングして前記データラインと連結されたソース電極及び前記ソース電極と離隔したドレイン電極を形成する。

10

【0015】

前記第1金属層はモリブデンを含み、前記第2金属層はアルミニウムを含み、前記第3金属層はモリブデンを含む。

20

【0016】

前記フォトリソグロブパターンを利用して前記第1金属層及び前記活性層を同時にドライエッチングする工程は、六フッ化硫黄(SF_6)ガスと塩素(Cl_2)ガスを利用して進行される。この際、前記六フッ化硫黄(SF_6)ガスと前記塩素(Cl_2)ガスの組成比は、1:5~1:7程度で構成される。

【発明の効果】

【0017】

このような薄膜トランジスタ基板の製造方法によると、データラインを形成するための1次エッチング工程とチャンネルを形成するための2次エッチング工程を全部ドライエッチング工程で進行することにより、ウェットエッチングによる問題点を解決し、製造工程を単純化させることができる。

30

【発明を実施するための最良の形態】

【0018】

以下、添付図面を参照して、本発明による薄膜トランジスタ基板の製造方法をより詳細に説明する。

【0019】

図1は、本発明の実施例によって製造された薄膜トランジスタ基板を示す平面図で、図2乃至図11は、図1に図示された薄膜トランジスタ基板の製造過程を示す工程図である。ここで、図2乃至図11は、図1のI-I'に沿って切断した場合の断面図である。

40

【0020】

図1及び図2を参照すると、基板110上にゲート用金属膜を形成した後、第1露光マスクを利用したフォトリソグラフィ工程を通じて前記ゲート用金属膜をパターンニングしてゲートライン122及びゲートライン122と連結されたゲート電極124を含むゲート配線120を形成する。前記ゲート用金属膜は、例えば、スパッタリング方法を通じて基板110上に形成されることができる。

【0021】

基板110は、透明性絶縁基板、例えば、ガラス基板からなる。

【0022】

50

ゲート配線 120 は、例えば、アルミニウム (Al)、モリブデン (Mo)、クロム (Cr)、タンタル (Ta)、チタニウム (Ti)、タングステン (W)、銅 (Cu)、銀 (Ag) 等の単一金属又はこれらの合金で形成されることができる。又、ゲート配線 120 は、物理的性質の異なる 2 つ以上の金属層で形成されることができる。例えば、ゲート配線 120 は低抵抗配線のために、アルミニウム (Al) とモリブデン (Mo) が積層された Al/Mo 二層膜構造で形成されることができる。

【0023】

ゲートライン 122 は、例えば、横方向に延長される。ゲート電極 124 はゲートライン 122 と連結され、各画素 (P) に形成されるスイッチング素子である薄膜トランジスタ TFT のゲート端子を構成する。

10

【0024】

図 3 を参照すると、ゲート配線 120 が形成された基板 110 上にゲート絶縁膜 130 及び活性層 140 を順次に形成する。ゲート絶縁膜 130 及び活性層 140 は、例えば、プラズマ化学気相蒸着方法を通じて形成されることができる。

【0025】

ゲート絶縁膜 130 はゲート配線 120 を保護し、ゲート絶縁膜 130 の上部に形成されるデータ用金属膜 150 等と絶縁させるための絶縁膜であって、例えば、窒化シリコン (SiNx) 又は酸化シリコン (SiOx) で形成され、CVD 工程を通じて約 4500 の厚みに形成される。

【0026】

20

活性層 140 は、チャンネル層 142 及びオーミックコンタクト層 144 を含む。例えば、チャンネル層 142 は、非晶質シリコン (以下、a-Si) で形成され、オーミックコンタクト層 144 は、n 型不純物が高濃度でドーピングされた非晶質シリコン (以下、n+a-Si) で形成されることができる。

【0027】

その後、活性層 140 上に第 1 金属層 151、第 2 金属層 152、及び第 3 金属層 153 を連続して積層してデータ用金属膜 150 を形成する。例えば、第 1 金属層 151 はモリブデン (Mo)、第 2 金属層 152 はアルミニウム (Al)、第 3 金属層 153 はモリブデン (Mo) で形成されることができる。従って、データ用金属膜 150 は、低抵抗配線の形成のために、Mo/Al/Mo 三層膜構造で形成される。データ用金属膜 150 は、例えば、スパッタリング方法を通じて活性層 140 上に形成されることができる。

30

【0028】

図 4 を参照すると、データ用金属膜 150 上にフォトレジストを形成した後、スリットマスク又はハーフトンマスク等の第 2 露光マスクを利用したフォトリソグラフィ工程を通じて前記フォトレジストをパターニングして第 1 フォトレジストパターン 160 を形成する。前記フォトレジストは、例えば、露光された領域が現像液によって除去されるポジティブ型フォトレジストで形成される。

【0029】

第 1 フォトレジストパターン 160 は、チャンネル形成領域に対応する部分が前記チャンネル形成領域以外に対応する部分に対して薄い厚みを有するように形成される。例えば、第 1 フォトレジストパターン 160 のチャンネル形成領域に対応する部分は、約 5000 ~ 8000 の厚みに形成される。

40

【0030】

図 5 を参照すると、第 1 フォトレジストパターン 160 をエッチングマスクとして利用して、データ用金属膜 150 のうち、最も上部に形成された第 3 金属層 153 をドライエッチングする。

【0031】

モリブデン (Mo) で形成された第 3 金属層 153 のドライエッチングのために、エッチングガスとしては六フッ化硫黄 (SF₆) ガスと塩素 (Cl₂) ガスが主に使用されることができる。例えば、六フッ化硫黄 (SF₆) ガスと塩素 (Cl₂) ガスは約 1 : 0 .

50

5 ~ 約 1 : 1 . 5 程度の組成比で混合され使用される。

【 0 0 3 2 】

図 1 及び図 6 を参照すると、第 1 フォトリソパターン 1 6 0 をエッチングマスクとして利用して第 2 金属層 1 5 2 及び第 1 金属層 1 5 1 を同時にドライエッチングする。

【 0 0 3 3 】

アルミニウム (A l) で形成された第 2 金属層 1 5 2 とモリブデン (M o) で形成された第 1 金属層 1 5 1 を同時にドライエッチングするために、エッチングガスとしては三塩化ホウ素 (B C l ₃) ガスと塩素 (C l ₂) ガスが主に使用されることが出来る。例えば、三塩化ホウ素 (B C l ₃) ガスと塩素 (C l ₂) ガスは約 1 : 1 ~ 約 1 : 5 程度の組成比で混合され使用される。アルミニウム (A l) で形成された第 2 金属層 1 5 2 のみをエッチングする場合に対して三塩化ホウ素 (B C l ₃) の組成比率を高めることにより、第 2 金属層 1 5 2 と第 1 金属層 1 5 1 を同時にドライエッチングすることが可能になる。

10

【 0 0 3 4 】

一方、第 3 金属層 1 5 3、第 2 金属層 1 5 2、及び第 1 金属層 1 5 1 をそれぞれドライエッチングする場合、チャンネル形成領域に位置するフォトリソの残量不足によってドライエッチング途中に活性層 1 4 0 のチャンネル領域が開く現象が発生する。従って、第 2 金属層 1 5 2 と第 1 金属層 1 5 1 を同時にドライエッチングすることにより、工程を単純化させ、工程マージンを増加させてチャンネルが開く現象をある程度除去することができる。

【 0 0 3 5 】

20

第 1 フォトリソパターン 1 6 0 を利用したドライエッチング工程を通じて第 3 金属層 1 5 3、第 2 金属層 1 5 2、及び第 1 金属層 1 5 1 のエッチングが完了されると、データライン 1 5 5 とソース / ドレイン用金属パターン 1 5 6 のみが残ることになる。データライン 1 5 5 は、例えば、ゲートライン 1 2 2 と交差する縦方向に延長される。

【 0 0 3 6 】

図 7 を参照すると、第 1 フォトリソパターン 1 6 0 をエッチングマスクとして利用して活性層 1 4 0 をドライエッチングする。

【 0 0 3 7 】

このように同じ第 1 フォトリソパターン 1 6 0 を利用してデータ用金属膜 1 5 0 及び活性層 1 4 0 をエッチングすることにより、残られる活性層 1 4 0 の外部輪郭は、データライン 1 5 5 及びソース / ドレイン用金属パターン 1 5 6 の外部輪郭と実質的に一致するように形成される。

30

【 0 0 3 8 】

図 8 を参照すると、酸素プラズマを利用したアッシング工程を通じて第 1 フォトリソパターン 1 6 0 を一定厚みだけエッチングしてチャンネル形成領域に対応する部分が除去された第 2 フォトリソパターン 1 6 2 を形成する。これによって、チャンネル形成領域に対応されるソース / ドレイン用金属パターン 1 5 6 が外部に露出される。

【 0 0 3 9 】

図 1 及び図 9 を参照すると、第 2 フォトリソパターン 1 6 2 をエッチングマスクとして利用してソース / ドレイン用金属パターン 1 5 6 のチャンネル形成領域をドライエッチングする。

40

【 0 0 4 0 】

第 2 フォトリソパターン 1 6 2 を利用したドライエッチング工程は、前述した第 1 フォトリソパターン 1 6 0 を利用したドライエッチング工程と同様に、第 3 金属層 1 5 3 を 1 次 にドライエッチングし、第 2 金属層 1 5 2 及び第 1 金属層 1 5 1 を同時に 2 次 にドライエッチングする工程に進行されることが出来る。これと異なり、第 2 フォトリソパターン 1 6 2 を利用したドライエッチング工程は、第 3 金属層 1 5 3、第 2 金属層 1 5 2、及び第 1 金属層 1 5 1 をそれぞれドライエッチングする工程に進行されることが出来る。

【 0 0 4 1 】

50

第2フォトリソパターン162を利用したドライエッチング工程を通じてソース/ドレイン用金属パターン156のチャンネル形成領域のエッチングが完了されると、ソース電極157及びドレイン電極158が形成される。ソース電極157は、データライン155と連結され薄膜トランジスタTFTのソース端子を構成する。ドレイン電極158は、ソース電極157と離隔して薄膜トランジスタTFTのドレイン端子を構成する。

【0042】

その後、第2フォトリソパターン162をエッチングマスクとして利用してチャンネル形成領域のオーミックコンタクト層144をエッチングする。これによって、ソース電極157とドレイン電極158との間にはチャンネル層142が露出され薄膜トランジスタTFTのチャンネル159が形成される。

10

【0043】

このように、第1、第2、及び第3金属層151、152、153で形成されたデータ用金属膜150の全てのエッチング工程をドライエッチング工程で進行することにより、ウェットエッチングによる配線幅増加等の問題点を改善し、製造工程をより単純化させることができる。

【0044】

その後、データライン155、ソース電極157、及びドレイン電極158上に存在する第2フォトリソパターン162を除去する。例えば、第2フォトリソパターン162は、ストリップ溶液を利用したストリップ工程を通じて除去される。これによって、薄膜トランジスタTFTの製造が完了される。

20

【0045】

図1及び図10を参照すると、薄膜トランジスタTFTが形成された基板110上に保護膜170を形成する。保護膜170は、薄膜トランジスタTFT及びデータライン155を保護して絶縁させるための絶縁膜であって、例えば、窒化シリコン(SiN_x)又は酸化シリコン(SiO_x)で形成され、CVD工程を通じて約500~2000の厚みに形成される。

【0046】

その後、第3露光マスクを利用したフォトリソグラフィ工程を通じて保護膜170をパターンニングしてドレイン電極158の一部を露出させるコンタクトホール172を形成する。

30

【0047】

図1及び図11を参照すると、保護膜170上に透明性導電膜を形成した後、第4露光マスクを利用したフォトリソグラフィ工程を通じて前記透明性導電膜をパターンニングして各画素(P)内に画素電極180を形成する。

【0048】

画素電極180は、保護膜170に形成されたコンタクトホール172を通じてドレイン電極158と電気的に連結される。画素電極180は、例えば、インジウムジンクオキシド(IZO)又はインジウムティンオキシド(ITO)で形成される。

【0049】

一方、図示されていないが、画素電極180を形成する前に保護膜170上に平坦化のための有機絶縁膜を更に形成することができる。

40

【0050】

図12乃至図15は、他の実施例によるデータ用金属膜のエッチング過程を示す工程図である。データ用金属膜を形成する過程までは、図2乃至図4に図示された工程図と同じなので、これらの図と関連する詳細な説明は省略する。

【0051】

図12を参照すると、チャンネル形成領域に対応する部分が前記チャンネル形成領域以外に対応する部分に対して相対的に薄い厚みを有するフォトリソパターン160をエッチングマスクとして利用して第3金属層153をドライエッチングする。

【0052】

50

モリブデン (Mo) で形成された第3金属層153のドライエッチングのために、エッチングガスとしてはフッ素 (F) 系列のガスと塩素 (Cl_2) ガスが使用される。例えば、フッ素 (F) 系列のガスとしては、六フッ化硫黄 (SF_6) ガスが使用されることが出来る。この際、六フッ化硫黄 (SF_6) ガスと塩素 (Cl_2) ガスは約1:0.5~約1:1.5程度の組成比で混合され使用される。

【0053】

図13を参照すると、フォトレジストパターン160をエッチングマスクとして利用して第2金属層152をドライエッチングする。

【0054】

アルミニウム (Al) で形成された第2金属層152のドライエッチングのために、エッチングガスとしては三塩化ホウ素 (BCl_3) ガスと塩素 (Cl_2) ガスが使用される。例えば、三塩化ホウ素 (BCl_3) ガスと塩素 (Cl_2) ガスは、第2金属層152のみをエッチングするために、約1:8~約1:12程度の組成比で混合され使用される。

【0055】

図14を参照すると、フォトレジストパターン160をエッチングマスクとして利用して第1金属層151と活性層140を同時にドライエッチングする。

【0056】

モリブデン (Mo) で形成された第1金属層151とa-Si及びn+a-Siで形成された活性層140を同時にドライエッチングするために、エッチングガスとしてはフッ素 (F) 系列のガスと塩素 (Cl_2) ガスが使用される。例えば、フッ素 (F) 系列のガスとしては六フッ化硫黄 (SF_6) ガスが使用されることが出来る。この際、六フッ化硫黄 (SF_6) ガスと塩素 (Cl_2) ガスは、約1:5~約1:7程度の組成比で混合され使用される。このように、モリブデン (Mo) で形成された第1金属層151のみをエッチングする場合に対して塩素 (Cl_2) ガスの組成比率を高めることにより、第1金属層151と活性層140を同時にドライエッチングすることが可能になる。

【0057】

このように、第1金属層151と活性層140を同時にドライエッチングすることにより、工程を単純化させ、工程マージンを増加させてチャンネルが開く現象を完全に除去することができる。

【0058】

一方、第1金属層151と活性層140を同時にドライエッチングする途中に、フォトレジストパターン160のチャンネル形成領域に対応する部分がオープンされ第3金属層153が同時にエッチングされる。

【0059】

場合によっては、チャンネル形成領域にフォトレジストが残存することがあるので、チャンネル形成領域に残存するフォトレジストを完全に除去するために、アッシング工程を更に進行することができる。

【0060】

図15を参照すると、フォトレジストパターン160をエッチングマスクとして利用してチャンネル形成領域の第2金属層152及び第1金属層151をドライエッチングする。

【0061】

チャンネル形成領域の第2金属層152及び第1金属層151をドライエッチングする工程は、図9に説明したように、1回のドライエッチングで第2金属層152及び第1金属層151を同時にドライエッチングするか、第2金属層152及び第1金属層151をそれぞれドライエッチングする工程で進行されることが出来る。

【0062】

以後、チャンネル形成領域のオーミックコンタクト層144をエッチングすると、ソース電極157とドレイン電極158との間のチャンネル層142が露出され薄膜トランジスタTFETのチャンネルが形成される。

10

20

30

40

50

【 0 0 6 3 】

以後の製造工程は、図 1 0 及び図 1 1 に図示されたものと同じなので、これらの図と関連する詳細な説明は省略する。

【 0 0 6 4 】

このような薄膜トランジスタ基板の製造方法によると、低抵抗配線のために、Mo / Al / Mo 三層膜構造で形成されたデータ用金属膜の全てのエッチング工程をドライエッチング工程で進行することにより、ウェットエッチングによって発生した配線幅増加等の問題点を改善し、製造工程を単純化させることができる。

【 0 0 6 5 】

又、アルミニウムと下部モリブデンを同時にドライエッチングするか、下部モリブデンと活性層を同時にドライエッチングすることにより、製造工程をより単純化させ、工程マージンを増加させてチャンネルが開く現象を防止することができる。

10

【 0 0 6 6 】

以上、本発明の実施例によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離れることなく、本発明を修正または変更できる。

【 産業上の利用可能性 】

【 0 0 6 7 】

本発明は、薄膜トランジスタ基板の製造方法に利用することができる。

【 図面の簡単な説明 】

20

【 0 0 6 8 】

【 図 1 】 本発明の実施例によって製造された薄膜トランジスタ基板を示す平面図である。

【 図 2 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 3 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 4 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 5 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 6 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 7 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 8 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 9 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

30

【 図 1 0 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 1 1 】 図 1 に図示された薄膜トランジスタ基板の製造過程を示す工程図である。

【 図 1 2 】 他の実施例によるデータ用金属膜のエッチング過程を示す工程図である。

【 図 1 3 】 他の実施例によるデータ用金属膜のエッチング過程を示す工程図である。

【 図 1 4 】 他の実施例によるデータ用金属膜のエッチング過程を示す工程図である。

【 図 1 5 】 他の実施例によるデータ用金属膜のエッチング過程を示す工程図である。

【 符号の説明 】

【 0 0 6 9 】

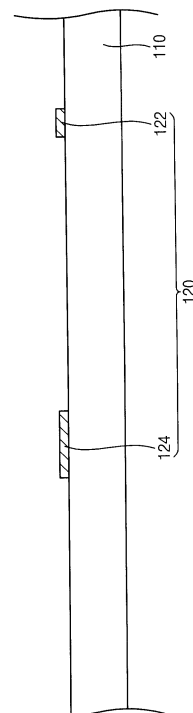
- 1 1 0 基板、
- 1 2 2 ゲートライン、
- 1 2 4 ゲート電極、
- 1 3 0 ゲート絶縁層、
- 1 4 0 活性層、
- 1 4 2 チャンネル層、
- 1 4 4 オーミックコンタクト層、
- 1 5 0 データ用金属膜、
- 1 5 1 第 1 金属層、
- 1 5 2 第 2 金属層、
- 1 5 3 第 3 金属層、
- 1 5 5 データライン、

40

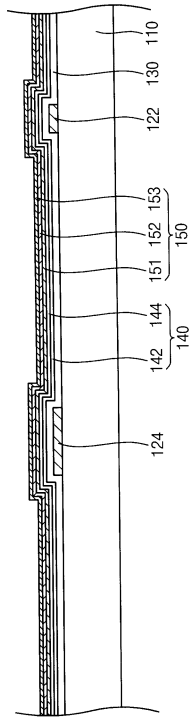
50

- | | |
|-------|----------------|
| 1 5 7 | ソース電極、 |
| 1 5 8 | ドレイン電極、 |
| 1 6 0 | 第1フォトレジストパターン、 |
| 1 6 2 | 第2フォトレジストパターン、 |
| 1 7 0 | 保護膜、 |
| 1 8 0 | 画素電極。 |

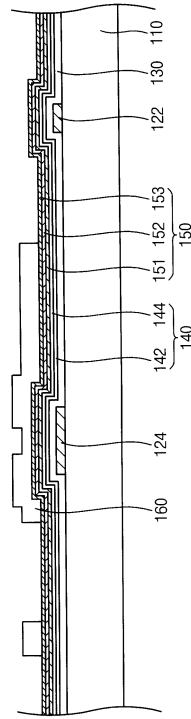
【圖 2】



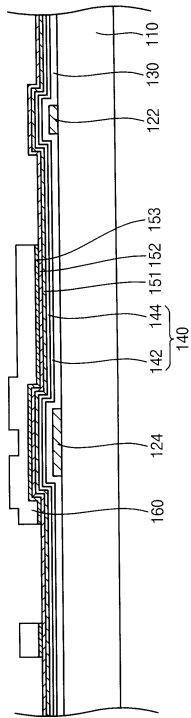
【図 3】



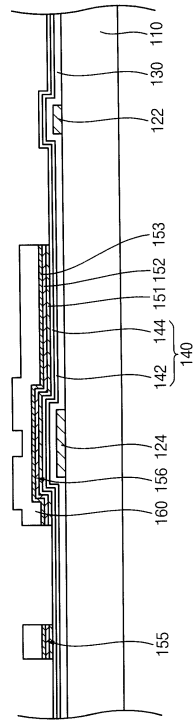
【図 4】



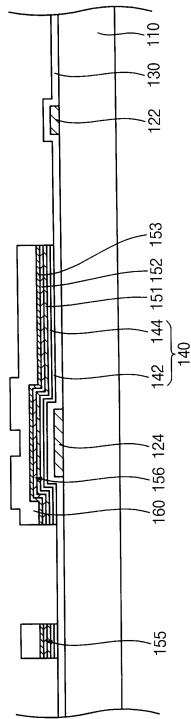
【図 5】



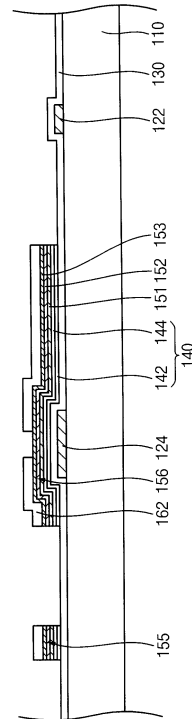
【図 6】



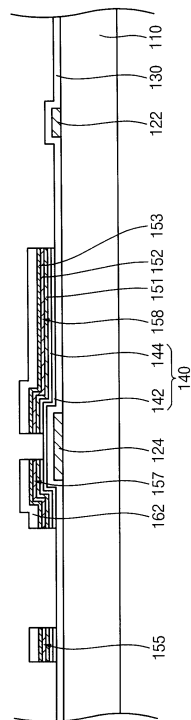
【図 7】



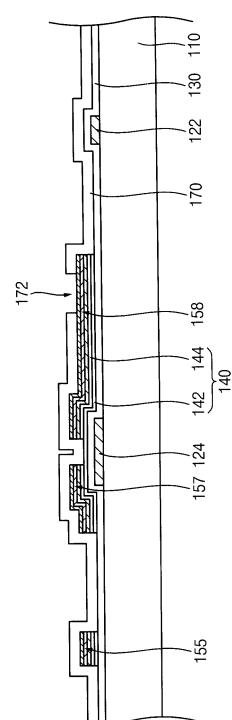
【図 8】



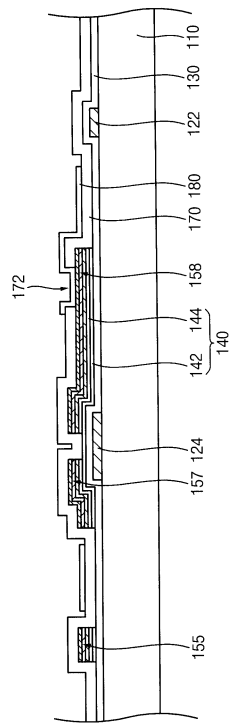
【図 9】



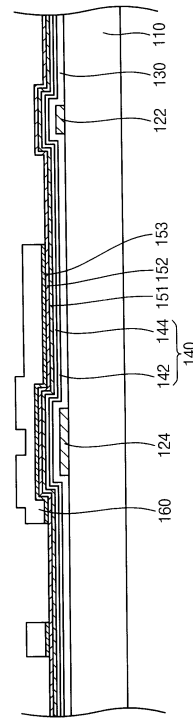
【図 10】



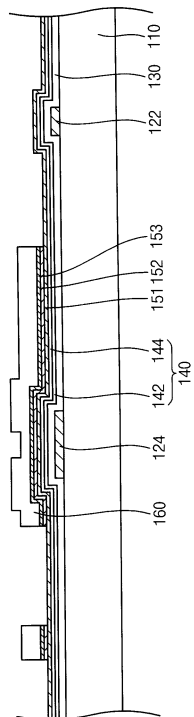
【図 1 1】



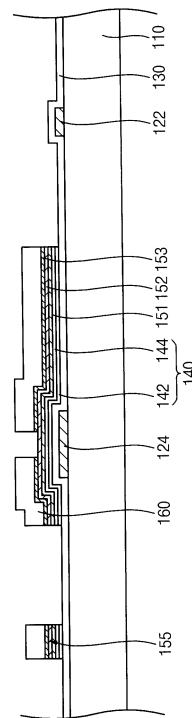
【図 1 2】



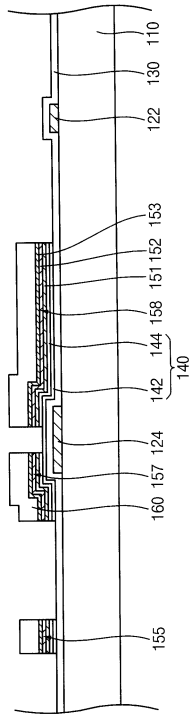
【図 1 3】



【図 1 4】



【図 15】



フロントページの続き

(72)発明者 宋 大 昊

大韓民国全羅北道完州郡所陽面シンギョ里 2 1 5

(72)発明者 金 京 燮

大韓民国京畿道水原市勤善区谷伴亭洞 三星アパート 1 0 2 棟 7 0 3 号

(72)発明者 李 庸 懿

大韓民国京畿道城南市盆唐区藪内洞 ヤンジマウルチョングアパート 2 1 2 棟 1 2 0 3 号

合議体

審判長 松本 貢

審判官 鈴木 匡明

審判官 加藤 浩一

(56)参考文献 特開 2 0 0 5 - 2 2 8 8 2 6 (J P , A)

特開 2 0 0 2 - 3 4 1 3 6 7 (J P , A)

特開 2 0 0 2 - 3 1 1 4 4 5 (J P , A)

特開 2 0 0 6 - 0 9 1 8 2 3 (J P , A)

米国特許出願公開第 2 0 0 6 / 0 0 7 6 5 6 2 (U S , A 1)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 1 / 3 3 6

H 0 1 L 2 9 / 7 8 6