(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 103578423 B
(45)授权公告日 2017.05.17

(21)申请号 201310314447.1
(22)申请日 2013.07.24
(65)同一申请的已公布的文献号
申请公布号 CN 103578423 A
(43)申请公布日 2014.02.12
(30)优先权数据
2012-170489 2012.07.31 JP
(73)专利权人 索尼公司
地址 日本东京
(72)发明人 甚田诚一郎 汤本昭 关毅裕
(74)专利代理机构 北京康信知识产权代理有限责任公司 11240
代理人 余刚 吴孟秋
(51)Int.Cl.
*G09G 3/3266*(2016.01)
审查员 吕佩

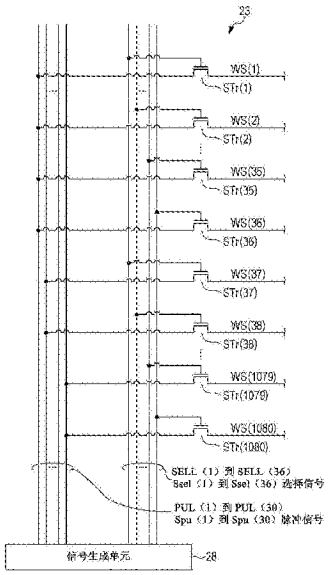
权利要求书2页 说明书19页 附图28页

(54)发明名称

显示装置、驱动电路和电子设备

(57)摘要

本公开提供了一种显示装置、驱动电路和电子设备，其中，显示装置包括：显示单元，其包括多个像素和向该多个像素输送扫描脉冲的多条扫描信号线；以及扫描单元，其包括第一开关，该第一开关被设置为与多条扫描信号线中的每一个相关联，并且从包括多个扫描脉冲的多个扫描脉冲信号中的一个选择性提取扫描脉冲。




CN 103578423 B

1.一种显示装置,包括:

显示单元,具有多个像素电路;以及

扫描线驱动单元,被配置为通过多条扫描线来驱动所述显示单元,所述扫描线驱动单元包括被配置为提供多个脉冲信号和多个第一选择信号的信号生成单元,

其中,所述多个第一选择信号的数目对应于所述多条扫描线中的第一组,所述第一组被配置为循序接收所述多个第一选择信号并且接收所述多个脉冲信号中的每一个的脉冲,

其中,所述扫描线驱动单元还包括多个第二选择信号,并且其中,所述多个第一选择信号的数目乘以所述多个第二选择信号的数目并且乘以所述多个脉冲信号的数目等于所述多条扫描线的数目。

2.根据权利要求1所述的显示装置,其中,所述多个第一选择信号的数目大于所述多个脉冲信号的数目。

3.根据权利要求1所述的显示装置,其中,所述扫描线驱动单元还包括连接到所述多条扫描线的多个第一晶体管,并且所述多个第一晶体管中的第一个第一晶体管的控制端子被配置为接收所述多个第一选择信号中的一个。

4.根据权利要求1所述的显示装置,其中,所述扫描线驱动单元还包括多个第一晶体管和多个第二晶体管,所述多个第一晶体管中的第一个和所述多个第二晶体管中的第一个串联连接且连接到所述多条扫描线中的第一条。

5.根据权利要求4所述的显示装置,其中,所述多个第一晶体管中的第一个的控制端子被配置为接收所述多个第一选择信号中的一个,并且所述多个第二晶体管中的第一个的控制端子被配置为接收所述多个第二选择信号中的一个。

6.根据权利要求1所述的显示装置,还包括被配置为通过多条电力线驱动所述显示单元的电力线驱动单元。

7.根据权利要求6所述的显示装置,其中,所述电力线驱动单元包括被配置为提供第一电力信号和第二电力信号的电力信号生成单元。

8.根据权利要求7所述的显示装置,其中,所述第一电力信号被供应至所述多条电力线中的奇数号,并且所述第二电力信号被供应至所述多条电力线中的偶数号。

9.根据权利要求8所述的显示装置,其中,所述多条电力线的所述奇数号与所述偶数号之和与所述多条扫描线的数目相同。

10.根据权利要求7所述的显示装置,其中,所述第一电力信号和所述第二电力信号提供第一电压和第二电压中的一个。

11.根据权利要求10所述的显示装置,其中,所述第一电力信号从阈值校正周期的开始时间开始到至少部分的发光周期提供所述第二电压。

12.根据权利要求1所述的显示装置,其中,所述多个像素电路中的至少一个包括有机电致发光元件。

13.一种电子设备,包含根据权利要求1所述的显示装置。

14.一种显示装置,包括:

显示单元,具有多个像素电路;

扫描线驱动单元,被配置为通过多条扫描线驱动所述显示单元;以及

电力线驱动单元,被配置为通过多条电力线驱动所述显示单元,所述电力线驱动单元

包括被配置为提供第一电力信号和第二电力信号的电力信号生成单元，

其中，所述第一电力信号和所述第二电力信号提供第一电压与第二电压中的一个；以及

其中，所述第一电力信号被供应至所述多条电力线中的奇数号，并且所述第二电力信号被供应至所述多条电力线中的偶数号，其中，所述扫描线驱动单元包括被配置为提供多个脉冲信号和多个第一选择信号的信号生成单元，其中，所述多个第一选择信号的数目对应于所述多条扫描线的第一组，所述第一组被配置为循序接收所述多个第一选择信号并且接收所述多个脉冲信号中的每一个的脉冲，

其中，所述扫描线驱动单元还包括多个第二选择信号，并且其中，所述多个第一选择信号的数目乘以所述多个第二选择信号的数目并且乘以所述多个脉冲信号的数目等于所述多条扫描线的数目。

15.根据权利要求14所述的显示装置，其中，所述电力信号生成单元被配置为为所述第一电力信号和所述第二电力信号中的每一个独立地设定占空比。

16.根据权利要求14所述的显示装置，其中，所述多个像素电路中的至少一个包括有机电致发光元件。

# 显示装置、驱动电路和电子设备

## 技术领域

[0001] 本公开涉及包括电流驱动型显示元件的显示装置、在该显示装置中使用的驱动电路，以及包括该显示装置的电子设备。

## 背景技术

[0002] 在近年来，在进行图像显示的显示装置的领域中，作为诸如有机EL(电致发光)元件这样其中发光亮度根据流动电流的值变化的发光元件、电流驱动型光学元件来使用的显示装置(有机EL显示装置)已发展并且商业化。由于有机EL元件是不同于液晶元件等的自发光元件，因此光源(背光)不是必需的。因此，与其中必需光源的液晶显示装置相比，有机EL显示装置具有诸如高图像可见度、低功耗和元件的高响应速度这样的特性。

[0003] 在这样的显示装置中，驱动显示单元的各种电路在其中像素以矩阵形式排列的显示单元的外围中形成。具体地，向像素供应像素信号的源驱动器电路、选择供应像素信号的像素线的写入扫描电路、向像素供电的供电扫描电路等在显示单元的外围中形成(例如，见于日本未审专利申请公开号2010-2796、日本未审专利申请公开号2010-281993、日本未审专利申请公开号2009-252269，以及日本未审专利申请公开号2005-228459)。

## 发明内容

[0004] 主要地，从设计的观点，在显示单元的外围中的所谓框架区在显示装置中优选为窄。因此，期望在显示单元的外围中形成的电路具有简单的配置。

[0005] 最好提供一种其中框架区可以变窄的显示装置、驱动电路和电子设备。

[0006] 根据本公开的实施方式，提供一种包括显示单元和扫描单元的显示装置。显示单元包括多个像素和向该多个像素传送扫描脉冲的多条扫描信号线。扫描单元包括第一开关，该第一开关被设置为与多条扫描信号线中的每一条相关联，并且从包括多个扫描脉冲的多个脉冲信号中的一个中选择性提取扫描脉冲。

[0007] 根据本公开的另一实施方式，提供包括第一开关的驱动电路，该第一开关与向多个像素输送扫描脉冲的多条扫描信号线中的每条关联提供，并且从包括多个扫描脉冲的多个脉冲信号中的一个选择性提取扫描脉冲。

[0008] 根据本公开的又一实施方式，提供包括上面描述的显示装置的电子设备。电子设备的示例包括电视机设备、数码相机、个人计算机、视频摄影机，以及诸如便携电话这样的便携终端设备。

[0009] 在根据本公开的实施方式的显示装置、驱动电路和电子设备中，扫描脉冲经扫描信号线向多个像素供应，并且执行显示扫描。扫描脉冲用来闭合第一开关，并因此被选择性提取自多个扫描脉冲信号中的一个，并且被供应至扫描信号线。

[0010] 根据本公开的实施方式的显示装置、驱动电路和电子设备被配置为包括第一开关，该第一开关从多个扫描脉冲信号中的一个中选择性提取扫描脉冲。因此，框架区可以变窄。

## 附图说明

[0011] 图1是示出根据本公开的第一实施方式的显示装置的一个配置示例的框图；

[0012] 图2是示出在图1中所示的子像素的一个配置示例的电路图；

[0013] 图3是示出在图1中所示的每个方框的布置的图示；

[0014] 图4是示出在图1中所示的扫描线驱动单元的一个配置示例的电路图；

[0015] 图5是示出在图1中所示的电力线驱动单元的一个配置示例的电路图；

[0016] 图6是示出在图1中所示的显示装置的一个操作示例的时序波形图；

[0017] 图7是示出在图1中所示的子像素的一个操作示例的时序波形图；

[0018] 图8是示出在图1中所示的扫描线驱动单元的一个配置示例的电路图；

[0019] 图9是示出在图8中所示的扫描线驱动单元的一个操作示例的时序波形图；

[0020] 图10是示出在图1中所示的电力线驱动单元的一个操作示例的时序波形图；

[0021] 图11是示出布线总和数的表格；

[0022] 图12是示出布线配置的表格；

[0023] 图13是示出根据第一实施方式的变形例的扫描线驱动单元的一个配置示例的电路图；

[0024] 图14是示出根据第一实施方式的另一变形例的电力线驱动单元的一个配置示例的电路图；

[0025] 图15是示出在图14中所示的电力线驱动单元的一个操作示例的时序波形图；

[0026] 图16是示出根据第一实施方式的又一变形例的电力线驱动单元的一个配置示例的电路图；

[0027] 图17是示出根据第一实施方式的再一变形例的电力信号的时序波形图；

[0028] 图18是示出生成图17中所示的电力信号的电路的一个配置示例的电路图；

[0029] 图19是示出图18中所示的电路的一个操作示例的时序波形图；

[0030] 图20是示出图18中所示的电路的另一操作示例的时序波形图；

[0031] 图21是示出根据第一实施方式的又一变形例的显示装置的一个配置示例的电路图；

[0032] 图22是示出图21中所示的子像素的一个配置示例的电路图；

[0033] 图23是示出图21中所示的子像素的一个操作示例的时序波形图；

[0034] 图24是示出图21中所示的扫描线驱动单元的一个操作示例的时序波形图；

[0035] 图25是示出根据第二实施方式的显示装置的一个配置示例的框图；

[0036] 图26是示出图25中所示的显示单元的一个配置示例的电路图；

[0037] 图27是示出图25中所示的显示单元的一个操作示例的时序波形图；

[0038] 图28A是示出图25中所示的显示单元的一个操作示例的图示；

[0039] 图28B是示出图25中所示的显示单元的另一操作示例的图示；

[0040] 图29是示出根据第二实施方式的变形例的显示装置的一个操作示例的时序波形图；

[0041] 图30A是示出图29中所示的显示单元的一个操作示例的图示；

[0042] 图30B是示出图29中所示的显示单元的另一操作示例的图示；以及

[0043] 图31是示出应用根据实施方式的显示装置的电视机设备的外观配置的透视图。

## 具体实施方式

[0044] 在下文中，将参照附图详细描述本公开的实施方式。以下面的顺序进行描述。

[0045] 1.第一实施方式

[0046] 2.第二实施方式

[0047] 3.应用例

[0048] 1.第一实施方式

[0049] 配置示例

[0050] 图1是示出根据第一实施方式的显示装置的一个配置示例的图示。显示装置1是使用有机EL元件的有源矩阵型显示装置。本公开的实施方式的驱动电路根据该实施方式实现，并且对其进行描述。显示装置1包括显示单元10和驱动单元20。

[0051] 在显示单元10中，多个像素Pix以矩阵形式排列。在该示例中，显示单元10是具有1920个像素×1080个像素的高清晰度(所谓FHD)面板。每个像素Pix都包括红色、绿色和蓝色子像素11。显示单元10包括多条扫描线WSL和在行方向(水平方向)上延伸的多条电力线PL，以及在列方向(竖直方向)上延伸的多条数据线DTL。扫描线WSL、电力线PL、和数据线DTL中的每一条的一端连接到驱动电路20。上面描述的子像素11中的每个像素都布置在扫描线WSL与数据线STL的交点处。

[0052] 图2是示出子像素11的电路配置的示例的图示。子像素11包括写入晶体管WSTr、驱动晶体管DRTr、有机EL元件OLED和电容性元件Cs。即，在该示例中，子像素11具有由两个晶体管(写入晶体管WSTr和驱动晶体管DRTr)和一个电容性元件Cs实现的所谓“2Tr1C”配置。

[0053] 写入晶体管WSTr和驱动晶体管DRTr被配置为包括例如N沟道MOS(金属氧化物半导体)型TFT(薄膜晶体管)。写入晶体管WSTr的栅极连接到扫描线WSL，其源极连接到数据线DTL，其漏极连接到驱动晶体管DRTr的栅极和电容性元件Cs的一端。驱动晶体管DRTr的栅极连接到写入晶体管WSTr的漏极和电容性元件Cs的一端，其漏极连接到电力线PL，其源极连接到电容性元件Cs的另一端和有机EL元件OLED的阳极。TFT的种类没有具体限制。例如，可以使用反交错配置(所谓底栅型)，或可以使用交错配置(所谓顶栅型)。

[0054] 电容性元件Cs的一端连接到驱动晶体管DRTr的栅极等，并且电容性元件Cs的另一端连接到驱动晶体管DRTr的源极等。有机EL元件OLED是发射与每个子像素11对应的颜色(红、绿或蓝)光的发光元件。有机EL元件OLED的阳极连接到驱动晶体管DRTr的源极和电容性元件Cs的另一端。驱动单元20向有机EL元件OLED的阴极供应阴极电压Vcath。

[0055] 驱动单元20基于从外界供应的视频信号Sdisp和同步信号Ssync驱动显示单元10。驱动单元20包括视频信号处理单元21、时序(timing)生成单元22、扫描线驱动单元23、电力线驱动单元24和数据线驱动单元25，如在图1中示出。

[0056] 图3是示出在显示装置1中每个方框的布置示例的图示。在该示例中，视频信号处理单元21、时序生成单元22和数据线驱动单元25在IC(集成电路)9中形成。扫描线驱动单元23在显示单元10和IC9的左侧区域7中形成。有待在下面描述的脉冲信号线PUL、选择信号线SELL和多个晶体管STr在区域7中布置。电力线驱动单元24在显示单元10和IC9的右侧区域8中形成。有待在下面描述的电力信号线AL和BL在区域8中布置。在显示装置1中，如在下面描

述，通过简化扫描线驱动单元23和电力线驱动单元24的配置，使得区域7和8变窄并由此使得所谓框架区可以变窄。

[0057] 视频信号处理单元21在从外界供应的视频信号Sdisp上进行预定的信号处理从而生成视频信号Sdisp2。预定的信号处理的示例包括伽马校正和过驱动校正(overdrive correction)。

[0058] 时序生成单元22是基于从外界供应的同步信号Ssync向扫描线驱动单元23、电力线驱动单元24和数据线驱动单元25中的每一个供应控制信号、并且执行控制以使这些单元相互同步并工作的电路。

[0059] 扫描线驱动单元23通过根据从时序生成单元22供应的控制信号向多条扫描线WSL循序施加扫描信号WS来循序选择每行的子像素11。

[0060] 图4是示出扫描线驱动单元23的一个配置示例的图示。扫描线驱动单元23包括信号生成单元28和多个晶体管STr。扫描线驱动单元25包括信号生成单元28和多个晶体管STr。

[0061] 信号生成单元28基于从时序生成单元22供应的控制信号(未示出)生成30个脉冲信号Spu(脉冲信号Spu(1)到Spu(30))，以向脉冲信号线PUL(脉冲信号线PUL(1)到PUL(30))施加该脉冲信号Spu，并生成36个选择信号Ssel(选择信号Ssel(1)到Ssel(36))，以向选择信号线SELL(选择信号线SELL(1)到SELL(36))施加该选择信号Ssel。如在下面描述，脉冲信号Spu(1)到Spu(30)包括在扫描信号WS(扫描信号WS(1)到WS(1080))中示出的脉冲SP1。选择信号Ssel(1)到Ssel(36)用来控制多个晶体管STr的闭合和断开。在该示例中，信号生成单元28在IC9中形成。

[0062] 晶体管STr(晶体管STr(1)到STr(1080))被设置为分别对应于显示单元10的扫描线WSL。在该示例中，晶体管STr(1)到STr(1080)被配置为包括N沟道MOS型TFT并且在区域7中形成(见于图3)。在晶体管STr(1)到STr(1080)中，源极连接到脉冲信号PUL(1)到PUL(30)中的任何一个，栅极连接到选择信号SELL(1)到SELL(36)中的任何一个，漏极连接到在显示单元10中的对应扫描线WSL。具体地，例如在晶体管STr(1)到STr(36)中，源极连接到脉冲信号线PUL(1)，栅极分别连接到选择信号线SELL(1)到SELL(36)。同样，例如在晶体管STr(37)到STr(72)的源极中，源极连接到脉冲信号线PUL(2)，栅极分别连接到选择信号线SELL(1)到SELL(36)。

[0063] 在该配置中，晶体管STr(1)到STr(1080)被配置为基于选择信号Ssel(1)到Ssel(36)来选择包括在脉冲信号Spu(1)到Spu(36)中的脉冲SP1，并且输出该脉冲信号SP1作为扫描信号WS(1)到WS(1080)。

[0064] 电力线驱动单元24通过根据从时序生成单元22供应的控制信号向多条电力线PL施加电力信号DSA和DSB，来控制子像素11的发光操作和消光操作。

[0065] 图5是示出电力线驱动单元24的一个配置示例的图示。电力线驱动单元24包括电力信号生成单元29。电力信号生成单元29基于从时序生成单元22供应的控制信号(未示出)生成电力信号DSA和DSB，并且在IC9中形成。电力信号DSA和DSB在电压Vccp和电压Vini之间转换。如在下面描述，电压Vini是用来初始化子像素11的电压，并且电压Vccp是用来使电流Ids流动到驱动晶体管DRTr从而导致有机EL元件OLED发光的电压。在该示例中，电力信号生成单元29被配置为经电力信号线AL向在显示装置10中的奇数行(1,3,5,7,…)的电力线PL

供应电力信号DSA，并且经电力信号线BL向偶数行(2,4,6,8,…)的电力线PL供应电力信号DSB。如在下面描述，电力信号生成单元29被配置为为电力信号DSA和DSB中的每一个独立设定高电压电平(电压Vccp)周期与低电压电平(电压Vini)周期的比率(占空比)。在下文中，假定电力信号DS合适用作电力信号DSA和DSB中的一个。

[0066] 数据线驱动单元25根据从视频信号处理单元21供应的视频信号Sdisp2和从时序生成单元22供应的控制信号生成信号Sig，并然后向每条数据线DTL施加该信号Sig，该信号Sig用来给出每个子像素11的发光亮度的指令。

[0067] 在该配置中，如在下面描述，驱动单元20执行抑制驱动晶体管DRTr的元件变化对图像质量的影响的校正(Vth校正和μ(迁移率)校正)，并且在一个水平周期内在子像素11上写入像素电压Vsig。此后，子像素11的有机EL元件OLED被配置为以对应于所写入的像素电压Vsig的亮度进行发光。

[0068] 这里，根据本公开的实施方式，扫描线WSL对应于“扫描信号线”的一个具体示例。根据本公开的实施方式，扫描线驱动单元23对应于“扫描单元”的一个具体示例。根据本公开的实施方式，晶体管STr对应于“第一开关”的一个具体示例。根据本公开的实施方式，脉冲信号Spu(1)到Spu(30)对应于“扫描脉冲信号”的一个具体示例。

[0069] 操作和效果

[0070] 接下来，将描述根据该实施方式的显示装置1的操作和效果。

[0071] 整体操作概述

[0072] 首先，参考图1描述显示装置1的整体操作概述。视频信号处理单元21对从外界供应的视频信号Sdisp进行预定信号处理，以生成视频信号Sdisp2。时序生成单元22基于从外界供应的同步信号Ssync向扫描线驱动单元23、电力线驱动单元24和数据线驱动单元25中的每一个供应控制信号，并执行控制以使这些单元相互同步并工作。扫描线驱动单元23通过根据从时序生成单元22供应的控制信号向多条扫描线WSL循序施加扫描信号WS，来循序选择每行的子像素11。电力线驱动单元24通过根据从时序生成单元22供应的控制信号向多条电力线PL施加电力信号DSA和DSB，来控制子像素11的发光操作和消光操作。数据线驱动单元25根据从视频信号处理单元21供应的视频信号Sdisp2和从时序生成单元22供应的控制信号来生成信号Sig，并然后向每条数据线DTL施加该信号Sig，该信号Sig包括对应于每个子像素11的发光亮度的像素电压Vsig。显示单元10基于从驱动单元20供应的扫描信号WS、电力信号DS和信号Sig执行显示。

[0073] 详细操作

[0074] 图6是示出在显示装置1的一个帧周期(1F)期间一个操作示例的图示。图6的(A)示出扫描信号WS的波形，图6的(B)示出电力信号DSA和DSB的波形，并且图6的(C)示出信号Sig的波形。在一个帧周期(1F)期间在初始提供的竖直消隐周期PB之后，扫描线驱动单元23在每个水平周期(1H)向每条扫描线WSL施加脉冲SP1(见于图6的(A))。电力线驱动单元24向奇数行的电力线PL供应电力信号DSA，并且向偶数行的电力线PL供应电力信号DSB(见于图6的(B))。此时，电力线驱动单元24在奇数行的扫描信号WS中脉冲SP1被示出的水平周期(1H)的开始部分期间将电力信号DSA设定到电压Vini，并且在在偶数行的扫描信号WS中脉冲SP1被示出的水平周期(1H)的开始部分期间将电力信号DSB设定到电压Vini。数据线驱动单元25在每个水平周期(1H)的前半段将信号Sig设定为电压Vofs，并在每个水平周期(1H)的后半

段将信号Sig设定为像素电压Vsig(见于图6的(C))。

[0075] 图7是示出在显示装置1中显示操作的时序的图示。该图示出所关注的子像素11上驱动的显示的操作示例。图7的(A)示出扫描信号WS的波形,图7的(B)示出电力信号DS的波形,图7的(C)示出信号Sig的波形,图7的(D)示出驱动晶体管DRTr的栅极电压Vg的波形,图7的(E)示出驱动晶体管DRTr的源极电压Vs的波形。在图7的(B)到图7的(E)中,使用相同的电压轴示出各个波形。当子像素11属于奇数行时,电力信号DS(见于图7的(B))对应于电力信号DSA,并且当子像素11属于偶数行时,电力信号DS对应于电力信号DSB。

[0076] 驱动单元20在一个水平周期(1H)(初始化周期P1)内将子像素11初始化,执行抑制驱动晶体管DRTr的元件变化对图像质量的影响的校正(Vth校正周期P2),在子像素11上写入像素电压Vsig,并执行与在上面描述Vth校正的不同的μ(迁移率)校正(写入和μ校正周期P3)。此后,子像素11的有机EL元件OLED发射对应于已写入像素电压Vsig的光亮度(发光周期P4)。在下文中做出详细描述。

[0077] 首先,电力线驱动单元24在初始化周期P1之前在时序t1将电力信号DS从电压Vccp改变成电压Vini(见于图7的(B))。因此,驱动晶体管DRTr闭合,并因此驱动晶体管DRTr的源极电压Vs设定到电压Vini(见于图7的(E))。

[0078] 接下来,驱动单元20在时序t2到t3的周期(初始化周期P1)期间将子像素11初始化。具体地,在时序t2,数据线驱动单元25将信号Sig设定为电压Vofs(见于图7的(C)),并且扫描线驱动单元23将扫描信号WS的电压从低电平改变成高电平(见于图7的(A))。因此,写入晶体管WSTr闭合,并因此驱动晶体管DRTr的栅极电压Vg设定到电压Vofs(见于图7的(D))。这样,在驱动晶体管DRTr的栅极和源极之间的电压Vgs设定为比驱动晶体管DRTr的阈值电压Vth更大的电压(Vofs-Vini),并由此子像素11初始化。

[0079] 接下来,驱动单元20在时序t3到t4的周期(Vth校正周期P2)期间执行Vth校正。具体地,电力线驱动单元24在时序t3将电力信号DS从电压Vini改变成电压Vccp(见于图7的(B))。因此,驱动晶体管DRTr在饱和区中操作,电流Ids从漏极流动到源极,因此源极电压Vs增加(见于图7的(E))。此时,由于源极电压Vs小于有机EL元件OLED的阴极的电压Vcath,因此该有机EL元件OLED维持反偏置状态,因此没有电流在该有机EL元件OLED中流动。这样,由于源极电压Vs增加并由此在栅极和源极之间的电压Vgs减少,因此电流Ids减少。通过这样的负反馈操作,电流Ids逐渐收敛到“0”(零)。换句话说,在驱动晶体管DRTr的栅极和源极之间的电压Vgs逐渐收敛,以等于驱动晶体管DRTr的阈值电压Vth(Vgs=Vth)。

[0080] 接着,扫描线驱动单元23在时序t4将扫描信号WS的电压从高电平改变成低电平(见于图7的(A))。因此,写入晶体管WSTr断开。然后,数据线驱动单元25在时序t5将信号Sig设定到像素电压Vsig(见于图7的(C))。

[0081] 接下来,驱动单元20在时序t6到t7的周期(写入和μ校正周期P3)期间对子像素11写入像素电压Vsig,并且执行μ校正。具体地,扫描线驱动单元23在时序t6将扫描信号WS的电压从低电平改变成高电平(见于图7的(A))。因此,写入晶体管WSTr闭合,并因此驱动晶体管DRTr的栅极电压Vg从电压Vofs增加到像素电压Vsig(见于图7的(D))。此时,由于在驱动晶体管DRTr的栅极和源极之间的电压Vgs大于的阈值电压Vth(Vgs>Vth),并且电流Ids从漏极流动到源极,因此驱动晶体管DRTr的源极电压Vs增加(见于图7的(E))。通过诸如负反馈操作,驱动晶体管DRTr的元件变化的影响受抑制(μ校正),并且根据像素电压Vsig将在驱动

晶体管DRTr的栅极和源极之间的电压Vgs设定为电压Vemi。

[0082] 接下来，驱动单元20在时序t7之后的周期(发光周期P4)期间使得子像素11发光。具体地，在时序t7，扫描线驱动单元23将扫描信号WS的电压从高电平改变成低电平(见于图7的(A))。因此，由于写入晶体管WSTr断开并且驱动晶体管DRTr的栅极浮动，因此电容性元件Cs的端子间电压、即在驱动晶体管DRTr的栅极和源极之间的电压Vgs(=Vemi)在随后得到保持。然后，电流Ids流动到驱动晶体管DRTr，并由此驱动晶体管DRTr的源极电压Vs增加(见于图7的(E))。因此，驱动晶体管DRTr的栅极电压Vg也增加(见于图7的(D))。然后，当驱动晶体管DRTr的源极电压Vs大于阈值电压Vel与有机EL元件OLED的电压Vcath之和(Vel+Vcath)时，电流在该有机EL元件OLED的阴极和阳极之间流动，由此该有机EL元件OLED发光。即，源极电压Vs以与有机EL元件OLED的元件变化对应的程度增加，并且该有机EL元件OLED发光。

[0083] 扫描线驱动单元23

[0084] 接下来，将描述扫描线驱动单元23的详细操作。在以下示例中，做出给定示例的描述，其中扫描线WSL的数目假设为8并且扫描线驱动单元33生成8个扫描信号WS(1)到WS(8)以辅助描述。

[0085] 图8是示出扫描线驱动单元33的一个配置示例的图示。扫描线驱动单元33的信号生成单元38生成2个脉冲信号Spu(1)和Spu(2)、以及四个选择信号Ssel(1)到Ssel(4)。在晶体管STr(1)到STr(4)中，脉冲信号Spu(1)被供应至源极，选择信号Ssel(1)到Ssel(4)被分别供应至栅极。在晶体管STr(5)到STr(8)中，脉冲信号Spu(2)被供应至源极并且选择信号Ssel(1)到Ssel(4)分别供应至栅极。然后，晶体管STr(1)到STr(8)分别输出扫描信号WS(1)到WS(8)。

[0086] 图9是示出扫描线驱动单元33的一个操作示例的图示。图9的(A)示出脉冲信号Spu(1)和Spu(2)的波形，图9的(B)示出选择信号Ssel(1)到Ssel(4)的波形，并且图9的(C)示出扫描信号WS(1)到WS(8)的波形。

[0087] 如在图9的(A)中示出，脉冲信号Spu(1)是在时序t11到t15的周期期间包括四个脉冲SP1的信号。脉冲信号Spu(2)是在时序t15到t19的周期期间包括四个脉冲信号SP1的信号。

[0088] 如在图9的(B)中示出，选择信号Ssel(1)是在时序t11到t12的周期和时序t15到t16的周期期间变为高电平、在其他周期期间变为低电平的信号。选择信号Ssel(2)是在时序t12到t13的周期与时序t16到t17的周期期间变为高电平、在其他周期期间变为低电平的信号。选择信号Ssel(3)是在时序t13到t14的周期与时序t17到t18的周期期间变为高电平、在其他周期期间变为低电平的信号。选择信号Ssel(4)是在时序t14到t15的周期与时序t18到t19的周期期间变为高电平、在其他周期期间变为低电平的信号。

[0089] 晶体管STr(1)到STr(4)将包括在脉冲信号Spu(1)中的四个脉冲SP1循序分离，并输出该脉冲SP1作为扫描信号WS(1)到WS(4)，并且晶体管STr(5)到STr(8)将包括在脉冲信号Spu(2)中的四个脉冲SP1循序分离，并输出该脉冲SP1作为扫描信号WS(5)到WS(8)(见于图9的(C))。例如，在其中信号Ssel(1)处于高电平的周期期间，晶体管STr(1)输出脉冲信号Spu(1)作为扫描信号WS(1)。此时，信号Ssel(1)在时序t11到t12的周期与时序t15到t16的周期期间变为高电平。然而，由于脉冲信号Spu(1)仅在时序t11到t15的周期期间包括脉冲SP1，因此仅在时序t11和t12的周期期间脉冲SP1在扫描信号WS(1)中示出。同样的设置也应

用到其他晶体管STr(2)到STr(8)。

[0090] 这样，扫描线驱动单元33基于2个脉冲信号Spu(1)和Spu(2)与四个选择信号Ssel(1)到Ssel(4)，生成8(=2×4)个扫描信号WS(1)到WS(8)。

[0091] 迄今已通过给出示例描述详细操作，其中，扫描线驱动单元33生成8个扫描信号WS(1)到WS(8)。同样的设置应用到在图4中示出的扫描线驱动单元23。即，扫描线驱动单元23基于30个脉冲信号Spu(1)到Spu(30)与36个选择信号Ssel(1)到Ssel(36)，生成1080(=30×36)个扫描信号WS(1)到WS(1080)。

[0092] 在显示装置1中，通过使用具有在图4中示出的配置的扫描线驱动单元23在区域7中抑制元件和布线的数目(见于图3)，将框架区变窄。

[0093] 即，例如当使用移位寄存器配置扫描线驱动单元并且该移位寄存器在区域7中形成时，区域7的宽度可以增加。具体地，当使用有机TFT(O-TFT)或氧化物TFT(TOS)配置移位寄存器时，由于低迁移率因此必需增加晶体管的尺寸，并因此区域7的宽度可以进一步增加。另一方面，在扫描线驱动单元23中，信号生成单元28在IC9中形成，并且一个晶体管STr在区域7中的每条扫描线WSL中形成。因此与其中移位寄存器在区域7中形成的情况比较，元件的数目可以减少。因此，即使当晶体管经配置包括有机TFT(O-TFT)或氧化物TFT(TOS)时，区域7的宽度仍可以被窄化。

[0094] 进一步地，扫描线驱动单元23经配置通过30个脉冲信号Spu(1)到Spu(30)与36个选择信号Ssel(1)到Ssel(36)的组合，生成1080(=30×36)个扫描信号WS(1)到WS(1080)。因此，与其中移位寄存器等在IC9中形成(见于图3)、并且将扫描信号WS(1)到WS(1080)从IC9输送到显示单元10的1080条布线在区域7中形成(见于图3)的情况比较，例如布线的数目可以减少并且区域7的宽度可以因此变窄。

[0095] 接下来，详细描述布线(脉冲信号线PUL和选择信号线SELL)数目的减少。

[0096] 当假设$x_1$是脉冲信号线PUL的数目，并且$x_2$是选择信号线SELL的数目时，在该示例中($x_1 \times x_2$)是1080(扫描信号线WSL的数目)。因此，乘积是1080的$x_1$和$x_2$的组合的示例包括1×1080、2×540、3×360、4×270、5×216、6×180、8×135、9×120、10×108、12×90、15×72、18×60、20×54、24×45、27×40，以及30×36。在组合中，带有最小和的组合是30×36并且该和是66(=30+36)。即，其中提供30条脉冲信号线PUL(1)到PUL(30)和36条选择信号线SELL(1)到SELL(36)的配置是其中布线数目最小的配置。

[0097] 作为计算最小和的方法，如在下面描述，可以使用在算术平均数α和几何平均数$\alpha_G$之间的关系。

[0098] 一般地，当$x_1, x_2, \cdots, x_n$是正数时，算术平均数α和几何平均数$\alpha_G$可以如下表达。

[0099] $$\alpha = \frac{1}{n}\sum_{i=1}^{n} xi = \frac{x1 + x2 + \cdots\cdots + xn}{n} \quad \cdots (1)$$

[0100] $$\alpha G = \sqrt[n]{\prod_{i=1}^{n} xi} = \sqrt[n]{x1 \times x2 \times \cdots\cdots xn} \quad \cdots (2)$$

[0101] 在算术平均数α和几何平均数$\alpha_G$之间满足关系例如以下方程。

[0102] $\alpha \geq \alpha_G$ • • • (3)

[0103] 当方程(1)和方程(2)被带入方程(3)并且重组时，可以获得以下方程。

[0104] $$x1+x2+\cdots\cdots+xn\geq n\times\sqrt[n]{x1\times x2\times\cdots\cdots xn} \quad \cdots(4)$$

[0105] 在该方程中，当n是2时，方程4变为以下方程：

[0106] $$x1+x2\geq 2\times\sqrt{x1\times x2} \quad \cdots(5)$$

[0107] 当方程(5)使用时，布线数目(脉冲信号线PUL和选择信号线SELL)的最小值可以容易获得。即，脉冲信号线PUL的数目$x_1$和选择信号线SELL的数目$x_2$的乘积($x_1\times x_2$)在该示例中是1080，总和布线数($x_1+x_2$)是65.7(=2×√1080)或根据方程5更多。在上面描述的66条布线可以理解成接近理论最小值。因此，布线数目的最小值可以被容易地获得。

[0108] 在该示例中，提供30条脉冲信号线PUL(1)到PUL(30)和36条选择信号线SELL(1)到SELL(36)，但本公开不限于此。代替地，例如可以提供36条脉冲信号线PUL和30条选择信号线SELL。在该示例中，总和布线数目设定到66，但本公开不限于此。例如，可以使用67(27×40)条布线、69(24×45)条布线等。

[0109] 电力线驱动单元24

[0110] 如在图5等中示出，电力信号生成单元29生成2个电力信号DSA和DSB，并且电力信号驱动单元24经布置在区域8(见于图3)中的两条电力信号线AL和BL向显示单元10供应该电力信号DSA和DSB。因此，由于布线数目可以在区域8(见于图3)中减少，因此框架区可以变窄。即，例如当使用移位寄存器配置电力驱动单元并且该移位寄存器在区域8中形成时，区域8的宽度可以增加。特别地，如在上面描述，当使用有机TFT(O-TFT)或氧化物TFT(TOS)配置移位寄存器时，区域8的宽度可以进一步增加。另一方面，电力线驱动单元24被配置为使共用电力信号DSA向属于奇数行的子像素11供应，并且共用电力信号DSB向属于偶数行的子像素11供应。由于不必需在区域8中形成诸如移位寄存器这样的电路，并且布线的数目可以设定到两条布线(电力信号线AL和BL)，因此区域8可以变窄。

[0111] 由于电力线驱动单元24被配置为使用2个电力信号DSA和DSB驱动显示单元10，因此负载可以减少。即，例如当使用一个电力信号驱动显示单元10时，必需驱动该显示单元10的子像素11中的全部。因此，由于负载高，所以具有例如图像质量可能劣化的忧虑。显示装置1被配置为使使用电力信号DSA驱动属于奇数行的子像素11，并且使用电力信号DSB驱动属于偶数行的子像素11。因此，由于负载可以减少，因此可能减轻图像质量可能劣化的忧虑。

[0112] 由于电力线驱动单元24被配置为向属于奇数行的子像素11供应电力信号DSA，并且向属于偶数行的子像素11供应共用电力信号DSB，因此可减轻图像质量可能劣化的忧虑。即，存在子像素可能根据供应的电力信号DSA和DSB发出稍微不同的亮度的光的忧虑。在显示装置1中，用电力信号DSA供应的行和用电力信号DSB供应的行交替布置。因此，即使在亮度差发生时，可以改善亮度的空间频率。因此，可减少观察者可能感觉到亮度差的忧虑。

[0113] 如在下面描述，电力线驱动单元24可以为两个电力信号DSA和DSB中的每个独立设定高电压电平(Vccp)周期对低电压电平(Vini)周期的比率(占空比)。因此，可减小在奇数和偶数行之间的亮度差。

[0114] 图10是示出由电力线驱动单元24执行的占空比调整操作的图示。图10的(A)示出占空比调整操作的一个示例，并且图10的(B)示出占空比调整操作的另一示例。例如，如在图10的(A)中示出，电力线驱动单元24可以主要调整通过在竖直消隐周期PB期间电力信号DSA和DSB的下降沿来调整占空比。如在图10的(B)中示出，电力线驱动单元24可以通过主要

调整除了竖直消隐周期PB之外在每个水平周期期间电力信号DSA和DSB的下降沿来调整占空比。占空比可以在图10的(A)的方法中比在图10的(B)的方法中更细微调整。相反，占空比可以在图10的(B)的方法中比在图10的(A)的方法中在更宽的范围中调整。当占空比设定为大时，发光周期P4(见于图7)延长。因此显示屏幕的亮度可以提高。相反，当占空比设定为小时，发光周期P4缩短。因此显示屏幕的亮度可以降低。

[0115] 通过为电力信号DSA和DSB独立设定占空比，可以调整在属于偶数行的子像素11的亮度和属于奇数行的子像素11的亮度之间的平衡。因此，可以减轻对图像质量可能恶化的忧虑。即使在此情况下，由于必需精细调整占空比，因此例如在图10的(A)中示出的方法是优选的。

[0116] 优点

[0117] 在上面描述的该实施方式中，由于扫描线驱动单元的信号生成单元在IC中形成并且在每条扫描线中形成一个晶体管，因此在框架区中的元件数目可以减少，由此使框架区变窄。

[0118] 在该实施方式中，由于扫描线驱动单元被配置为根据多个脉冲信号和多个选择信号的组合生成扫描信号，因此布线的数目可以减少，由此使得框架区变窄。

[0119] 在该实施方式中，由于电力线驱动单元的电力信号生成单元在IC中形成，并且被配置为向属于奇数行的子像素供应电力信号DSA，并且向属于偶数行的子像素供应共用电力信号DSB，因此不仅不需要在框架区内形成电路而且布线的数目可以减少，由此使得框架区变窄。

[0120] 在该实施方式中，由于电力线驱动单元被配置为使用两个电力信号驱动显示单元，因此可以减少负载。因此可以减轻图像质量可能劣化的忧虑。

[0121] 在该实施方式中，由于电力线驱动单元被配置为向属于奇数行的子像素供应电力信号DSA，并且向属于偶数行的子像素供应共用电力信号DSB，因此空间频率可以提高。因此可以减轻图像质量可能劣化的忧虑。

[0122] 在该实施方式中，电力线驱动单元被配置为为两个电力信号中的每一个独立设定占空比。因此可以减轻图像质量可能劣化的忧虑。

[0123] 变形例1-1

[0124] 在上面描述的实施方式中，扫描线驱动单元23被提供有脉冲信号线PUL和选择信号线SELL，但本公开不限于此。代替地，可以添加其他信号线。在下文中详细描述变形例。

[0125] 图11是示出在方程(4)中当n设定为1到12时右侧的值的图示。该计算基于$x_1$到$x_n$的乘积($x_1 \times x_2 \times \cdots \times x_n$)是1080的假设执行。已经描述当n=2时其中总和布线数是65.7以上的示例。例如，当n=3时总和布线数是30.8以上。当n=4时总和布线数是22.9以上。这意味着当除了脉冲信号线PUL和选择信号线SELL之外还提供第三信号线(n=3)或提供第三信号线和第四信号线(n=4)时，总和布线数可以进一步减少。

[0126] 图12是示出当n=1到4时$x_1$到$x_4$的设定示例的图示。例如当n=3时，可以通过设定$x_1$到$x_3$将总和布线数设定为31，如在图12中示出。因此可以实现接近在图11中示出的理论最小值(30.8)的值。

[0127] 图13是示出当n=3时扫描线驱动单元23A的一个配置示例的图示。扫描线驱动单元23A包括信号生成单元28A与多个晶体管SATr和SBTr。

[0128] 信号生成单元28A基于从时序生成单元22供应的控制信号(未示出)生成9个脉冲信号Spu(脉冲信号Spu(1)到Spu(9)),并且向脉冲信号线PUL(脉冲信号线PUL(1)到PUL(9))施加该脉冲信号Spu。信号生成单元28A生成10个选择信号SselA(选择信号SselA(1)到SselA(10)),并且向选择信号线SELAL(选择信号线SELAL(1)到SELAL(10))施加该选择信号SselA。信号生成单元28A生成12个选择信号SselB(选择信号SselB(1)到SselB(12)),并且向选择信号线SELBL(选择信号线SELBL(1)到SELBL(12))施加该选择信号SselB。选择信号SselA(1)到SselA(10)用来闭合和断开多个晶体管SATr,并且选择信号SselB(1)到SselB(12)用来闭合和断开多个晶体管SBTr。

[0129] 晶体管SATr(晶体管SATr(1)到SATr(1080))和晶体管SBTr(晶体管SBTr(1)到SBTr(1080))被设置为分别对应于显示单元10的扫描线WSL。在晶体管SATr(1)到SATr(1080)中,每个源极都连接到脉冲信号线PUL(1)到PUL(9)中的任何一个,每个栅极都连接到选择信号线SELAL(1)到SELAL(10)中的任何一个,并且每个漏极都连接到对应晶体管SBTr(1)到SBTr(1080)的源极。在晶体管SBTr(1)到SBTr(1080)中,每个源极都连接到对应晶体管SATr(1)到SATr(1080)的漏极,每个栅极都连接到选择信号线SELBL(1)到SELBL(12)中的任何一个,并且每个漏极都连接到在显示单元10中的对应扫描线WSL。具体地,例如在晶体管SATr(1)到SATr(12)中,源极连接到脉冲信号线PUL(1),栅极连接到选择信号线SELAL(1)。晶体管SBTr(1)到SBTr(12)的栅极分别连接到选择信号线SELBL(1)到SELBL(12)。例如在晶体管SATr(13)到SATr(24)中,源极连接到脉冲信号线PUL(1),并且栅极连接到选择信号线SELAL(2)。晶体管SBTr(13)到SBTr(24)的栅极分别连接到选择信号线SELBL(1)到SELBL(12)。

[0130] 通过实现这样的配置,总和布线数目可以进一步减少。

[0131] 变形例1-2

[0132] 在上面描述的实施方式中,电力线驱动单元24以一根为单位向电力线PL交替供应电力信号DSA和DSB,但本公开不限于此。代替地,例如电力信号DSA和DSB可以以多根单元为单位交替供应。在下文中,描述其中电力信号DSA和DSB以两根为单元交替供应的示例。

[0133] 图14是示出根据变形例的在显示装置1B中电力线驱动单元24B的一个配置示例的图示。电力线驱动单元24B包括电力信号生成单元29B。在该示例中,电力信号生成单元29B被配置为经由显示单元10中的电力信号线AL向第1行、第2行、第5行和第6行等的电力线PL供应电力信号DSA,并且经电力信号线BL向第3行、第4行、第7行和第8行等的电力线PL供应电力信号DSB。

[0134] 图15是示出在一个帧周期(1F)期间显示装置1B的一个操作示例的图示。图15的(A)示出扫描信号WS的波形,图15的(B)示出电力信号DSA和DSB的波形,并且图15的(C)示出信号Sig的波形。电力线驱动单元24B在第1行、第2行、第5行和第6行等的扫描信号WS中的其中示出脉冲SP1的一个水平周期(1H)的开始部分期间将电力信号DSA设定到电压Vini,并在第3行、第4行、第7行和第8行等的扫描信号WS中的其中示出脉冲SP1的一个水平周期(1H)的开始部分期间将电力信号DSB设定到电压Vini。

[0135] 通过实现这样的配置,可以获得与在上面描述的实施方式相同的优点。

[0136] 变形例1-3

[0137] 在上面描述的实施方式中,电力线驱动单元24经两条电力信号线AL和BL向显示单元10分别供应电力信号DSA和DSB,但本公开不限于此。代替地,例如在图16中示出,电力信

号DSA、DSB、和DSC可以经三条电力信号线AL、BL、和CL向显示单元10分别供应。因此可能减少在电力信号线生成单元29C上的负载。

[0138] 变形例1-4

[0139] 在上面描述的实施方式中，电力信号DS(电力信号DSA和DSB)在电压Vccp和电压Vini之间转换，但本公开不限于此。在下文中详细描述变形例。

[0140] 图17的(A)示出扫描信号WS的波形，图17的(B)示出根据上面描述实施方式的电力信号DS(情况C1)的波形，并且图17的(C)和图17的(D)示出根据变形例的电力信号DS的波形(情况C2和C3)。在该示例中，电压Vccp是12V并且电压Vini是(-3V)。如在图17的(C)中示出，当电力信号DS从电压Vccp改变成电压Vini时，电力信号DS可以经0V(GND)分两步改变。进一步地，如在图17的(D)中示出，当电力信号DS从电压Vini改变成电压Vccp时，电力信号DS可以经0V(GND)分两步改变。因此，通过分两步执行驱动，可以减少在生成电压Vccp和电压Vini的电源电路上的负载。

[0141] 图18是示出在情况C3下生成电力信号DS的电路的示例的图示。该电路包括缓冲器B1和B2与开关SW1和SW2。缓冲器B1基于输入信号Sin1生成在电压Vccp和0V(GND)之间转换的信号DS1。缓冲器B2基于输入信号Sin2生成在0V(GND)和电压Vini之间转换的信号DS2。开关SW1基于控制信号Ssw1输出信号DS1作为电力信号DS。开关SW2基于控制信号Ssw2输出信号DS2作为电力信号DS。

[0142] 图19是示出生成电力信号DS的操作的示例的图示。图19的(A)示出信号DS1的波形，图19的(B)示出信号DS2的波形，图19的(C)示出控制信号Ssw1的波形，图19的(D)示出控制信号Ssw2的波形，并且图19的(E)示出电力信号DS的波形。这里，假设当控制信号Ssw1和Ssw2位于高电平时开关SW1和SW2进入闭合状态。

[0143] 首先，在时序t21，缓冲器B1将信号DS1从电压Vccp改变成0V(GND)(见于图19的(A))。因此，电力信号DS也从电压Vccp改变成0V(GND)(见于图19的(E))。

[0144] 接下来，在时序t22，开关SW1从闭合状态切换到断开状态(见于图19的(C))，并且开关SW2从断开状态切换到闭合状态(见于图19的(D))。

[0145] 接下来，在时序t23，缓冲器B2将信号DS2从0V改变成电压Vini(见图19的(B))。因此，电力信号DS也从0V(GND)改变成电压Vini(见图19的(E))

[0146] 接下来，在时序t24，缓冲器B2将信号DS2从电压Vini改变成0V(GND)(见于图19的(B))。因此，电力信号DS也从电压Vini改变成0V(GND)(见于图19的(E))。

[0147] 接下来，在时序t25，开关SW1从断开状态切换到闭合状态(见于图19的(C))，并且开关SW2也从闭合状态切换到断开状态(见于图19的(D))。

[0148] 接下来，在时序t26，缓冲器B1将信号DS1从0V(GND)改变成电压Vccp(见于图19的(A))。因此，电力信号DS也从0V(GND)改变成电压Vccp(见于图19的(E))。

[0149] 因此，可以生成分两步转换的电力信号DS(情况C3)。此时，由于由缓冲器B1生成的信号DS1是在电压Vccp(=12V)和0V(GND)之间转换的信号，因此缓冲器B1执行驱动以使输出电压以12V改变。进一步地，由于由缓冲器B2生成的信号DS2是在0V(GND)和电压Vini(=-3V)之间转换的信号，因此缓冲器B2执行驱动以使输出电压以3V改变。因此，由于缓冲器B1和B2可以不执行驱动以使输出电压不以电力信号DS的幅度(以15V)改变，因此可以减少负载。

[0150] 在该示例中，开关SW1和SW2同时切换，但本公开不限于此。例如，如在图20中示出，

开关SW1和SW2可以在给定周期(时序t32到t33的周期与时序t36到t37的周期)期间同时进入闭合状态。

[0151] 变形例1-5

[0152] 在上面描述的实施方式中,已描述具有“2Tr1C”配置的子像素11,但本公开不限于此。在下文中,详细描述关于“3Tr1C”配置的显示装置1E。

[0153] 图21是示出显示装置1E的一个配置示例的图示。显示装置1E包括显示单元10E和驱动单元20E。显示单元10E包括多个子像素11E和在行方向上延伸的多条电力控制线DSL。电力控制线DSL的一端连接到驱动单元20E。

[0154] 图22是示出子像素11E的一个电路配置示例的图示。子像素11E包括功率晶体管DSTr。即,在该示例中,子像素11E具有由三个晶体管(写入晶体管WSTr、驱动晶体管DRTr和功率晶体管DSTr)和一个电容性元件Cs实现的所谓“3Tr1C”配置。功率晶体管DSTr被配置为包括P沟道MOS型TFT。在功率晶体管DSTr中,栅极连接到电力控制线DSL,源极连接到电力线PL,并且漏极连接到驱动晶体管DRTr的漏极。

[0155] 驱动单元20E包括时序生成单元22E、电力控制线驱动单元26E、扫描线驱动单元23E、电力线驱动单元24E和数据线驱动单元25E。时序生成单元22E是基于从外界供应的同步信号Ssync向扫描线驱动单元23E、电力线驱动单元24E、数据线驱动单元25E和电力控制线驱动单元26E中的每一个供应控制信号,并执行控制以使这些单元相互同步并工作的电路。电力控制线驱动单元26E通过根据从时序生成单元22E供应的控制信号向多条电力控制线DSL循序施加电力控制信号DSCTL,来控制子像素11E的发光操作和消光操作。扫描线驱动单元23E、电力线驱动单元24E和数据线驱动单元25E具有与根据上面描述的实施方式的扫描线驱动单元23、电力线驱动单元24和数据线驱动单元25相同的功能。

[0156] 图23是示出在显示装置1E中的显示操作的时序图。图23的(A)示出扫描信号WS的波形,图23的(B)示出电力控制信号DSCTL的波形,图23的(C)示出电力信号DS的波形,图23的(D)示出信号Sig的波形,图23的(E)示出驱动晶体管DRTr的栅极电压Vg的波形,并且图23的(F)示出驱动晶体管DRTr的源极电压Vs的波形。

[0157] 首先,驱动单元20E在时序t41到t42的周期(初始化周期P11)期间将子像素11E初始化。具体地,首先,在时序t41,数据线驱动单元25E将信号Sig设定到电压Vofs(见于图23的(D)),并且扫描线驱动单元23E将扫描信号WS的电压从低电平改变成高电平(见于图23的(A))。同时,电力线驱动单元24E将电力信号DS从电压Vccp改变成电压Vini(见于图23的(C))。因此,驱动晶体管DRTr的栅极电压Vg设定到电压Vofs(见于图23的(E)),并且驱动晶体管DRTr的源极电压Vs被设定到电压Vini(见于图23的(F)),并因此子像素11E被初始化。

[0158] 接下来,驱动单元20E在时序t42到t43的周期(Vth校正周期P2)期间执行Vth校正,与在上面描述的实施方式中相同。

[0159] 接下来,在时序t43,电力控制线驱动单元26E将电力控制信号DSCTL的电压从低电平改变成高电平(见于图23的(B))。因此,功率晶体管DSTr断开关态。

[0160] 接下来,驱动单元20E在时序t44到t45的周期(写入周期P5)期间在子像素11E上写入像素电压Vsig。具体地,在时序t44,数据线驱动单元25E将信号Sig设定到像素电压Vsig(见于图23的(D))。因此,驱动晶体管DRTr的栅极电压Vg从电压Vofs提高到像素电压Vsig(见于图23的(E))。然后,在驱动晶体管DRTr的栅极与源极之间的电压Vgs大于阈值电压Vth

(Vgs>Vth)。

[0161] 接下来,驱动单元20E在时序t45到t46的周期(μ校正周期P6)期间执行μ校正。具体地,在时序t45,电力控制线驱动单元26E将电力控制信号DSCTL的电压从高电平改变成低电平(见于图23的(B))。因此,由于功率晶体管DSTr进入闭合状态并且电流Ids从漏极流动到源极,因此驱动晶体管DRTr的源极电压Vs提高(见于图23的(F))。μ校正通过上面描述的操作执行。

[0162] 图24是示出扫描线驱动单元26E的详细操作的图示。在该示例中,如上面在实施方式中描述,描述其中扫描线WSL的数目被假设为8并且生成8个扫描信号WS(1)到WS(8)以辅助该描述的情况。图24的(A)示出脉冲信号Spu(1)和Spu(2)的波形,图24的(B)示出选择信号Ssel(1)到Ssel(4)的波形,图24的(C)示出扫描信号WS(1)到WS(8)的波形。脉冲信号Spu(1)和Spu(2)具有包括在图23中示出的脉冲SP1的波形。其他操作与上面描述实施方式的操作相同。

[0163] 2.第二实施方式

[0164] 接下来,描述根据第二实施方式的显示装置2。在该实施方式中,通过减少数据线DTL的数目并且减小数据线驱动单元的电路尺寸,使得框架区变窄。向与根据上面描述第一实施方式的显示装置1基本相同的构成单元给予相同的附图标记,并且其描述适当省略。

[0165] 图25是示出显示装置2的一个配置示例的图示。显示装置2包括显示单元30和驱动单元40。

[0166] 显示单元30包括多条扫描线WSL1和WSL2以及在行方向上延伸的多条电力线PL和在列方向上延伸的多条数据线DTL。扫描线WSL1和WSL2、电力线PL和数据线DTL中的每条的一端都连接到驱动电路40。在下文中,扫描线WSL1和WSL2中的一条被采用示出并且适当用作扫描线WSL。

[0167] 图26是示出在显示单元30中子像素11的连接的图示。在显示单元30中,在行方向(水平方向)上相互邻近的子像素11连接到一条数据线DTL。因此,由于数据线DTL的数目可以在显示装置2中减少,因此驱动单元40的数据线驱动单元45(有待在下面描述)的电路尺寸可以减小,由此使框架区变窄。在显示单元10中,在行方向上相互邻近的子像素11中的一个连接到扫描线WSL1,并且另一个连接到扫描线WSL2。在显示单元30中,在列方向(竖直方向)上相互邻近的子像素11中的一个连接到扫描线WSL1,并且另一个连接到扫描线WSL2。

[0168] 驱动单元40包括扫描线驱动单元43和数据线驱动单元45。扫描线驱动单元43通过根据从时序生成单元22供应的控制信号向多条扫描线WSL1循序施加扫描信号WS1,并且向多条扫描线WSL2循序施加扫描信号WS2,为每行循序选择子像素11。扫描线驱动单元43具有与根据上面描述的第一实施方式的扫描线驱动单元23(见于图4)相同的配置。数据线驱动单元45驱动显示单元30的数据线DTL。

[0169] 图27是示出显示装置2的一个操作示例的图示。图27的(A)示出扫描信号WS1的波形,图27的(B)示出扫描信号WS2的波形,并且图27的(C)示出信号Sig的波形。在该图中,未示出竖直消隐周期方便描述。

[0170] 显示装置2在时序t41到t42的周期(一个帧周期(1F))期间基于奇数帧图像F(2n-1)执行显示操作,并且在随后的时序t42和t43的周期(一个帧周期(1F))期间基于在帧图像F(2n-1)之后的偶数帧图像F(2n)执行显示操作。

[0171] 具体地，在时序t41到t42的周期期间，扫描线驱动单元43在每个水平周期(1H)向每条扫描线WSL1循序供应脉冲SP1(见于图27的(A))，并且向每条扫描线WSL2循序供应脉冲SP2(见于图27的(B))。然后，数据线驱动单元45与在扫描信号WS1中的脉冲SP1同步向数据线DTL供应基于帧图像F(2n-1)的像素电压Vsig(见于图27的(C))。

[0172] 接下来，在时序t42到t43的周期期间，扫描线驱动单元43在每个水平周期(1H)向每条扫描线WSL1循序供应脉冲SP2(见于图27的(A))，并且向每条扫描线WSL2循序供应脉冲SP1(见于图27的(B))。然后，数据线驱动单元45与在扫描信号WS2中的脉冲SP1同步向数据线DTL供应基于帧图像F(2n)的像素电压Vsig(见于图27的(C))。

[0173] 在供以脉冲SP1的子像素11中，初始化、Vth校正、μ校正和像素电压Vsig的写入如在图7中示出执行。另一方面，在供以脉冲SP2的子像素11中，在初始化、Vth校正、μ校正和像素电压Vsig的写入中初始化和Vth校正执行，但像素电压Vsig的写入不执行。即，在供以脉冲SP2的子像素11中，在驱动晶体管DRTr的栅极和源极之间的电压Vgs被设定为与驱动晶体管DRTr的阈值电压Vth基本相同(Vgs=Vth)。因此子像素11显示黑色。

[0174] 因此，连接到扫描线WSL1的子像素11在时序t41到t42的周期期间基于帧图像F(2n-1)执行显示，连接到扫描线WSL2的子像素11在在时序t42到t43的周期期间基于帧图像F(2n)执行显示。

[0175] 此后，显示装置2重复执行在时序t41到t43期间的操作。

[0176] 图28A是示出当显示帧图像F(2n-1)时每个子像素11的操作的图示。图28B是示出当显示帧图像F(2n)时每个子像素11的操作的图示。在图28A和图28B中，由阴影线指示的子像素11是根据像素电压Vsig执行显示的子像素11。另一方面，由黑色指示的子像素11是执行黑色显示的子像素11。在显示装置2中，如在图28A和图28B中示出，子像素11在每个帧周期期间以棋盘图案形状根据像素电压Vsig执行显示，并且其他子像素11执行黑色显示。每个子像素11在每个帧周期在根据像素电压Vsig的显示和黑色显示之间切换。因此，观察者可以通过在两个帧周期内观察显示图像，来观察到使用显示单元30的子像素11中的全部来执行的显示。

[0177] 在该实施方式中，如在上面描述，在行方向上彼此邻近的两个像素连接到一条数据线。因此框架区可以变窄。其他优点与上面描述的单元实施方式的优点相同。

[0178] 变形例2-1

[0179] 在上面描述的实施方式中，不写入像素电压Vsig的子像素11执行黑色显示，但本公开不限于此。代替地，例如子像素11可以在没有关于直接先前帧图像F的基于像素电压Vsig的改变的情况下继续显示。该实施方式的变形例在下面详细描述。

[0180] 图29是示出根据该变形例的显示装置2A的一个操作示例的图示。图29的(A)示出N个扫描信号WS1的波形，图29的(B)示出N个扫描信号WS2的波形，并且图29的(C)示出信号Sig的波形。

[0181] 首先，在时序t51到t52的周期期间，显示装置2A的扫描线驱动单元43A在每个水平周期(1H)向每条扫描线WSL1循序供应脉冲SP1(见于图29的(A))。此时，不同于上面描述的实施方式(见于图27的(B))，扫描线驱动单元43A不向每条扫描线WSL2供应脉冲SP2。在时序t42到t43的周期期间，扫描线驱动单元43A在每个水平周期(1H)向每条扫描线WSL2循序供应脉冲SP1(见于图29的(B))。此时，不同于上面描述的实施方式的情况(见于图27的(A))，

扫描线驱动单元43A不向每条扫描线WSL1供应脉冲SP2。

[0182] 图30A是示出当显示帧图像F(2n-1)时每个子像素11的操作的图示。图30B是示出当显示帧图像F(2n)时每个子像素11的操作的图示。在图30A和图30B中，由阴影线指示的子像素11是根据像素电压Vsig执行显示的子像素11。另一方面，不由阴影线指示的子像素11是在每个帧周期期间不被驱动并且显示直接先前帧图像F的子像素。

[0183] 甚至该配置可以应用于其中对图像质量的影响不非常大的使用情况，例如其中显示静止图像的使用情况或其中显示具有不迅速改变的图像的活动图像的使用情况。

[0184] 变形例2-2

[0185] 第一实施方式的上面描述的变形例1-1到1-5可以应用于根据上面描述实施方式的显示装置2。

[0186] 3.应用示例

[0187] 接下来，描述在实施方式和变形例中描述的显示装置的应用示例。

[0188] 图31是示出应用上面描述的实施方式等的显示装置的电视机设备的外观的图示。电视机设备包括视频显示屏幕单元510，该视频显示屏幕单元510包括前面板511和滤光玻璃512。电视机设备包括根据上面描述的实施方式等的显示装置。

[0189] 根据上面描述的实施方式等的显示装置不仅可以应用于电视机设备，而且可以应用于各种领域的电子设备，例如数码相机、笔记本型个人计算机、便携终端设备例如便携电话、便携游戏设备，以及视频摄影机。即，根据上面描述的实施方式等的显示装置可以应用于各种领域的电子设备以进行视频显示。

[0190] 已根据若干实施方式和变形例以及电子设备的应用示例描述本公开，但本公开不限于这些实施方式并且可以做出各种修改。

[0191] 例如，在上面描述的实施方式的每一个中，显示装置包括有机EL元件，但本公开不限于此。可以使用任何显示装置，只要该显示装置包括电流驱动型显示元件。

[0192] 本公开的实施方式可以被配置为包括以下内容。

[0193] (1)一种显示装置，包括：显示单元，具有多个像素电路；以及扫描线驱动单元，被配置为通过多条扫描线来驱动显示单元，扫描线驱动单元包括被配置为提供多个脉冲信号和多个第一选择信号的信号生成单元，其中，多个第一选择信号的数目对应于多条扫描线中的第一组，该第一组被配置为循序接收多个第一选择信号并且接收多个脉冲信号中的第一个。

[0194] (2)根据(1)的显示装置，其中，多个第一选择信号的数目乘以多个脉冲信号的数目等于多条扫描线的数目。

[0195] (3)根据(1)或(2)的显示装置，其中，多个第一选择信号的数目大于多个脉冲信号的数目。

[0196] (4)根据(1)到(3)中任一项的显示装置，其中，扫描线驱动单元还包括连接到多条扫描线的多个第一晶体管，并且多个第一晶体管中的第一个第一晶体管的控制端子被配置为接收多个第一选择信号中的一个。

[0197] (5)根据(1)到(4)中任一项的显示装置，其中，扫描线驱动单元还包括多个第二选择信号。

[0198] (6)根据(1)到(5)中任一项的显示装置，其中，多个第一选择信号的数目乘以多个

第二选择信号的数目并且乘以多个脉冲信号的数目等于多条扫描线的数目。

[0199] (7)根据(1)到(6)中任一项的显示装置，其中，扫描线驱动单元还包括多个第一晶体管和多个第二晶体管，多个第一晶体管中的第一个和多个第二晶体管中的第一个串联连接且连接到多条扫描线中的第一条。

[0200] (8)根据(1)到(7)中任一项的显示装置，其中，多个第一晶体管中的第一个第一晶体管的控制端子被配置为接收多个第一选择信号中的一个，并且多个第二晶体管中的第一个第二晶体管的控制端子被配置为接收多个第二选择信号中的一个。

[0201] (9)根据(1)到(8)中任一项的显示装置，还包括被配置为通过多条电力线驱动显示单元的电力线驱动单元。

[0202] (10)根据(1)到(9)中任一项的显示装置，其中，电力线驱动单元包括被配置为提供第一电力信号和第二电力信号的电力信号生成单元。

[0203] (11)根据(1)到(10)中任一项的显示装置，其中，第一电力信号被供应至多条电力线中的奇数号，并且第二电力信号被供应至多条电力线中的偶数号。

[0204] (12)根据(1)到(11)中任一项的显示装置，其中，多条电力线的奇数号与偶数号之和与多条扫描线的数目相同。

[0205] (13)根据(1)到(12)中任一项的显示装置，其中，第一电力信号和第二电力信号提供第一电压和第二电压中的一个。

[0206] (14)根据(1)到(13)中任一项的显示装置，其中，第一电力信号从阈值校正周期的开始时间开始在至少部分的发光周期内提供第二电压。

[0207] (15)根据(1)到(14)中任一项的显示装置，其中，多个像素电路中的至少一个包括有机电致发光元件。

[0208] (16)一种电子设备，包含根据(1)到(15)中任一项的显示装置。

[0209] (17)一种显示装置，包括：显示单元，具有多个像素电路；扫描线驱动单元被配置为通过多条扫描线驱动显示单元；以及电力线驱动单元，被配置为通过多条电力线驱动显示单元，电力线驱动单元包括被配置为提供第一电力信号和第二电力信号的电力信号生成单元，其中，第一电力信号和第二电力信号提供第一电压与第二电压中的一个；以及其中，第一电力信号被供应至多条电力线中的奇数号，并且第二电力信号被供应至多条电力线中的偶数号。

[0210] (18)根据(17)的显示装置，其中，扫描线驱动单元包括被配置为提供多个脉冲信号和多个选择信号的信号生成单元，其中，多个选择信号的数目对应于多条扫描线的第一组，该第一组被配置为循序接收多个选择信号并且接收多个脉冲信号中的第一个。

[0211] (19)根据(17)或(18)的显示装置，其中，多个选择信号的数目乘以多个脉冲信号的数目等于多条扫描线的数目。

[0212] (20)根据(17)到(19)中任一项的显示装置，其中，多个选择信号的数目对应于多条扫描线的第二组，该第二组被配置为循序接收多个选择信号并且接收多个脉冲信号中的第二个。

[0213] (21)一种显示器装置，包括：显示单元，具有多个像素和向多个像素传送扫描脉冲的多条扫描信号线；以及扫描单元，包括第一开关，该第一开关被设置为与多条扫描信号线中的每一个都关联，并且从包括多个扫描脉冲的多个扫描脉冲信号中的一个选择性提取扫

描脉冲。

[0214] (22)在(21)中描述的显示装置中，多个第一开关可以分成每个都包括N个第一开关的M个开关群。M个扫描脉冲信号可以向M个开关群中的每一个供应。

[0215] (23)在(22)中描述的显示装置中，每个开关群的N个第一开关可以分别根据N个第一选择信号受到闭合和断开的控制。

[0216] (24)在(22)中描述的显示装置中，进一步包括插入在第一开关和与第一开关关联的扫描信号线之间的第二开关。每个开关群的N个第一开关可以分成每个都包括K个第一开关的L个子开关群。属于L个子开关群的第一开关可以分别根据L个第一选择信号受到闭合和断开控制。连接到属于每个子开关群的K个第一开关的K个第二开关可以根据K个第二选择信号受到闭合和断开控制。

[0217] (25)在(21)到(24)中任一项中描述的显示装置中，显示单元可以进一步包括向多个像素供电的多条电力线。多条电力线可以分成多个电力群，并且属于相同电力群的电力线可以彼此连接。

[0218] (26)在(25)中描述的显示装置中，多条电力线可以分成两个电力群。属于各个电力群的电力线可以在电力线的排列方向上逐条交替布置。

[0219] (27)在(25)中描述的显示装置中，属于各个电力群的电力线可以在电力线排列方向上在电力群之间以每个预定数目排列为圆形。

[0220] (28)在(25)到(27)中的任一项中描述的显示装置，可以进一步包括供电单元，该供电单元向属于每个电力群的电力线供应电力信号，该电力信号在用来断开像素的第一电压和用来接通像素的第二电压之间切换，并且其在电力群之间彼此不同。

[0221] (29)在(28)中描述的显示装置中，供电单元可被配置为能够为每个电力群调整在每个电力信号中的第一电压的时间与第二电压的时间的时间比。

[0222] (30)在(28)或(29)中描述的显示装置中，显示单元可以通过直线顺序扫描受到写入驱动。供电单元可以向属于与连接到写入目标像素的电力线的群相同的群的电力线供应第一电压。

[0223] (31)在(28)到(30)中任一项中描述的显示装置中，电力信号可以是在多个步骤中从第二电压转换成第一电压的信号。

[0224] (32)在(28)到(31)中的任一项中描述的显示装置中，电力信号可以是在多个步骤中从第一电压转换成第二电压的信号。

[0225] (33)在(31)或(32)中描述的显示装置中，电力信号可以是经第三电压分两步转换的信号。

[0226] (34)在(33)中描述的显示装置中，第三电压可以是接地电平。

[0227] (35)在(33)或(34)中描述的显示装置中，供电单元可以包括生成第一和第三电压之间转换的第一驱动信号的第一驱动电路、生成第二和第三电压之间转换的第二驱动信号的第二驱动电路，以及通过选择第一和第二驱动信号中的至少一个来生成电力信号的选择电路。

[0228] (36)在(21)到(35)中的任何一条中描述的显示装置中，像素可以包括显示元件、第一晶体管、电容性元件和第二晶体管，该第一晶体管包括栅极、供以电源电压的漏极和连接到该显示元件的源极，该电容性元件插入在该第一晶体管的栅极和源极之间，当该第二

晶体管进入闭合状态时其向第一晶体管的栅极供应像素电压。

[0229] (37)在(36)中描述的显示装置中，像素可以进一步包括第三晶体管，当该第三晶体管进入闭合状态时其向第一晶体管的漏极供应电源电压。

[0230] (38)一种驱动电路，包括第一开关，该第一开关被设置为与向多个像素输送扫描脉冲的多条扫描信号线中的每一条关联，并从包括多个扫描脉冲的多个脉冲信号中的一个选择性提取扫描脉冲。

[0231] (39)一种电子设备，包括：显示装置；以及控制单元，其在显示装置上执行操作控制。显示装置包括：显示单元，其包括多个像素和向该多个像素输送扫描脉冲的多条扫描信号线；以及扫描单元，其包括第一开关，该第一开关被设置为与该多条扫描信号线中的每个相关联，并且从包括多个扫描脉冲的多个扫描脉冲信号中的一个选择性提取扫描脉冲。

[0232] 本公开含有与在2012年7月31日提交于日本专利局的日本优先权专利申请JP2012-170489中所公开内容有关的主题，其全部内容并入本文以供参考。

[0233] 本领域技术人员应理解可以取决于设计需求和其他因素而进行各种修改、组合、字组合与替换，只要其属于所附权利要求及其等同物的范围内。

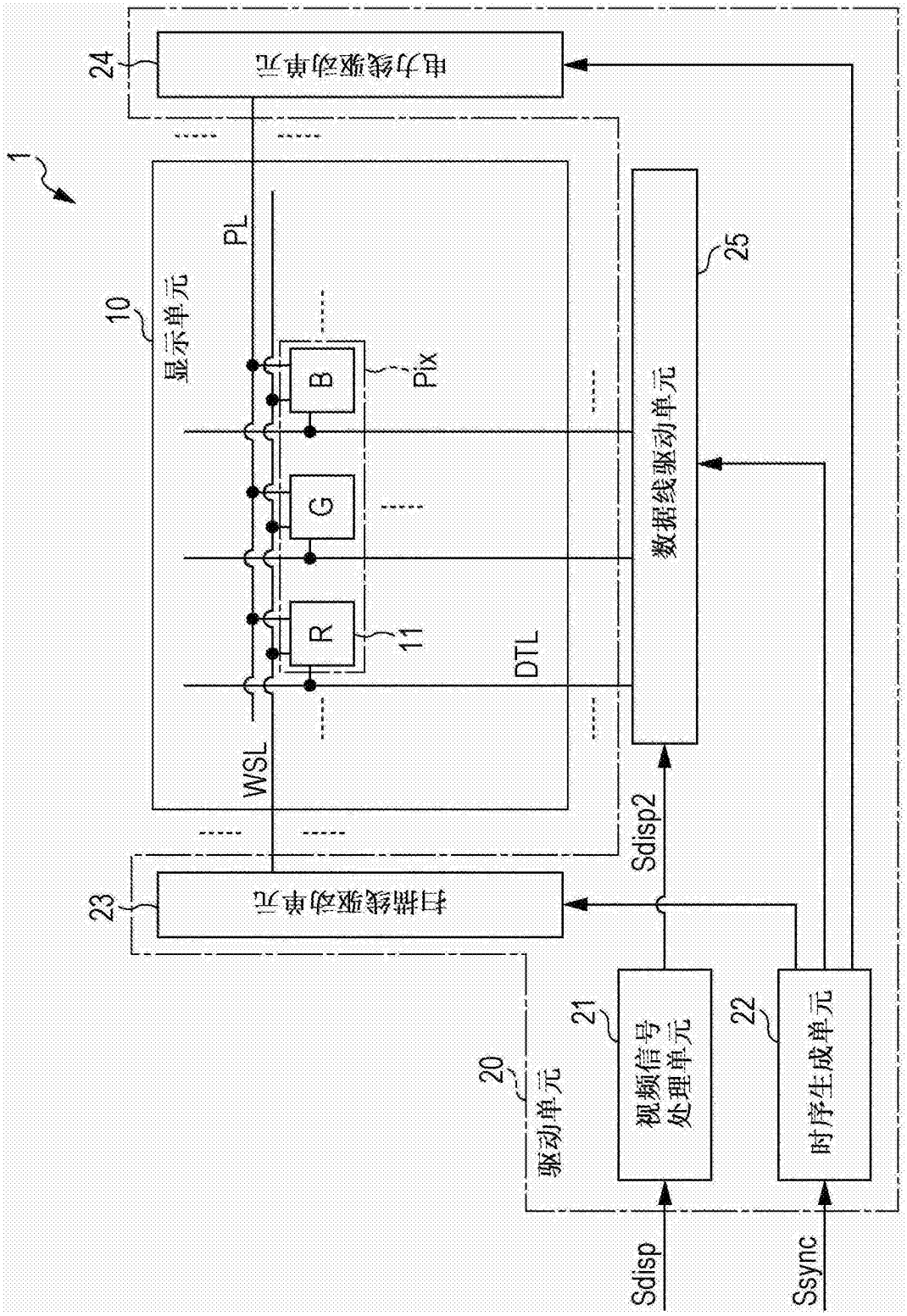

1
10
显示单元
PL
WSL
DTL
Pix
B
G
R
11
24
电力线驱动单元
23
扫描线驱动单元
25
数据线驱动单元
Sdisp2
20
驱动单元
21
视频信号处理单元
22
时序生成单元
Sdisp
Ssync

图1

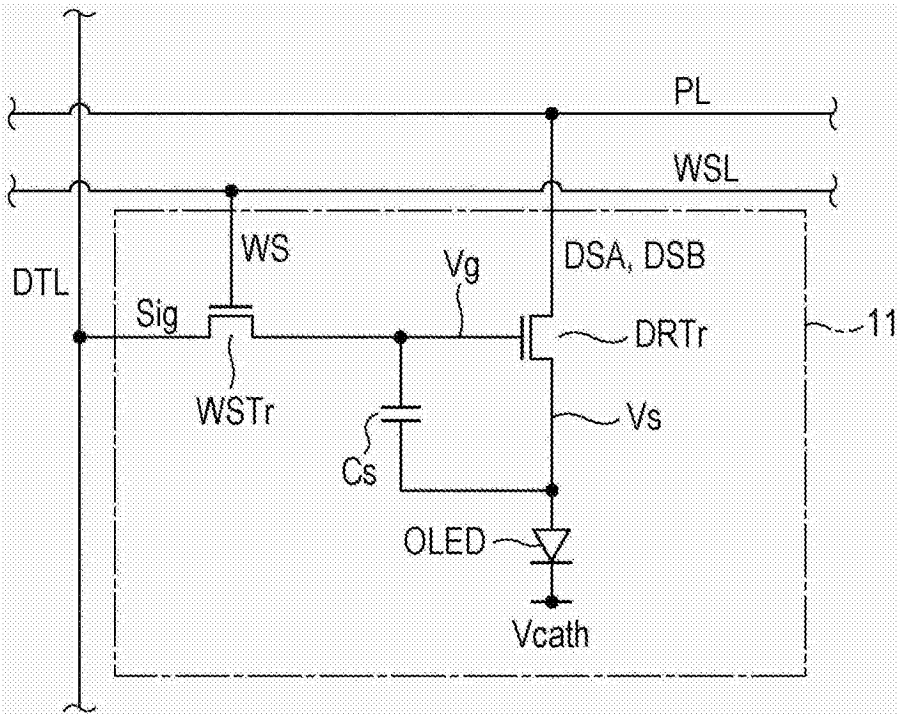



图2

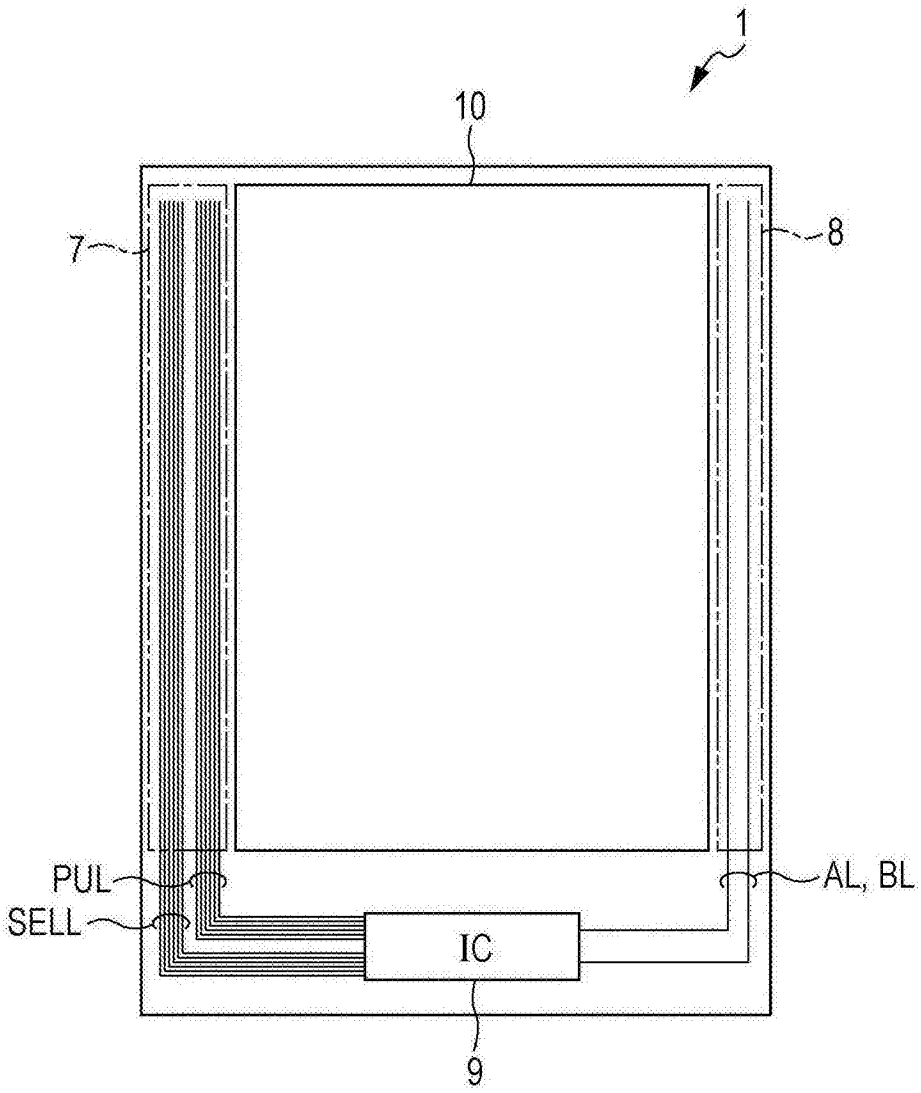



图3

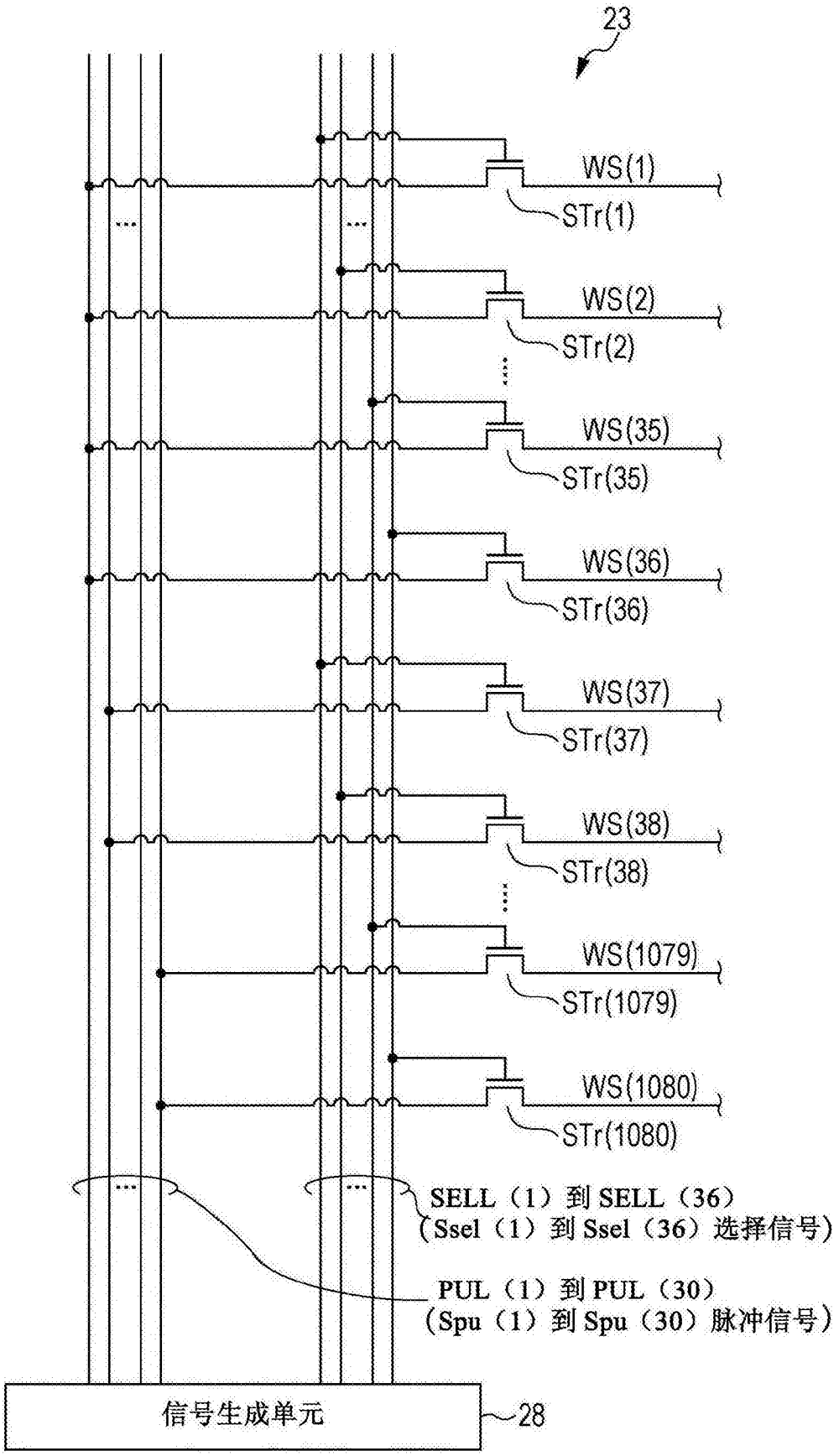

23
WS(1)
STr(1)
WS(2)
STr(2)
WS(35)
STr(35)
WS(36)
STr(36)
WS(37)
STr(37)
WS(38)
STr(38)
WS(1079)
STr(1079)
WS(1080)
STr(1080)
SELL（1）到 SELL（36）
（Ssel（1）到 Ssel（36）选择信号）
PUL（1）到 PUL（30）
（Spu（1）到 Spu（30）脉冲信号）
信号生成单元
28

图4

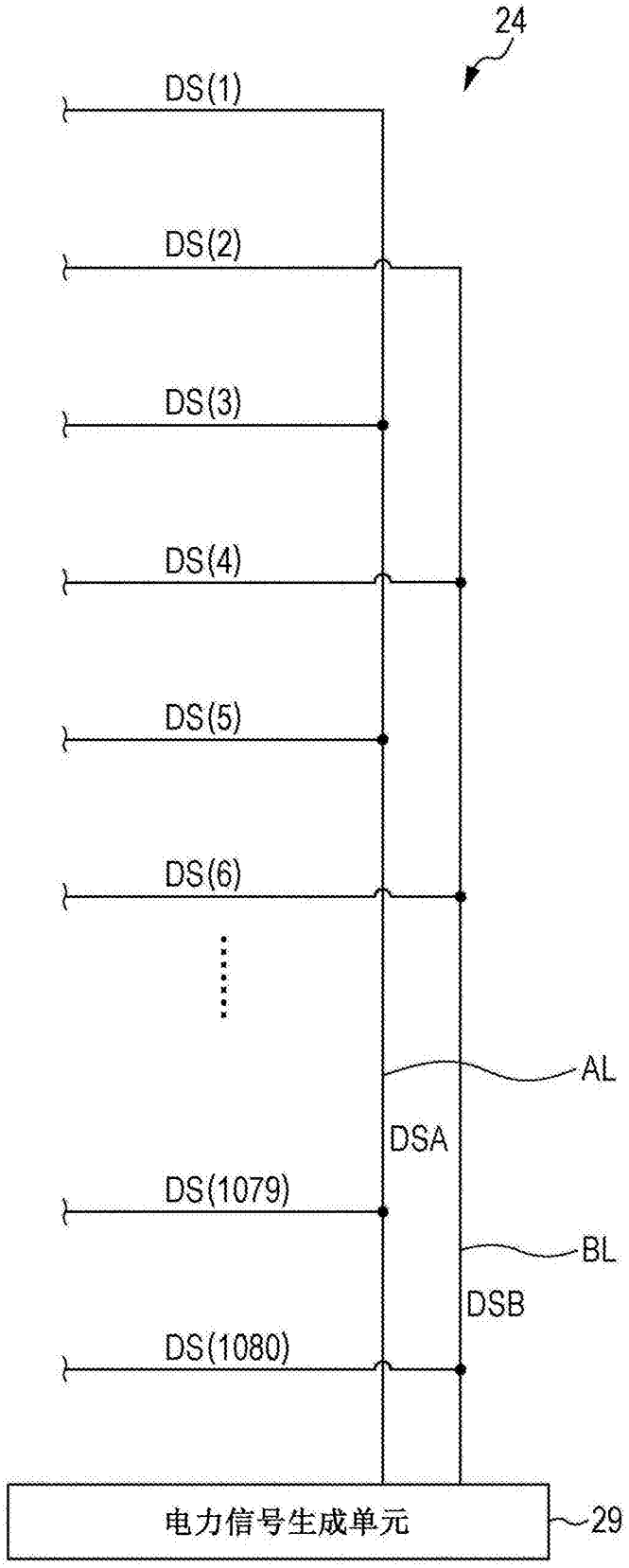

24
DS(1)
DS(2)
DS(3)
DS(4)
DS(5)
DS(6)
AL
DSA
DS(1079)
BL
DSB
DS(1080)
电力信号生成单元
29

图5

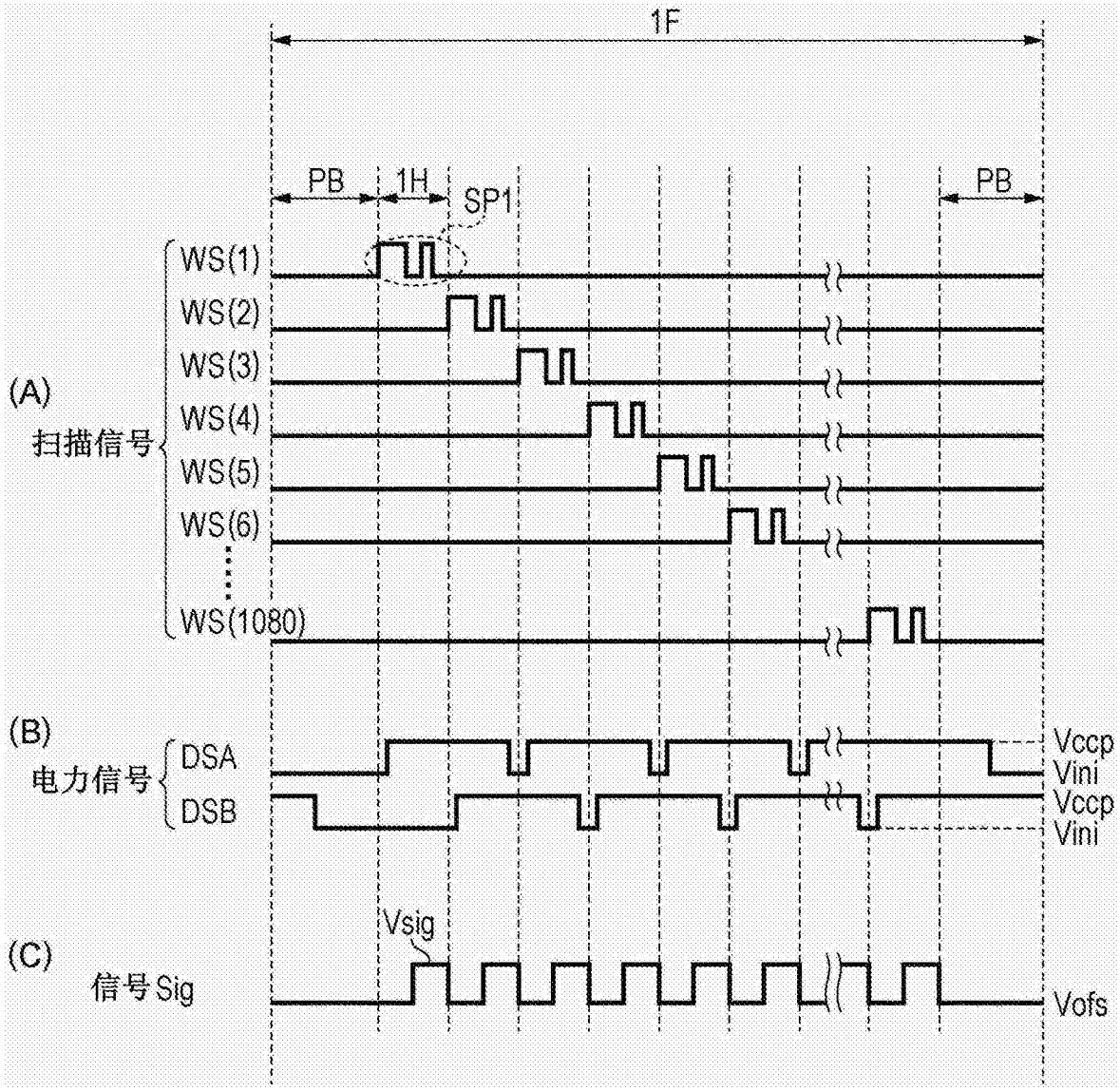

1F
PB
1H
SP1
PB
(A)
扫描信号
WS(1)
WS(2)
WS(3)
WS(4)
WS(5)
WS(6)
WS(1080)
(B)
电力信号
DSA
DSB
Vccp
Vini
Vccp
Vini
(C)
信号Sig
Vsig
Vofs

图6

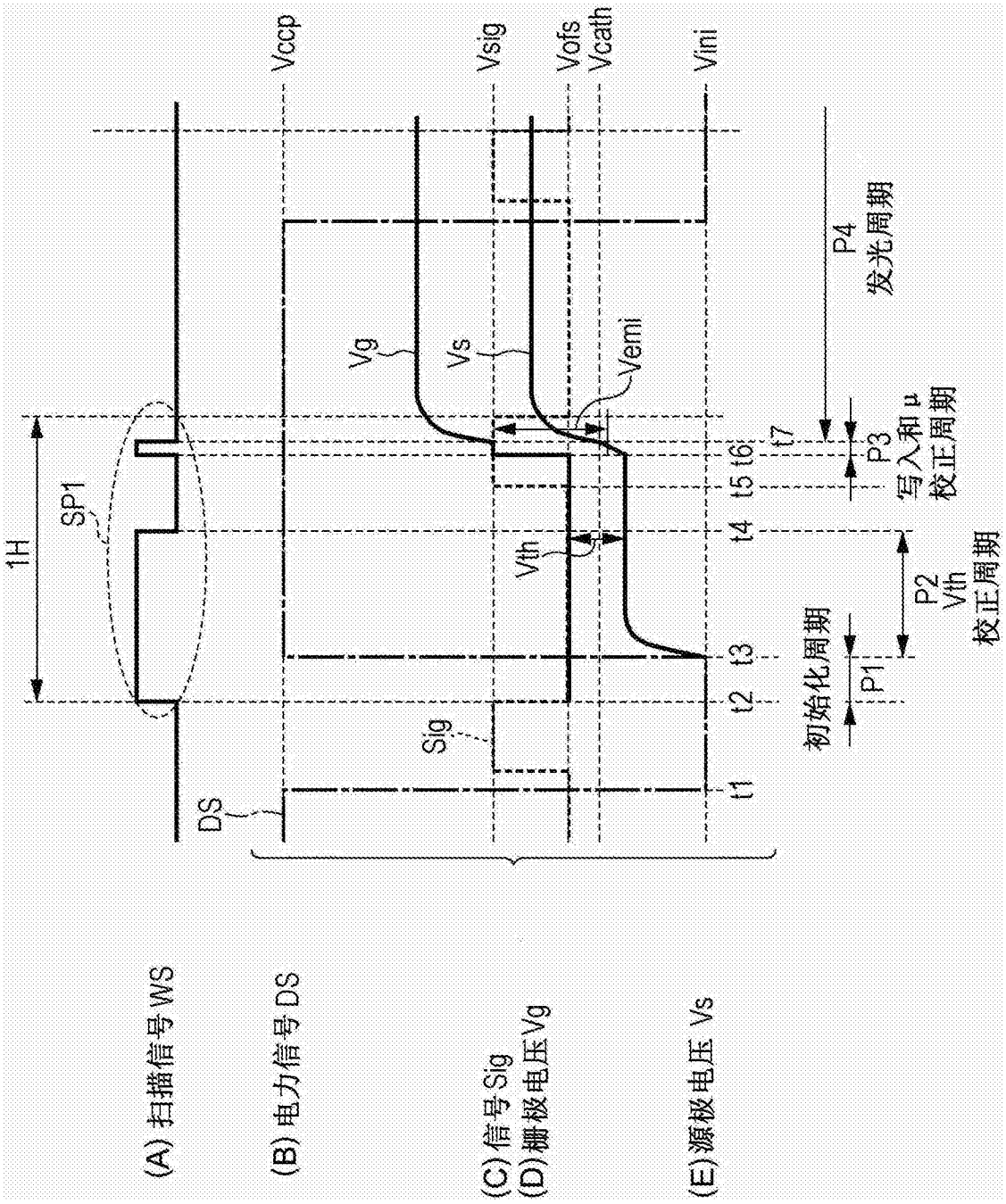

(A) 扫描信号 WS
(B) 电力信号 DS
(C) 信号 Sig
(D) 栅极电压 Vg
(E) 源极电压 Vs
1H
SP1
DS
Vccp
Vsig
Vofs
Vcath
Vini
Vg
Vs
Vemi
Vth
Sig
t1
t2
t3
t4
t5
t6
t7
P1
初始化周期
P2
Vth
校正周期
P3
写入和 μ
校正周期
P4
发光周期

图7

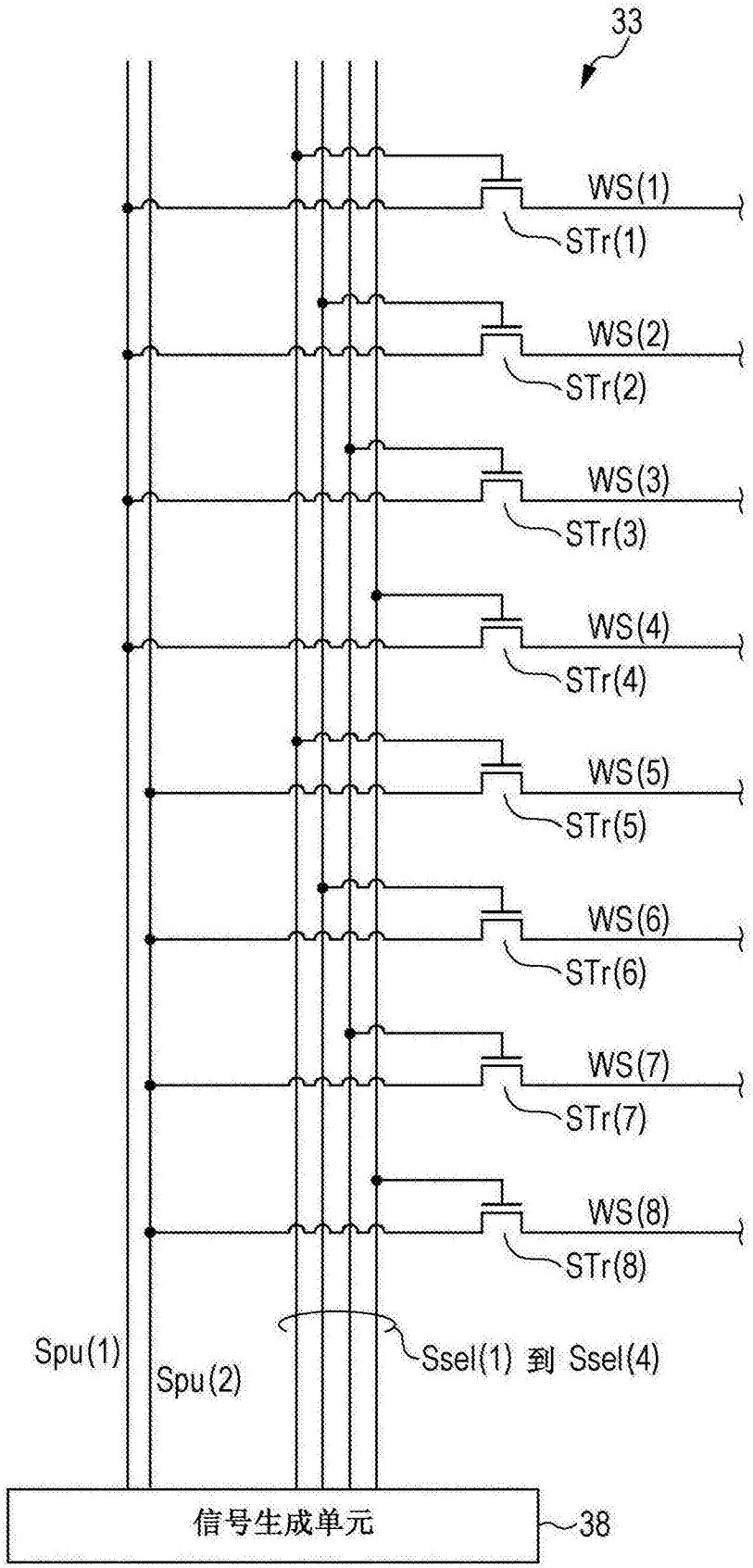

33
WS(1)
STr(1)
WS(2)
STr(2)
WS(3)
STr(3)
WS(4)
STr(4)
WS(5)
STr(5)
WS(6)
STr(6)
WS(7)
STr(7)
WS(8)
STr(8)
Spu(1)
Spu(2)
Ssel(1) 到 Ssel(4)
信号生成单元
38

图8

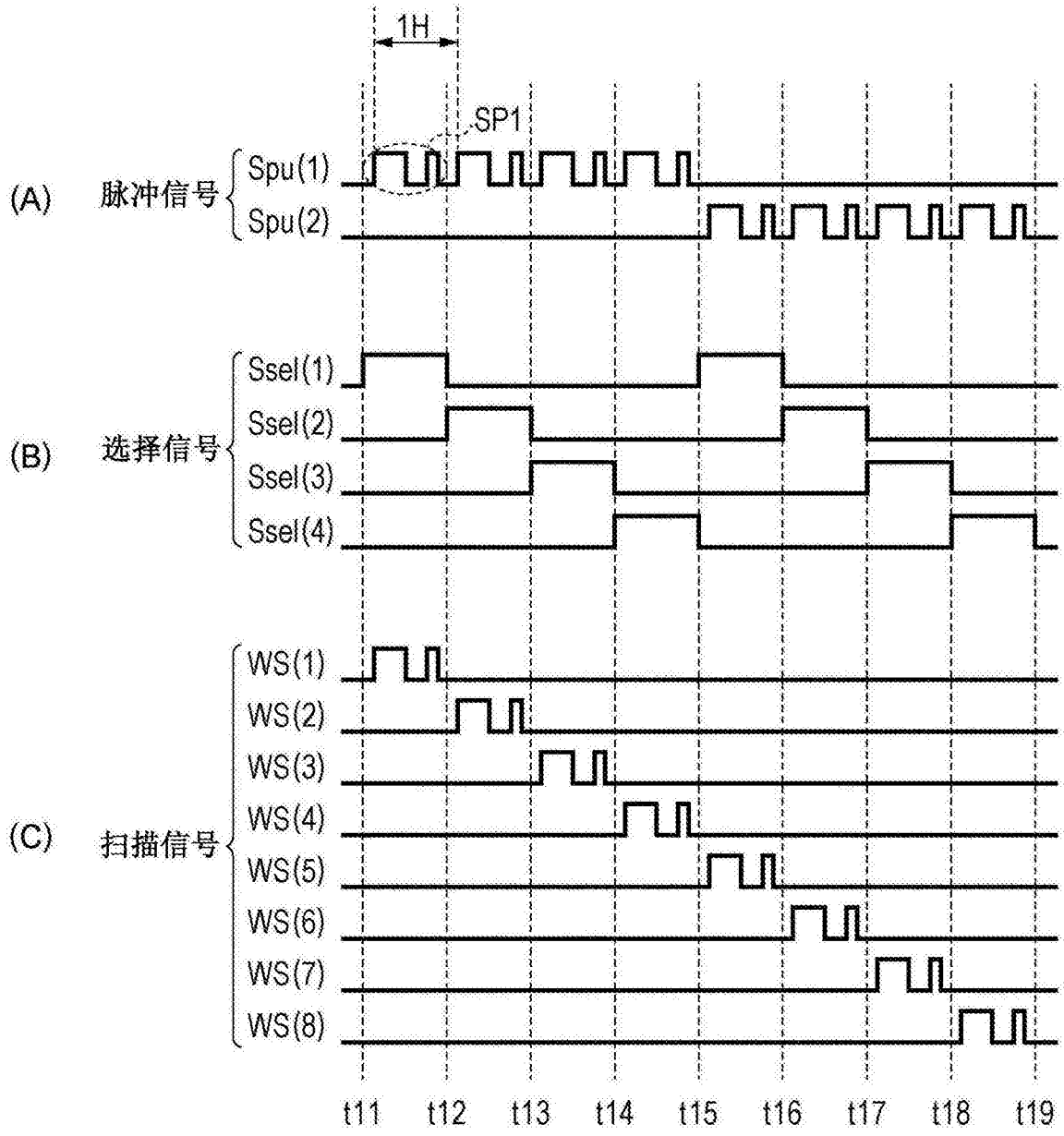

1H
SP1
(A)
脉冲信号
Spu(1)
Spu(2)
(B)
选择信号
Ssel(1)
Ssel(2)
Ssel(3)
Ssel(4)
(C)
扫描信号
WS(1)
WS(2)
WS(3)
WS(4)
WS(5)
WS(6)
WS(7)
WS(8)
t11
t12
t13
t14
t15
t16
t17
t18
t19

图9

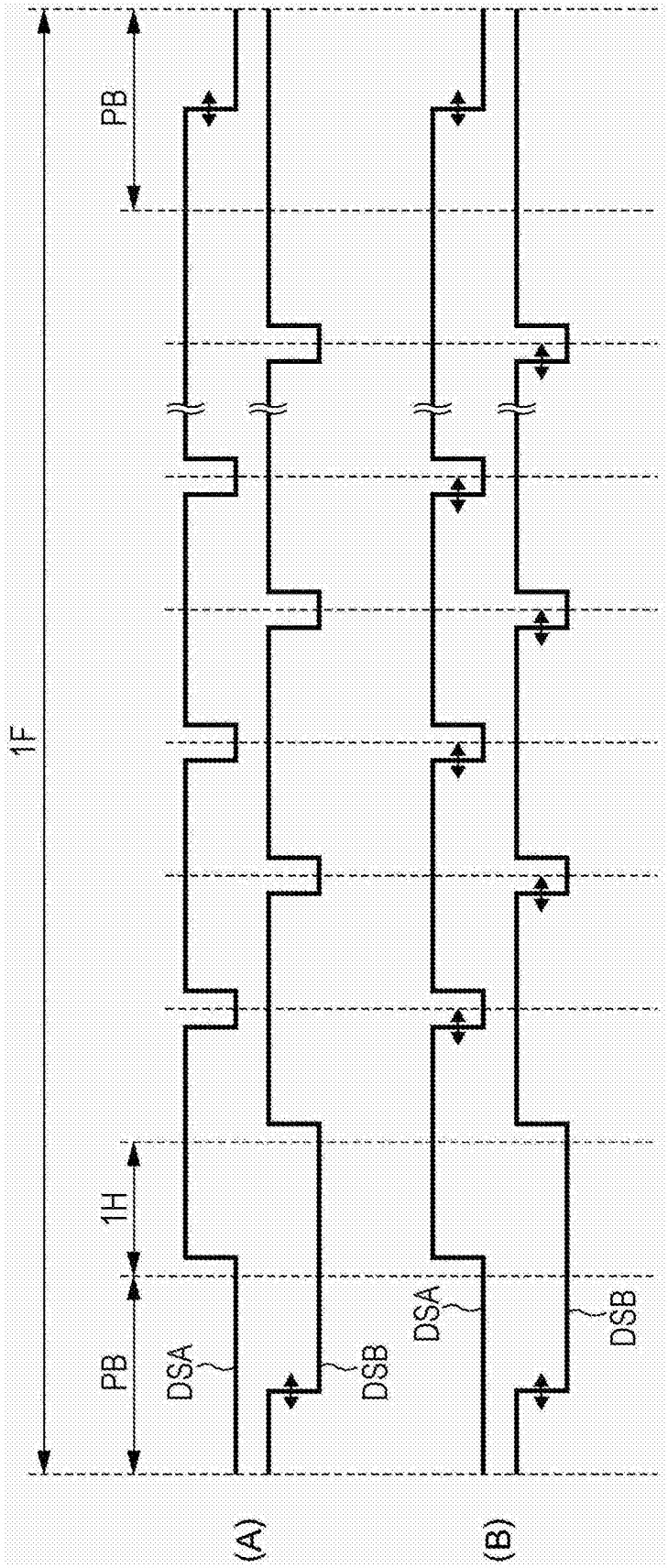



图10

| n | $n\times\sqrt[n]{x_1\times x_2\times\cdots\cdots\times x_n}$ |
|---|---|
| 1 | 1,080.0 |
| 2 | 65.7 |
| 3 | 30.8 |
| 4 | 22.9 |
| 5 | 20.2 |
| 6 | 19.2 |
| 7 | 19.0 |
| 8 | 19.2 |
| 9 | 19.6 |
| 10 | 20.1 |
| 11 | 20.8 |
| 12 | 21.5 |

图11

| n | $x_1$ | $x_2$ | $x_3$ | $x_4$ | $\Sigma x_i$ |
|---|---|---|---|---|---|
| 1 | 1,080 | | | | 1,080 |
| 2 | 30 | 36 | | | 66 |
| 3 | 9 | 10 | 12 | | 31 |
| 4 | 5 | 6 | 6 | 6 | 23 |

图12

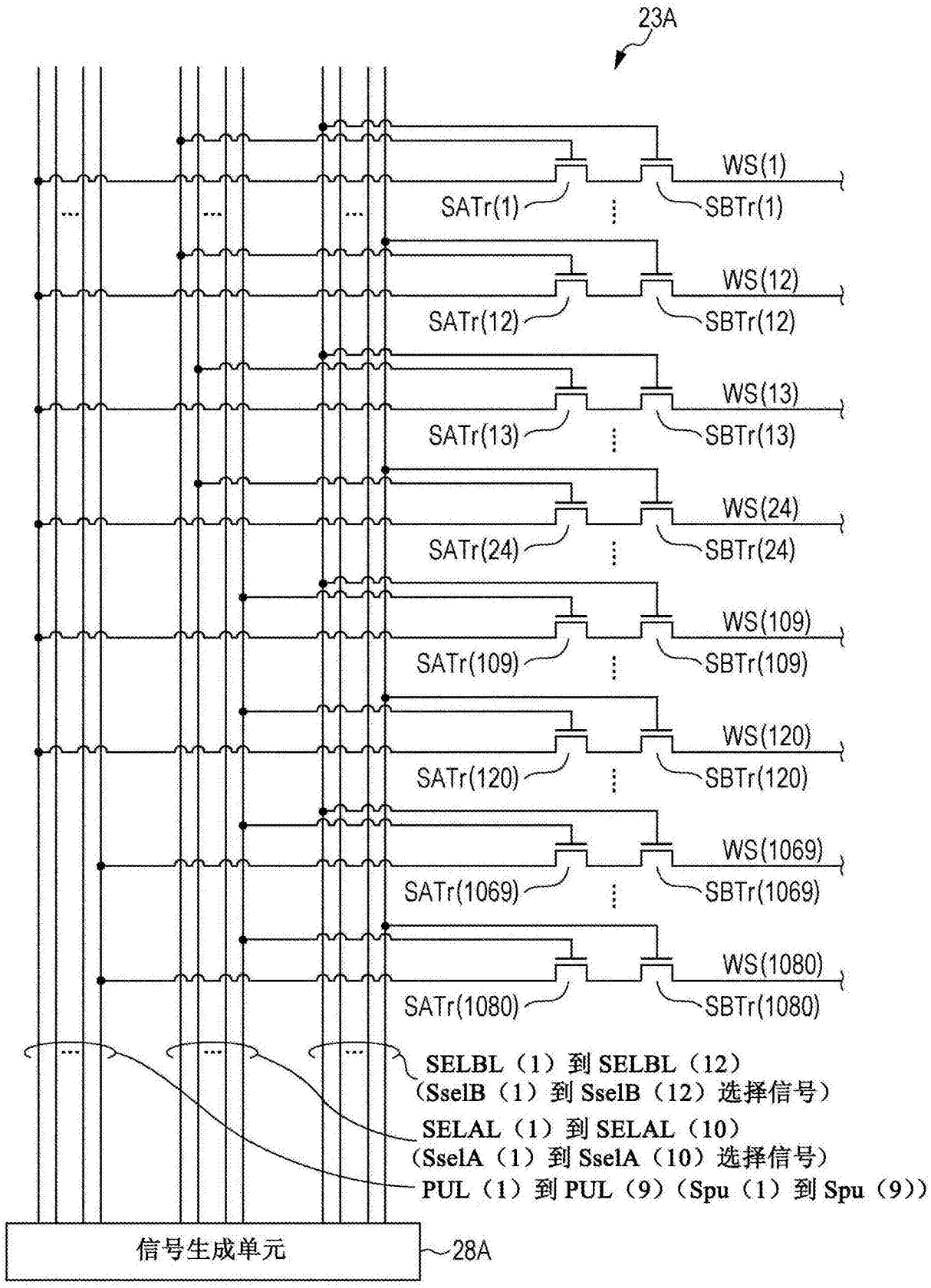

23A
WS(1)
SATr(1)
SBTr(1)
WS(12)
SATr(12)
SBTr(12)
WS(13)
SATr(13)
SBTr(13)
WS(24)
SATr(24)
SBTr(24)
WS(109)
SATr(109)
SBTr(109)
WS(120)
SATr(120)
SBTr(120)
WS(1069)
SATr(1069)
SBTr(1069)
WS(1080)
SATr(1080)
SBTr(1080)
SELBL（1）到 SELBL（12）
（SselB（1）到 SselB（12）选择信号）
SELAL（1）到 SELAL（10）
（SselA（1）到 SselA（10）选择信号）
PUL（1）到 PUL（9）（Spu（1）到 Spu（9））
信号生成单元
28A

图13

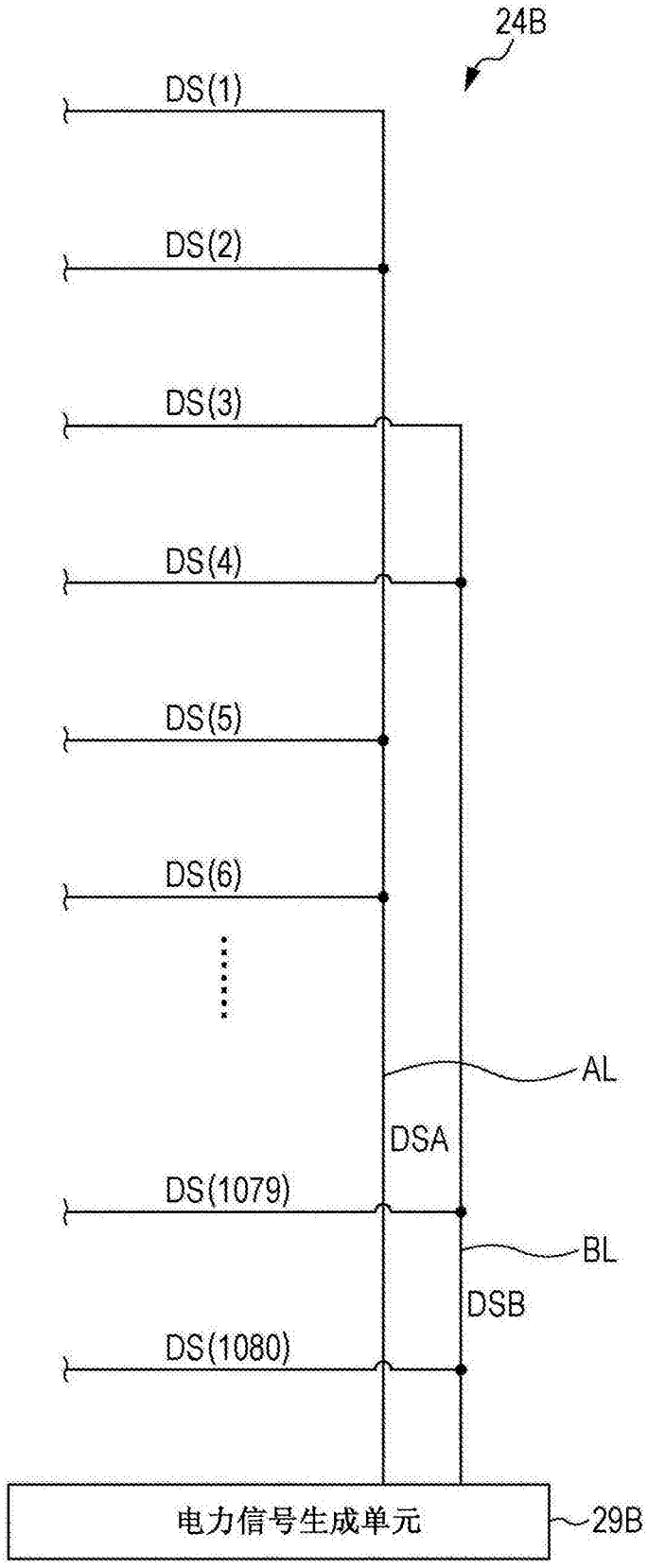

24B
DS(1)
DS(2)
DS(3)
DS(4)
DS(5)
DS(6)
AL
DSA
DS(1079)
BL
DSB
DS(1080)
电力信号生成单元
29B

图14

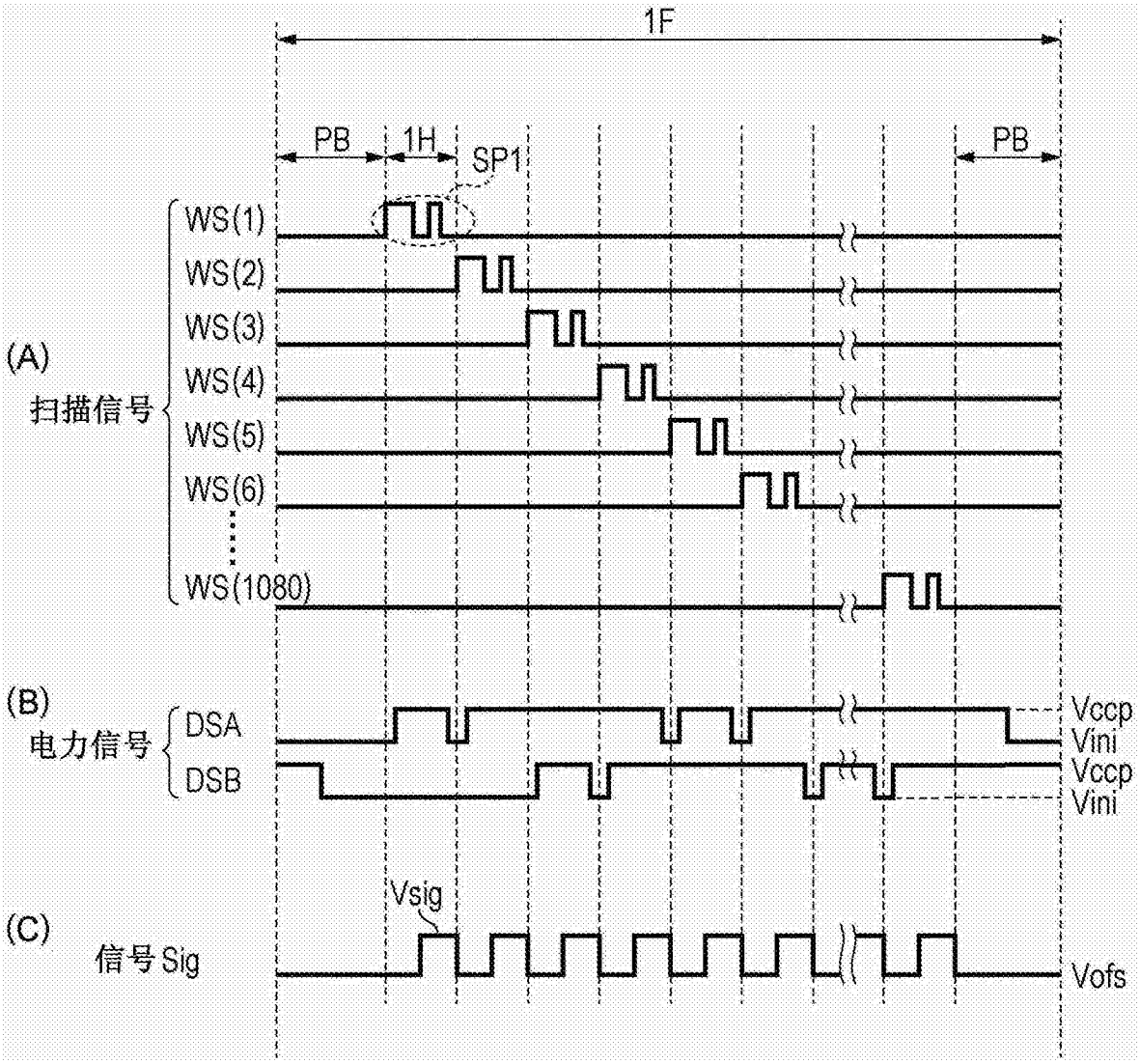

1F
PB
1H
SP1
PB
(A)
扫描信号
WS(1)
WS(2)
WS(3)
WS(4)
WS(5)
WS(6)
WS(1080)
(B)
电力信号
DSA
DSB
Vccp
Vini
Vccp
Vini
(C)
信号 Sig
Vsig
Vofs

图15

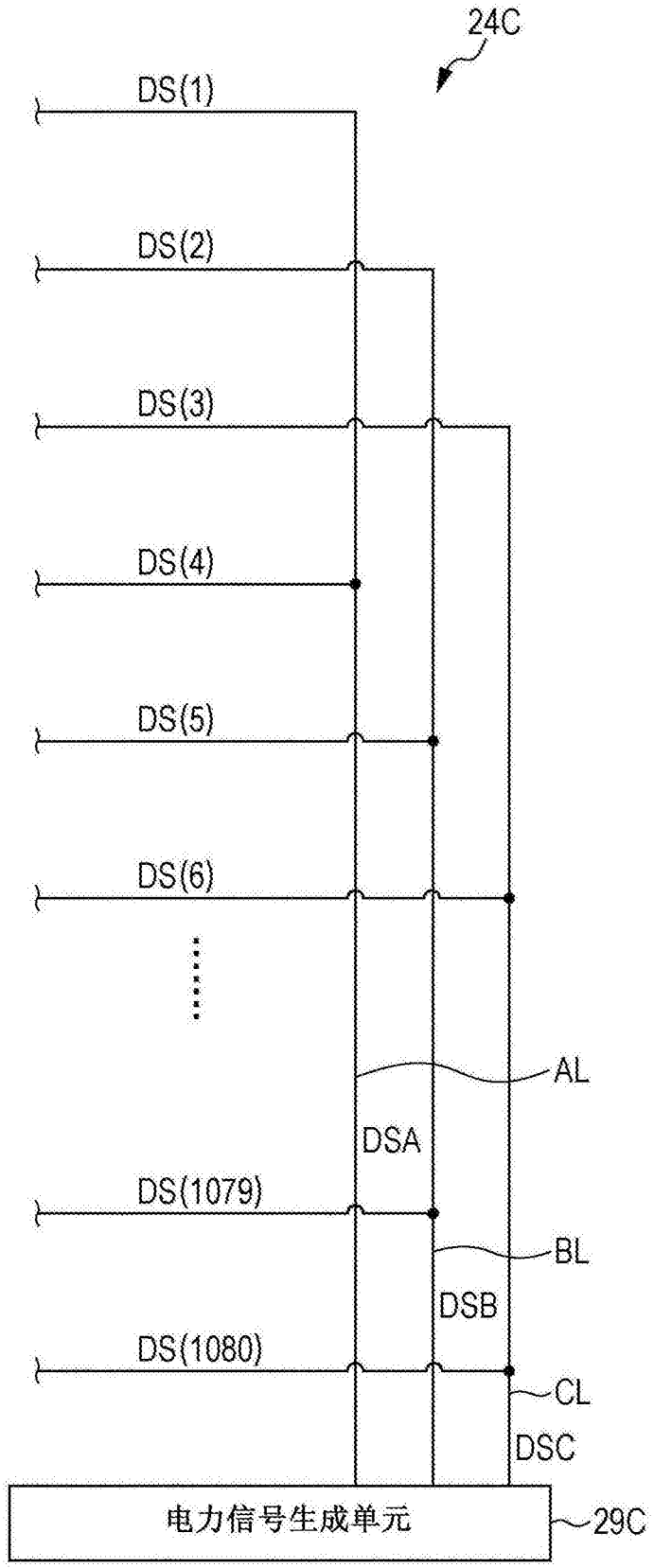

24C
DS(1)
DS(2)
DS(3)
DS(4)
DS(5)
DS(6)
AL
DSA
DS(1079)
BL
DSB
DS(1080)
CL
DSC
电力信号生成单元
29C

图16

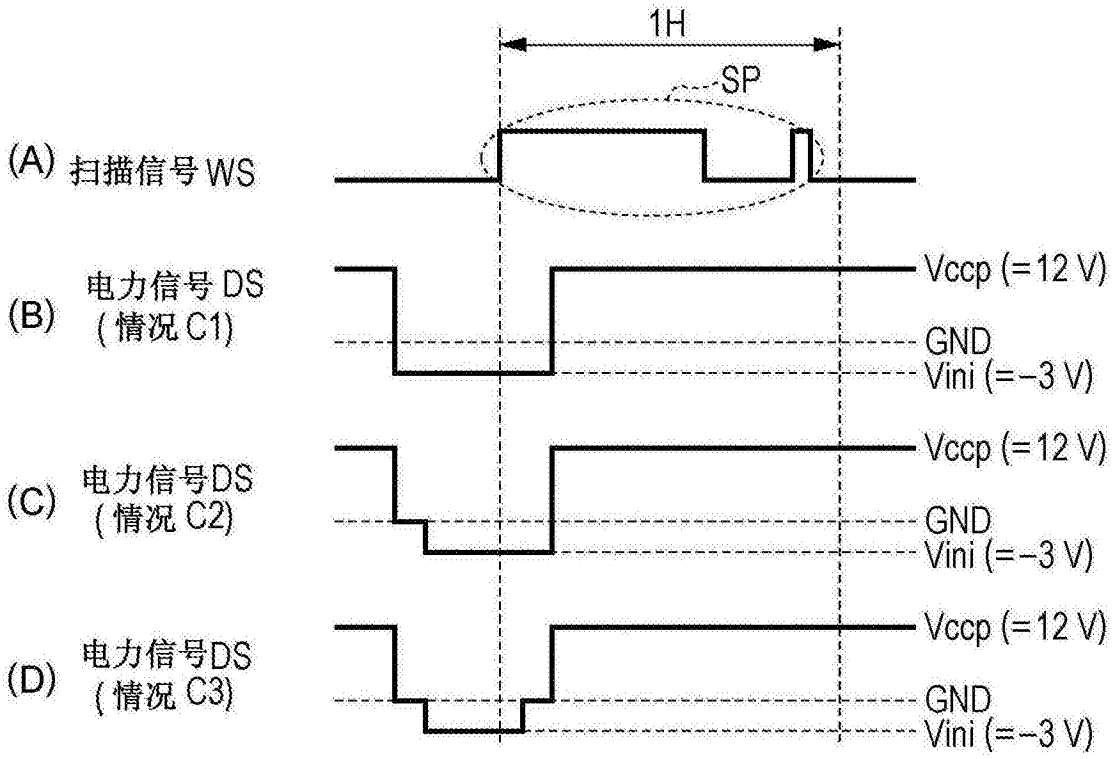

1H
SP
(A) 扫描信号 WS
(B) 电力信号 DS
(情况 C1)
Vccp (=12 V)
GND
Vini (=−3 V)
(C) 电力信号DS
(情况 C2)
Vccp (=12 V)
GND
Vini (=−3 V)
(D) 电力信号DS
(情况 C3)
Vccp (=12 V)
GND
Vini (=−3 V)

图17

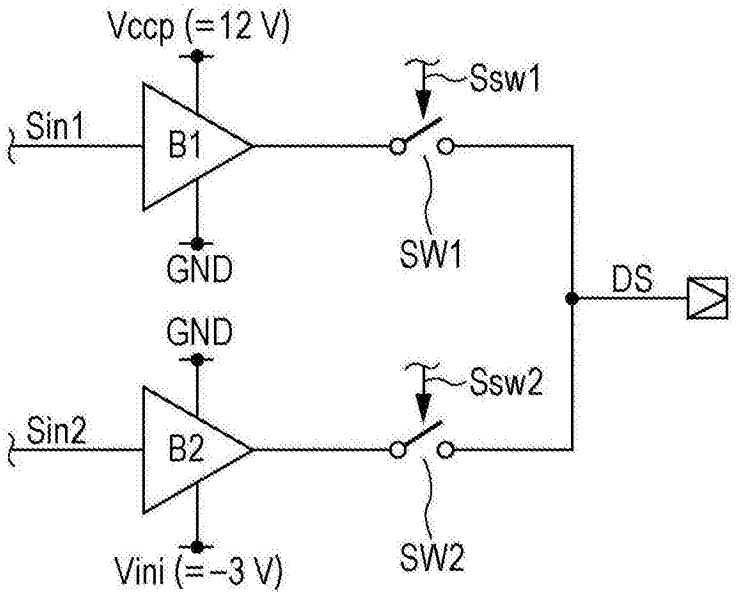

Vccp (=12 V)
Ssw1
Sin1
B1
SW1
GND
DS
GND
Ssw2
Sin2
B2
SW2
Vini (=−3 V)

图18

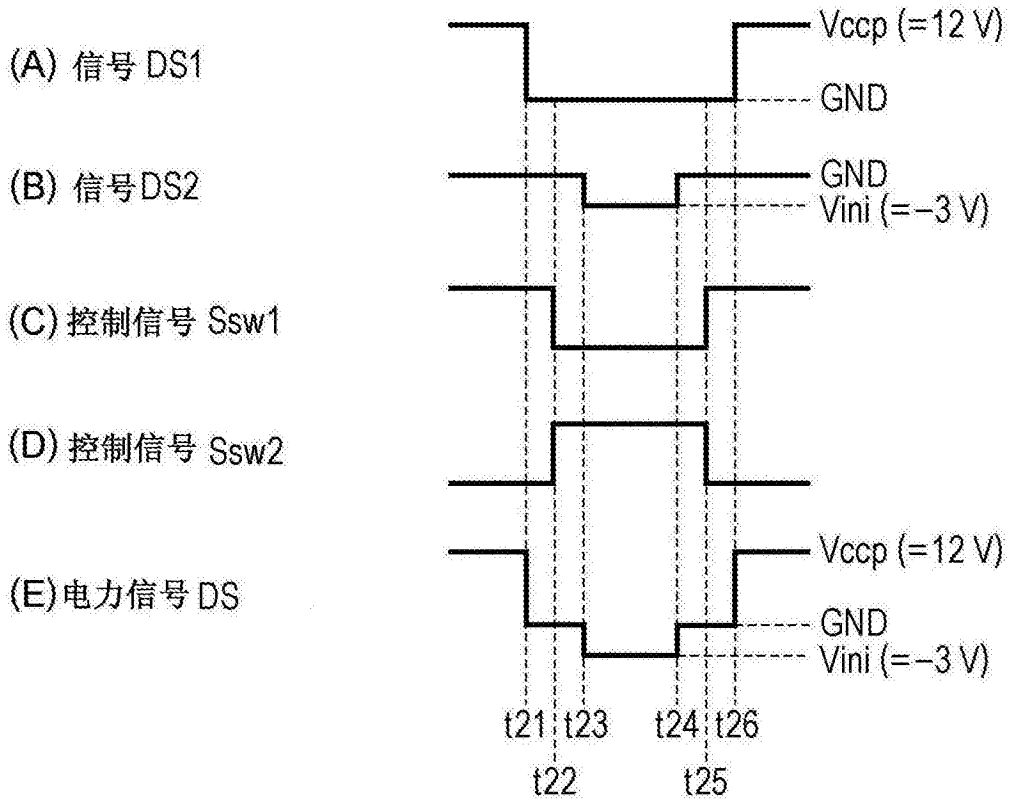

(A) 信号 DS1
(B) 信号DS2
(C) 控制信号 Ssw1
(D) 控制信号 Ssw2
(E)电力信号 DS
Vccp (=12 V)
GND
GND
Vini (=−3 V)
Vccp (=12 V)
GND
Vini (=−3 V)
t21
t22
t23
t24
t25
t26

图19

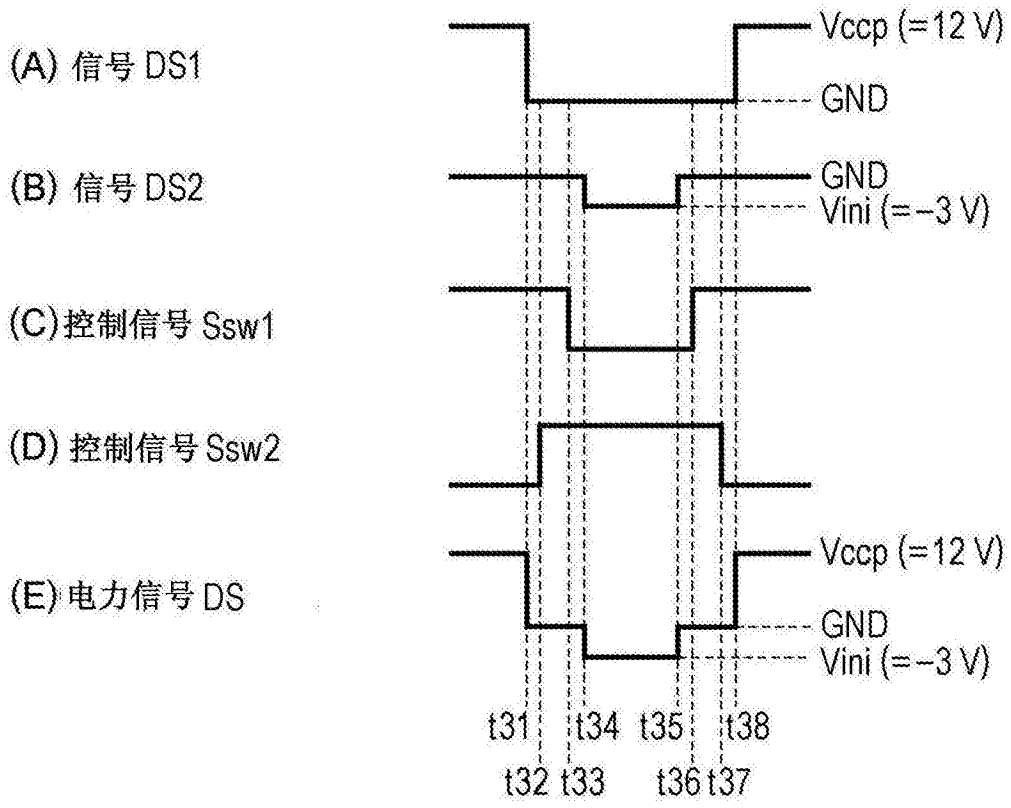

(A) 信号 DS1
(B) 信号 DS2
(C)控制信号 Ssw1
(D) 控制信号 Ssw2
(E) 电力信号 DS
Vccp (=12 V)
GND
GND
Vini (=−3 V)
Vccp (=12 V)
GND
Vini (=−3 V)
t31
t32
t33
t34
t35
t36
t37
t38

图20

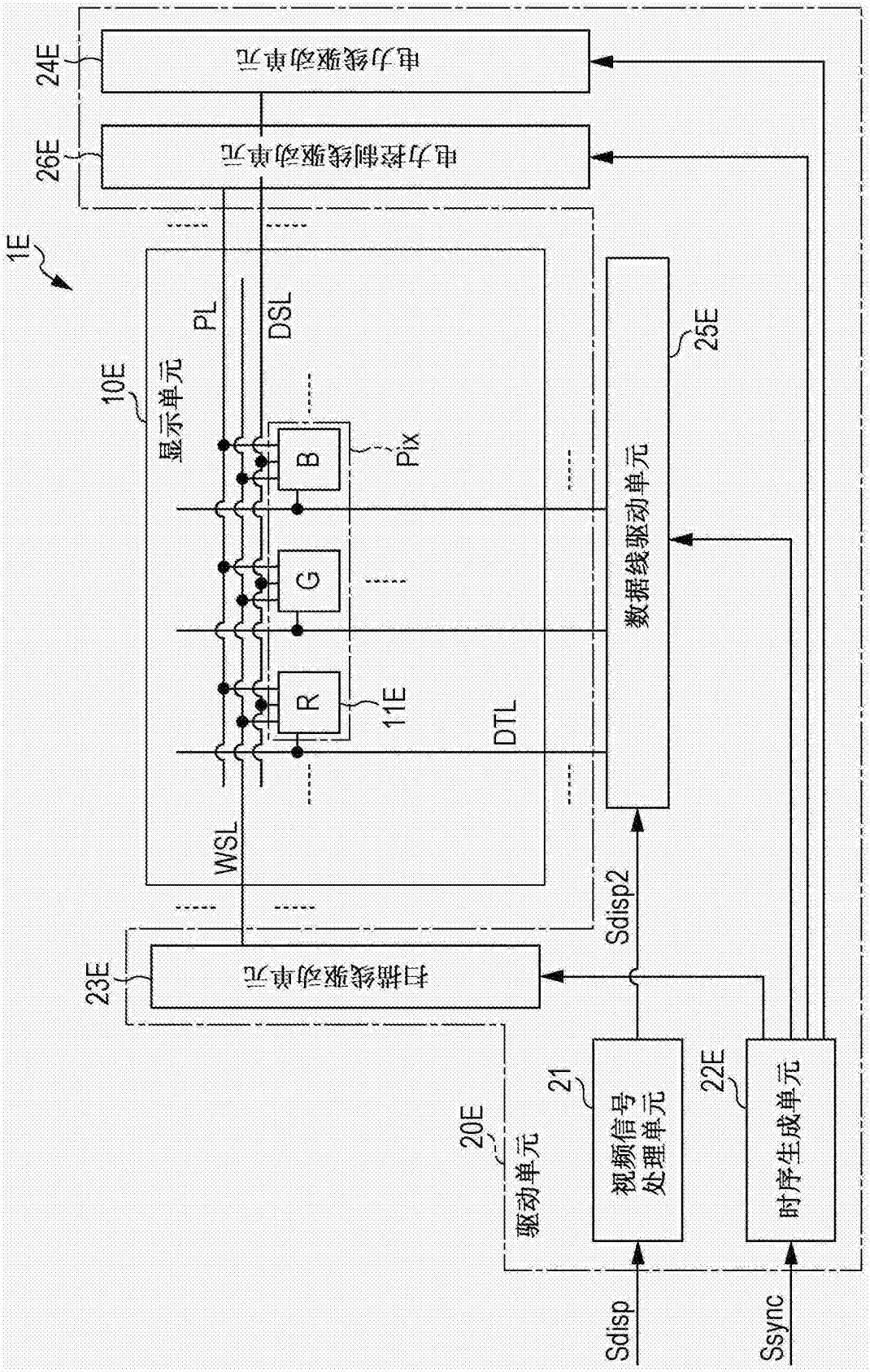

1E
24E
电力线驱动单元
26E
电力控制线驱动单元
10E
显示单元
PL
DSL
B
G
R
Pix
11E
DTL
WSL
25E
数据线驱动单元
23E
扫描线驱动单元
Sdisp2
20E
驱动单元
21
视频信号处理单元
22E
时序生成单元
Sdisp
Ssync

图21

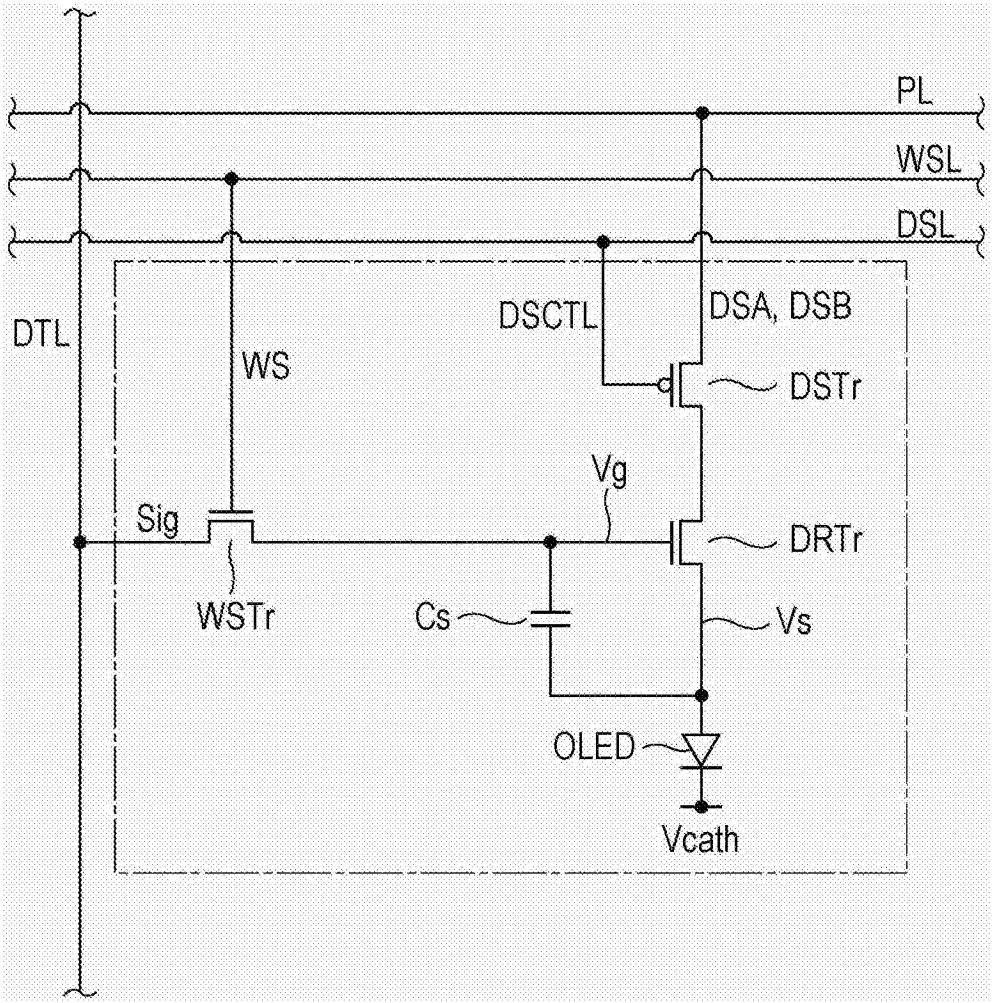

PL
WSL
DSL
DTL
WS
DSCTL
DSA, DSB
DSTr
Vg
Sig
DRTr
WSTr
Cs
Vs
OLED
Vcath

图22

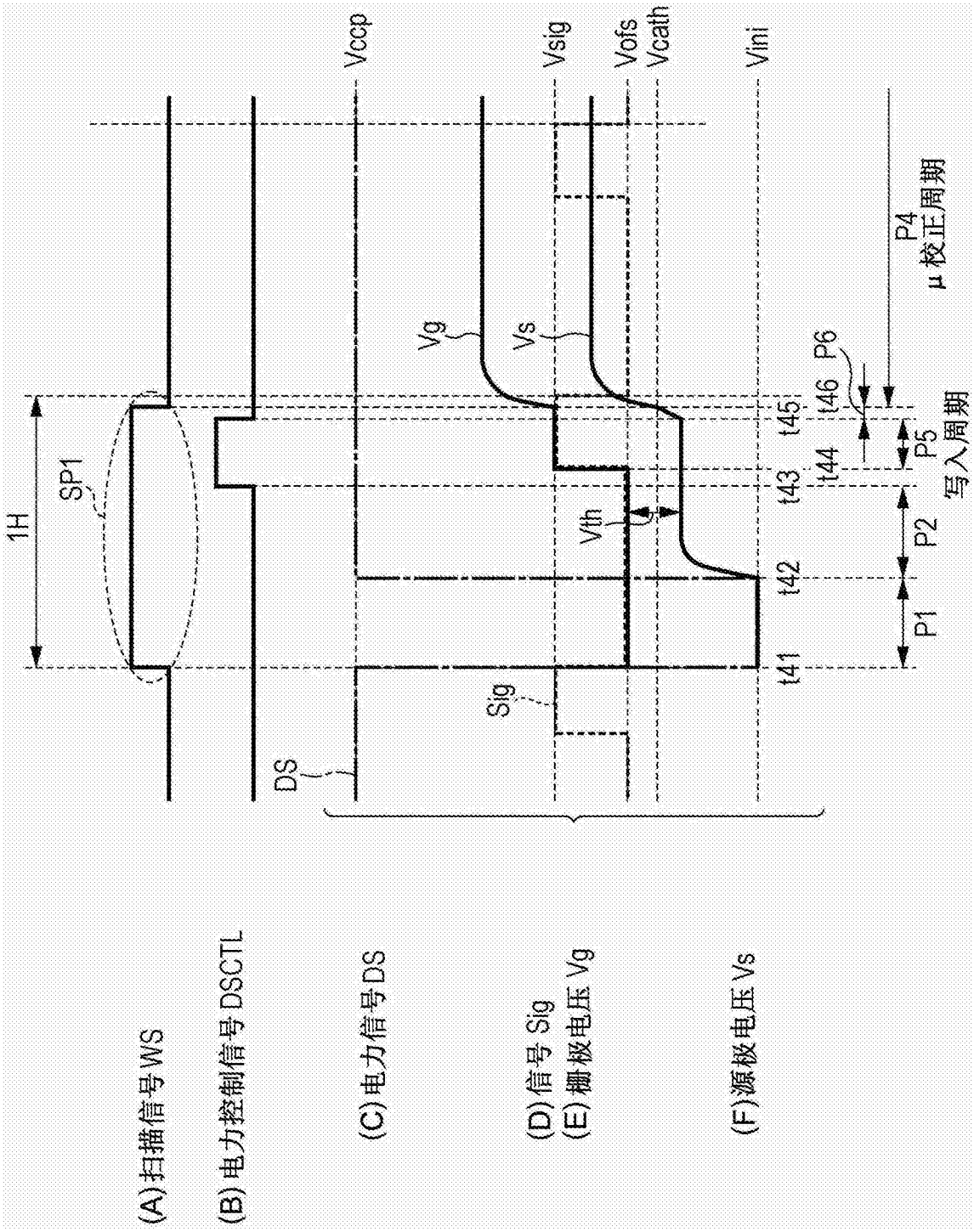

(A)扫描信号WS
(B)电力控制信号DSCTL
(C)电力信号DS
(D)信号Sig
(E)栅极电压Vg
(F)源极电压Vs
1H
SP1
DS
Vccp
Sig
Vg
Vs
Vsig
Vofs
Vcath
Vini
Vth
t41
t42
t43
t44
t45
t46
P1
P2
P5
P6
P4
μ校正周期
写入周期

图23

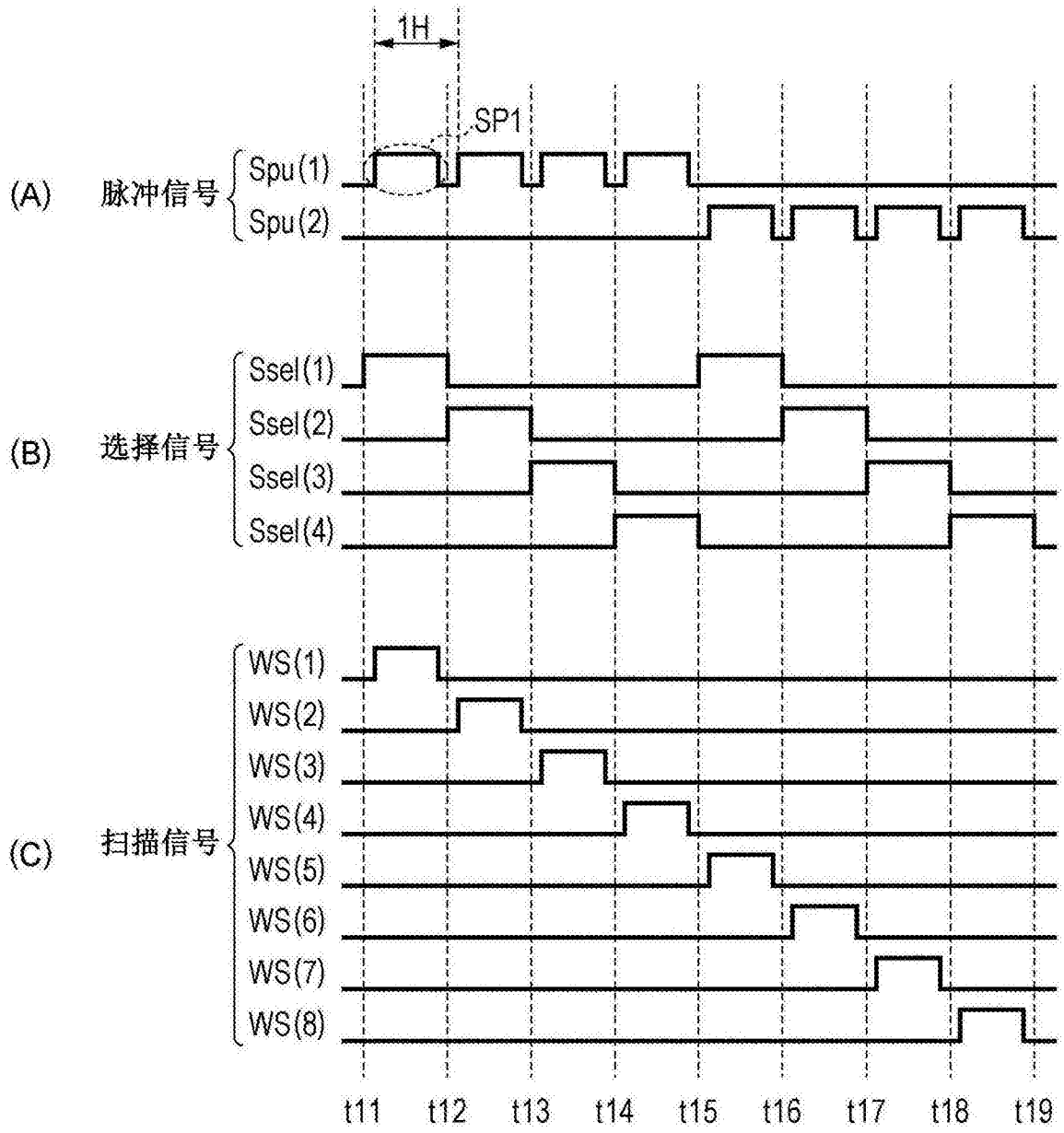

1H
SP1
(A)
脉冲信号
Spu(1)
Spu(2)
(B)
选择信号
Ssel(1)
Ssel(2)
Ssel(3)
Ssel(4)
(C)
扫描信号
WS(1)
WS(2)
WS(3)
WS(4)
WS(5)
WS(6)
WS(7)
WS(8)
t11
t12
t13
t14
t15
t16
t17
t18
t19

图24

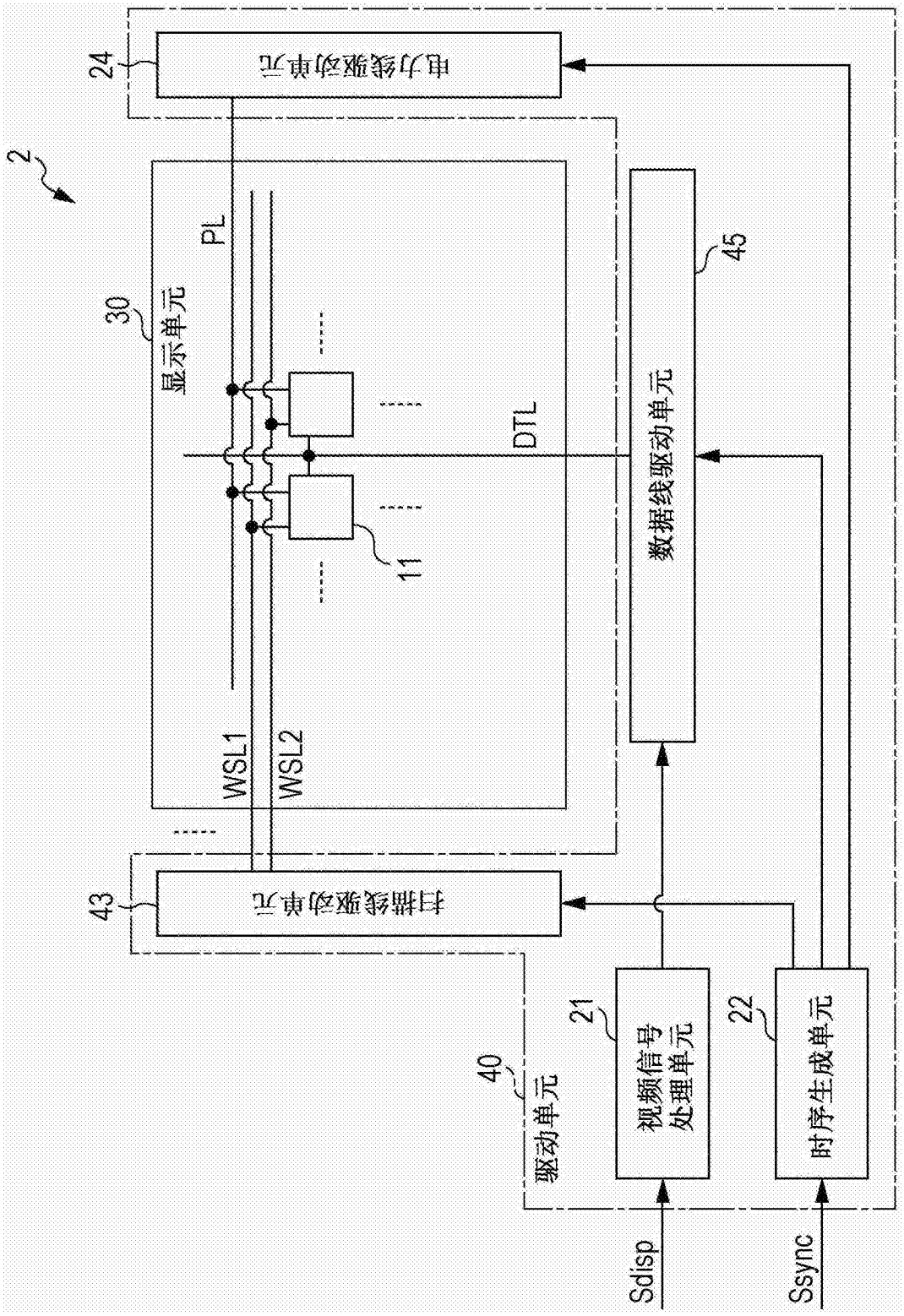

2
24
电力线驱动单元
30
显示单元
PL
DTL
11
45
数据线驱动单元
WSL1
WSL2
43
扫描线驱动单元
40
驱动单元
21
视频信号处理单元
22
时序生成单元
Sdisp
Ssync

图25

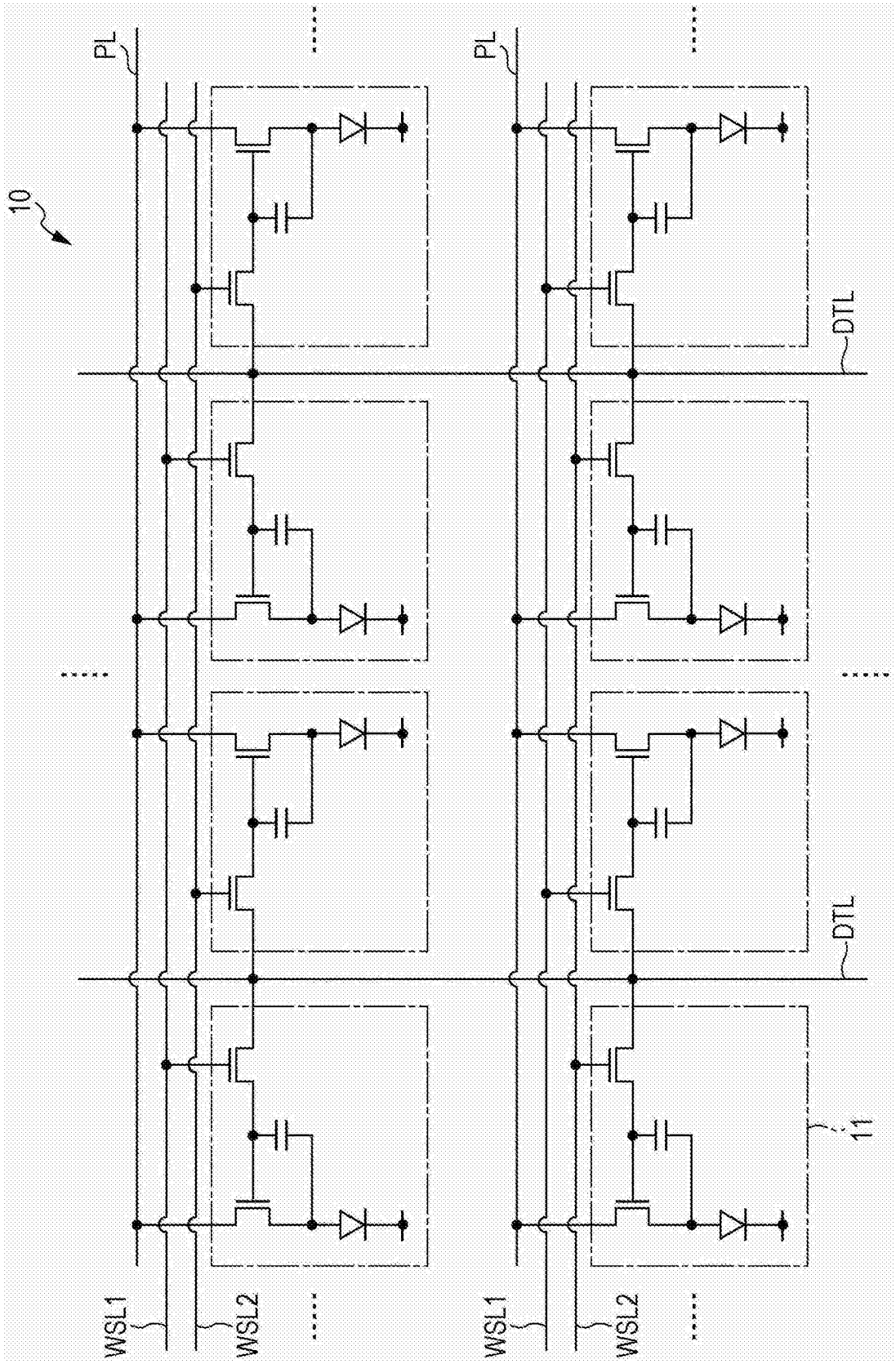



图26

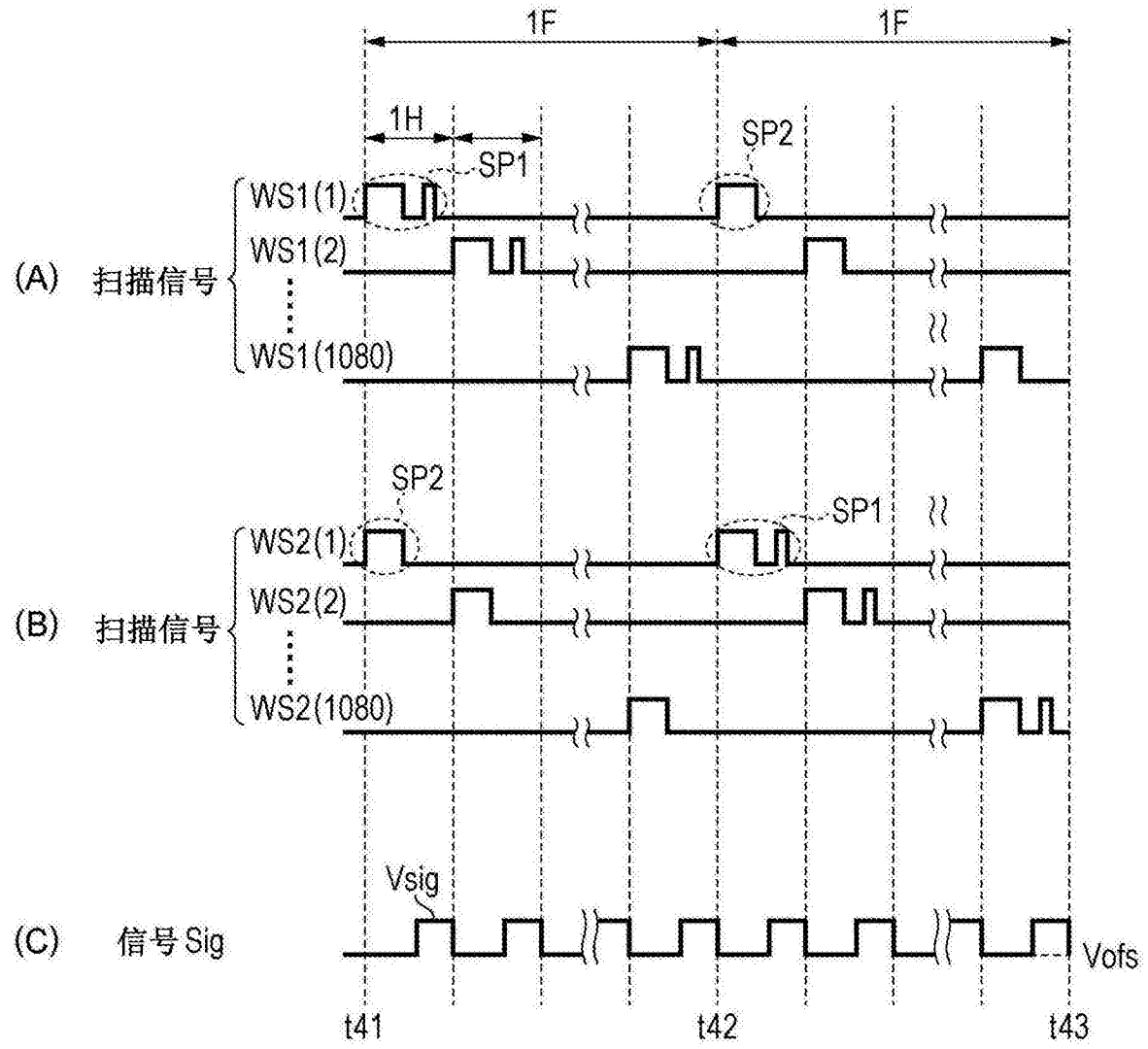

1F
1F
1H
SP1
SP2
(A) 扫描信号
WS1(1)
WS1(2)
WS1(1080)
SP2
SP1
(B) 扫描信号
WS2(1)
WS2(2)
WS2(1080)
Vsig
(C) 信号 Sig
Vofs
t41
t42
t43

图27

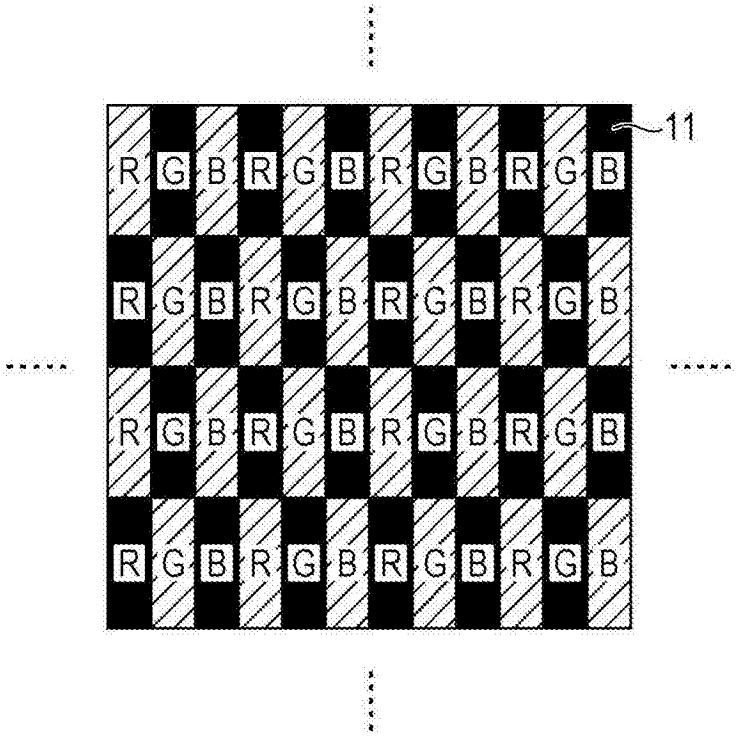



图28A

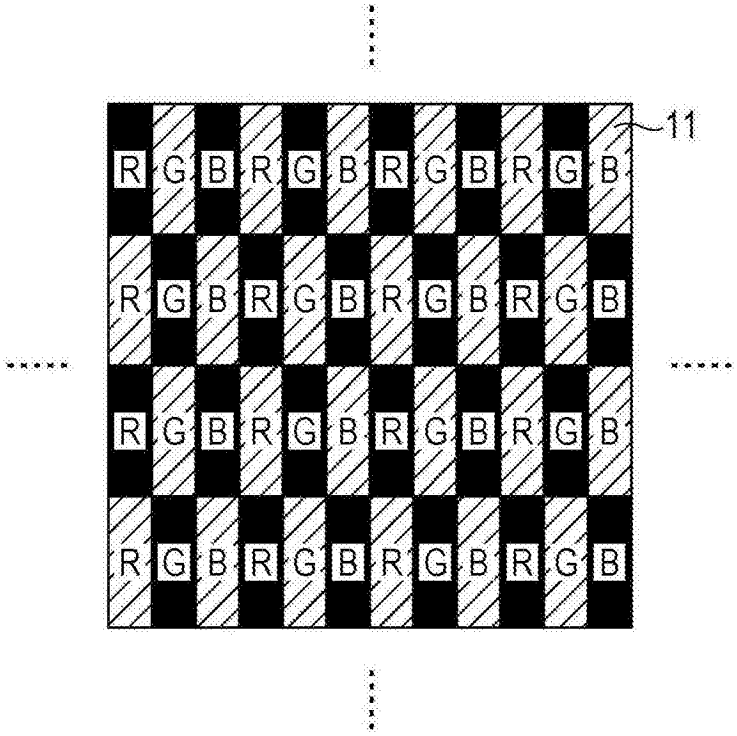



图28B

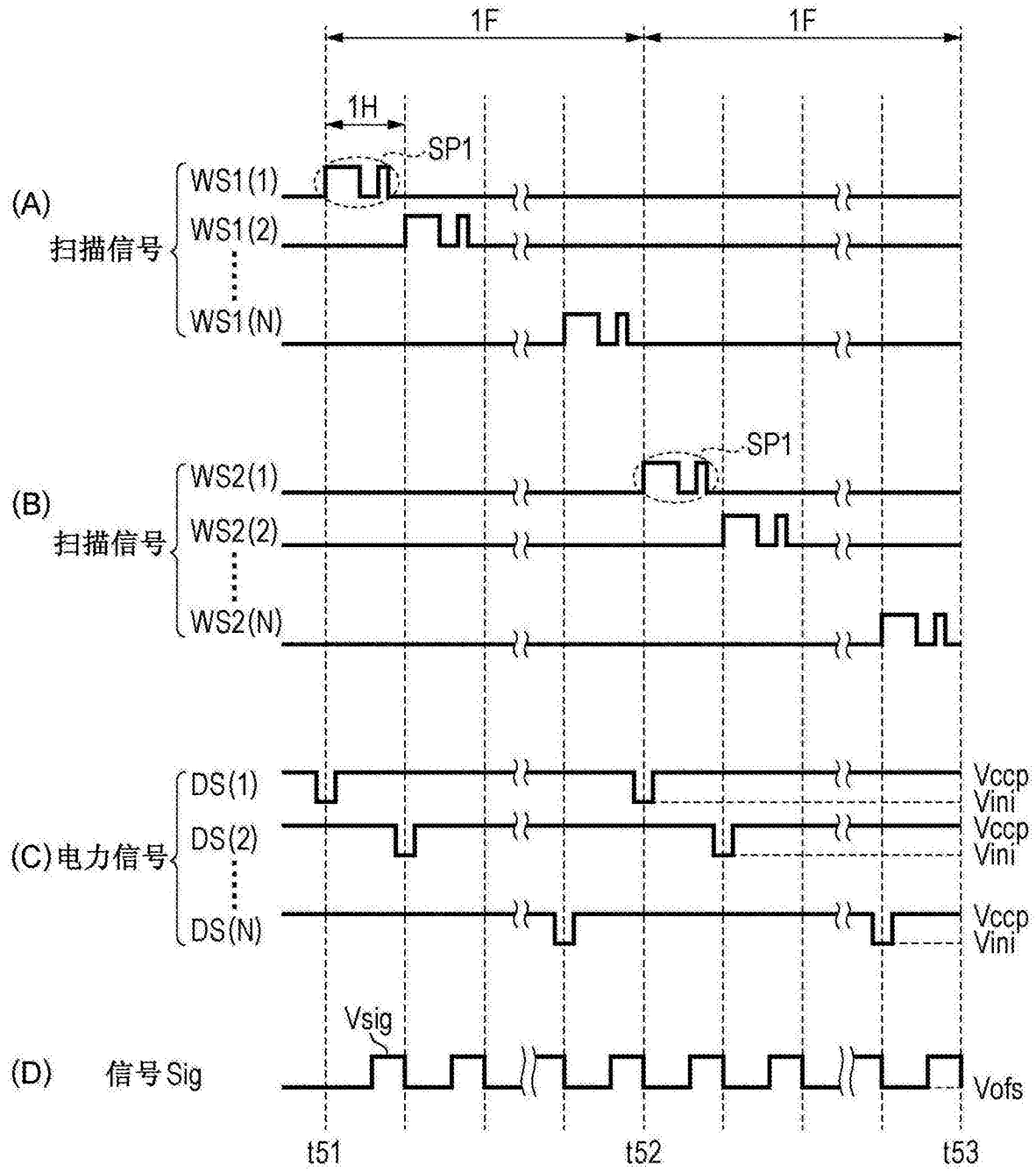

1F
1F
1H
SP1
(A)
扫描信号
WS1(1)
WS1(2)
WS1(N)
SP1
(B)
扫描信号
WS2(1)
WS2(2)
WS2(N)
(C)电力信号
DS(1)
DS(2)
DS(N)
Vccp
Vini
Vccp
Vini
Vccp
Vini
Vsig
(D) 信号Sig
Vofs
t51
t52
t53

图29

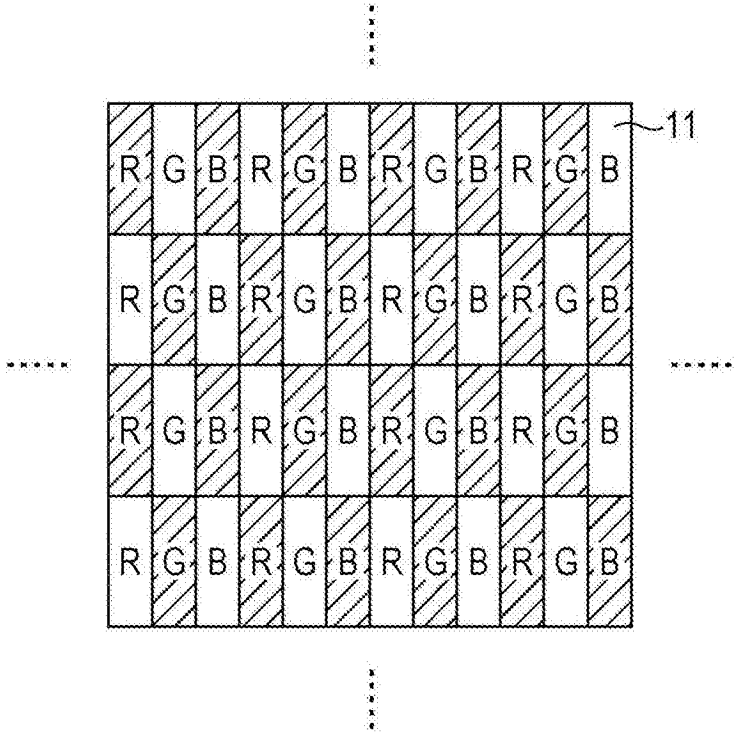



图30A

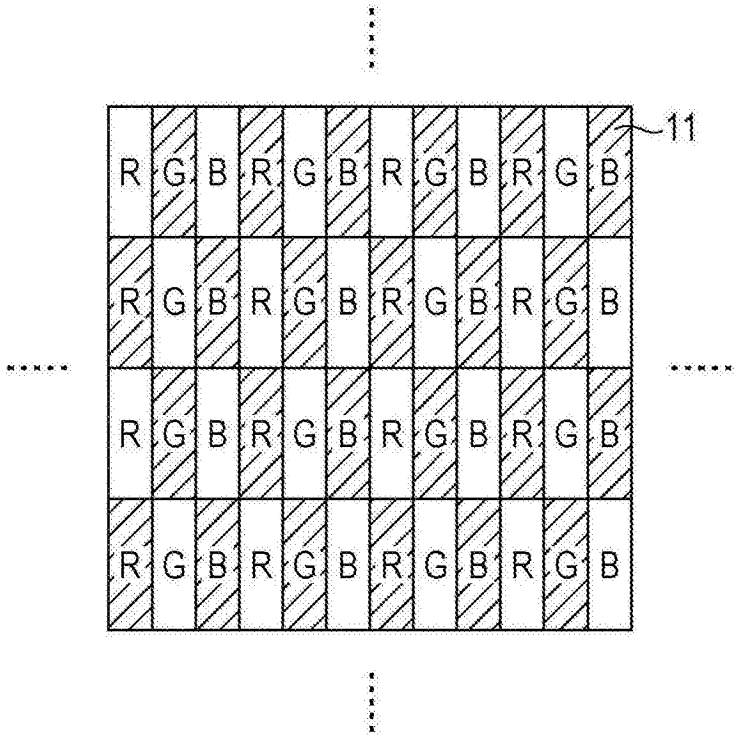



图30B

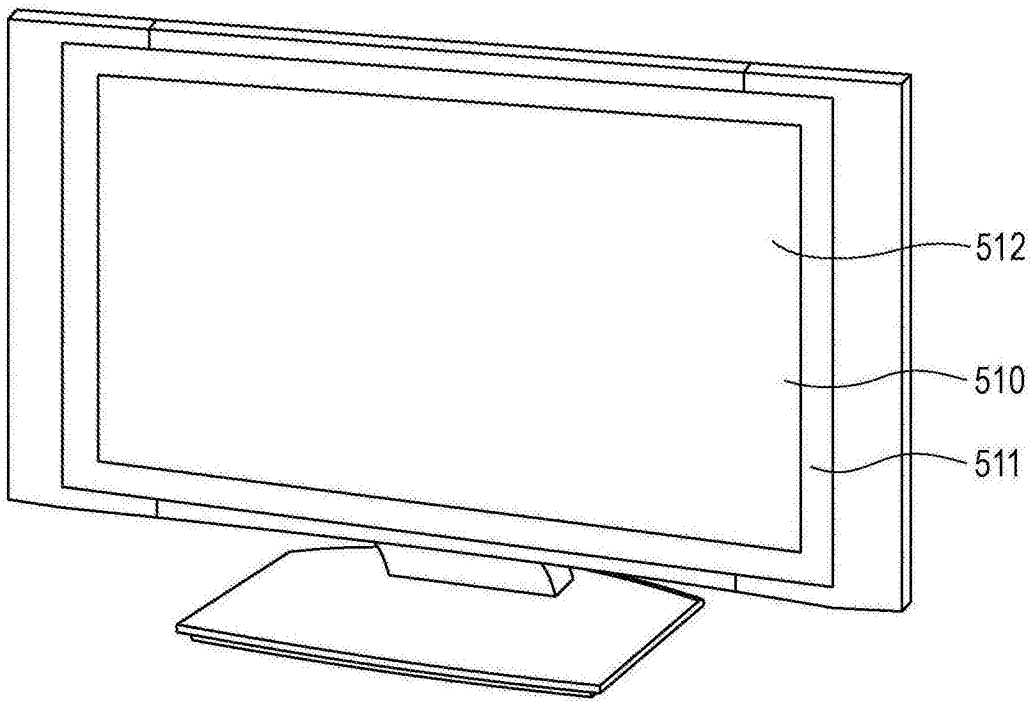



图31