(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3842511号
(P3842511)
(45)発行日　平成18年11月8日(2006.11.8)　(24)登録日　平成18年8月18日(2006.8.18)

(51)Int.Cl.　F I
H04Q 3/52 (2006.01)　H04Q 3/52 B

請求項の数 15　(全 16 頁)

(21)出願番号　特願2000-40397(P2000-40397)
(22)出願日　平成12年2月18日(2000.2.18)
(65)公開番号　特開2000-244952(P2000-244952A)
(43)公開日　平成12年9月8日(2000.9.8)
審査請求日　平成13年5月28日(2001.5.28)
(31)優先権主張番号　09/253398
(32)優先日　平成11年2月19日(1999.2.19)
(33)優先権主張国　米国(US)

(73)特許権者　596092698
ルーセント　テクノロジーズ　インコーポレーテッド
アメリカ合衆国．０７９７４－０６３６　ニュージャーシィ，マレイ　ヒル，マウンテン　アヴェニュー　６００
(74)代理人　100064447
弁理士　岡部　正夫
(74)代理人　100085176
弁理士　加藤　伸晃
(74)代理人　100106703
弁理士　産形　和央
(74)代理人　100096943
弁理士　臼井　伸一

最終頁に続く

(54)【発明の名称】多重ポート・カプラを使用する光学的空間スイッチ

(57)【特許請求の範囲】
【請求項１】
スイッチの大きさが１単位ずつ増大する一連の接続された光学的スイッチを備えるＮｘＮの次数の非ブロッキング光学的ルーティングスイッチであって、
前記接続された光学的スイッチのうちの少なくとも２つのものが各々一組の多重ポート自己結像多重モード干渉カプラと、
前記カプラを接続する複数の光学的経路と、
前記各相互接続経路内の複数の位相制御素子とを備えることを特徴とする非ブロッキング光学的ルーティングスイッチ。
【請求項２】
請求項１に記載のスイッチにおいて、前記二つの接続している光学的スイッチが、３×３の次数のスイッチに接続している２×２の次数のスイッチを備えるスイッチ。
【請求項３】
請求項１に記載のスイッチにおいて、前記接続している各光学的経路が、位相制御素子を含むスイッチ。
【請求項４】
請求項１に記載のスイッチにおいて、前記相互接続経路の中の一つを除いて、すべての経路が、位相制御素子を含むスイッチ。
【請求項５】
請求項１に記載のスイッチにおいて、前記接続している光学的スイッチ、および前記接

続している光学的経路が、共通の導波材料システムに設けられているスイッチ。
【請求項６】
請求項５に記載のスイッチにおいて、前記共通の導波材料システムが、シリカ平面光波システムであるスイッチ。
【請求項７】
請求項５に記載のスイッチにおいて、前記共通の導波材料システムが、半導体材料システムであるスイッチ。
【請求項８】
請求項７に記載のスイッチにおいて、前記半導体導波材料システムが、ＩｎＰ／ＩｎＧａＡｓＰ材料システムであるスイッチ。
【請求項９】
請求項３に記載のスイッチにおいて、前記位相制御素子の中の少なくとも一つが、熱的に調整することができるスイッチ。
【請求項１０】
請求項３に記載のスイッチにおいて、前記位相制御素子の中の少なくとも一つが、電気光学的に調整することができるスイッチ。
【請求項１１】
請求項３に記載のスイッチにおいて、前記位相制御素子の中の少なくとも一つが、キャリヤ注入により調整することができるスイッチ。
【請求項１２】
請求項１に記載のスイッチにおいて、さらに、前記第一の光学的に接続しているスイッチが発生する散乱放射を吸収または分散するための光学的に吸収または分散するための構造体を備えるスイッチ。
【請求項１３】
Ｎが４と等しいか、４より大きい請求項１に記載のスイッチ。
【請求項１４】
請求項１に記載のスイッチにおいて、
前記複数の位相制御素子が、π／Ｎの倍数である位相修正を有するよう構成されているスイッチ。
【請求項１５】
請求項１に記載のスイッチにおいて、
前記複数の位相制御素子が、所望のスイッチ状態に実質的に同時に構成されているスイッチ。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、光ファイバ通信システム用の光学的スイッチに関し、特に、スイッチを適当に設定することにより、入力信号の出力転送（ルーティング、経路）のすべての可能な組合せを行うことができる光学的空間スイッチに関する。
【０００２】
【従来の技術、及び、発明が解決しようとする課題】
空間分割スイッチは、無線通信ネットワークの中枢部材である。例えば、空間分割スイッチおよび時分割スイッチの組合せは、北米電気通信ネットワークで使用されているＡＴ＆Ｔ　ＥＳＳ（登録商標）電子スイッチの中核をなすものである。
【０００３】
光ファイバ通信の進歩および、それに伴い、キャリヤ・ビット速度および通常のファイバ・ケーブル・カウントの急速な増大およびネットワークが複雑になるにつれて、中間で光学的信号を電子信号に変換しないで、一組の入力から一組の出力へ転送する、光学的領域で動作する空間分割スイッチへの関心が高まってきている。ヒントン他の著書は、これら光学的空間分割スイッチへの優れた入門書である［参考文献４］。（本明細書の末尾の参

考文献の章に、参考文献に番号をつけて詳しく紹介してある。列挙したすべての参考文献は、引用によって本明細書の記載に援用する。

【０００４】

ヒントン他が報告しているように、高次の空間分割スイッチ、すなわち、多数の入力を持つ空間分割スイッチは、通常、指定の方法で相互に接続している、もっと小さな素子の空間スイッチからできている。スイッチの次数が増大するにつれて、高次のスイッチのスイッチ素子の数が、すぐに非常に多くなることも理解できる。また、信号経路の交差の数も増大する。このような二つの事情があるので、スイッチを実際に製造するのは困難であり、この困難は、スイッチの次数が増えるにつれてますます増大する。

【０００５】

今日まで、実際に製造された最も高次の空間スイッチは、ニオブ酸リチウム材システム［参考文献７］、およびドーピングしたシリカ導波管材料システム［参考文献８］による、１６×１６の次数のものである。参考文献７は、三段のネットワーク・アーキテクチャの形に接続されている２３のモジュールを備え、モジュール接続ファブリック内に、３０８の導波管クロスオーバーおよび４２の交差を持つ、全部で４４８個の２×２の次数の指向性カプラ導波管スイッチを含む１６×１６の次数のスイッチを記載している。参考文献８は、一つのシリカ導波管基板上に、二重のマッハ・ツェンダー２×２の次数のスイッチング素子の１６×１６の次数のマトリックスを使用する１６×１６の次数のスイッチを記載している。

【０００６】

実用上の立場からいえば、空間分割スイッチのスイッチ素子の数はできるだけ少ないことが望ましいし、上記スイッチ素子を相互に接続する転送ファブリックはできるだけ簡単であることが望ましい。高次のスイッチを実用化する場合、スイッチ・ファブリックは、全体のスイッチ動作を行うために、後で相互に接続される個々のスイッチ・モジュールからできていることが望ましい。そうすることにより、スイッチ・ファブリック全体が、一つのモジュールの構造をしている場合に起こる高い密集状態が軽減される。密集の度合が高くなると、必然的にチップの歩留まりが悪くなり、必要なモジュールの電気的および熱的管理の複雑さおよび制限が増大する。スイッチ・モジュールそれ自身は、通常、高次のスイッチ・ファブリックを形成している多数のスイッチ素子を備え、また、数個の上記独立高次スイッチを含むことができる。スイッチを全体的に優れたものにするための設計技術の目的は、個々のスイッチ・モジュール内におけるスイッチ・ファブリックの複雑さと、スイッチ・モジュール間の相互接続の複雑さとの間で、最適な折り合いをつけることである。モジュール内および一つの導波管基板上のスイッチ・ファブリックの複雑さが増大すると、それにつれて、電気的および熱的管理がより複雑になり、予想ウエハの歩留まりが低下する。しかし、その場合は、スイッチ・ファブリック全体を形成するための、スイッチ・モジュールの間に設置しなければならない相互接続の数は少なくなる。モジュールでのスイッチング機能の次数が低くなり、または複雑さが軽減すると、モジュールの電気的および熱的集積密度の制限が緩和されるが、相互接続ファブリックはもっと複雑なものになる。

【０００７】

マーフィ他が記載している１６×１６の次数の拡張一般化シャッフル（ＥＧＳ）ネットワーク・スイッチは、このような折り合いの一例を示す。この１６×１６の次数のスイッチ・ファブリックは、三段ネットワークの３９個のスイッチ・モジュールで実行された４４８の基本的２×２の次数のスイッチ素子を備える。それぞれが（７個の２×２の次数のスイッチ素子を備える）、二つの１×８の次数のスイッチを含む１６個のモジュールは、ネットワーク７の第一のコラムを形成し、それぞれが、（４コラムのバニアン・アーキテクチャに３２個の２×２の次数のスイッチ素子を備える）１６×１６の次数のスイッチ機能を行う７個のモジュールは、中央コラムを形成し、それぞれが、二つの１×８の次数のスイッチを含む最後の１６個のモジュールは、第三のコラムを形成する。これら３９個のモジュールを相互に接続しているファイバ・ネットワークは、比較的簡単に形成することが

でき、ネットワークの第一段および第二段との間には、１１２の接続が行われ、第二段と第三段の間には、もう一つの１１２の接続が行われる。これらすべての接続は、簡単な幾何学的模様に配列されている。７個の中央スイッチ・モジュールの導波管スイッチ・ファブリックは、それぞれ、４４個の導波管クロスオーバーを含み、第一コラムおよび第三ネットワーク・コラムの導波管スイッチ・ファブリックは、導波管クロスオーバーを全然含んでいない。しかし、この１６×１６の次数のＥＧＳスイッチ・ファブリックが必要とする膨大な数の信号クロスオーバーは、スイッチ・モジュールをリンクするファイバ接続により形成される。このことは非常に有利である。何故なら、ファイバのクロスオーバーは、損失がなく、クロストークは無視することができる程度のものだからである。一方、導波管スイッチを支持する基板上の、導波管内の信号の交点の場合は、いつでもある程度の信号の損失が生じ、ある程度の信号のクロストークが起こる。それ故、１６×１６の次数のＥＧＳスイッチ・ファブリックは、スイッチ・モジュール間を相互に接続するために、ファイバを使用することにより、導波管相互接続の複雑さおよびそれによる潜在的な性能の低下を抑えながら、導波管基板上に多くのスイッチ素子を集積するという利点を得るために、適度の数のスイッチ・モジュールに分割されてきた。

【０００８】

一つの基板上で行われる、またスイッチング・ネットワークのモジュールとして、それ自身の上、または他の部材と一緒にパッケージされる場合がある、一本または複数のスイッチ・ファブリックの配置を考慮して、設計の際には、能動スイッチング素子の数、信号が通過する素子の数、およびチップ上の信号導波管の交差の数を最も少なくするための努力が払われる。

【０００９】

上記１６Ｘ１６の次数の空間スイッチは、個々の２×２の次数のスイッチ素子からなる。より高次の基本的スイッチ素子を入手することができる場合には、全体のスイッチを形成するのに、上記素子の数をもっと少なくすることができることは明らかである。ゴーの場合には［参考文献８］、例えば、１６×１６の次数のスイッチ・マトリックス・アレーは、（それぞれが、スイッチング動作の際に高い消光比を達成するために、二重の二つの２×２の次数のマッハ・ツェンダー干渉計を備える）２５６個の２×２の次数のスイッチ・ユニットを使用するが、基本的スイッチ素子が、４×４の次数のスイッチである場合には、スイッチ素子の数は６４だけですむ。マーフィの場合には［参考文献７］、１×８の次数の基本スイッチ素子が入手できれば、ファブリックの第一および最後のコラムで使用するスイッチ素子の数は、２２４から３２になり、４×４の次数の基本スイッチ素子を入手できれば、中央コラムに必要な素子の数は、２２４から７０（１４個の４×４の次数の素子および５６個の２×２の次数の素子）になり、素子全体の数は、現在の４４８から１０２に減少する。スイッチ・ユニットとして高次の素子を使用すれば、必要な素子の全部の数が非常に少なくなることは明らかである。

【００１０】

１９７５に最初に注目された［参考文献９］、多重モード干渉（ＭＭＩ）カプラと呼ばれる多重ポート導波管デバイスの一つの形式は、その自己結像の特性のために、過去数年にわたってかなり注目された［参考文献１０、１１、１２］。この特性というのは、多重モード部分の入力への光学的視野を、入力面からハッキリと定義された光学的経路の長さのところに、多重モード導波管に沿って、さらに再結像するというものである。これらの自己映像は、導波管の断面の入力フィールドの設置位置、および映像面への光学的経路の長さにより、一つである場合もあるし、複数である場合もある。自己映像の最も簡単な発生は、恐らく、多重モード導波管部分に沿って、距離Ｌ１，１のところに生じる入力フィールドの一つの自己映像であろう。この場合、Ｌ１，１＝３π／（β０－β１）であり、β０およびβ１は、多重モード導波管の最も低い一次モードの伝播定数である。Ｎ個の複数の映像は、距離ＬＮ，Ｍのところで得られる。この場合、ＬＮ，Ｍ＝（Ｍ／Ｎ）３π／（β０－β１）であり、Ｍは、ＭおよびＮが共通の分母を持たないような整数である［参考文献１２］。

【００１１】
導波管デバイスにおいては、入力フィールドが制限され、通常、また入力フィールドは、単一モード入力導波管により供給される。Ｎ×Ｎの次数のＭＭＩカプラの場合には、Ｎ個の出力を発生する入力ガイドを設置することができる位置がＮ個存在する。均等電力スプリッタの場合には、Ｎ個の出力信号の間の違いは、その相対位相だけである。バックマンが、出力の位相関係を含む、Ｎ×Ｎの次数のＭＭＩカプラを詳細に説明している［参考文献１２］。
【００１２】
多重モード干渉カプラの多重結像特性は、小型の２×２の次数のカプラおよび１×Ｎの次数の電力スプリッタとしての、ＭＭＩカプラを使用して利用された［参考文献１４、１５］。
【００１３】
ＭＭＩ結像カプラの動作は、光の伝播に関して対称であるので、同じ相対強度およびある相対位相を持つ、そのＮ個の出力ポート光学的フィールドに提供された１×Ｎの次数のカプラは、同じ信号のこれらの出力に現われた時、反対の動作の一つの入力フィールドに対応する一つの新しいフィールドを供給するように、これらのフィールドを結合する。これらの入力信号の相対位相を、反対の動作の異なる入力位置からのものに対応するものに変化させた場合には、出力が後者のポートにスイッチされる。このようにして、スイッチング動作が行われる。
【００１４】
このスイッチング動作は、１０個の各出力ポートへ光信号をスイッチする目的で、入力信号の相対位相を制御するために、１０×１０の次数のＭＭＩへの、１０の各入力上の位相変調装置を持つ１×１０の次数のＭＭＩ電力スプリッタから１０個の信号の供給を受ける１０×１０の次数のＭＭＩカプラを使用するＧａＡｓ／ＡｌＧａＡｓ材料システムで１×１０の次数のスイッチに対して実際に行われた［参考文献１６］。（上記論文の名称に、「１０×１０の次数の」スイッチが使用されているが、第二の１０×１０の次数のＭＭＩに入力を供給するために、１０×１０の次数のＭＭＩカプラを使用しても、機能はもとの通りで変わらない。ＩｎＰ材料システムでの１×４の次数のスイッチの実行が、接続アーム上に位相制御部分を持つ二つの４×４の次数のＭＭＩカプラを使用して実際に行われた［参考文献１７］。この場合には、同様に、第一のＭＭＩカプラは、電力分割を行い、位相制御は、第二のＭＭＩへの、これらの電力が等しい入力の相対位相を設定する。位相制御を適当に設定することにより、出力を４個の出力ポートのどれかにスイッチすることができる。
【００１５】
本発明者は、ＭＭＩをベースとするカプラが、集積電力スプリッタおよびスイッチ素子で使用するのに特に適していることに気がついた。何故なら、上記カプラは、異なる出力ポートに信号を転送する自己結像を行うために、干渉に依存しているけれども、この結像動作は、偏光に対する感度は非常に低く、製造プロセスに通常つきものの、デバイスの大きさおよび組成の変化に高い許容範囲を持つからである。上記カプラは、また、広い光学的帯域で動作する［参考文献１３］。
【００１６】
１×４の次数のＩｎＰをベースとするスイッチ基準の場合には［参考文献１７］、二つのコラム転送装置－選択装置の、実行した１×４の次数のＭＭＩをベースとするスイッチからできている、厳格に非ブロッキングな４×４の次数のスイッチが提案された［参考文献４］。この装置は、８個の１×４の次数のスイッチと、１６個のスイッチ素子相互接続を必要とする。
【００１７】
「厳格な非ブロッキング」スイッチとは、任意のアイドル入力が、スイッチ・ファブリック内に、すでに存在する接続の配置がどうであろうとも、何時でも、入力アイドル出力に接続することができるスイッチである。接続性が低い場合は、「広い意味での非ブロッキ

ング」であると報告されているが、その場合には、すべての接続が、特定のアルゴリズムに従って設定されている場合には、任意のアイドル入力を入力アイドル出力に接続することができ、また、「再配置可能な非ブロッキング」であるとも報告されていて、その場合には、現在の接続を再配置できる場合、アイドル入力をアイドル出力に接続することができる。それ故、厳格な非ブロッキング・スイッチ・アーキテクチャは、入力ラインと出力ラインに接続する際に最も柔軟性に富んでいて、通常、最も望ましいタイプのスイッチである。それ自身厳格に非ブロッキングでないコンポーネント・スイッチ・モジュールから、厳格な非ブロッキング・ネットワークを形成することができるし、それ自身厳格に非ブロッキングなスイッチ・モジュールを使用して、厳格な非ブロッキング・ネットワークを構成することもできる。

【００１８】

【課題を解決するための手段】

本発明は、ＭＭＩをベースとするスイッチ素子を使用するＮ×Ｎの次数のブロッキング・スイッチ・モジュールを提供する。この装置は、スイッチング動作を行うのに最小限度の制御素子しか必要としないし、信号導波管の交差を使用しない。スイッチ制御の設定は、設定手順用の簡単で透明なアルゴリズムにより決定される。種々の上記開示の非ブロッキングなＮ×Ｎスイッチのモジュールを備える、非常に高次のスイッチ・ファブリックが考えられる。「Ｎ」の適当な数値の決定は、個々のスイッチ・モジュールの性能と、関連するモジュール相互接続ファブリックの必要な複雑さとを折り合わせる実際上の考慮事項である。非ブロッキングなＭＭＩをベースとするスイッチ装置から作ることができる空間スイッチ・ファブリックは、より高次の空間－波長－時間スイッチの任意の組合せを形成するために、波長分割スイッチおよび時分割スイッチの両方と組合せることができる。

【００１９】

【発明の実施の形態】

この説明は三つの部分に分かれている。第一部においては、本発明の光学的スイッチで構成部材として使用されるＮ×Ｎの次数の多重モード干渉カプラ（ＭＭＩカプラ）の性質および動作について説明する。第二部においては、本発明の光学的スイッチで構成部材として使用することができる従来の光学的スイッチについて説明する。第三部においては、本発明の光学的スイッチについて説明する。

【００２０】

本発明の利点、性質および種々の他の特徴は、添付の図面に詳細に示す例示としての実施形態を考慮すれば、さらに完全に理解することができるだろう。

【００２１】

なお、これらの図面は本発明の概念を説明するためのものであって、正確に縮尺されていないことを理解されたい。図面全体を通して、類似の素子には同じ参照番号がつけてある。

【００２２】

Ｉ．ＭＭＩカプラ

図１は、導波管の自由なスラブ領域１１、および単一モードの導波管ポート１２を備えるＮ個の出力のＭＭＩカプラ１０である。入力ポートはＮ個、出力ポートもＮ個ある。バックマンが、出力信号の相対位相、および出力、入力およびカプラ導波管部分の間の寸法の関係について記載している［参考文献１２］。図２は、Ｎ＝３である場合を示す。この場合、光学的出力信号の相対位相は、｛０、－π、－２π／３｝である。すべての出力の電力は同じであり、（スイッチ損失を無視した場合）、入力電力の１／３である。

【００２３】

図３は、反対の動作を行っている図２のＭＭＩカプラである。図２に示すように、同じ電力の信号が、同じ位相関係で（しかし、符号は反対で）三つの入力に供給されると、信号出力は、一番上の出力１から得られる。

【００２４】

同じように、信号が入力２に供給された時、入力位相を図２のＭＭＩカプラのｒ．ｈ．ｓ

．からの信号に対応させると、図３の出力２から信号が得られる。図２の入力３および図３の出力３についても同じことがいえる。図４は、必要な位相関係の表である。

【００２５】

II．従来のスイッチ

図５（Ａ）は、位相制御素子５２（Ｆ１、Ｆ２、．．．、ＦＮ）を含む接続リンク５１により、ＭＭＩをベースとする二つのカプラ１０Ａおよび１０Ｂを直列に接続することにより形成した従来のスイッチ５０である。第二のＭＭＩカプラの入力の間の相対位相だけが関連しているので、一つの位相制御素子（例えば、Ｆ１）を省略することができ、Ｎ－１位相制御素子だけあればよい。その後で、Ｎ－１位相制御素子を適当に設定することによって、ｉ．ｈ．ｓ．ＭＭＩカプラの、Ｎ個の入力ポートの中の任意のものに対する入力を、ｒ．ｈ．ｓ．ＭＭＩカプラの、ｒ．ｈ．ｓ．上のＮ個の出力の中の任意のものにスイッチすることができる。下の図５（ｂ）はそのことを示す。

【００２６】

位相制御素子を別の物理的方法で実行することができ、導波管構造体に使用する材料システムに依存することもできる。半導体をベースとする導波管の場合には、電気光学効果またはキャリヤ効果を使用することもできる。ニオブ酸リチウム・ガイドの場合には、電気光学的な位相変化を使用することができる。ドーピングしたシリカ・ガイドの場合には、必要な位相変化を起こさせるために、熱光学効果を使用することができる。偏光に感じないようにしておくために、位相制御素子は偏光から影響を受けないものでなければならない。

【００２７】

図５のスイッチは、ｉ．ｈ．ｓ．ＭＭＩカプラへの信号入力を、ｒ．ｈ．ｓ．ＭＭＩカプラの任意の出力に転送することができる。中間の制御素子５２を、それぞれ上記のように設定することにより、ｉ．ｈ．ｓ．ＭＭＩカプラの他の入力への信号を他のｒ．ｈ．ｓ．ＭＭＩカプラの出力に転送することができる。図６は、Ｎ＝３である場合の、この転送を示す表である。可能なスイッチ位置は、三つだけである。

【００２８】

完全な接続性を得るためには、Ｎ！のスイッチ状態が必要である。スイッチ状態のこの完全な設定は、同じＭＭＩカプラと、位相制御素子とを接続することにより行うことができる。Ｎ×Ｎの次数のスイッチの場合には、段階毎に、Ｎ－１個の位相コントローラのＮ－１の段階が必要になる。図７は、３！＝６状態を必要とする３×３の次数のスイッチに対するものである。この場合、それぞれ、二つの相互接続導波管リンク５１上に制御素子５２を持つ、二つの位相制御段階が、三つの３×３の次数のＭＭＩカプラ１０Ａ、１０Ｂ、１０Ｃの間に使用される。図８は、このスイッチ装置用の転送表である。

【００２９】

各スイッチ状態は、位相制御素子の三つの個々の組合せを持つことが分かった。出力スイッチングを行う場合には、異なる経路を通って、カスケード構成の格子を通過する各信号の異なる成分は、相互に同じ位相で指定の出力に到着しなければならない。各ＭＭＩカプラは、π／Ｎの倍数の相対位相で、その出力を供給し、ＭＭＩカプラ格子の端部の所の出力ポートは、位相が同じである信号成分、モジューロ２πの供給を受けなければならないので、位相制御素子は、π／Ｎの倍数である位相修正を行わなければならない。各段階毎にＮ－１の次数の位相制御素子のＮ－１の段を持つＮ×Ｎの次数のスイッチの場合には、$2N(N-1)^2$の潜在的位相制御設定の全部が可能である。いくつかの連結しているＭＭＩカプラ素子の間の相互作用は、このすべての数を、各入力信号を、一つの別々の出力ラインにスイッチングする解の組に制限する。図７および図８の３×３の次数のスイッチの場合には、全部で１８の有効なスイッチ設定が可能である。そのため、３！、すなわち、６の一意のスイッチ設定の際に、冗長係数は３となる。

【００３０】

連結しているＮ×Ｎの次数のＭＭＩカプラ・スイッチは、Ｎ×Ｎのスイッチング機能のすべてを供給することができるが、あるスイッチング段階の位相制御素子と、他の段階の位

相制御素子との間に発生する相互作用が複雑になるとともに、任意の特定のスイッチ構成を行うために必要な、制御素子の設定の決定のアルゴリズムが複雑になり、そのため、実際のデバイス内の位相制御素子設定を決定する効率的で有効な手段が使えなくなる。このことは、Ｎ×Ｎのスイッチング構成は、より簡単なものであることが好ましいことを意味する。

【００３１】

III．本発明の光学的空間スイッチ

図９は、一単位ずつ増大するスイッチ寸法のシーケンシャルなシリーズを形成する、接続された一連の光学的スイッチ９１（２×２）、９１（３×３）、．．．９１（Ｎ×Ｎ）を備える本発明の簡単なＮ×Ｎの次数の非ブロッキング光学的スイッチ９０である。非ブロッキングであるということは、スイッチを適当に設定することにより、入力信号の出力転送のすべての可能な組合せを行うことができることを意味する。（図５（ａ）および図５（ｂ）に示すように）複数の各位相制御素子を含む複数の光学的経路により相互に接続された一組の多重ポート自己結像多重モード干渉カプラを備えるスイッチ９１の一つまたはそれ以上、好適には、全部が、図５（ａ）または図５（ｂ）に示すように、スイッチングされることが好ましい。第一のスイッチ９１（２×２）は、２×２の次数のスイッチであり、第二のスイッチは、（３×３）の次数のスイッチである。スイッチの大きさは、最後のスイッチがＮ×Ｎの次数になるまで、１単位ずつ増大する。実際の実施形態の場合には、Ｎは、通常、４に等しいか４より大きく、好適には、８に等しいか８より大きいことが好ましい。

【００３２】

図９のスイッチの行動を研究している際に、本発明者達は下記のことに気がついた。すなわち、図５に示し、図６で説明したタイプの、３×３の次数のＭＭＩカプラが供給する出力転送の組合せを図１０の可能な転送の組合せの全部の組と検討し、比較した場合、二つの入力ラインに供給される入力信号を単に交換するだけで、別の転送の組合せが得られることが分かる。図１０に上記のことを示すが、この場合、入力ポート１は固定状態に維持され、その後で、各組合せに対して、入力ポート２および３が交換される場合が追加される。交換した組合せはイタリック体で示してある。

【００３３】

それ故、入力２および３を逆にする場合を含めることにより、３！のスイッチ状態の完全な組が達成されることが分かる。コントローラの異なる設定により、３×３の次数の一つの入力が、異なる出力ポートに転送されるという事実、および上記各設定の場合、ある固定状態で、他の二つの入力が、残りの二つの出力ポートに転送されるという事実を考えれば、このことが不可避であることを理解することができる。しかし、これら二つの入力は、３×３の次数の二つの入力ポートに送ることができ、その後で、これら二つの入力に対する二つの可能な入力転送組合せの両方にアクセスすることができる。

【００３４】

図９のように、後に４×４の次数のスイッチング段を追加することにより、スイッチ・モジュールの大きさを４×４に増大した場合にも、同じことがいえる。４×４の次数のスイッチング段の、四つの各転送設定の場合には、一番上の一つの入力信号がある出力に転送され、その下の残りの三つの入力は、ある指定の方法で、他の三つの出力に転送される。これら三つの入力は、すべての可能な組合せで、４×４の次数のスイッチング段の入力に送られるように、再配置することができ、その後で、これら三つの入力に対するすべての転送の可能性を達成することができ、４×４の次数のスイッチ全体の四つの入力のすべての転送組合せにアクセスすることができる。下の三つの入力の上記組合せは、今説明したように、２×２の次数および３×３の次数のスイッチング段のカスケードにより供給される。

【００３５】

図１１（Ａ）は、２×２および３×３の次数のスイッチング素子のカスケードを備える、完全に構成可能な３×３の次数のスイッチを詳細に示し、図１１（Ｂ）は、上記の２×２

、３×３および４×４の次数の素子のカスケードを備える、完全に構成可能な４×４の次数のスイッチである。

【００３６】

このようにして、図５のタイプのＮ－１の次数のスイッチング素子をカスケード接続することにより、Ｎ×Ｎの次数の非ブロッキング・スイッチを実行することができる。この場合、スイッチング素子の次数は、図９に示すように、２×２から（Ｎ－１）×（Ｎ－１）に増大する。

【００３７】

この増大するカスケード・スイッチ・アーキテクチャが必要とする位相制御素子の数は、Ｎ（Ｎ－１）／２であることが分かる。それ故、（相対位相だけが重要であり、そのため、一つの接続リンクは、制御素子を持つ必要がないという事実を認識して）各Ｎ×Ｎの段で使用されるＮ－１の次数の素子の場合には、１６×１６の次数のスイッチ、丁度１２０の制御素子が必要になる。この数は、図７の格子スイッチ装置が必要とする$(N-1)^2$、すなわち、２２５の制御、およびゴーのスイッチのような、マトリックス・スイッチが必要とするN^2、すなわち、２５６の制御よりかなり少ない。

【００３８】

図１２は、図１１の３×３の次数の非ブロッキング・スイッチに対するスイッチング表である。この表は、図１０の表を拡張したものであり、図１１の装置に示す、３×３の次数のスイッチング段への入力２および３の反対の動作を行う２×２の次数のスイッチング段の制御素子の位相設定をハッキリと示す。図１２を見れば、対称にしなければならないという事情が、位相制御素子が使用する組合せ状態の数を制限していることが分かる。これらは、カスケード内の個々の位相素子の許容できる状態を決定する同じ対称についての考慮である。図示の場合には、３×３素子の次数の位相制御素子が使用する三つの異なる状態があり、３！のスイッチ状態に対する、２×２の次数の素子が使用する二つの状態がある。実際には、電気制御回路の場合は、個々の各位相制御素子を別々に設定するのではなく、すでに選択したスイッチ状態に従って、位相コントローラの組合せを設定することができる。３×３の次数のスイッチの上記例の場合には、これは３×３の段に対する三つの制御設定、および２×２段の二つの設定に対応する。それ故、全体で３×３のスイッチの６の転送設定に対応して、全体で２×３、すなわち、６の制御設定が必要である。

【００３９】

実際には、スイッチ・ファブリックの位相制御素子は、その動作特性を予め知ることができるほどに十分な精度で製造されない。その性能は、スイッチ・モジュール全体の行動から推定して、形成後に決定しなければならない。図７の格子スイッチの場合には、（または、一般的にいって、個々のスイッチング素子へアクセスすることができない複雑なマトリックス・スイッチの場合には）、各段の制御素子の間の相互作用が複雑で、任意の所与の制御素子の個々の特性は、完全なスイッチ・ファブリックの全体の性能から、強制的で不透明な方法で、抽出しなければならない。純然たる対比の場合、図９の装置の個々のスイッチ素子の性能は、一番上の一つの入力ポートに送られた信号の転送行動をチェックすることにより、相互に別々にチェックすることができる。個々の各スイッチ素子は、簡単に外部からチェックすることができ、Ｎ×Ｎの次数のスイッチ全体の制御素子は、簡単なアルゴリズムにより設定することができる。

【００４０】

簡単な設定手順は、入力２から入力Ｎに入力を供給しないで、入力１に信号を送ることからスタートする。その後で、最後のＮ×Ｎの次数のスイッチ素子の制御素子が構成され、その結果、入力信号をそのＮ個の各出力ポートに転送することができる。Ｎ個の出力に入力信号を順次転送することによって、スイッチのＮ－１番目の段の、このＮ×Ｎの次数のＭＭＩをベースとするスイッチ素子の、Ｎ－１の次数の個々の制御素子をその最適な数値にすることができる。この最後のスイッチ素子上の制御素子を最適化した状態で、入力ライン１上の入力信号を除去して、入力ライン２上の信号により置き換えることができる。この信号は（Ｎ－１）×（Ｎ－１）の次数のスイッチ素子に直接送られ、その後で最後の

Ｎ×Ｎの次数のスイッチ素子を通る。最後のＮ×Ｎの次数のスイッチ素子の制御素子を最適化し、既知の状態に設定した状態で、（Ｎ－１）×（Ｎ－１）の次数のスイッチ上の制御素子を、そのスイッチの転送状態を通して最適化することができる。この（Ｎ－１）×（Ｎ－１）の次数のスイッチング段の制御素子が最適化されると、（Ｎ－２）×（Ｎ－２）の次数のスイッチの制御素子を最適化することができる。２×２の次数のスイッチのソラトリ（ｓｏｌａｔｏｒｙ）制御素子が最適化されるまで、同じ動作が反復して行われる。このようにして、完全に非ブロッキングなＮ×Ｎの次数のスイッチの、すべてのＮ（Ｎ－１）／２を容易に最適化することができる。

【００４１】

導波管の交点では、何時でも、送信された信号電力の中の一部の損失が起こり、また、光の一部が一つの経路からの他の経路に漏洩すると、ある程度のクロストークが起こる。導波管の交点は、また屈曲に関連する損失を引き起こさないで、転送をするために、導波管を大きな半径で曲げなければならないので、かなりのデバイス面積を必要とする。それ故、スイッチ素子の導波管の交点は、そうすることができる場合には、できるだけ小さくしなければならない。非ブロッキングのＮ×Ｎの次数の転送スイッチの開示の実施形態は、従来のＮ×Ｎの次数のスイッチング素子とは反対に、導波管の交点を全然持っていないので、非常に有利である。

【００４２】

隣接するスイッチの多重モード干渉領域は、接続のための光学的導波管経路を中間に使用しないで、一緒に結合することができることが分かる。そのため、デバイスの構造がさらに小型になり、光学的挿入損失が少なくなるという利点も生じる。図１３は、３×３の次数のスイッチ用の上記装置を示す。一緒に結合しているスラブ領域１３０は、２×２の次数のスイッチの１０Ｂカプラ、および３×３の次数のスイッチの１０Ａカプラの代わりをするものである。

【００４３】

クロストークを低減するためには、前の光学的スイッチング・ユニットから散乱した迷光を捕捉し、完全に除去するために、シーケンシャルなスイッチング素子の間に、光学的な吸収マトリックス分散構造体を意図的に導入することが有利であることが分かる。上記の吸収構造体または分散構造体は、適当にデポジット、または成長した材料、またはエッチングのような、適当な製造プロセスにより形成された小さな反射面を導入することにより、供給することができる。上記構造体は、相互に接続している光学的経路から光学的に離れているが、迷光が、後に設置してある多重モード・カプラ領域に入り込むのをほぼ阻止するように設置される。図１４は、実施可能な装置を示す。この図の場合には、吸収構造体１４０は、連続しているカスケード状のスイッチ９１の間に有利に配置されている。

【００４４】

シリカの平面導波管［参考文献１］、イオン交換ガラス、および誘電導波管［参考文献２］または半導体をベースとする導波管［参考文献３］のような任意の便利な平面導波管材料システムを使用することができる。

【００４５】

多重ポート・カプラを接続している素子上で、位相制御を行う手段としては、種々のものがあり、使用する導波管材料システムにより異なる。半導体をベースとする導波管の場合には、光学的位相制御は、半導体帯域の縁部の電圧による移動、または接続導波管の一部へのキャリヤ注入（または、空乏）により行うことができる。ニオブ酸リチウムのような誘電導波管の場合には、導波管位相制御部分の屈折率を変化させるために供給電圧を使用することができる。シリカをベースとする導波管の場合には、熱光学的加熱が使用される。この場合には、導波管位相制御部分が加熱され、導波管の屈折率の結果としての変化により、光学的位相の変化が起こる。この発明は、任意の特定の平面導波管材料システムに制限されるものではなく、多重ポート・カプラを接続している導波管内で位相制御を行う、任意の特定の手段に制限されるものでもないことを理解されたい。

【００４６】

本発明を、その平面の実施形態を参照しながら説明してきたが、本発明は、多重層平面導波管デバイス、または溶融ファイバ・デバイス、またはバルク光学的デバイスが供給することができるような三次元システムでの実施形態も含むことを理解されたい。

【００４７】

本発明は、本明細書に記載する基本的スイッチ素子の通常の使用による相互接続により形成されるすべての「高次」の空間スイッチ・アーキテクチャを含むことを理解されたい。

【００４８】

今まで詳細に説明してきた空間スイッチング機能の他に、光学的波長の予め定めた倍数により変化させるためのスイッチを備える、リンクされているＭＭＩカプラの間の相互接続の光学的経路の長さを変化させることにより、上記スイッチの送信機能を波長により変化するようにすることができる。そうすることにより、波長選択素子を供給し、上記のように［参考文献１８、１９、２０、２１］、波長分割マルチプレクサを形成する。スイッチング機能を導入することにより、合成波長および空間スイッチが形成される。波長分割および空間分割スイッチング機能を供給するために、スイッチング・ファブリックを形成することができる。

上記スイッチ・アーキテクチャは、高次の空間スイッチの一部、時間領域および波長領域内でも、スイッチングを行うその実行構成部材を含むことができるスイッチを形成することができる。

【００４９】

＜参考文献＞

１．１９９７年、アカデミック・プレス社発行の、Ｉ．Ｐ．カミノフおよびＴ．Ｌ．コッホ編集の、「光ファイバ無線通信IIIＢ」の第８章、Ｙ．Ｐ．リーおよびＣ．Ｈ．ヘンリー著の「シリコン光学的ベンチ導波管技術」

２．１９９７年、アカデミック・プレス社発行の、Ｉ．Ｐ．カミノフおよびＴ．Ｌ．コッホ編集の、「光ファイバ無線通信IIIＢ」の第９章、Ｆ．ハインズマン、Ｓ．Ｋ．コロトキおよびＪ．Ｊ．バセルカ著の「ニオブ酸リチウム集積光学」

３．１９９５年、アカデミック・プレス社発行の、Ｍ．ダジェナイス、Ｒ．Ｆ．レヘンリーおよびＪ．クロー編集の、「集積オプトエレクトロニクス」掲載の、Ｔ．Ｌ．コッホおよびＵ．コレン著の「光子集積回路」

４．１９９３年、アカデミック・プレス社発行の、Ｊ．Ｅ．ミドウンタ編集の、「スイッチングの際のフォトニクス、II巻：システム」の第３章、Ｈ．Ｓ．ヒントン、Ｊ．Ｒ．エリクソン、Ｔ．Ｊ．クローナンおよびＧ．Ｗ．リチャーズ著の「空間分割スイッチング」

５．１９９７年、アジソン－ウズリ社発行の、Ｓ．ケシャフの「コンピュータ・ネットワーク形成への工学的アプローチ」の第８章、「スイッチング」

６．１９９８年、Ｒ．ラマスワミおよびＫ．Ｎ．シバラジャン、モーガン・カウフマン著の「光学的ネットワーク形成」

７．１９９６年、「ジャーナル・オブ・光波技術」１４号、３５２－３５８ページ掲載の、Ｅ．Ｊ．マーフィ、Ｔ．Ｏ．マーフィ、Ａ．Ｆ．アムブローズ、Ｒ．Ｗ．アービン、Ｂ．Ｈ．リー、Ｐ．ペン、Ｇ．Ｗ．リチャーズおよびＡ．ヨリンクス著の「１６×１６ストラクトリ・非ブロッキング導波光学的スイッチング・システム」

８．１９９８年、「フォトニクス技術レター」掲載の、Ｔ．ゴ、Ｍ．ヤス、Ｋ．服部、Ａ．姫野、Ｍ．奥野およびＹ．大森著の「低損失および高消光比のシリカをベースとする高度に非ブロッキングな１６×１６熱光学的マトリックス・スイッチ」

９．１９７５年、「光学的通信」１３号、２５９－２６４ページ掲載の、Ｒ．ウルリッチ著の「光学的導波管内での位相の一致による結像」

１０．１９９２年、「ジャーナル・オブ・光波技術」１０号、１８４３－５０ページ掲載の、Ｌ．ソルダノ、Ｆ．Ｂ．ビールマン、Ｍ．Ｋ．シュミット、Ｂ．Ｈ．バビーク、Ａ．Ｈ．ヅボストおよびＥ．Ｃ．Ｍ．ペニング著の「多重モード干渉に基づく平面単一モード光学的カプラ」

１１．１９９５年、「ジャーナル・オブ・光波技術」１３号、６１５－６２７ページ掲載

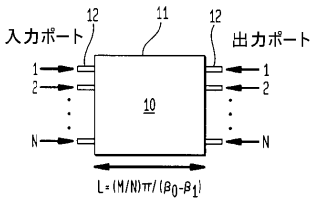
の、Ｌ．ソルダノおよびＥ．ペニングス著の「自己結像に基づく光学的多重モード干渉デバイス：原理と応用」
１２．１９９４年、「応用光学」３３号、３９０５－３９１１ページ掲載の、Ｍ．バックマン、Ｐ．Ａ．ベッセおよびＨ．メルチオ著の「位相関係を含むＮ×Ｎ多重モード干渉カプラの一般的な自己結像特性」
１３．１９９４年、「ジャーナル・オブ・光波技術」１２号、１００４－９ページ掲載の、Ｐ．Ａ．ベッセ、Ｍ．バックマン、Ｈ．メルチオ、Ｌ．Ｂ．ソルダノ、およびＭ．Ｋ．シュミット著の「光学的帯域幅および多重モード干渉カプラの製造」
１４．１９９１年、「応用物理学レター」５９号、１９２６－２８ページ掲載の、Ｅ．Ｃ．Ｍ．ペニングス、Ｒ．Ｊ．デン、Ａ．シェレー、Ｒ．バット、Ｔ．Ｒ．ヘイズ、Ｎ．Ｃ．アンドレアダキス、Ｍ．Ｋ．シュミット、Ｌ．Ｂ．ソルダノ、およびＲ．Ｊ．ホーキンズ著の「多重モード干渉による自己結像に基づくＩｎＰ上の非常に小型で低損失の指向性カプラ」
１５．１９９２年、「応用物理学レター」６１号、１７５４－５６ページ掲載の、Ｒ．Ｍ．ジェンキンズ、Ｊ．Ｍ．ヒートン、Ｄ．Ｒ．ウイト、Ｊ．Ｔ．パーカ、Ｊ．Ｃ．Ｈ．バーベック、およびＫ．Ｐ．ヒルトン著の「ＧａＡｓ／ＡｌＧａＡｓでの、対称モード混合を使用する新規な１対Ｎ法集積光学的ビーム分割装置」
１６．１９９４年、「応用物理学レター」６４号、６８４－６ページ掲載の、Ｒ．Ｍ．ジェンキンズ、Ｊ．Ｍ．ヒートン、Ｄ．Ｒ．ウイト、Ｊ．Ｔ．パーカ、Ｊ．Ｃ．Ｈ．バーベック、Ｇ．Ｗ．スミス、およびＫ．Ｐ．ヒルトン著の「自己結像単一モードＧａＡｓ／ＡｌＧａＡｓ導波管を使用する新規な１×ＮおよびＮ×Ｎ集積光学的スイッチ」
１７．１９９４年、光学的通信に関するヨーロッパ会議、ＥＣＯＣの議事録、５１９－５２２ページ掲載の、Ｍ．バックマン、Ｃｈ．ナドラ、Ｐ．Ａ．ベッセ、およびＨ．メルチオ著の「ＩｎＧａＡｓＰ／ＩｎＰの、小型の偏光多重脚の１×４マッハ・ツェンダー・スイッチ」
１８．１９９４年、イタリアのジェノヴァでの集積光学に関するヨーロッパ会議、ＥＣＩＯ’９４の議事録、２７５－８ページ掲載の、Ｃ．ヴァン・ダム、Ｍ．Ｒ．アマースフールト、Ｇ．Ｍ．テン・ケイト、Ｆ．Ｐ．Ｇ．Ｍ．ヴァン・ハム、Ｍ．Ｋ．シュミット、Ｐ．Ａ．ベッセ、Ｍ．バックマン、およびＨ．メルチオ著の「一般化したＭＭＩ－ＭＺＩ構成を使用する新規なＩｎＰをベースとする位相アレー波長デマルチプレクサ」
１９．１９９５年、「フォトニクス技術レター」７号、１０３４－３６ページ掲載の、リュースチュンおよびＡ．スドボ著の「多重モード干渉カプラに基づく８チャネル波長分割マルチプレクサ」
２０．１９９５年、「光学および量子エレクトロニクス」２７号、９０９－９２０ページ掲載の、バッチマン、Ｐ．Ａ．ベッセ、Ｃｈ．ナドラ、およびＨ．メルチオ著の「多重モード干渉カプラに基づく多重脚のマッハ・ツェンダー干渉計の集積プリズム解釈」
２１．１９９７年、「応用光学」３６号、５０９７－５１０８ページ掲載の、Ｍ．Ｒ．パイアムおよびＲ．Ｉ．マクドナルド著の「多重モード干渉カプラを使用する位相アレー波長分割マルチプレクサの設計」

【図面の簡単な説明】

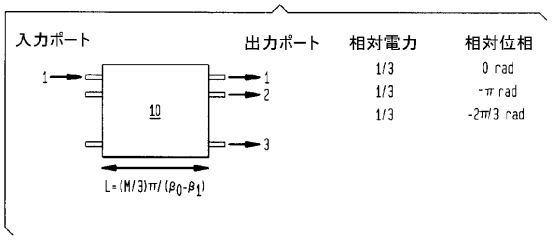
【図１】本発明の光学的スイッチで構成部材として使用される従来のＮ×Ｎの次数のＭＭＩカプラの性質と動作を示す図である。
【図２】本発明の光学的スイッチで構成部材として使用される従来のＮ×Ｎの次数のＭＭＩカプラの性質と動作を示す図である。
【図３】本発明の光学的スイッチで構成部材として使用される従来のＮ×Ｎの次数のＭＭＩカプラの性質と動作を示す図である。
【図４】本発明の光学的スイッチで構成部材として使用される従来のＮ×Ｎの次数のＭＭＩカプラの性質と動作を示す図である。
【図５】Ａは、本発明の光学的スイッチで構成部材として使用される従来の光学的スイッチの性質と動作を示す図である。

Ｂは、本発明の光学的スイッチで構成部材として使用される従来の光学的スイッチの性質と動作を示す図である。
【図６】本発明の光学的スイッチで構成部材として使用される従来の光学的スイッチの性質と動作を示す図である。
【図７】本発明の光学的スイッチで構成部材として使用される従来の光学的スイッチの性質と動作を示す図である。
【図８】本発明の光学的スイッチで構成部材として使用される従来の光学的スイッチの性質と動作を示す図である。
【図９】本発明の空間分割光学的スイッチを示す図である。
【図１０】図９のスイッチの出力スイッチ状態の図表である。
【図１１】Ａは、図９のスイッチの例示としての実施形態を示す図である。
Ｂは、図９のスイッチの例示としての実施形態を示す図である。
【図１２】図１１Ａおよび図１１Ｂの実施形態用のスイッチング図表である。
【図１３】隣接する多重モード干渉領域が一緒に結合している光学的スイッチの他の実施形態を示す図である。
【図１４】迷光を捕捉し、吸収するための光学的吸収領域を含む光学的スイッチの他の実施形態を示す図である。

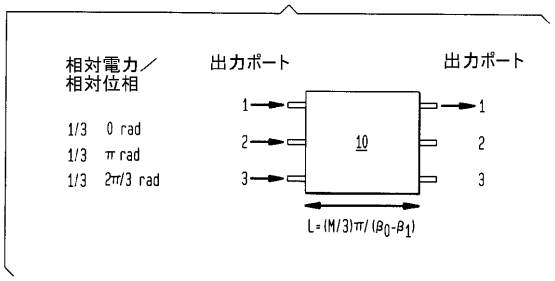
【図１】



【図２】



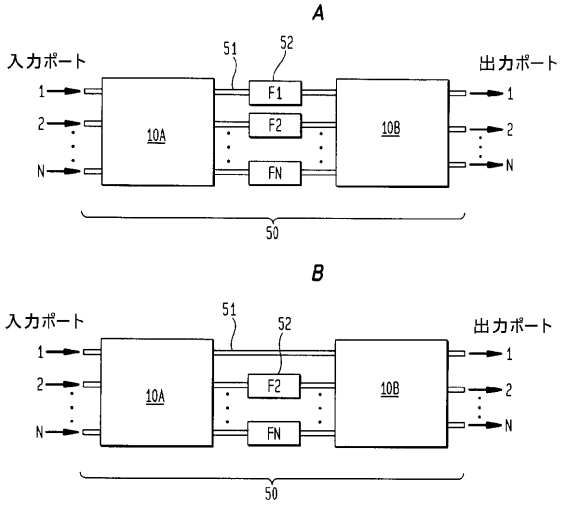
【図３】



【図４】

入力ポート	出力1の場合	出力2の場合	出力3の場合
1	0	-π/3	-2π/3
2	π/3	0	-π/3
3	-2π/3	π/3	0

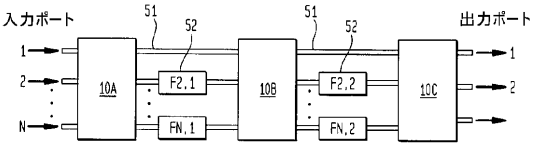
【図５】



【図６】

～にスイッチされる入力信号			制御素子の位相（F1＝0の場合）	
出力1	出力2	出力3	F2	F3
入力3	入力2	入力1	2π/3	0
入力1	入力3	入力2	π/3	π/3
入力2	入力1	入力3	0	2π/3

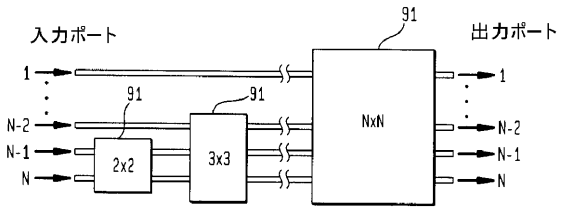
【図７】



【図８】

～に転送される入力			第一段の制御素子の位相（単位：2π／3）		第二段の制御素子の位相（単位：2π／3）	
出力1	出力2	出力3	F21	F31	F22	F32
1	2	3	2	1	2	1
1	2	3	1	2	1	2
1	2	3	0	0	0	0
1	3	2	0	1	1	0
1	3	2	1	0	0	1
1	3	2	2	2	2	2
2	1	3	2	2	1	0
2	1	3	0	1	0	1
2	1	3	1	0	2	2
2	3	1	1	2	0	0
2	3	1	0	0	2	1
2	3	1	2	1	1	2
3	1	2	2	1	0	0
3	1	2	1	2	2	1
3	1	2	0	0	1	2
3	2	1	1	0	1	0
3	2	1	2	2	0	1
3	2	1	0	1	2	3

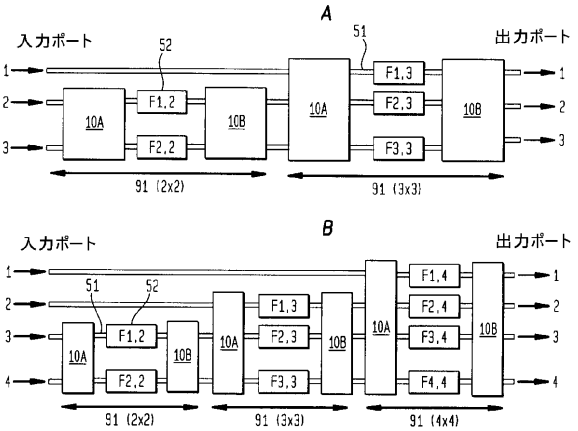
【図９】



【図１０】

～に転送される入力		
出力1	出力2	出力3
入力3	入力2	入力1
入力2	入力3	入力1
入力1	入力3	入力2
入力1	入力2	入力3
入力2	入力1	入力3
入力3	入力1	入力3

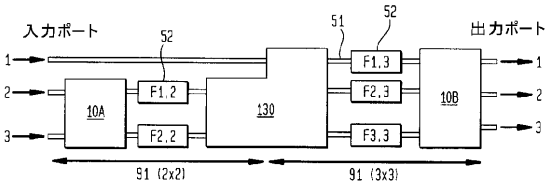
【図１１】



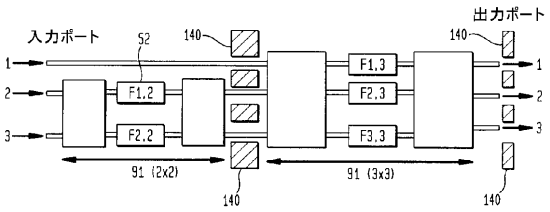
【図１２】

～に転送される入力			３×３制御素子の位相（単位：2π／3）（F1，3ゼロに設定）		２×２制御素子の位相（単位：π）（F1，2ゼロに設定）
出力1	出力2	出力3	F2,3	F3,3	F2,2
入力3	入力2	入力1	2	0	1
入力2	入力3	入力1	2	0	0
入力1	入力3	入力2	1	1	1
入力1	入力2	入力3	1	1	0
入力2	入力1	入力3	0	2	1
入力3	入力1	入力2	0	2	0

【図１３】


入力ポート
出力ポート
52
51
52
1
2
3
10A
F1,2
F2,2
130
F1,3
F2,3
F3,3
10B
91 (2x2)
91 (3x3)

【図１４】


入力ポート
出力ポート
52
140
140
1
2
3
F1,2
F2,2
F1,3
F2,3
F3,3
91 (2x2)
91 (3x3)
140
140

フロントページの続き

(74)代理人 100091889
弁理士 藤野 育男
(74)代理人 100101498
弁理士 越智 隆夫
(74)代理人 100096688
弁理士 本宮 照久
(74)代理人 100102808
弁理士 高梨 憲通
(74)代理人 100104352
弁理士 朝日 伸光
(74)代理人 100107401
弁理士 高橋 誠一郎
(74)代理人 100106183
弁理士 吉澤 弘司
(72)発明者 クリスティ ケイ マドセン
アメリカ合衆国 ０７０８０ ニュージャーシィ，サウス プレーンフィールド，ジョアン スト
リート ４３６
(72)発明者 ジュリアン ベルナルド ドナルド スール
アメリカ合衆国 ０８８３７ ニュージャーシィ，エジソン，パークウッド コート ５

審査官 稲葉 和生

(56)参考文献 米国特許第０２８６４００８（ＵＳ，Ａ）
特開昭６３－０７７２９５（ＪＰ，Ａ）
特開平１０－０６６１１２（ＪＰ，Ａ）
特開平０８－１１０５３４（ＪＰ，Ａ）
特開平０７－３０３２６７（ＪＰ，Ａ）
欧州特許出願公開第００９３３９６３（ＥＰ，Ａ１）
特開２０００－２６７１４７（ＪＰ，Ａ）
特開平１０－２６２０５２（ＪＰ，Ａ）
A. E. Joel, Jr., On Permutation Swithing Networks, BSTJ, 米国, AT&T, １９６８年 ５月
, May-June 1968,Vol. 47, No. 5, p.813-822

(58)調査した分野(Int.Cl., ＤＢ名)
H04Q 3/52