【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】平成18年12月14日(2006.12.14)

【公開番号】特開2006-134926(P2006-134926A)
【公開日】平成18年5月25日(2006.5.25)
【年通号数】公開・登録公報2006-020
【出願番号】特願2004-319183(P2004-319183)
【国際特許分類】
Ｈ０１Ｓ　5/323　(2006.01)
【ＦＩ】
Ｈ０１Ｓ　5/323　６１０

【手続補正書】
【提出日】平成18年10月23日(2006.10.23)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
少なくとも表面が窒化物半導体で構成される窒化物半導体基板表面に少なくとも１つの凹部から成る掘り込み領域と掘り込まれていない領域である丘部が設けられた加工基板と、当該加工基板上に複数の窒化物半導体薄膜から積層されて成る窒化物半導体成長層と、を備え、前記窒化物半導体成長層が積層される主面方位として｛０００１｝面が用いられる窒化物半導体素子において、
前記丘部の表面部から法線方向に伸びる第１ベクトルの始点と結晶方位＜０００１＞と平行な第２ベクトルの始点とを同一点として前記第１ベクトルと前記第２ベクトルとの間に成される角度であるオフ角が、０．０５°以上４°以下であることを特徴とする窒化物半導体素子。
【請求項２】
前記加工基板のオフ角が、
お互いに垂直である前記結晶方位＜０００１＞と結晶方位＜１１－２０＞と結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１－１００＞との２軸で構成される第１平面上で、当該第１平面上に前記第２ベクトルを投影して得られる第３ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第３ベクトルとの間に成される角度である第１オフ角と、
お互いに垂直である前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞と前記結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞との２軸で構成される第２平面上で、当該第２平面上に前記第２ベクトルを投影して得られる第４ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第４ベクトルとの間に成される角度である第２オフ角と、
から構成されることを特徴とする請求項１に記載の窒化物半導体素子。
【請求項３】
前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、
｜θａ｜≧｜θｂ｜であることを特徴とする請求項２に記載の窒化物半導体素子。
【請求項４】
０．０９°≦｜θａ｜°であることを特徴とする請求項３に記載の窒化物半導体素子。
【請求項５】

３×｜θｂ｜°＜｜θａ｜°＜０．０９°、且つ、０．０５°≦｜θａ｜°であることを特徴とする請求項３に記載の窒化物半導体素子。
【請求項６】
前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、
｜θａ｜≦｜θｂ｜であることを特徴とする請求項２に記載の窒化物半導体素子。
【請求項７】
０．２°≦｜θｂ｜°であることを特徴とする請求項６に記載の窒化物半導体素子。
【請求項８】
前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向は、結晶方位＜１－１００＞方向と平行又は略平行であることを特徴とする請求項１～請求項７のいずれかに記載の窒化物半導体素子。
【請求項９】
前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向が結晶方位＜１１－２０＞方向と平行又は略平行な方向であることを特徴とする請求項１～請求項７のいずれかに記載の窒化物半導体素子。
【請求項１０】
前記掘り込み領域を構成する前記凹部が桝目状に形成され、桝目を構成する垂直な２方向のどちらか１方向が前記＜１１－２０＞方向と平行又は略平行であるとともに、別の１方向が前記＜１－１００＞方向と平行又は略平行であることを特徴とする請求項２に記載の窒化物半導体素子。
【請求項１１】
前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、
前記丘部の長辺側と平行な方向が前記＜１－１００＞と平行又は略平行であるとともに、｜θａ｜≧｜θｂ｜であることを特徴とする請求項１０に記載の窒化物半導体素子。
【請求項１２】
前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、
前記丘部の長辺側と平行な方向が前記＜１１－２０＞と平行又は略平行であるとともに、｜θａ｜≦｜θｂ｜であることを特徴とする請求項１０に記載の窒化物半導体素子。
【請求項１３】
前記第１オフ角の２乗と前記第２オフ角の２乗との和の平方根が０．２°以上であることを特徴とする請求項２～請求項１２のいずれかに記載の窒化物半導体素子。
【請求項１４】
隣接する前記掘り込み領域の挟まれた前記丘部の幅が１００μｍ以上２０００μｍ以下であることを特徴とする請求項１～請求項１３のいずれかに記載の窒化物半導体素子。
【請求項１５】
前記加工基板表面に接する前記窒化物半導体薄膜が０．５μｍ以下のＧａＮであることを特徴とする請求項１～請求項１４のいずれかに記載の窒化物半導体素子。
【請求項１６】
前記掘り込み領域を構成する前記凹部の深さが１．５μｍ以上であることを特徴とする請求項１～請求項１５のいずれかに記載の窒化物半導体素子。
【請求項１７】
前記丘部上に形成される前記窒化物半導体成長層の全層厚をＴとし、
前記掘り込み領域を構成する前記凹部の深さがＴ／２以上であることを特徴とする請求項１～請求項１６のいずれかに記載の窒化物半導体素子。
【請求項１８】
前記掘り込み領域を構成する前記凹部の開口幅が３μｍ以上であることを特徴とする請求項１～請求項１７のいずれかに記載の窒化物半導体素子。
【請求項１９】
複数の前記窒化物半導体薄膜が積層されて成る窒化物半導体成長層を形成する際、少なくとも１つの前記窒化物半導体薄膜の成長条件として、前記加工基板の表面温度が１０５

０℃以下、且つ、III族である原子を含む原料の単位時間当たり供給される流量のモル数に対する、Ｖ族である原子を含む原料の単位時間当り供給される流量のモル数の比が２２５０以上であることを特徴とする請求項１～請求項１８のいずれかに記載の窒化物半導体素子。

【請求項２０】

少なくとも表面が窒化物半導体で構成される窒化物半導体基板表面に少なくとも１つの凹部から成る掘り込み領域と掘り込まれていない領域である丘部が設けられ、窒化物半導体成長層が積層される主面方位として｛０００１｝面が用いられる窒化物半導体加工基板において、

前記丘部の表面部から法線方向に伸びる第１ベクトルの始点と結晶方位＜０００１＞と平行な第２ベクトルの始点とを同一点として前記第１ベクトルと前記第２ベクトルとの間に成される角度であるオフ角が、０．０５°以上２°以下であることを特徴とする窒化物半導体基板。

【請求項２１】

前記加工基板のオフ角が、

お互いに垂直である前記結晶方位＜０００１＞と結晶方位＜１１－２０＞と結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１－１００＞との２軸で構成される第１平面上で、当該第１平面上に前記第２ベクトルを投影して得られる第３ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第３ベクトルとの間に成される角度である第１オフ角と、

お互いに垂直である前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞と前記結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞との２軸で構成される第２平面上で、当該第２平面上に前記第２ベクトルを投影して得られる第４ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第４ベクトルとの間に成される角度である第２オフ角と、

から構成されることを特徴とする請求項２０に記載の窒化物半導体基板。

【請求項２２】

前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、

｜θａ｜≧｜θｂ｜であることを特徴とする請求項２１に記載の窒化物半導体基板。

【請求項２３】

０．０９°≦｜θａ｜°であることを特徴とする請求項２２に記載の窒化物半導体基板。

【請求項２４】

３×｜θｂ｜°＜｜θａ｜°＜０．０９°、且つ、０．０５°≦｜θａ｜°であることを特徴とする請求項２２に記載の窒化物半導体基板。

【請求項２５】

前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、

｜θａ｜≦｜θｂ｜であることを特徴とする請求項２１に記載の窒化物半導体基板。

【請求項２６】

０．２°≦｜θｂ｜°であることを特徴とする請求項２５に記載の窒化物半導体基板。

【請求項２７】

前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向は、結晶方位＜１－１００＞方向と平行又は略平行であることを特徴とする請求項２０～請求項２６のいずれかに記載の窒化物半導体基板。

【請求項２８】

前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向が結晶方位＜１１－２０＞方向と平行又は略平行な方向であることを特徴とする請求項２０～請求項２６のいずれかに記載の窒化物半導体基板。

【請求項２９】

前記掘り込み領域を構成する前記凹部が桝目状に形成され、桝目を構成する垂直な２方

向のどちらか１方向が前記＜１１－２０＞方向と平行又は略平行であるとともに、別の１方向が前記＜１－１００＞方向と平行又は略平行であることを特徴とする請求項２１に記載の窒化物半導体基板。
【請求項３０】
前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、
前記丘部の長辺側と平行な方向が前記＜１－１００＞と平行又は略平行であるとともに、｜θａ｜≧｜θｂ｜であることを特徴とする請求項２９に記載の窒化物半導体基板。
【請求項３１】
前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、
前記丘部の長辺側と平行な方向が前記＜１１－２０＞と平行又は略平行であるとともに、｜θａ｜≦｜θｂ｜であることを特徴とする請求項２９に記載の窒化物半導体基板。
【請求項３２】
前記第１オフ角の２乗と前記第２オフ角の２乗との和の平方根が０．２°以上であることを特徴とする請求項２１～請求項３１のいずれかに記載の窒化物半導体基板。
【請求項３３】
隣接する前記掘り込み領域の挟まれた前記丘部の幅が１００μｍ以上２０００μｍ以下であることを特徴とする請求項２０～請求項３２のいずれかに記載の窒化物半導体基板。
【請求項３４】
前記掘り込み領域を構成する前記凹部の深さが１．５μｍ以上であることを特徴とする請求項２０～請求項３３のいずれかに記載の窒化物半導体素子。
【請求項３５】
前記丘部上に形成される前記窒化物半導体成長層の全層厚をＴとし、
前記掘り込み領域を構成する前記凹部の深さがＴ／２以上であることを特徴とする請求項２０～請求項３４のいずれかに記載の窒化物半導体基板。
【請求項３６】
前記掘り込み領域を構成する前記凹部の開口幅が３μｍ以上であることを特徴とする請求項２０～請求項３５のいずれかに記載の窒化物半導体基板。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【発明の詳細な説明】
【発明の名称】窒化物半導体素子
【技術分野】
【０００１】
本発明は、窒化物半導体素子に関し、特に、少なくとも表面が窒化物半導体で構成されている窒化物半導体基板を用いる窒化物半導体素子に関する。
【背景技術】
【０００２】
ＧａＮ、ＡｌＧａＮ、ＧａＩｎＮ、ＡｌＧａＩｎＮなどの窒化物半導体は、ＡｌＧａＩｎＡｓ系半導体やＡｌＧａＩｎＰ系半導体に比べてバンドギャップＥｇが大きく、かつ直接遷移の半導体材料であるという特徴を有している。このため、これらの窒化物半導体は、紫外線から緑色に当たる短波長の光の発光が可能な半導体レーザや、紫外線から赤色まで広い発光波長範囲をカバーできる発光ダイオードなどの半導体発光素子を構成する材料として注目されており、高密度光ディスクやフルカラーディスプレー、さらには環境・医療分野など、広く応用が考えられている。
【０００３】
又、熱伝導性がＧａＡｓ系半導体などよりも高く、高温・高出力動作の素子の応用に期待される。さらに、ＡｌＧａＡｓ系半導体における砒素（Ａｓ）、ＺｎＣｄＳＳｅ系半導

体におけるカドミウム（Ｃｄ）などに相当する材料及びその原料（アルシン（AsH_3））などを使用しないため、環境への負荷が小さい化合物半導体材料として期待される。

【０００４】

しかしながら、従来、窒化物半導体素子の一つである窒化物半導体レーザ素子の製造において、１ウエーハ上に作製された窒化物半導体レーザ素子の数に対して、得られる良品の素子数の割合を示す歩留まりの値が、非常に低いという問題がある。歩留まりを落としている原因の一つとして、クラックの発生が挙げられる。このクラックの発生は、基板が原因で発生する場合と、複数の窒化物半導体層（窒化物半導体薄膜）から成る窒化物半導体成長層を基板上に積層させることが原因で発生する場合と、がある。

【０００５】

本来、ＧａＮなどの窒化物半導体成長層はＧａＮ基板上に成長させて形成するのが、結晶性が良く欠陥の少ない窒化物半導体成長層が得られて望ましい。しかし、現在、ＧａＮに格子整合する高品質のＧａＮ単結晶基板がまだ開発されていない。このため、格子定数差が比較的に少ないＳｉＣ基板を使用することがあるが、このＳｉＣ基板は高価で大口径化が困難であるとともに、引っ張り歪が発生するため、結果的に、クラックが発生しやすい。さらに、窒化物半導体の基板材料に求められる条件として、約１０００℃の高い成長温度に耐えうること、そして原料のアンモニアガス雰囲気で変色・腐食されないことが求められる。

【０００６】

以上の理由により、窒化物半導体成長層を積層する基板としては、通常、サファイア基板が使用されている。しかし、サファイア基板は、ＧａＮとの格子不整合が大きい（約１３％）。このため、サファイア基板上に低温成長によりＧａＮやＡｌＮからなるバッファ層を形成し、当該バッファ層上に窒化物半導体成長膜を成長させている。しかし、歪を完全には除去することは困難であり、組成や膜厚の条件によっては、クラックが発生していた。

【０００７】

又、このようなクラックの発生は、基板だけが原因というわけではない。即ち、窒化物半導体レーザ素子を作製するとき、基板上に窒化物半導体成長層が積層され、窒化物半導体成長層は、ＧａＮ、ＡｌＧａＮ、ＩｎＧａＮなど異なる種類の膜から構成される。このとき、窒化物半導体成長層を構成する各膜は、格子定数が異なり、格子不整合が生じるため、クラックが発生する。そこで、加工された基板を用い、窒化物半導体成長層を成長後、窒化物半導体成長層の表面を平坦化せず、くぼみを形成することで、クラックを低減する方法が提案されている(特許文献１参照)。例えば、特許文献１に記載の方法を使用することで、基板上に形成される窒化物半導体成長層を構成する各膜の格子不整合が原因で発生するクラックを、抑制することができる。しかし、特許文献１に記載の技術では、形成された窪みが原因で、窒化物半導体成長層の平坦性が悪化するという問題点があった。

【０００８】

このような窒化物半導体成長層の表面の平坦性が悪化する問題に対して、本発明者は、窒化物半導体レーザ素子１個当たり１～数本程度のストライプ状の溝からなる掘り込み領域と、隣接する掘り込み領域に挟まれた１００μｍ～１０００μｍ程度の幅をもつ丘部とを、窒化物半導体基板上に形成し、当該窒化物半導体基板に窒化物半導体成長層を積層することで、クラックが防止できるとともに、丘部表面において表面平坦性が一定の範囲で改善される方法を開発した。

【０００９】

上述した本発明者によって開発された技術を用いて窒化物半導体レーザ素子を作製する際、例えば、その窒化物半導体成長層が図１３のように構成される。

【００１０】

即ち、エッチングが行われたｎ型ＧａＮなどから成る加工基板６（図１２参照）表面に形成された窒化物半導体成長層４は、例えば、加工基板６の表面に、層厚０．２μｍのｎ型ＧａＮ層１３０と、層厚０．７５μｍのｎ型$Al_{0.05}Ga_{0.95}N$第１クラッド

層１３１と、層厚０．１μｍのｎ型$Al_{0.08}Ga_{0.92}N$第２クラッド層１３２と、層厚１．５μｍのｎ型$Al_{0.05}Ga_{0.95}N$第３クラッド層１３３と、層厚０．０２μｍのｎ型ＧａＮガイド層１３４と、層厚４ｎｍのＩｎＧａＮ井戸層が３層及び層厚８ｎｍのＧａＮ障壁層が４層から成る多重量子井戸活性層１３５と、層厚２０ｎｍのｐ型$Al_{0.3}Ga_{0.7}N$蒸発防止層１３６と、層厚０．０２μｍのｐ型ＧａＮガイド層１３７と、層厚０．５μｍのｐ型$Al_{0.05}Ga_{0.95}N$クラッド層１３８と、層厚０．１μｍのｐ型ＧａＮコンタクト層１３９と、が順に積層され構成されている。尚、多重量子井戸活性層１３５は、障壁層／井戸層／障壁層／井戸層／障壁層／井戸層／障壁層の順序で形成される。

【００１１】

尚、結晶の面や方位を示す指数が負の場合、絶対値の上に横線を付して表記するのが結晶学の決まりであるが、以下において、そのような表記ができないため、絶対値の前に負号「－」を付して負の指数を表す。

【００１２】

又、「加工基板」は、窒化物半導体基板、もしくは、窒化物半導体基板に積層された窒化物半導体薄膜表面上に、掘り込み領域と丘が形成された基板であるものとする。更に、Ｍｇがドーピングされるｐ型$Al_{0.3}Ga_{0.7}N$蒸発防止層１３６、ｐ型ＧａＮガイド層１３７、ｐ型$Al_{0.05}Ga_{0.95}N$クラッド層１３８、ｐ型ＧａＮコンタクト層１３９、が積層されて得られる窒化物半導体層を、以下では「ｐ層」とする。

【００１３】

加工された加工基板６表面上に、窒化物半導体成長層４をＭＯＣＶＤ(Metal Organic Chemical Vapor Deposition)法を用いて積層することで図１２のように、窒化物半導体成長層４表面に窪みのある窒化物半導体ウエーハが形成される。尚、図１２には、面方位も併せて表示する。

【００１４】

図１２に示す加工基板６として用いられたのがｎ型ＧａＮ基板であり、＜１－１００＞方向に向かって、ＲＩＥ（Reactive Ion Etching）などのドライエッチング技術を用いて、ストライプ状に掘り込み領域２と丘１が形成されている。当該掘り込み領域の幅が５μｍとされ、深さは５μｍとされるとともに、隣接する掘り込み領域との周期が３５０μｍとされる。このようなエッチングが行われた加工基板６上に、図１３のような積層構造の窒化物半導体成長層４をＭＯＣＶＤ法などの成長方法で作製する。

【特許文献１】特開２００２－２４６６９８号公報

【発明の開示】

【発明が解決しようとする課題】

【００１５】

しかしながら、上述した本発明者によって開発された技術で、加工基板６としてｎ型ＧａＮ基板を用い、このｎ型ＧａＮ基板上に窒化物半導体成長層４をＭＯＣＶＤ法などを用いエピタキシャル成長させることで、窒化物半導体レーザ素子を作製したところ、クラックの低減には効果があったが、歩留まりは大きく向上しなかった。即ち、上述した技術を用い、窒化物半導体レーザ素子を複数作製し、その中から無作為に１００個の窒化物半導体レーザ素子を取り出し、水平方向及び垂直方向のＦＦＰの半値幅を測定した。この際、ＦＦＰの半値幅の設計値に対して、±１度以内の窒化物半導体レーザ素子を良品としたところ、ＦＦＰの半値幅が規格を満たしている窒化物半導体レーザは３０個であり、非常に低い歩留まり結果となった。

【００１６】

これは、形成した窒化物半導体成長層４表面の平坦性が十分に良好なものでなかったためである。表面平坦性が十分でないと、窒化物半導体成長層４内で各層厚がばらつき、窒化物半導体レーザ素子ごとの特性が異なり、規格の範囲内の特性を満たす素子は減少する。よって、歩留まりを向上させるには、クラック発生の低減だけではなく、膜の表面平坦性を更に向上させる必要がある。

【００１７】
又、図１２及び図１３のように形成した窒化物半導体ウエーハ面内の表面平坦性を測定したところ、＜１－１００＞方向に測定した表面平坦性の測定結果が図１４のようになる。尚、測定長６００μｍ、測定時間３ｓ、触針圧３０ｍｇ、水平分解能１μｍ/sample、の測定条件によって測定を行った。このとき、測定した６００μｍ幅の領域で、表面の最も高い部分と最も低い部分との段差は、図１４のグラフより、３００ｎｍとなった。尚、本測定に用いた窒化物半導体ウエーハのオフ角は、０．０２°以下とする。
【００１８】
このように平坦性に差があるのは、図１２（ｂ）に示すように、加工基板６上表面に積層された窒化物半導体成長層４の各層の膜厚が、ウエーハの位置によって異なるためである。よって、窒化物半導体レーザ素子の特性が、素子が作製されたウエーハの面内位置によって、大きく異なるものとなり、窒化物半導体レーザ素子の特性に大きな影響を与えるＭｇをドープしたｐ層厚（図１３に示すｐ型$Al_{0.3}Ga_{0.7}N$蒸発防止層１３６からｐ型ＧａＮコンタクト層１３９まで積層されたｐ層の層厚の和に相当する）が、基板の面内位置によって大きく異なるものとなる。
【００１９】
又、電流狭窄構造であるリッジ構造を作りこむ際に、２μｍ幅のストライプ状にリッジ部を残し、他の部分はＩＣＰ(Inductively Coupled Plasma)装置などを用いたドライエッチング技術を用いてエッチングされる。よって、エッチング前のｐ層厚がウエーハの面内位置によって異なれば、窒化物半導体レーザ素子の特性に最も影響を与えるエッチング後のｐ層の残り膜厚も、ウエーハの面内位置によって大きく異なることとなる。これらのことが原因で、窒化物半導体レーザ素子同士の間で層厚が異なるばかりか、一つの窒化物半導体レーザ素子内においても、ｐ層の残り膜厚がほとんど無い部分と、大幅に残ってしまう部分とが混在することになる。このように、ｐ層の残り膜厚がばらつくと、窒化物半導体レーザ素子の寿命や、上述したように、ＦＦＰ(Far Field Pattern)の半値幅などの特性にも影響を与える。
【００２０】
このように、ウエーハ面内で大きな層厚分布が存在するのは、窒化物半導体基板を含む加工基板の丘の部分にエピタキシャル成長する膜の成長速度が、掘り込み領域の影響で変化し、そのウエーハ面内で均一性が悪化したためであると考えられる。
【００２１】
即ち、図１５のように、掘り込み領域２が形成された加工基板６に対して、エピタキシャル成長を開始させると、成長の始めた初期段階では、図１５（ａ）のように、掘り込み領域２の底面部１５４及び側面部１５６上に成長した窒化物半導体薄膜から成る掘り込み領域内成長部１５２が、掘り込み領域２の部分の一部しか埋めていない。このとき、丘１の上面部１５３表面で成長する窒化物半導体薄膜から成る上面成長部１５１は、窒化物半導体薄膜表面が平坦な状態で成長が進行する。
【００２２】
上述の図１５（ａ）の状態から、窒化物半導体薄膜のエピタキシャル成長が進行していくと、図１５（ｂ）のように、掘り込み領域２の底面部１５４及び側面部１５６上に成長した窒化物半導体薄膜から成る掘り込み領域内成長部１５２が掘り込み領域２をほとんど埋めてしまい、丘１の上面部１５３表面で成長した窒化物半導体薄膜から成る上面成長部１５１と成長部１５５を介して連結した状態になる。このような状態になると、丘１の上面部１５３上で成長した窒化物半導体薄膜表面に付着した原料となる原子・分子(Ｇａ原子など)が、熱エネルギーによりマイグレーションなどをおこし、成長部１５５や掘り込み領域内成長部１５２に移動してしまう。このマイグレーションによる原子・分子の移動はウエーハ面内で非常に不均一に発生し、又、その移動距離もウエーハ面内で異なる値をとる。その結果、図１５（ｂ）のように、上面成長部１５１表面の平坦性が悪化する。
【００２３】
このような窒化物半導体薄膜の平坦性は、オフ角度のウエーハ面内分布や基板曲率のウ

エーハ面内分布などの窒化物半導体基板自体の不均一性、またはエピタキシャル成長速度の基板面内の不均一性、掘り込みプロセスの基板面内の不均一性などが影響して、＜１－１００＞方向においても悪化する。即ち、掘り込み領域２が埋まるまでの時間が＜１－１００＞方向によって異なり、早く埋まってしまった部分は、丘１の上面成長部１５１からマイグレーションなどにより、窒化物半導体薄膜の原料となる原子・分子が成長部１５５又は掘り込み領域内成長部１５２に移動する。よって、移動したところで窒化物半導体薄膜を形成する時間が長くなり、結果、掘り込み領域２に形成される窒化物半導体薄膜の膜厚が厚くなる。一方、掘り込み領域２が早く埋まらなかった部分では、窒化物半導体薄膜の原料となる原子・分子が丘１の上面成長部１５１から掘り込み領域２内に移動しない、もしくは移動しても窒化物半導体薄膜を形成する時間が短い。よって、この掘り込み領域２に形成される窒化物半導体薄膜の膜厚は、掘り込み領域２が早く埋まってしまった部分よりも薄くなる。

【００２４】

又、窒化物半導体薄膜の成長速度がウエーハ表面に供給される原子・分子のフラックスなどによって律速されている、いわゆる供給律速な状態であるとき、窒化物半導体薄膜の原料となる原子・分子がマイグレーションなどにより掘り込み領域２に流れこんだ場合、ウエーハ表面全体に供給される原料となる原子・分子のフラックスが一定であるので、丘１の上面部１５３上に窒化物半導体薄膜が成長する上面成長部１５１部分の膜厚は、薄くなる。逆の場合、即ち、窒化物半導体薄膜の原料となる原子・分子がマイグレーションなどにより掘り込み領域２に流れ込まない場合、丘１の上面部１５３上に窒化物半導体薄膜が成長する上面成長部１５１部分の膜厚は、厚くなる。

【００２５】

これが原因となって、丘１の上面部１５３上の上面成長部１５１の層厚がウエーハ面内で異なり、結果、窒化物半導体薄膜表面の平坦性が悪化することになる。即ち、平坦性を向上させるには、丘１の上面成長部１５１からマイグレーションなどにより、窒化物半導体薄膜の原料となる原子・分子が成長部１５５又は掘り込み領域内成長部１５２に移動して窒化物半導体薄膜を形成することを抑制する必要がある。

【００２６】

又、平坦性を向上させる別の方法として、丘１の上面成長部１５１から掘り込み領域内成長部１５２へ窒化物半導体薄膜の原料となる原子・分子がマイグレーションなどにより移動する際、ウエーハ全体にわたって均一に移動させる方法が考えられる。

【００２７】

このような問題を鑑みて、本発明は、少なくとも表面が窒化物半導体で構成されている基板上に、窒化物半導体成長層を積層し窒化物半導体レーザ素子などの窒化物半導体素子を作製するに際し、クラックの発生を防止し、併せて、丘表面の上面成長部からマイグレーションなどにより窒化物半導体薄膜の原料となる原子・分子が掘り込み領域に移動して窒化物半導体薄膜を形成することを抑制すること、あるいは、丘表面の上面成長部から掘り込み領域内へ窒化物半導体薄膜の原料となる原子・分子がマイグレーションなどによりウエーハ全体にわたって均一に移動することにより、表面平坦性が良好な窒化物半導体成長層を形成し、諸特性の良好な窒化物半導体素子を提供することを目的とする。

【課題を解決するための手段】

【００２８】

上記目的を達成するために本発明は、少なくとも表面が窒化物半導体で構成される窒化物半導体基板表面に少なくとも１つの凹部から成る掘り込み領域と掘り込まれていない領域である丘部が設けられた加工基板と、当該加工基板上に複数の窒化物半導体薄膜から積層されて成る窒化物半導体成長層と、を備え、前記窒化物半導体成長層が積層される主面方位として｛０００１｝面が用いられる窒化物半導体素子において、前記丘部の表面部から法線方向に伸びる第１ベクトルの始点と結晶方位＜０００１＞と平行な第２ベクトルの始点とを同一点として前記第１ベクトルと前記第２ベクトルとの間に成される角度であるオフ角が、０．０５°以上４°以下であることを特徴とする。

【００２９】
　又、このような窒化物半導体素子において、前記加工基板のオフ角が、お互いに垂直である前記結晶方位＜０００１＞と結晶方位＜１１－２０＞と結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１－１００＞との２軸で構成される第１平面上で、当該第１平面上に前記第２ベクトルを投影して得られる第３ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第３ベクトルとの間に成される角度である第１オフ角と、お互いに垂直である前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞と前記結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞との２軸で構成される第２平面上で、当該第２平面上に前記第２ベクトルを投影して得られる第４ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第４ベクトルとの間に成される角度である第２オフ角と、から構成されるものとして構わない。
【００３０】
　又、このような窒化物半導体素子において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、｜θａ｜≧｜θｂ｜であるものとして構わない。
【００３１】
　又、このような窒化物半導体素子において、０．０９°≦｜θａ｜°であることを特徴とする。
【００３２】
　又、このような窒化物半導体素子において、３×｜θｂ｜°＜｜θａ｜°＜０．０９°、且つ、０．０５°≦｜θａ｜°であることを特徴とする。
【００３３】
　又、このような窒化物半導体素子において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、｜θａ｜≦｜θｂ｜であるものとして構わない。
【００３４】
　又、このような窒化物半導体素子において、０．２°≦｜θｂ｜°であることを特徴とする。
【００３５】
　又、このような窒化物半導体素子において、前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向は、結晶方位＜１－１００＞方向と平行又は略平行であるものとして構わない。
【００３６】
　又、このような窒化物半導体素子において、前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向が結晶方位＜１１－２０＞方向と平行又は略平行な方向であるものとしても構わない。
【００３７】
　又、このような窒化物半導体素子において、前記掘り込み領域を構成する前記凹部が桝目状に形成され、桝目を構成する垂直な２方向のどちらか１方向が前記＜１１－２０＞方向と平行又は略平行であるとともに、別の１方向が前記＜１－１００＞方向と平行又は略平行であるものとして構わない。
【００３８】
　又、このような窒化物半導体素子において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、前記丘部の長辺側と平行な方向が前記＜１－１００＞と平行又は略平行であるとともに、｜θａ｜≧｜θｂ｜であることを特徴とする。
【００３９】
　又、このような窒化物半導体素子において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、前記丘部の長辺側と平行な方向が前記＜１１－２０＞と平行又は略平行であるとともに、｜θａ｜≦｜θｂ｜であることを特徴とする。
【００４０】
　又、このような窒化物半導体素子において、前記第１オフ角の２乗と前記第２オフ角の

２乗との和の平方根が０．２°以上であることを特徴とする。
【００４１】
又、このような窒化物半導体素子において、隣接する前記掘り込み領域の挟まれた前記丘部の幅が１００μｍ以上２０００μｍ以下であるものとして構わない。
【００４２】
又、このような窒化物半導体素子において、前記加工基板表面に接する前記窒化物半導体薄膜が０．５μｍ以下のＧａＮであるものとして構わない。
【００４３】
又、このような窒化物半導体素子において、前記掘り込み領域を構成する前記凹部の深さが１．５μｍ以上であるものとして構わない。
【００４４】
又、このような窒化物半導体素子において、前記丘部上に形成される前記窒化物半導体成長層の全層厚をＴとし、前記掘り込み領域を構成する前記凹部の深さがＴ／２以上であるものとして構わない。
【００４５】
又、このような窒化物半導体素子において、前記掘り込み領域を構成する前記凹部の開口幅が３μｍ以上であるものとして構わない。
【００４６】
又、このような窒化物半導体素子において、複数の前記窒化物半導体薄膜が積層されて成る窒化物半導体成長層を形成する際、少なくとも１つの前記窒化物半導体薄膜の成長条件として、前記加工基板の表面温度が１０５０℃以下、且つ、III族である原子を含む原料の単位時間当たり供給される流量のモル数に対する、Ｖ族である原子を含む原料の単位時間当り供給される流量のモル数の比が２２５０以上であるものとして構わない。
【００４７】
上記目的を達成するために本発明は、少なくとも表面が窒化物半導体で構成される窒化物半導体基板表面に少なくとも１つの凹部から成る掘り込み領域と掘り込まれていない領域である丘部が設けられ、窒化物半導体成長層が積層される主面方位として｛０００１｝面が用いられる窒化物半導体加工基板において、前記丘部の表面部から法線方向に伸びる第１ベクトルの始点と結晶方位＜０００１＞と平行な第２ベクトルの始点とを同一点として前記第１ベクトルと前記第２ベクトルとの間に成される角度であるオフ角が、０．０５°以上２°以下であることを特徴とする
【００４８】
又、このような窒化物半導体基板において、前記加工基板のオフ角が、お互いに垂直である前記結晶方位＜０００１＞と結晶方位＜１１－２０＞と結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１－１００＞との２軸で構成される第１平面上で、当該第１平面上に前記第２ベクトルを投影して得られる第３ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第３ベクトルとの間に成される角度である第１オフ角と、お互いに垂直である前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞と前記結晶方位＜１－１００＞の３軸のうち前記結晶方位＜０００１＞と前記結晶方位＜１１－２０＞との２軸で構成される第２平面上で、当該第２平面上に前記第２ベクトルを投影して得られる第４ベクトルと前記第１ベクトルとの始点を同一点とし、前記第１ベクトルと前記第４ベクトルとの間に成される角度である第２オフ角と、から構成されるものとして構わない。
【００４９】
又、このような窒化物半導体基板において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、｜θａ｜≧｜θｂ｜であるものとして構わない。
【００５０】
又、このような窒化物半導体基板において、０．０９°≦｜θａ｜°であることを特徴とする。
【００５１】

又、このような窒化物半導体基板において、３×｜θｂ｜°＜｜θａ｜°＜０．０９°、且つ、０．０５°≦｜θａ｜°であることを特徴とする。

【００５２】

又、このような窒化物半導体基板において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、｜θａ｜≦｜θｂ｜であるものとして構わない。

【００５３】

又、このような窒化物半導体基板において、０．２°≦｜θｂ｜°であることを特徴とする。

【００５４】

又、このような窒化物半導体基板において、前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向は、結晶方位＜１－１００＞方向と平行又は略平行であるものとして構わない。

【００５５】

又、このような窒化物半導体基板において、前記掘り込み領域を構成する前記凹部がストライプ状に延在するとともに、前記凹部が延在する方向が結晶方位＜１１－２０＞方向と平行又は略平行な方向であるものとしても構わない。

【００５６】

又、このような窒化物半導体基板において、前記掘り込み領域を構成する前記凹部が桝目状に形成され、桝目を構成する垂直な２方向のどちらか１方向が前記＜１１－２０＞方向と平行又は略平行であるとともに、別の１方向が前記＜１－１００＞方向と平行又は略平行であるものとして構わない。

【００５７】

又、このような窒化物半導体基板において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、前記丘部の長辺側と平行な方向が前記＜１－１００＞と平行又は略平行であるとともに、｜θａ｜≧｜θｂ｜であることを特徴とする。

【００５８】

又、このような窒化物半導体基板において、前記第１オフ角をθａ、前記第２オフ角をθｂとしたとき、前記丘部の長辺側と平行な方向が前記＜１１－２０＞と平行又は略平行であるとともに、｜θａ｜≦｜θｂ｜であることを特徴とする。

【００５９】

又、このような窒化物半導体基板において、前記第１オフ角の２乗と前記第２オフ角の２乗との和の平方根が０．２°以上であることを特徴とする。

【００６０】

又、このような窒化物半導体基板において、隣接する前記掘り込み領域の挟まれた前記丘部の幅が１００μｍ以上２０００μｍ以下であるものとして構わない。

【００６１】

又、このような窒化物半導体基板において、前記掘り込み領域を構成する前記凹部の深さが１．５μｍ以上であるものとして構わない。

【００６２】

又、このような窒化物半導体基板において、前記丘部上に形成される前記窒化物半導体成長層の全層厚をＴとし、前記掘り込み領域を構成する前記凹部の深さがＴ／２以上であるものとして構わない。

【００６３】

又、このような窒化物半導体基板において、前記掘り込み領域を構成する前記凹部の開口幅が３μｍ以上であるものとして構わない。

【発明の効果】

【００６４】

本発明によると、少なくとも表面が窒化物半導体で構成されている基板上に、窒化物半導体成長層を積層し窒化物半導体レーザ素子などの窒化物半導体素子を作製するに際し、クラックの発生を防止し、併せて、丘表面の上面成長部からマイグレーションなどにより

窒化物半導体薄膜の原料となる原子・分子が掘り込み領域に拡散・移動して窒化物半導体薄膜を形成することを抑制することにより、表面平坦性が良好な窒化物半導体成長層を形成し、諸特性の良好な窒化物半導体素子を得ることができる。

【００６５】

又、本発明によると、丘表面の上面成長部から掘り込み領域内への窒化物半導体薄膜の原料となる原子・分子のマイグレーションなどによる拡散・移動を意図的に促進させ、結果、窒化物半導体薄膜の原料となる原子・分子がウエーハ全体にわたって均一に拡散・移動することにより、表面平坦性が良好な窒化物半導体成長層を形成し、諸特性の良好な窒化物半導体素子を得ることができる。

【発明を実施するための最良の形態】

【００６６】

まず、本明細書において、いくつかの用語の意味を予め明らかにしておく。まず、「掘り込み領域」とはたとえば図２に示されているように窒化物半導体基板表面でストライプ状に加工された凹部を意味する。図２は掘り込み加工を実施し、掘り込み領域２２と丘２１は形成された加工基板２６の概略断面図である。掘り込み領域２２の断面形状は、必ずしも矩形状である必要はなく、図２に示したように、△形状、もしくは台形の形状でも構わなく、凹凸の段差を生じさせるものであれば良い。又、掘り込み領域２２は必ずしも単独の凹部でなくても、複数の凹部と当該凹部に挟まれた狭い平坦部からなるものとしても構わない。

【００６７】

又、「丘」は、同様にストライプ状に加工された凸部である。図２に示された掘り込み領域２２と丘２１は１方向に沿って加工されたストライプ配列であるが、掘り込み領域２２又は丘２１が互いに交差し合った桝目配列であってもよい。また、一つの基板上に異なる形状の掘り込み領域２２、掘り込み深さ、幅が異なる掘り込み領域２２が存在していても良い。また、一つの基板上で掘り込み領域２２が形成される周期が異なっても構わない。

【００６８】

「窒化物半導体基板」は、$Al_xGa_yIn_zN$（$0 \leqq x \leqq 1$；$0 \leqq y \leqq 1$；$0 \leqq z \leqq 1$；$x+y+z=1$）から成る基板を意味する。ただし、窒化物半導体基板の窒素元素のうちで、その約１０％以下がＡｓ、Ｐ、又はＳｂの元素で置換されても構わない（但し、基板の六方晶系が維持されている。）。又、窒化物半導体基板中に、Ｓｉ、Ｏ、Ｃｌ、Ｓ、Ｃ、Ｇｅ、Ｚｎ、Ｃｄ、Ｍｇ、またはＢｅがドーピングされても構わない。更に、ｎ型窒化物半導体としては、これらのドーピング材料のうちでも、Ｓｉ、Ｏ、およびＣｌが特に好ましい。又、窒化物半導体基板の主面方位としては、Ｃ面｛０００１｝が用いられる。

【００６９】

次に、本発明の実施形態について、図面を参照して説明する。尚、以下の実施形態において、窒化物半導体素子の一例として窒化物半導体レーザの説明を行うが、本発明は他の窒化物半導体素子にも適用可能である。図１及び図３は、本実施形態における、窒化物半導体成長層４を成長させる前の加工基板１６、３６の概略図である。図１、図３に示すように加工基板１６、３６は一定のオフ角を有している。図４は、オフ角が０．０２°以下である通常用いられる基板から作製された加工基板４６の概略図であり、図１、図３及び図４において、面方位も併せて表示する。又、本実施形態の窒化物半導体レーザ素子は加工基板１６、３６などのようにオフ角を有する加工基板上に窒化物半導体成長層４を成長させることで作製される。

【００７０】

このように図４に示すオフ角が０．０２°以下と、オフ角がほとんどゼロである基板から加工基板４６を作製する方法について説明する。尚、本実施形態では加工基板１６、３６、４６としてｎ型ＧａＮ基板を用いるものとする。

【００７１】

まず、ｎ型ＧａＮ基板の全面に膜厚１μｍのSiO_2などをスパッタ蒸着してSiO_2膜を形成し、引き続き、一般的なフォトリソグラフィ工程において、ストライプ形状のフォトレジストパターンを、レジスト開口部の幅５μｍ、ストライプ中心部と隣接するストライプ中心部との＜１１－２０＞方向と平行な方向での間隔（以下、周期）が３５０μｍとなるように、＜１－１００＞方向に形成する。次に、ＲＩＥ（Reactive Ion Etching）技術などのドライエッチング技術を用い、SiO_2膜及びｎ型ＧａＮ基板をエッチングすることで、掘り込み深さを５μｍ、開口幅を５μｍとする掘り込み領域４２を形成する。その後、エッチャントとしてＨＦ（フッ酸）などを用いてSiO_2を除去することで掘り込み領域４２と丘４１を備えた加工基板４６を作製する。

【００７２】

尚、本実施形態ではSiO_2を蒸着してSiO_2膜をｎ型ＧａＮ基板表面に形成するものとするが、これに限定されるものではなく、他の誘電体膜などをｎ型ＧａＮ基板表面に形成するものとして構わない。又、上述したSiO_2膜の形成方法はスパッタ蒸着に限定されるものではなく、電子ビーム蒸着法、プラズマＣＶＤ法などの方法を用いても構わない。又、レジストパターンについても、その周期は上述の３５０μｍに限定されるものではなく、作製する窒化物半導体レーザ素子の幅によって、変化させても構わない。更に、本実施形態では、掘り込み領域４２を形成するのにドライエッチング技術を用いるものとしたが、この方法に限定されるものではなく、ウエットエッチング技術などを用いても構わない。

【００７３】

このようにして形成される加工基板４６は、上述のようにｎ型ＧａＮ基板表面に直接、掘り込み領域４２を掘り込むことで形成しても構わないし、ｎ型ＧａＮ基板やｎ型ＧａＮ基板以外の窒化物半導体基板に、ＧａＮ、ＩｎＧａＮ、ＡｌＧａＮ、ＩｎＡｌＧａＮなどの窒化物半導体薄膜を成長させた後に、掘り込むことで形成しても構わない。

【００７４】

又、加工基板１６、３６の作製方法は、基本的に加工基板４６の作製方法と同様である。但し、加工基板１６を作製するのに用いる基板は、結晶方位＜１１－２０＞方向を回転軸とし、結晶方位＜１－１００＞と＜０００１＞の双方がθａ°回転・傾斜しており、即ち、結晶方位＜０００１＞と基板成長面の法線方向との間で、オフ角θａを有するものとする。又、加工基板３６を作製するのに用いる基板は、結晶方位＜１－１００＞方向を回転軸とし、結晶方位＜１１－２０＞と＜０００１＞の双方がθｂ°回転・傾斜しており、即ち、結晶方位＜０００１＞と基板成長面の法線方向との間で、オフ角θｂを有するものとする。このようなオフ角θａ、θｂを有する基板それぞれに、上述した方法と同様にして掘り込み領域１２、３２と丘１１、３１を形成する。尚、その際、基板のオフ角はゼロとしてフォトレジストパターンの形成、エッチングなどが実施されるものとする。

【００７５】

又、オフ角の傾斜方向は、上述したようにθａのみ、又は、θｂのみのように、一方向だけに限定されるものではなく、それぞれの傾斜方向と、それぞれの傾斜角度（θａ、θｂ）と、を組み合わせたものとしても構わない。即ち、＜１１－２０＞方向を回転軸とし、結晶方位＜１－１００＞と＜０００１＞の双方がθａ°回転・傾斜して、結晶方位＜０００１＞と基板成長面の法線方向との間でオフ角θａを有するとき、回転後の結晶方位＜０００１＞方向の単位ベクトル（大きさ：１）を終点として回転する前の結晶方位＜０００１＞方向の単位ベクトルの変位ベクトルを始点とするベクトルを変位ベクトルＡとし、＜１－１００＞方向を回転軸とし、結晶方位＜１１－２０＞と＜０００１＞の双方がθｂ°回転・傾斜して、結晶方位＜０００１＞と基板成長面の法線方向との間でオフ角θｂを有するとき、回転後の結晶方位＜０００１＞方向の単位ベクトルを終点として回転する前の結晶方位＜０００１＞方向の単位ベクトルの変位ベクトルを始点とするベクトルを変位ベクトルＢとした場合、変位ベクトルＣを変位ベクトルＡと変位ベクトルＢとの和とし、回転前の結晶方位＜０００１＞方向の単位ベクトルと変位ベクトルＣとを加えた合成ベクトルＤをとり、その終点方向をオフ角の傾斜方向としても構わない。尚、本明細書におい

て、変位ベクトルＣによって結晶方位＜０００１＞が傾斜して基板がオフ角を有する場合は、上述したオフ角θａとオフ角θｂ双方を記載することで表記する。

【００７６】

＜オフ角の検討＞

本実施形態を説明するに当たって、まず、窒化物半導体薄膜を掘り込み領域と丘を備える加工基板に成長させる際、基板のオフ角が与える影響について図面を参照して説明する。

【００７７】

図４に示すように、オフ角が０．０２°以下と、オフ角がほとんどゼロである加工基板４６の場合、丘４１の上面部４３及び掘り込み領域４２の底面部４４の法線方向と結晶方位＜０００１＞が平行となっている。又、結晶方位＜０００１＞と＜１－１００＞と＜１１－２０＞の３軸は、お互いに垂直な関係となっている。このような場合、丘４１の上面部４３上に付着した窒化物半導体薄膜の原料となる原子・分子１５は、ある特定の方向に拡散する確率が高いわけではなく、付着した箇所から等方的に拡散する。結果、窒化物半導体薄膜の原料となる原子・分子１５が丘４１の上面部４３においてマイグレーションなどにより等方的に拡散し、その一部は掘り込み領域４２内に移動して、窒化物半導体薄膜が形成される。

【００７８】

又、通常、掘り込み領域１２、３２、４２を形成する際、ウエーハ全体にわたって完全に均一に形成されるわけではなく、フォトレジストパターンを形成するフォトリソグラフィ工程やドライエッチングなどを実施するエッチング工程において、プロセス上の揺らぎが生じる。結果、掘り込み領域１２、３２、４２と丘１１、３１、４１との境界線において、真っ直ぐな直線ではない部分である境界線揺らぎ部１７、３７、４７が形成されたり、掘り込み領域１２、３２、４２の側面部１９、３９、４９と底面部１４、３４、４４との間の角度が垂直でない垂直性揺らぎ部１８、３８、４８などが形成されたりする。

【００７９】

このようなプロセス上の揺らぎに起因して掘り込み領域１２、３２、４２及び丘１１、３１、４１の形状がウエーハ全体にわたって均一でないと、結果、丘１１、３１、４１の上面部１３、３３、４３上に付着した窒化物半導体薄膜の原料となる原子・分子１５がマイグレーションなどにより掘り込み領域１２、３２、４２内に拡散・移動する程度がウエーハ上で均一ではなく、領域により異なることとなる。即ち、ウエーハ上のある領域では丘１１、３１、４１の上面部１３、３３、４３上に付着した窒化物半導体薄膜の原料となる原子・分子１５がマイグレーションなどにより掘り込み領域１２、３２、４２内に拡散・移動しやすくなり、又、ウエーハ上の別の領域では丘１１、３１、４１の上面部１３、３３、４３上に付着した窒化物半導体薄膜の原料となる原子・分子１５がマイグレーションなどにより掘り込み領域１２、３２、４２内に拡散・移動しにくくなる。

【００８０】

上述したように、ウエーハ上において、丘１１、３１、４１の上面部１３、３３、４３上に付着した窒化物半導体薄膜の原料となる原子・分子１５がマイグレーションなどにより掘り込み領域１２、３２、４２内に拡散・移動する程度が異なると、丘１１、３１、４１上に成長する窒化物半導体薄膜の平坦性に影響を与え、結果、丘１１、３１、４１上に成長する窒化物半導体薄膜の膜厚がウエーハ上においてばらつき、領域により異なる値となる。

【００８１】

このように丘１１、３１、４１上に成長する窒化物半導体薄膜の膜厚がばらつくと、丘１１、３１、４１上に窒化物半導体レーザ素子を形成した場合、歩留まりに悪影響を与える。図５に、丘上に形成されたｐ層厚（図１３に示すｐ型$Al_{0.3}Ga_{0.7}N$蒸発防止層１３６からｐ型ＧａＮコンタクト層１３９まで積層されたｐ層の層厚の和に相当する）のばらつき度合いを示す標準偏差σと歩留まりとの関係を示す。図５のグラフからｐ層厚の標準偏差σが０．０３μｍ以下であると、９０％以上の非常に高い歩留まりが実現さ

れ、ｐ層厚の標準偏差σが０．０３μｍより大きくなると歩留まりが急激に低下することが分かった。

【００８２】

上述したように、ｐ層厚の標準偏差σが０．０３μｍより大きくなると歩留まりが急激に低下する原因は、ｐ型ＧａＮガイド層１３７、ｐ型$Al_{0.05}Ga_{0.95}N$クラッド層１３８などの層厚のばらつきが大き過ぎると、窒化物半導体レーザ素子構造を作製した場合に電気的、光学的特性がばらつくためである。又、ｐ層厚の標準偏差σが大きい領域で窒化物半導体レーザ素子を作製した場合、通電の際にリーク電流が発生することも歩留まり低下の原因となっている。

【００８３】

このように、窒化物半導体レーザ素子を作製する際、歩留まり向上のためには、ｐ層厚を含め、窒化物半導体レーザ素子が作製される領域である丘上に成長する窒化物半導体薄膜の平坦性の向上が必要である。そのために、本発明者は、窒化物半導体薄膜の材料となる原子・分子１５がマイグレーションなどによって掘り込み領域内へ拡散・移動するのを抑制する方法と、窒化物半導体薄膜の材料となる原子・分子１５がマイグレーションなどによって掘り込み領域内へ拡散・移動するのを意図して促進させる方法と、２つの方法を発明した。

【００８４】

上述した２つの方法のうち、窒化物半導体薄膜の材料となる原子・分子１５の掘り込み領域内への拡散・移動を抑制する方法は、図１に示すように、結晶方位＜１１－２０＞を回転軸として、結晶方位＜０００１＞及び＜１－１００＞双方がθａ°回転・傾斜した基板、即ち、回転した後の結晶方位＜０００１＞が回転前の結晶方位＜０００１＞に対してオフ角θａを有する基板を用いて加工基板１６を作製し、その上に窒化物半導体薄膜を成長させるというものである。このような加工基板１６上に窒化物半導体薄膜を成長させると、丘１１の上面部１３上に付着した窒化物半導体薄膜の原料となる原子・分子１５は、＜１１－２０＞方向と比較すると、＜１－１００＞方向と略平行な方向、即ち、掘り込み領域２が延在する方向と平行な方向へのマイグレーションなどによる拡散・移動が顕著となることが分かっており、結果的に、丘１１の上面部１３上に付着した窒化物半導体薄膜の原料となる原子・分子１５の掘り込み領域１２内へのマイグレーションなどによる拡散・移動が抑制される。このことにより、丘１１の上面部１３上に表面平坦性が良好な窒化物半導体薄膜が形成される。

【００８５】

又、上述した２つの方法のうち、窒化物半導体薄膜の材料となる原子・分子の掘り込み領域内への拡散・移動を促進する方法は、図３に示すように、結晶方位＜１－１００＞を回転軸として、結晶方位＜０００１＞及び＜１１－２０＞双方がθｂ°回転・傾斜した基板、即ち、回転した後の結晶方位＜０００１＞が回転前の結晶方位＜０００１＞に対してオフ角θｂを有する基板を用いて加工基板３６を作製し、その上に窒化物半導体薄膜を成長させるというものである。このような加工基板３６上に窒化物半導体薄膜を成長させると、丘３１の上面部３３上に付着した窒化物半導体薄膜の原料となる原子・分子１５は、＜１－１００＞方向と比較すると、＜１１－２０＞方向と略平行な方向、即ち、掘り込み領域３２が延在する方向と垂直な方向、且つ、丘３１の上面部３３の表面と平行な方向へのマイグレーションなどによる拡散・移動が顕著となることが分かっており、結果的に、丘３１の上面部３３上に付着した窒化物半導体薄膜の原料となる原子・分子１５の掘り込み領域３２内へのマイグレーションなどによる拡散・移動が非常に促進され、境界線揺らぎ部３７や垂直性揺らぎ部３８などの存在にかかわらず、ウエーハ全体において均一に、丘３１の上面部３３上に付着した窒化物半導体薄膜の原料となる原子・分子１５の掘り込み領域３２内へのマイグレーションなどによる拡散・移動が発生する。このことにより、丘３１の上面部３３上に表面平坦性が良好な窒化物半導体薄膜が形成される。

【００８６】

又、一般的に、ＧａＮ系半導体薄膜などの窒化物半導体薄膜は、＜１－１００＞方向と

比較して＜１１－２０＞方向への成長速度が大きいことが分かっている。このため、結晶方位＜１１－２０＞を回転軸として結晶方位＜０００１＞と＜１－１００＞の双方がθａ°回転した基板を用いて加工基板１６を作製し、当該加工基板１６上に窒化物半導体薄膜を成長させる際、丘１１の上面部１３に付着した窒化物半導体薄膜の原料である原子・分子１５が、＜１－１００＞方向と略平行な方向、即ち、掘り込み領域１２が延在する方向と平行な方向へのマイグレーションなどによって拡散・移動することを促進し、又、丘１１の上面部１３に付着した窒化物半導体薄膜の原料である原子・分子１５が、＜１１－２０＞方向と平行な方向、即ち、掘りこみ領域２が延在する方向と垂直な方向へマイグレーションなどして掘り込み領域１２内への拡散・移動することを抑制するために、上述したθａの値を大きくとる必要がある。

【００８７】

ここで、上述したオフ角θａ及びオフ角θｂと、ｐ層厚の標準偏差σの関係を図６、図７に示す。図６は、オフ角θａの絶対値がオフ角θｂの絶対値以上の加工基板を用いて窒化物半導体レーザ素子を作製した場合において、オフ角θａと丘上に形成されたｐ層厚の標準偏差σとの関係を示す。又、図７は、オフ角θａの絶対値がオフ角θｂの絶対値以下の加工基板を用いて窒化物半導体レーザ素子を作製した場合において、オフ角θｂと丘上に形成されたｐ層厚の標準偏差σとの関係を示す。図６及び図７の横軸におけるオフ角θａ、θｂの符号（±）は、使用したウエーハにおいて二方向のうち任意の一方向を＋と定義しているため、＋でも－でも結晶学的には等価である。よって、オフ角θａ、θｂの絶対値のみに注目すればよい。

【００８８】

図６より、オフ角θａの絶対値がオフ角θｂの絶対値以上の加工基板を用いた場合、オフ角θａの絶対値が０．０９°以上であれば、ｐ層厚の標準偏差σが０．０３μｍ以下となり、窒化物半導体レーザ素子を作製した場合、高い歩留まりが実現できる（図５参照）。又、オフ角θａの絶対値が０．０９°より小さい場合においても、オフ角θａの絶対値がオフ角θｂの絶対値の３倍より大きく、且つ、オフ角θａの絶対値が０．０５°より大きければ、ｐ層厚の標準偏差σは０．０３μｍ以下となることが分かった。又、それ以外の場合においては、ｐ層厚の標準偏差σは０．０３μｍより大きくなり、成長面において良好な表面平坦性は得られず、高い歩留まりは実現できない。

【００８９】

図７より、オフ角θａの絶対値がオフ角θｂの絶対値以下の加工基板を用いた場合、オフ角θｂの絶対値が０．２°以上のとき、ｐ層厚の標準偏差σは０．０３μｍ以下となり、オフ角θｂの絶対値が０．２°より小さいとき、ｐ層厚の標準偏差σは０．０３μｍより大きな値となることが分かった。即ち、θｂの絶対値を０．２°以上とすることにより、成長面において良好な平坦性が得られ、窒化物半導体レーザ素子を作製した場合、高い歩留まりが実現される。

【００９０】

又、このようにオフ角θｂの絶対値を大きくとることで良好な表面平坦性を得る方法では、結晶方位＜１－１００＞を回転軸として結晶方位＜０００１＞及び＜１１－２０＞双方をθｂ°回転・傾斜させた加工基板３６を用いており、結晶方位＜０００１＞の方向が丘３１の上面部３３の法線方向に対してθｂ°傾斜していることにより、原子・分子１５の掘り込み領域３２内へのマイグレーションなどによる拡散・移動が一方向へ発生するため、図８に示すように、加工基板３６上に成長させた窒化物半導体薄膜の表面が傾斜することとなる。尚、図８は、加工基板３６上に成長させた窒化物半導体薄膜の表面を表面段差計を用いて、掘り込み領域３２が延在する方向と垂直な方向（＜１１－２０＞方向と略平行な方向）にスキャンした結果である。図８より、丘３１の上面部３３上に形成された窒化物半導体薄膜の表面が結晶方位を傾けた方向に傾斜しているのが分かる。しかしながら、窒化物半導体レーザ素子のリッジ部を作製する凸部である丘３１の中央部の高さは、ほぼ一定であり、ｐ層厚も一定であり、窒化物半導体レーザ素子を作製するのに問題とはならない。尚、結晶方位＜１１－２０＞を回転軸として結晶方位＜０００１＞と＜１－１

００＞の双方をθａ°回転・傾斜させた加工基板１６を用いる場合においては、窒化物半導体薄膜の原料となる原子・分子１５が掘り込み領域１２内に移動・拡散することが抑制されるため、上述したように加工基板１６に窒化物半導体薄膜を成長させた場合、丘１１の上面部１３上に形成された窒化物半導体薄膜の表面が傾斜することがなく、表面が平坦である。このため、結晶方位＜１１－２０＞を回転軸として結晶方位＜０００１＞と＜１－１００＞の双方をθａ°回転・傾斜させた基板を用いるほうが、より好ましい。

【００９１】

又、基板の結晶方位が上述した変位ベクトルＣにより変位する場合、即ち、基板の結晶方位の傾斜がオフ角θａとオフ角θｂとの双方から成る場合、オフ角θａの２乗とオフ角θｂの２乗との和の平方根の値が０．２°以上であれば、加工基板上に成長させる窒化物半導体薄膜の表面平坦性は良好なものとなる。

【００９２】

又、上述したのは掘り込み領域１２、３２、４２の延在する方向が＜１－１００＞方向と平行又は略平行である場合について説明したが、掘り込み領域１２、３２、４２の延在する方向が＜１１－２０＞方向と平行又は略平行である場合においても同様な効果を得ることができる。又、更に、掘り込み領域１２、３２、４２のように凹部が一方向のみに延在するのではなく、凹部が＜１－１００＞方向と平行又は略平行に延在するとともに、同じく凹部が＜１１－２０＞方向と平行又は略平行の延在し、掘り込み領域が桝目状に形成されている場合においても、丘上に表面平坦性が良好な窒化物半導体薄膜を形成することができる。この場合、丘上に付着した窒化物半導体薄膜の原料となる原子・分子が掘り込み領域により分割された丘の長辺方向に拡散・移動するようにオフ角θａ及びθｂを設定することが、好ましい。

【００９３】

このように、基板の結晶方位の傾斜角度（オフ角）を変えることにより、丘上に成長させる窒化物半導体薄膜の表面平坦性を向上できた。

【００９４】

又、上述した基板の結晶方位の傾斜が、オフ角θａ、オフ角θｂ、及びオフ角θａとオフ角θｂとの双方から成るオフ角であるとき、それぞれのオフ角の値を０．０５°未満に設定しても、実際上、作製する基板のオフ角を全て０．０５未満とすることが困難である。又、レーザ光放出端面は、一般的に劈開で作製するが、劈開は｛０００１｝面の方線ベクトル方向に沿った｛１１－２０｝、｛１－１００｝面で割れるなど端面が傾く。このためオフ角を４°より大きくした場合、チップ分割がし難くなる。よって、基板の結晶方位の傾斜角であるオフ角は、０．０５°以上４°以下であることが好ましい。

【実施例１】

【００９５】

次に、本発明の実施例について、図面を参照して説明する。尚、以下の実施例において、窒化物半導体素子の一例として窒化物半導体レーザ素子について説明を行うが、本発明は他の窒化物半導体素子にも適用可能である。図１１（ａ）は、本実施例における窒化物半導体レーザ素子の概略断面図であり、図１１（ｂ）は図１１（ａ）の上面図である。図９（ｂ）は、本発明の実施例の、窒化物半導体薄膜を成長させる前の加工基板９０の概略断面図であり、図９（ａ）は図９（ｂ）の上面図である。尚、図９、図１１に面方位も併せて表示するが、オフ角がゼロとして表示する。図９に示した加工基板９０上に、例えば、図１３のような構成の窒化物半導体成長層４を積層させるなどして、図１１の窒化物半導体レーザ素子を得る。

【００９６】

まず、上述した加工基板１６、３６、４６を作製するのと同様な方法で、加工基板９０を作製する。但し、加工基板９０を作製するのに用いる基板は、オフ角θａが－０．３５°、オフ角θｂが－０．０２°とする。掘り込み領域９１の開口幅Ｘは５μｍ、深さＹは５μｍ、隣接する掘り込み領域９１間の周期は３５０μｍとする。

【００９７】

作製した加工基板９０上に、ＭＯＣＶＤ法などの周知の技術を適宜用いて、図１３に示した複数の窒化物半導体薄膜から成る窒化物半導体成長層４を積層する。この際、ｎ型ＧａＮ層１３０は、成長温度が１０７５℃、原料のＶ／III比（III族である原子を含む原料の単位時間当たり供給される流量のモル数に対する、Ｖ族である原子を含む原料の単位時間当たり供給される流量のモル数の比）が１２００の成長条件で形成した。引き続き、成長温度が１０７５℃でｎ型$Al_{0.05}Ga_{0.95}N$第１クラッド層１３１とｎ型$Al_{0.08}Ga_{0.92}N$第２クラッド層１３２とｎ型$Al_{0.05}Ga_{0.95}N$第３クラッド層１３３とｎ型ＧａＮガイド層１３４とを積層した。又、更に、多重量子井戸活性層１３５とｐ型$Al_{0.3}Ga_{0.7}N$蒸発防止層１３６とｐ型ＧａＮガイド層１３７とｐ型$Al_{0.05}Ga_{0.95}N$クラッド層１３８とｐ型ＧａＮコンタクト層１３９とを、順に積層した。尚、多重量子井戸活性層１３５の成長温度は略８００℃であり、ｐ型$Al_{0.3}Ga_{0.7}N$蒸発防止層１３６とｐ型ＧａＮガイド層１３７とｐ型$Al_{0.05}Ga_{0.95}N$クラッド層１３８とｐ型ＧａＮコンタクト層１３９の成長温度は略１０３０℃である。

【００９８】

このように掘り込み領域９１と丘９２を備えた加工基板９０上に複数の窒化物半導体薄膜から成る窒化物半導体成長層４を積層するわけであるが、掘り込み領域９１の開口幅などは上述の値に限定されるものではない。又、掘り込み領域９１の開口幅Ｘについては、その値が３μｍ未満であると窒化物半導体成長層４を形成した場合に掘り込み領域９１が容易に埋まってしまい、窒化物半導体成長層４に内包する歪みが開放されないだけではなく、丘９２の上に付着した窒化物半導体薄膜の原料となる原子・分子がマイグレーションなどにより掘り込み領域９１内に拡散・移動するため、丘９２に積層される窒化物半導体成長層４の表面平坦性が悪くなり、好ましくない。又、掘り込み領域９１の深さＹについても、その値が１．５μｍ未満であると窒化物半導体成長層４を形成した場合に掘り込み領域９１が容易に埋まってしまい、好ましくない。よって、掘り込み領域９１の開口幅Ｘは３μｍ以上が好ましく、掘り込み領域９１の深さＹは１．５μｍ以上が好ましい。更に、加工基板９０上に形成される窒化物半導体成長層４の全層厚が掘り込み領域９１の深さＹの２倍より大きいと、加工基板９０上に窒化物半導体成長層４を積層した場合、掘り込み領域９１が容易に埋まってしまい、好ましくない。よって、掘り込み領域９１の深さＹが、加工基板９０上に形成される窒化物半導体成長層４の全層厚の1／２より大きい方が好ましい。

【００９９】

又、隣接する掘り込み領域９１間の丘９２の、＜１１－２０＞方向と略平行な方向、即ち、掘り込み領域９１が延在する方向と垂直且つ丘９２の表面と平行な方向における幅（以下、丘９２の幅）が１００μ未満であると、窒化物半導体成長層４に内包される歪みが開放されないため、クラックが発生しやすくなるだけではなく、丘９２上に窒化物半導体レーザ素子を作製することが困難となる。又、丘９２の幅が２０００μｍより大きいと窒化物半導体成長層４内でクラックが発生することを防止する効果が失われる。よって、丘９２の幅は、１００μｍ以上２０００μｍ以下であることが好ましい。

【０１００】

又、窒化物半導体成長層４について、加工基板９０表面に形成されるｎ型ＧａＮ層１３０（図１３参照）は、ＡｌＧａＮ層等と比較して非常にマイグレーションして拡散・移動しやすい。このため、ｎ型ＧａＮ層１３０の層厚が０．５μｍより大きいと、丘９２上に成長するｎ型ＧａＮ層１３０が掘り込み領域９１へ流れ込みやすくなる。又、更に、窒化物半導体成長層４の全層厚が厚くなるため、結果として掘り込み領域９１が容易に窒化物半導体成長層４で埋まってしまう状況をつくり出しやすい。よって、ｎ型ＧａＮ層１３０の層厚は、０．５μｍ以下が好ましい。

【０１０１】

更に、複数の窒化物半導体薄膜から成る窒化物半導体成長層４を積層する際、各窒化物半導体薄膜の成長条件によって、窒化物半導体薄膜の原料となる原子・分子のマイグレー

ションなどによる拡散・移動しやすさが異なることが分かっている。丘９２上に形成する窒化物半導体成長層４の表面平坦性を良好なものとするには、窒化物半導体薄膜の原料となる原子・分子のマイグレーションを抑制する条件で、各窒化物半導体薄膜を成長させる必要がある。このような成長条件として、加工基板の表面温度は１０５０℃以下、Ｖ／III比（III族である原子を含む原料の単位時間当たり供給される流量のモル数に対する、Ｖ族である原子を含む原料の単位時間当り供給される流量のモル数の比）は２２５０以上が好ましい。

【０１０２】

このようにして窒化物半導体成長層４が形成された加工基板９０の表面の表面平坦性を測定したところ、＜１－１００＞方向と略平行方向、即ち、掘り込み領域９１が延在する方向と平行な方向に測定した表面平坦性の測定結果が図１０のようになる。尚、測定位置は丘９２の中心部である。このとき、測定した６００μｍ幅の領域で、表面の最も高い部分と最も低い部分との段差は、図１０のグラフより、略２０ｎｍとなり、オフ角がほとんどゼロ（０．０２°以下）であるウエーハを用いて加工基板６を作製し、窒化物半導体成長層４を形成した場合の測定値（３００ｎｍ）と比較して、非常に小さな値となり、良好な表面平坦性が得られている。

【０１０３】

又、このように加工基板９０上に窒化物半導体成長層４を形成することで、図１１に示された窒化物半導体レーザ素子を作製する。当該窒化物半導体レーザ素子は、掘り込み領域９１を備える加工基板９０の丘９２上に形成された窒化物半導体成長層４の表面にはレーザ導波路であるレーザストライプ９３と、レーザストライプ９３を挟むように設置されて電流狭窄を目的としたＳｉO_2膜９４とが形成される。そして、このレーザストライプ９３及びＳｉO_2膜９４それぞれの表面には、ｐ側電極９５が形成され、又、加工基板９０の裏面にはｎ側電極９６が形成される。又、レーザストライプ９３直上のｐ側電極９５表面の凸部をストライプ９７とする。

【０１０４】

このような、リッジ構造を備えた窒化物半導体レーザ素子は、加工基板９０上に窒化物半導体成長層４を積層した後、周知の技術を適宜用いて作製されるので、その詳細な作製方法などの説明は省略する。そして、この窒化物半導体成長層４が積層されることで、加工基板９０（ウエーハ）上に構成された複数の窒化物半導体レーザ素子を、個々の素子に分割する。このとき、まず、加工基板９０の一部を除去し、ウエーハの厚みを１００μｍ程度まで薄くする。その後、ｎ側電極９６として加工基板９０の裏面側に、加工基板９０に近い側から、Ｈｆ／Ａｌを形成する。引き続いて、ウエーハを＜１１－２０＞方向と略平行な方向、即ち、掘り込み領域９１が延在する方向と垂直な方向且つ丘９２の表面と平行な方向に沿って劈開することで共振器端面を形成し、複数の窒化物半導体レーザ素子を備えたバー状のもの（図示せず）にする。本実施例の場合、窒化物半導体の劈開面が｛１１－２０｝になるが、オフ角θａ°分だけ傾いているため、劈開の際に割れ難かったり、良好な劈開面が得られないことが懸念された。しかしながら、実際には、オフ角が４°以下なら良好な劈開面が得られ、窒化物半導体レーザの端面として問題ないことが確認できた。このとき、窒化物半導体レーザ素子の共振器長は３００μｍ以上１２００μｍ以下とすることが好ましい。本実施例では、共振器長は６００μｍとした。又、上述したようにウエーハを劈開することで形成された共振器端面には、ＳｉO_2及びＴｉO_2から成る誘電体膜を電子ビーム蒸着法などを用いて交互に蒸着し、誘電体多層反射膜を形成する。尚、この誘電体多層膜を形成する誘電体材料としては、ＳｉO_2／ＴｉO_2に限定されるものではなく、例えば、ＳｉO_2／Ａｌ$_2O_3$などを用いても構わない。又、ｎ側電極９６に用いる材料は上述の材料に限定されるものではなく、Ｈｆ／Ａｌ／Ｍｏ／Ａｕ、Ｈｆ／Ａｌ／Ｐｔ／Ａｕ、Ｈｆ／Ａｌ／Ｗ／Ａｕ、Ｈｆ／Ａｕ、Ｈｆ／Ｍｏ／Ａｕ、などを用いても構わない。

【０１０５】

又、図１１のような窒化物半導体レーザ素子において、ｐ側電極９５は、窒化物半導体

成長層４に近い側から、Ｍｏ／Ａｕ、又は、Ｍｏ／Ｐｔ／Ａｕ、もしくはＡｕ単層のみ、などから形成される。また、本実施例では、電流狭窄のための絶縁膜としてSiO_2膜９４を用いているが、絶縁膜材料として、ＺｒＯ、TiO_2、Si_2N_4などを用いても構わない。

【０１０６】

このようにして得られたバーをチップ分割することで個々の窒化物半導体レーザ素子を得る。この分割工程は、周知の技術を用いて実施されるので、その詳細な説明は省略する。

【０１０７】

このようにして作製された窒化物半導体レーザ素子において、クラックの発生は見られなかった。又、本実施例における窒化物半導体レーザ素子を複数作製し、その中から無作為に１００個の窒化物半導体レーザ素子を取り出し、水平方向及び垂直方向のＦＦＰ（Far Field Pattern）の半値幅を測定した。この際、ＦＦＰの半値幅の設計値に対して、±１度以内の窒化物半導体レーザ素子を良品としたところ、ＦＦＰの半値幅が規格を満たしている窒化物半導体レーザは９４個であり、非常に高い歩留まり結果となった。

【０１０８】

即ち、上述のように、オフ角θａ及びオフ角θｂを有する加工基板９０上に複数の窒化物半導体薄膜を成長させて窒化物半導体成長層４を形成することで、ｐ層厚のばらつきが抑えられて窒化物半導体薄膜の平坦性が良好なものとなり、更に、クラックの発生が抑えられ、特性良好な窒化物半導体レーザ素子が歩留まり良く作製できた。

【実施例２】

【０１０９】

本実施例における加工基板は、実施例１と同様な方法で作製する。但し、加工基板を作製するのに用いる基板は、オフ角θａが－０．０５°、オフ角θｂが－０．３９°とする。又、掘り込み領域の開口幅は８０μｍ、隣接する掘り込み領域間の周期は３００μｍとする。それ以外は、実施例１と同様な方法で窒化物半導体レーザ素子を作製した。

【０１１０】

又、本実施例において実施例１と同様に、加工基板上に窒化物半導体成長層４を積層した後、丘上に形成された窒化物半導体成長層４表面の表面平坦性を測定した。このとき、測定した６００μｍ幅の領域で、表面の最も高い部分と最も低い部分との段差は２４ｎｍ以下となり、良好な表面平坦性が得られている。

【０１１１】

又、本実施例における窒化物半導体レーザ素子を複数作製し、その中から無作為に１００個の窒化物半導体レーザ素子を取り出し、水平方向及び垂直方向のＦＦＰの半値幅を測定した。この際、ＦＦＰの半値幅の設計値に対して、±１度以内の窒化物半導体レーザ素子を良品としたところ、ＦＦＰの半値幅が規格を満たしている窒化物半導体レーザは９１個であり、非常に高い歩留まり結果となった。

【実施例３】

【０１１２】

本実施例における加工基板は、実施例１と同様な方法で作製する。但し、加工基板を作製するのに用いる基板は、オフ角θａが０．２１°、オフ角θｂが－０．２１°とする。それ以外は、実施例１と同様な方法で窒化物半導体レーザ素子を作製した。

【０１１３】

又、本実施例において実施例１と同様に、加工基板上に窒化物半導体成長層４を積層した後、丘上に形成された窒化物半導体成長層４表面の表面平坦性を測定した。このとき、測定した６００μｍ幅の領域で、表面の最も高い部分と最も低い部分との段差は１０ｎｍ以下となり、良好な表面平坦性が得られている。

【０１１４】

又、本実施例における窒化物半導体レーザ素子を複数作製し、その中から無作為に１００個の窒化物半導体レーザ素子を取り出し、水平方向及び垂直方向のＦＦＰの半値幅を測

定した。この際、ＦＦＰの半値幅の設計値に対して、±１度以内の窒化物半導体レーザ素子を良品としたところ、ＦＦＰの半値幅が規格を満たしている窒化物半導体レーザは９７個であり、非常に高い歩留まり結果となった。

【実施例４】

【０１１５】

本実施例における加工基板は、実施例１と同様な方法で作製する。但し、加工基板を作製するのに用いる基板は、オフ角θａが０．１０°、オフ角θｂが－０．０２°とする。又、窒化物半導体成長層４を構成するｎ型ＧａＮ層１３０とｎ型$Al_{0.05}Ga_{0.95}$Ｎ第１クラッド層１３１とｎ型$Al_{0.08}Ga_{0.92}$Ｎ第２クラッド層１３２とｎ型$Al_{0.05}Ga_{0.95}$Ｎ第３クラッド層１３３とｎ型ＧａＮガイド層１３４は、成長温度が１０３０℃で、更に、ｎ型ＧａＮ層１３０とｎ型ＧａＮガイド層１３４の成長時は、原料のＶ／III比が４５００の成長条件で形成した。それ以外は、実施例１と同様な方法で窒化物半導体レーザ素子を作製した。

【０１１６】

又、本実施例において実施例１と同様に、加工基板上に窒化物半導体成長層４を積層した後、丘上に形成された窒化物半導体成長層４表面の表面平坦性を測定した。このとき、測定した６００μｍ幅の領域で、表面の最も高い部分と最も低い部分との段差は２８ｎｍ以下となり、良好な表面平坦性が得られている。

【０１１７】

又、本実施例における窒化物半導体レーザ素子を複数作製し、その中から無作為に１００個の窒化物半導体レーザ素子を取り出し、水平方向及び垂直方向のＦＦＰの半値幅を測定した。この際、ＦＦＰの半値幅の設計値に対して、±１度以内の窒化物半導体レーザ素子を良品としたところ、ＦＦＰの半値幅が規格を満たしている窒化物半導体レーザは９０個であり、非常に高い歩留まり結果となった。

【０１１８】

このように本実施例は、実施例１～実施例３と比較して基板のオフ角の値が小さい。しかしながら、窒化物半導体成長層４を構成するｎ型ＧａＮ層１３０とｎ型$Al_{0.05}Ga_{0.95}$Ｎ第１クラッド層１３１とｎ型$Al_{0.08}Ga_{0.92}$Ｎ第２クラッド層１３２とｎ型$Al_{0.05}Ga_{0.95}$Ｎ第３クラッド層１３３とｎ型ＧａＮガイド層１３４との成長条件をマイグレーションが抑制される条件とすることで、特性の良い窒化物半導体レーザ素子が歩留まり良く作製できた。

【図面の簡単な説明】

【０１１９】

【図１】本発明の実施形態におけるオフ角θａ°を有する加工基板の概略図である。

【図２】様々な形状の掘り込み領域が形成された加工基板の概略断面図である。

【図３】本発明の実施形態におけるオフ角θｂ°を有する加工基板の概略図である。

【図４】オフ角を有しない加工基板の概略図である。

【図５】ｐ層厚の標準偏差σと歩留まりの相関図である。

【図６】オフ角θａとｐ層厚の標準偏差σの相関図である。

【図７】オフ角θｂとｐ層厚の標準偏差σの相関図である。

【図８】本発明の実施形態におけるオフ角θｂ°を有する加工基板上に窒化物半導体成長層を積層させたウエーハの表面段差プロット図である。

【図９】本発明の実施例１～実施例４における加工基板の概略図である。

【図１０】本発明の実施例１における加工基板上に窒化物半導体成長層を積層したウエーハの表面段差プロット図である。

【図１１】本発明の実施例１～実施例４における窒化物半導体レーザ素子の概略図である。

【図１２】従来の加工基板上に窒化物半導体成長層を積層させたウエーハの概略図である。

【図１３】窒化物半導体成長層の概略断面図である。

【図１４】従来の加工基板上に窒化物半導体成長層を積層させたウエーハの表面段差プロット図である。
【図１５】平坦性悪化のモデルを説明する説明図である。
【符号の説明】
【０１２０】
１　丘
２　掘り込み領域
４　窒化物半導体成長層
６　加工基板
１１　丘
１２　掘り込み領域
１３　上面部
１４　底面部
１５　原子・分子
１６　加工基板
１７　境界線揺らぎ部
１８　垂直性揺らぎ部
１９　側面部
２１　丘
２２　掘り込み領域
２６　加工基板
３１　丘
３２　掘り込み領域
３３　上面部
３４　底面部
３６　加工基板
３７　境界線揺らぎ部
３８　垂直性揺らぎ部
３９　側面部
４１　丘
４２　掘り込み領域
４３　上面部
４４　底面部
４６　加工基板
４７　境界線揺らぎ部
４８　垂直性揺らぎ部
４９　側面部
９０　加工基板
９１　掘り込み領域
９２　丘
９３　レーザストライプ
９４　SiO_2膜
９５　ｐ側電極
９６　ｎ側電極
９７　ストライプ
１３０　ｎ型ＧａＮ層
１３１　ｎ型$Al_{0.05}Ga_{0.95}N$第１クラッド層
１３２　ｎ型$Al_{0.08}Ga_{0.92}N$第２クラッド層
１３３　ｎ型$Al_{0.05}Ga_{0.95}N$第３クラッド層
１３４　ｎ型ＧａＮガイド層

１３５　多重量子井戸活性層
１３６　ｐ型$Al_{0.3}Ga_{0.7}N$蒸発防止層、
１３７　ｐ型ＧａＮガイド層
１３８　ｐ型$Al_{0.05}Ga_{0.95}N$クラッド層
１３９　ｐ型ＧａＮコンタクト層
１５１　上面成長部
１５２　掘り込み領域内成長部
１５３　上面部
１５４　底面部
１５５　成長部
１５６　側面部