

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl. ⁶ H01L 21/283 H01L 21/225		(45) 공고일자 (11) 공고번호 (24) 등록일자	1997년03월21일 특1997-0003724 1997년03월21일
(21) 출원번호	특1993-0004873	(65) 공개번호	특1993-0020589
(22) 출원일자	1993년03월27일	(43) 공개일자	1993년10월20일
(30) 우선권주장	92-70753 1992년03월27일 일본(JP) 92-95040 1992년04월15일 일본(JP)		
(73) 특허권자	마쯔시다덴기산교 가부시기가이샤 모리시타 요이찌 일본국 오오사까후 가도마시 오오아자가도마 1006반지		
(72) 발명자	이마이 싱이찌 일본국 오오사까후 가도마시 후나다쵸 22-21 테라이 유카 일본국 오오사까후 오오사까시 히라노구우리 와리히가시 3-4-8 후쿠모토 마사노리 일본국 오오사까후 오오사까시 히가시나리구 나카미치 4쵸메 5-18 야노 코사꾸 일본국 오오사까후 카타노시 호시다니시 4쵸메 7반 5고 우미모토 히로유키 일본국 오오사까후 모리구찌시 소토지마쵸 6반지 히가시 2-909고 오다나카 신지 일본국 오오사까후 히라카타시 히가시나카브리 1쵸메 21반 19-404고		
(74) 대리인	신중훈		

심사관 : 홍성표 (책자공보 제4892호)

(54) 반도체 장치 및 그 제조방법

요약

요약없음.

대표도

도1

명세서

[발명의 명칭]

반도체 장치 및 그 제조방법

[도면의 간단한 설명]

제1도는 제1 실시예에 있어서의 반도체 장치의 구조를 표시한 단면도,

제2도는 제1 실시예에 있어서의 FBPSG막을 제조하기 위한 CVD장치의 구성을 개략적으로 표시한 도면,

제3도는 제1 실시예에 있어서의 원료가스인 FTES의 분자구조식을 표시한 도면,

제4도는 제1 실시예에 있어서의 FBPSG막의 입체구조를 평면적으로 표시한 도면,

제5도는 제1 실시예에 있어서의 FBPSG막의 플로온도특성을 표시한 도면,

제6도는 제2 실시예에 있어서의 반도체 장치의 제조공정을 표시한 단면도,

제7도는 BPSG막의 산소원자를 탄탈원자로 치환하였을 경우의 매트릭스의 구조를 표시한 도면,

제8도는 종래의 반도체 장치의 구조를 표시한 단면도,

제9도는 종래의 BPSG막을 제조하기 위한 CVD장치의 구성을 개략적으로 표시한 도면,

제10도는 종래의 BPSG막의 입체구조를 평면적으로 표시한 도면.

도면의 주요부분에 대한 부호의 설명

1 : 반도체 기판 2 : 스위칭트랜지스터

3 : 실리콘산화막 6 : BPSG막

7 : FBPSG막 8 : 알루미늄배선

10 : 반응실

[발명의 상세한 설명]

본 발명은 반도체기판위에 절연막을 형성한 반도체 장치 및 그 제조방법에 관한 것으로서, 특히 절연막의 흐름온도를 저하시킬 수 있는 반도체 장치 및 그 제조방법에 관한 것이다.

최근 각종 반도체디바이스의 집적도는 디바이스제조프로세스기술의 급속한 신장에 의해 향상의 일로에 있다. 그중에서도 층간절연막 등의 절연막의 형성기술과 그 층간절연막을 사용한 평탄화기술은 중요한 기술의 일부분을 점유하고 있으며, 금후도 그 중요도는 증가하는 것으로 생각된다. 반도체 장치의 제조방법에 있어서는 층간절연막에 의한 평탄화기술은 디바이스의 실현을 좌우할 정도로 중요하다. 즉 미세화에 수반해서 각층의 단차저감은 필수적으로 되어 있으며, 한편으로는 트랜지스터의 쇼트채널효과의 억제를 위하여 열처리부담을 경감하지 않으면 안된다고 하는 요구가 있다.

이러한 열처리부담을 경감하기 위하여 현재의 반도체 장치에서는 붕소나 인을 함유한 실리콘산화막을 화학적 기상성장법(이하 CVD법이라 칭함)에 의해서 형성하도록 되어 있다. 즉, 실리콘산화막에 인을 함유시킴으로써(소위 PSG막) 평탄화를 위하여 절연막을 흐르게 하는 열처리온도를 950℃ 정도로 저하시킬 수 있고, 도 인에 추가해서 붕소를 함유시킴으로써(소위 BPSG막) 900℃ 정도의 열처리에 의해서 층간절연막을 흐르게 하여 저온가열에서의 평탄화를 가능하게 하고 있다.

여기서, 화학적 기상성장법에 의해서 인규산염유리(PSG), 붕소규산염유리(BSG), 붕소인규산염유리(BPSG), 비소규산염유리(AsSG) 등의 불순물을 함유한 규산염유리 등의 절연막을 형성하기 위해서는 하기 제1표에 표시한 바와 같이 각 불순물의 수소화물, 염화물, 알콕사이드 등의 유기화합물을 도입한다.

(제1표)

인소스

PH_3

POCl_3 , PCl_3

$\text{PO}(\text{OCH}_3)_3$, $\text{PO}(\text{OC}_2\text{H}_5)_3$

$\text{P}(\text{OCH}_3)_3$, $\text{P}(\text{OC}_2\text{H}_5)_3$

$\text{PO}(\text{CH}_3)_3$, $\text{P}(\text{CH}_3)_3$

붕소소스

B_2H_6

BCl_3

$\text{B}(\text{OCH}_3)_3$, $\text{B}(\text{OC}_2\text{H}_5)_3$

$\text{B}(\text{CH}_3)_3$, $\text{B}(\text{C}_2\text{H}_5)_3$

비소소스

AsH_3

$\text{As}(\text{OCH}_3)_3$

$\text{As}(\text{CH}_3)_3$

이하, 도면을 참조하면서, 종래의 반도체 장치 및 그 제조방법의 일예에 대해서 설명한다. 제8도는 종래의 반도체 장치의 일부의 단면형상을 표시한 것이다. 제8도에 있어서, (1)은 반도체기판, (2)는 반도체기판(1)에 형성된 스위칭트랜지스터, (3)은 실리콘산화막, (6)은 상기 실리콘산화막(3)위에 형성된 BPSG막, (8)은 알루미늄배선이다.

여기서, 상기 BPSG막(6)은 매트릭스 실리콘산화막을 형성하기 위한 TEOS (테트라에틸옥시실란), SiH_4 (모노실란) 등에 인소스, 붕소소스를 첨가한 원료가스를 사용해서 화학적 기상성장법에 의해서 실리콘기판(1) 위에 고화물(고체상의 화합물)로서 퇴적되고, 그후 900℃ 정도의 열처리에 의해서 완만한 흐름형상을 얻고 평탄화된다.

제9도는 종래의 BPSG막(6)의 형성방법의 일예를 개략적으로 표시하고 동도면에 표시한 바와 같이 반응가스로서, 예를 들면 SiH_4 , B_2H_6 , PH_3 과 O_2 및 캐리어가스로서 N_2 를 사용하고 이들 가스를 반응실(10)로 도입해서 실리콘기판(1)위에 BPSG막(6)을 퇴적시킨다. 이 도면에서는 BPSG막(6)의 퇴적에 사용하는 장치는 상압 CVD장치이며, 이 경우 실리콘기판(1)은 350℃에서 부터 450℃ 정도로 가열되어 있다. 그후 이와 같이 형성된 BPSG막(6)을 전기로내에서 질소분위기로 약 900℃에서 30분 정도의 열처리를 행하여 흐르게하여 평탄화한다. 이때, 평탄화하기 위해서는 BPSG막(6)의 흐름각 θ 는 30° 정도보다 작아질 필요가 있다.

제10도는 이와 같이해서 형성된 흐름후의 BPSG막(6)의 내부구조를 표시한다. 이 도면에서는, 편의상 입체 구조를 평면적으로 표시하고 있으나, BPSG막(6)은 B_2O_3 과 P_2O_5 과 SiO_2 가 결합한 그물구조로 되어 있다. 즉, 실리콘원자가 주요소로 되고, 이 실리콘원자에 정4면체 위치에서 결합하는 산소원자가 부요소로 되어서 이 주요소와 부요소가 그물형상으로 결합해서 매트릭스 형상의 규산염유리를 구성하고, 또 그물형상의 매트릭스 내부에서 인원자나 붕소원자가 실리콘원자와 치환된 구조로 되어 있다.

그런데, 반도체 장치의 고밀도화에 따라 트랜지스터의 쇼트채널효과억제를 위해서는 BPSG막의 열처리 온도를 $900^{\circ}C$ 에서부터 한층더 하강할 필요가 있다. 그런데, 열처리온도를 $900^{\circ}C$ 이하로 저하시키면 BPSG막은 충분한 흐름상태로 되지 않아 평탄화도가 악화된다. 이것은, 제5도에 표시한 바와 같이 BPSG막의 흐름각 θ (제8도참조)는 열처리온도에 따라서 변화하여 열처리온도를 낮게하면 흐름각이 커지게 되기 때문이다.

여기서, BPSG막 등의 절연막의 열처리온도를 낮게하고, 또한 30° 정도의 작은 흐름각을 유지하려면 하기의 2가지 방법을 생각할 수 있다.

- ① 고압력의 열기 또는 수증기 분위기 중에서 열처리를 행함으로써, 흐름각 θ 를 감소시킨다.
- ② 절연막내의 인, 붕소, 비소 등의 불순물의 함유량을 많게 함으로써, 흐름각 θ 를 감소시킨다.

그러나, 상기 제①항의 방법에서는 트랜지스터의 보호를 위하여 BPSG막의 하부층에 예를 들면 질화물로 이루어진 내산화성 절연막을 형성할 필요가 있으나 DRAM 등의 공정수가 많은 반도체 장치에서는 질화막을 형성할 수 없는 경우가 있으며 실제사용시에 사용범위가 한정된다.

상기 제②항의 방법에서는 불순물농도를 높게 하면 평탄화도를 향상시킬 수 있으나 불순물농도를 높게 하면 석출물이 발생할 염려가 있다. 즉, 본래, 인, 붕소 등의 불순물은 될 수 있는 한 적은쪽이 바람직하고, 예를 들면 BPSG막에는 붕소원자가 응집해서 핵이되고 막으로 부터 발생하는 인산화ガス과 반응해서 BPO_4 의 결정성장이 발생하여 덩어리형상으로 석출되어 부풀어오르는 부분이 생길 수 있다. 그리고, 불순물농도가 증가하면 이와 같은 이물질의 석출이 증가하고, 예를 들면 DRAM에 있어서 상충비트선, 알루미늄배선의 단선불량을 발생시키는 등 반도체 장치의 불량원인이 된다고 하는 문제점이 있었다.

따라서, 상기 종래의 BPSG막 등의 절연막에서는 열처리온도의 저온화와 평탄도의 유지를 양립시키는 일은 극히 곤란하여 재료의 선택의 한계가 있는 것으로 생각되고 있었다.

본 발명은 이러한 점에 비추어 이루어진 것이며 그 목적은 절연막 내부의 매트릭스를 구성하는 주요소(상기예에서는 실리콘원자)와 결합하는 부요소(상기예에서는 산소원자)를 비가교형원소에 의해서 치환시킴으로써 전기적성질의 열화를 초래하는 일 없이 평탄화를 위한 열처리온도를 저하시키는데 있다.

상기 목적을 달성하기 위하여 본 발명의 제1의 측면이 강구한 수단은, 반도체기판위에 절연막을 가진 반도체 장치를 대상으로 한다. 그리고, 상기 절연막을 적어도 1종류의 원소로 이루어진 주요소와 적어도 1종류의 원소로 이루어진 부요소가 그물형상으로 결합해서 이루어진 매트릭스와 상기 부요소 중 일부의 부요소와 치환해서 상기 주요소에 결합하고 매트릭스의 그물형상을 부분적으로 절단하는 적어도 1종류의 비가교형원소로 이루어진 비가교요소로 구성한 것이다.

본 발명의 제2의 측면이 강구한 수단은 본 발명의 제1의 측면에 있어서, 상기 비가교형원소를 할로겐 원소로 한 것이다.

본 발명의 제3의 측면이 강구한 수단은 본 발명의 제2의 측면에 있어서, 상기 비가교형원소를 붕소로 한 것이다.

본 발명의 제4의 측면이 강구한 수단은 본 발명의 제1, 제2 또는 제3의 측면에 있어서, 주요소를 실리콘 원자로 하고 부요소를 산소원자로 하고 상기 절연막의 매트릭스를 실리콘원자와 산소원자가 그물형상으로 결합한 실리콘산화막으로 구성한 것이다.

본 발명의 제5의 측면이 강구한 수단은 본 발명의 제4의 측면에 있어서, 상기 절연막의 매트릭스를 구성하는 실리콘산화막내부에서 그물내의 일부의 실리콘원자를 인, 붕소 및 비소 중 적어도 1종류의 원소의 원자에 의해서 치환된 것이다.

본 발명의 제6의 측면이 강구한 수단은 본 발명의 제1, 제2, 제3, 제4 또는 제5의 측면에 있어서, 절연막을 층간절연막으로 한 것이다.

본 발명의 제7의 측면이 강구한 수단은 반도체기판위에 그물형상이 매트릭스를 가진 절연막을 구비한 반도체 장치의 제조방법으로서 적어도 1종류의 원소로 이루어진 주요소와 적어도 1종류의 원소로 이루어진 부요소와 이 부요소 중 일부의 부요소에 치환해서 상기 주요소에 직접 결합하는 적어도 1종류의 비가교형 원소로 이루어진 비가교요소를 분자구조내에 가진 기체분자를 주성분으로서 함유한 원료가스를 사용해서 화학적 기상성장법에 의해 반도체기판위에 원료가스의 고화물을 퇴적하는 공정과 상기 고화물을 가열처리하는 공정을 포함하고, 상기 주요소와 부요소로 구성되는 매트릭스의 그물이 상기 비가교요소와 부요소와의 치환에 의해서 부분적으로 절단되어서 이루어진 절연막을 상기 반도체기판위에 형성하도록 한 것이다.

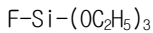
본 발명의 제8의 측면이 강구한 수단은, 본 발명의 제7의 측면의 방법에 있어서, 상기 반도체기판위에 원료가스의 고화물을 퇴적하는 공정과 상기 고화물을 가열처리하는 공정을 동시에 행하도록 한 것이다.

본 발명의 제9의 측면이 강구한 수단은, 본 발명의 제7 또는 제8의 측면의 방법에 있어서, 비가교형원소를 할로겐원소로 한 것이다.

본 발명의 제10이 측면이 강구한 수단은, 본 발명의 제9의 측면의 방법에 있어서, 상기 원료가스의 주성분을 SiH_2F_2 , SiH_2Cl_2 , SiH_3F 또는 SiH_3C_1 중 적어도 1개를 선택한 것이다.

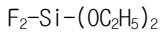
본 발명의 제11의 측면이 강구한 수단은, 본 발명의 제9의 측면의 방법에 있어서, 상기 원료가스의 주성

분을 하기 분자식



으로 표시되는 화합물의 분자로한 것이다.

본 발명의 제12의 측면이 강구한 수단은 본 발명의 제9의 측면의 방법에 있어서 원료가스를, 하기 분자식



으로 표시되는 화합물의 분자로한 것이다.

본 발명의 제13의 측면이 강구한 수단은 본 발명의 제8, 제9, 제10, 제11 또는 제12의 측면의 방법에 있어서, 원료가스에는 부성분으로서 SiH_4 또는 TEOS가 첨가되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

본 발명의 제14의 측면이 강구한 수단은 본 발명의 제8, 제9, 제10, 제11, 제12 또는 제13의 측면의 방법에 있어서, 원료가스에 부성분으로서 인소스가스, 붕소스가스 및 비소스가스중 적어도 1종류의 가스를 첨가한 것이다.

본 발명의 제15도의 측면이 강구한 수단은 반도체기판위에 그물형상의 매트릭스를 가진 절연막을 구비한 반도체 장치의 제조방법으로서, 반도체기판위에 주요소와 부요소가 그물형상으로 결합해서 이루어진 매트릭스를 형성하는 공정과 상기 절연막내에 상기 주요소에 결합가능한 단일 또는 복수의 비가교요소로 이루어진 비가교요소를 이온상태로 주입하는 공정과 상기 비가교요소가 주입된 절연막을 열처리하는 공정을 포함하고 반도체기판위에 상기 비가교요소에 의해서 그물이 부분적으로 절단된 매트릭스를 가진 절연막을 형성한 것이다.

본 발명의 제16의 측면이 강구한 수단은 본 발명의 제15의 측면의 방법에 있어서, 비가교요소를 할로겐원소로한 것이다.

본 발명의 제17의 측면이 강구한 수단은 본 발명의 제16의 측면의 방법에 있어서, 비가교요소를 불소로한 것이다.

본 발명의 제18의 측면이 강구한 수단은 본 발명의 제15, 제16 또는 제17의 측면의 방법에 있어서, 주요소를 실리콘원자로 하고 부요소를 산소원자로 하고 상기 절연막의 매트릭스를 실리콘원자와 산소원자가 그물형상으로 결합한 실리콘산화막으로 구성한 것이다.

본 발명의 제19의 측면이 강구한 수단은 본 발명의 제18의 측면의 방법에 있어서, 절연막의 매트릭스내의 주요소중 일부의 주요소를 인, 붕소 및 비소중 적어도 1종류의 원소의 원자와 치환시키는 공정을 포함한 것이다.

본 발명의 제10의 측면이 강구한 수단은 본 발명의 제8, 제9, 제10, 제11, 제12, 제13, 제14, 제15, 제16, 제17, 제18 또는 제19의 측면의 방법에 있어서, 절연막을 층간절연막으로한 것이다.

이상의 구성 또는 방법에 의해 본 발명의 제1의 측면에서는 절연막의 매트릭스내에 있어서 일부의 부요소가 비가교요소로 치환되어서 매트릭스의 그물이 부분적으로 절단되므로, 절연막을 흐르게하는데 필요한 가열온도가 저하된다. 따라서, 반도체 장치에 대한 영향이 완화되어 신뢰성이 향상하게 된다.

본 발명의 제2의 측면에서는 할로겐원소는 1가원소이므로 매트릭스내부의 1개의 부요소와 치환하면, 다른 요소와는 치환하는 일이 없다. 따라서, 그물의 일부가 확실하게 절단되게 된다.

본 발명의 제3의 측면에서는 할로겐원소 중에서도, 특히 불소는 절연막의 매트릭스에 주입되었을 경우 가열상태에서 정성을 크게 저하시키는 경향이 있으며 흐름온도의 저하작용이 크다. 또, 반도체기판 중 반도체 장치에 주는 악영향도 거의 없으므로 반도체 장치의 특성이 대표적으로 개선된다.

본 발명의 제4의 측면에서는, 특히 실리콘산화막은 반도체 장치의 표면에 접했을때에도 반도체 장치에 그다지 변형을 발생시키는 일이 없고 또, 반도체 장치 내부에 불순물을 확산시키는 일도 거의 없으므로 반도체 장치의 특성이 양호하게 유지된다.

본 발명의 제5의 측면에서는 인원자, 붕소원자, 비소원자가 실리콘산화막으로 이루어진 매트릭스내의 실리콘원자와 치환하면 그부분에서는 산소원자를 개재한 그물의 일부가 절단되므로, 실리콘산화막이 가열되었을때의 정성이 더욱 저하하여, 흐름온도의 저하작용이 현저하게 된다.

본 발명의 제6의 측면에서는 반도체 장치의 각 전기배선층간을 분리절연하는 층간절연막에서는 특히 표면을 평탄하게 할 필요가 있으므로 흐름온도를 저하함으로써 반도체 장치의 특성 향상이 현저하게 된다.

본 발명의 제7의 측면에서는 원료가스 자체가 비가교요소가 부요소와 치환된 기체분자를 함유하고 있으므로 절연막의 매트릭스 사이에 유리된 비가교요소의 원자나 분자의 발생을 초래하는일 없이 비가교요소가 확실하게 매트릭스 내부에 도입하게 된다. 따라서, 흐름온도를 저하시키면서 유리된 비가교요소에 의한 반도체 장치에의 악영향을 확실하게 방지된다.

본 발명의 제8의 측면에서는 원료가스의 고화물이 퇴적되면 즉시 가열처리되므로 처리시간이 단축하게 된다.

본 발명의 제9의 측면에서는 비가교요소가 할로겐원소인 경우, 할로겐원소는 1가원소이므로, 매트릭스 내부의 1개의 부요소와 치환하면 다른 요소와는 결합하는 일이 없다. 따라서, 그물의 일부가 확실하게 절단되게 된다.

본 발명의 제10의 측면에서는 모노실란분자를 구성하는 4개의 수소원자 중 일부의 수소원자가 할로겐 원소에 치환된 분자구조를 가진 소스가스로 부터 절연막이 형성된다. 이와 같은 모노실란계 가스로 부터 절

연막을 구성하였을 경우, 피복되는 전극부의 단차나 콘택트 구멍 등의 하부에 대한 단차피복성이 양호하게 되고, 예를 들면 깊은 구멍에 대해서도 구멍바닥, 측면의 벽 및 윗면에서의 막두께가 균일하게 된다.

본 발명의 제11, 제12의 측면에서는 TEOS분자를 구성하는 4개의 에톡시기 중 일부의 에톡시기가 불소원자로 치환된 분자구조를 가진 소스가스로부터 절연막이 형성된다. 이와 같은 TEOS계 가스로부터의 절연막을 형성할 경우, 모노실란계 가스 보다 기판에 대한 단차피복성이 한층 더 양호하게 된다.

본 발명의 제13의 측면에서는 원료가스에 SiH_4 또는 TEOS가 첨가되었을 경우, 매트릭스인 실리콘산화막이 신속하게 형성되어 절연막의 형성이 신속하게 행하여지게 된다.

본 발명의 제14의 측면에서는 원료가스에 인소스가스, 붕소스가스, 비소스가스가 첨가되어 있으므로 형성되는 절연막의 매트릭스 내부에서 주요소인 실리콘원자가 인원자, 붕소원자, 비소원자로 치환되어, 그물의 결합이 부분적으로 절단되므로 절연막의 흐름온도가 더욱 저하하게 된다.

본 발명의 제15의 발명에서는 이미 형성된 절연막의 매트릭스 내에 비가교요소의 이온을 주입하는 경우, 마스크를 사용해서, 소정의 개소에만 비가교요소의 이온을 주입하는 것이 가능하게 된다.

본 발명의 제16의 측면에서는 1가원소인 할로겐원소가 절연막의 매트릭스 내부의 1개의 부요소와 치환함으로써 매트릭스의 그물의 일부가 확실하게 절단되게 된다.

본 발명의 제17의 측면에서는 불소원자가 절연막의 매트릭스의 부요소와 치환함으로써, 반도체 장치가 악영향을 받는 일 없이, 또한 흐름온도가 크게 저하해서 반도체 장치의 특성이 대표적으로 개선된다.

본 발명의 제18의 측면에서는 특히 실리콘산화막은 반도체기판 내의 반도체 장치의 표면에 접했을때에도 반도체 장치에 그다지 변형을 발생시키는 일이 없고, 또 반도체 장치 내부에 불순물을 확산시키는 일도 거의 없으므로 반도체 장치의 특성이 양호하게 유지된다.

본 발명의 제19의 측면에서는 인원자, 붕소원자, 비소원자가 실리콘산화막으로 이루어진 매트릭스 내의 실리콘원자와 치환하면, 그부분에서는 산소원자를 개재한 그물의 일부가 절단되므로, 실리콘산화막이 가열되었을 때 점성이 더욱 저하하고 흐름온도의 저하작용이 현저하게 된다.

본 발명이 제20의 측면에서는 반도체 장치의 각 전기배선층간을 분리절연하는 층간절연막에서, 특히 표면을 평탄하게 할 필요가 있으므로, 절연막의 흐름온도를 저하함으로써 반도체 장치의 특성향상이 현저하게 된다.

이하, 본 발명의 실시예에 대해서 도면을 참조하면서 설명한다.

(제1 실시예)

먼저, 제1 실시예에 대해서 설명한다.

제1도는, 제1 실시예 있어서의 반도체 장치의 단면형상을 표시한다. 제1도에 있어서 (1)은 반도체기판, (2)는 상기 반도체기판(1)의 표면부근에 형성된 스위칭트랜지스터, (3)은 실리콘산화막, (7)은 상기 실리콘산화막(3)위에 형성된 층간절연막인 FBPSG막, (8)은 상부층의 알루미늄배선이다. 즉, FBPSG막(7)은 스위칭트랜지스터(2)와 상부층의 알루미늄배선(8)간을 전기적으로 분리절연하는 것이다.

다음에, 상기 FBPSG막(7)을 형성하는 화학적 기상성장법에 대해서 이하 설명한다.

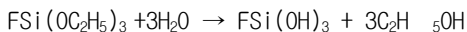
제2도는 제1 실시예에 있어서의 반도체 장치의 FBPSG막(7)의 형성방법을 표시하고, 반응실(10)내에, 스위칭트랜지스터가 형성된 반도체기판(1)을 설치해서, 온도 370℃ 정도로 유지한다. 이 상태에서 반응용 원료가스로서 TEB, TMOP와 함께 상기 종래에 있어서의 TEOS 대신에 FTES(플루오르트리에톡시실란)를 사용하여 희석가스 및 밸브유기가스로서 N_2 가스를 흐르게 한다.

제3도는 상기 FTES의 분자구조식을 표시하고 절연막을 구성하는 주원소인 실리콘원자 Si의 정4면체 위치에 있는결합부분 중 3개에는 에톡시기(OC_2H_5)가 결합하는 동시에 다른 1개의 할로겐원소인 불소원자 F가 직접결합하고 있다. 즉, 절연막의 매트릭스를 구성하는 주요소가 되는 실리콘원자 Si에 결합하는 부요소인 산소원자 O의 1개가 불소원자 F에 의해서 치환된 구조를 가진 분자이다.

그리고, 반도체기판(1)위에 FBPSG막(7)을 성장시키는 조건은 반응용원료가스의 유량비를 각각 $\text{TMOP/FTES}=4.5\%$, $\text{TEB/FTES}=12\%$, $\text{O}_3/\text{FTES}=5$ 로 한다.

그리고, 반도체기판(1)위에 퇴적된 FBPSG막(7)을 30분간 850℃로 가열함으로써, FBPSG막(7)을 흐르게 하여 표면을 평탄화시킨다.

상기 반응식은 상기 FTES가스와 수증기와의 반응을 표시한다.



그리고, 상기 양반응식에 의한 반응의 결과, 제4도에 표시한 바와 같은 구조를 FBPSG막(7)이 얻어진다. 즉, FBPSG막(7)은 매트릭스가 실리콘산화막으로 구성되고, 매트릭스의 주요소인 실리콘원자 Si와 그 정4면체 위치에 결합하는 부요소인 산소원자 O로 이루어진 그물구조를 가지고 있다. 그리고, 매트릭스 내부의 부요소인 산소원자 O의 일부가 비가교요소인 불소원자 F에 의해서 치환되고, 불소원자 F가 실리콘원자 Si에 직접결합하는 동시에, 1가원소인 불소원자 F는 당해 산소원자 O 이외의 원자와 결합하는 일은 없으므로, 불소원자 F에 의해 그물의 일부가 절단되어 있다.

또, 이 실시예에서는 매트릭스를 구성하는 주요소인 실리콘원자 Si의 일부가 인원자 P나 붕소원자 B와 치환되어서 매트릭스 그자체가 소위 BPSG막(붕소인규산염유리)의 구조로 되어 있다. 즉, 부의 이온에 대해

서 5가로서 기능하는 인원자 P는 산소원자 O와 2중결합하므로 인원자 P에 의해 매트릭스의 그물의 일부가 절단되어 있다. 또, 3가소원소인 붕소원자 B는 3개의 산소원자 O와 결합하나, 매트릭스가 4가의 실리콘원자 Si를 주요소로서 구성되어 있으므로, 붕소원자 B에 의해서 그물의 일부가 절단된 구조로 되어 있다.

제5도는 본 실시예의 불순물농도에 대한 흐름각의 변화를 표시하고 500nm의 단차에 대한 것이다. 동도면에 표시한 바와 같이, 종래의 BPSG막에서는 900℃의 열처리를 30분 행함으로써 흐름각 30°의 흐름형상을 실현하고 있었으나, 본 실시예에서는 850℃의 낮은 온도의 열처리를 30분 행함으로써 흐름각 30°의 흐름형상이 얻어지고 있다.

상기 제1 실시예에서는 제4도에 표시한 바와 같이 비가교요소인 붕소원자 F가 산소원자 O와 치환해서 주요소인 실리콘원자 Si에 직접결합하고 산소원자 O를 개재한 실리콘원자 Si-Si간의 가교를 발생시키지 않도록 하고 있다. 즉, 붕소원자 F에 의한 그물구조의 절단에 의해서 그물의 결합수가 감소한다. 그결과, 절연막인 FBPSG막(7)의 점성이 저하하고 흐르게하기 위한 가열온도를 저하시킬 수 있다. 즉, 고온가열에 기인하는 스위칭트랜지스터(2)의 전기특성에의 악영향 예를 들면 쇼트채널효과 등의 발생을 제어하면서 절연막의 평탄화를 실현할 수 있다.

그경우, 비가교형원소로서 불소, 염소, 취소, 요소 등의 할로겐원소를 사용하였을 경우, 할로겐원소는 1가원소이므로 할로겐원소 원자가 1개의 실리콘원자에 직접 결합하면 다른 원자와는 결합하는 일이 없고, 확실하게 그물구조의 결합수를 저감할 수 있다. 특히, 붕소원자 F는 점성이 실리콘산화막의 점성을 확실하게 저하시키고, 또한 반도체 장치에 주는 악영향도 극히 작은 것이 확인되어 있으므로 비가교요소를 붕소원자 F로 함으로써 현저한 효과를 발휘할 수 있다.

또, 절연막의 매트릭스가 실리콘산화막인 경우 실리콘산화막에 인을 첨가한 PSG막, 실리콘산화막에 붕소를 첨가한 BSG막, 실리콘산화막에 비소를 첨가한 AsSG막, 실리콘산화막에 인 및 붕소를 첨가한 BPSG막 등에, 붕소원자 등의 비가교요소를 도입함으로써, 흐름온도의 저하효과를 보다 크게 할 수 있다. 즉, BPSG막 등에서는 매트릭스 주요소인 실리콘원자와 인원자 P 등이 치환함으로써 매트릭스의 그물의 일부가 절단되므로 실리콘산화막 단체보다도 흐름온도가 저하한다. 단, 상기한 바와 같이, 인이나 붕소의 첨가량을 증대하면, 석출물이 발생해서 반도체 장치의 특성에 악영향을 미치게할 우려가 있으므로, 첨가량에는 한계가 있다. 예를 들면 종래의 BPSG막은 900℃로 열처리하는 경우와 동일한 정도의 양호한 흐름현상을 850℃의 열처리에 의해 얻기 위해서는 B₂O₃의 농도를 12mol% 이상으로 하지 않으면 안되나, B₂O₃이 12mol% 이상으로 되면, 0.5μm 이상의 이물질이 막되적후에 수천개 석출되기 때문에 실제의 반도체 장치에는 적용할 수 없다.

여기서, 본 실시예와 같이, 불소를 BPSG막에 도입하였을 경우, B₂O₃이 9mol%이어도, 850℃의 열처리에서 900℃의 경우와 같은 정도의 양호한 흐름현상을 얻게되고 한편, 불소의 함유량을 증가하여도 석출물이 발생하지 않으므로, BPSG막의 흐름온도를 종래의 한계로 되어 있었던 900℃에서 부터 850℃정도로 저하시킬 수 있는 것이다.

또, 상기 실시예와 같이 절연막의 매트릭스를 구성하는 주요소와 부요소를 함유하는 분자의 부요소의 일부를 비가교요소로 치환한 가스, 예를 들면 상기 실시예에 있어서의 FTES가스를 사용함으로써, Si-F의 결합이 그대로 막의 내부로 도입되므로, 매트릭스내에 도입되지 않고 유리된 비가교요소의 원자나 분자가 절연막내에 존재하는 일이 거의 없다. 따라서, 유리원자나 분자에 의한 반도체 장치에의 악영향을 방지할 수 있다.

또한, 원료가스로서는 상기 제1 실시예와 같은 TEOS의 에톡시기의 1개를 붕소원자에 의해서 치환한 TEOS계 가스인 FTES가스에 한정되는 것이 아니고, TEOS의 2개의 에톡시기를 붕소원자로 치환한 구조 F₂-Si-(OC₂H₅)₂를 가진 가스를 사용할 수 있다. 또, 예를 들면 SiH₂F₃, SiH₂Cl₂, SiH₃F, SiH₃Cl 등 SiH₄(모노실란)의 수소원자를 할로겐원소에 의해서 치환된 모노실란계 가스나 그외의 가스를 사용할 수 있다. 그 경우, 모노실란계 가스나 TEOS계 가스에서는 기판의 단차나 콘택트구멍 등의 위에 피복되었을 경우에 단차나 콘택트구멍전체(옆부분도 포함)를 균일한 막두께로 덮는 즉, 단차피복성이 양호하다. 특히, TEOS계 가스에서는 단차피복성이 대단히 양호한 것이 확인되어있다.

(제2 실시예)

다음에, 제2 실시예에 대해서 제6도(a)~(c)를 참조하면서 설명한다.

먼저, 동도면(a)에 표시한 바와 같이, 실리콘기판(1)위에 형성되는 스위칭트랜지스터(2)의 층간절연막으로서, 미리 CVD법에 의한 BPSG막(6)을 형성한다. 이 BPSG막(6)은, 예를 들면 상기한 바와 같은 종래의 방법(제9도 참조)에 의해서 형성된다.

다음에, 동도면(b)에 표시한 바와 같이, 이온주입법을 사용해서 불소이온(B)을 BPSG막(6)의 내부로 도입한다. 그 경우, 기판 전체에 이온주입을 행하여도 되나, 주지의 사진식판 및 이온주입기술을 사용해서 소망하는 영역만을 개구한 레지스트(9)를 사용함으로써, 소망하는 위치에만 불소이온(8)을 도입할 수 도 있다.

그후, 동도면(c)에 표시한 바와 같이, 저온의 열처리를 사용해서 BPSG막(6)의 매트릭스내에 불소이온을 확산시켜, 매트릭스 속의 부요소인 산소원자 O이 일부를 붕소원자 F로 치환시킴으로써, BPSG막(6)을 상기 제4도에 표시한 바와 같은 구조를 가진 FBPSG막(7)으로 바꾸어서 저온에서 흐르게 한다.

상기 제2 실시예에서는 상기 제1 실시예와 마찬가지로, 절연막의 매트릭스의 부요소인 산소원자 O를 붕소원자 F 등으로 치환함으로써, 매트릭스의 그물의 결합을 부분적으로 절단할 수 있고, 상기 제1 실시예와 마찬가지로, 절연막의 흐름온도를 저하시킬 수 있다. 특히, 이온주입에 의한 경우에는 상기 제1 실시예의 방법에 비해 마스크를 사용함으로써, 소망하는 영역에만 불소이온 등을 주입할 수 있고 당해 영역만을 FBPSG막(7)로 바꿀 수 있는 이점이 있다.

또한, 상기 제1, 제2 실시예에서는 절연막이 매트릭스의 부요소와 치환하는 비가교요소로서 할로겐원소 특

히 불소원자 F를 사용한 예를 설명하였으나, 본 발명은 이러한 실시예에 한정되는 것은 아니고, 예를 들면 Ta, Hf, V 등을 사용할 수도 있다. 이들 원자가 예를 들면 매트릭스내의 실리콘원자 Si와 결합하였을 경우에도, 실리콘 Si와 2중결합함으로서, 실리콘원자 Si와 결합부위를 1개 저장하고 그결과, 그물의 일부가 절단되기 때문이다. 제7도는 탄탈원자 Ta를 매트릭스내부의 산소원자 O와 치환시켰을 경우의 구조예를 표시하고, 실리콘원자 Si의 결합수가 감소한 부분에서 그물의 일부가 절단되어 있는 것을 알 수 있다. V, Hf에 대해서도 대략 마찬가지로의 작용을 얻을 수 있다.

또, 절연막의 매트릭스서도, 상기 각 실시예에 있어서의 실리콘산화막에 한정되는 것은 아니고, 게르마늄산화막이나, 실리콘원자를 주요소로 하고 질소원자를 부요소로 하는 실리콘질화막 Si_3N_4 , 붕소 또는 나트륨 등의 1가원소를 주요소로 하고 산소를 부요소로하는 붕산염유리 $\text{R}_2\text{O} \cdot \text{B}_2\text{O}_3$, 납유리 등이 있으며, 이들 부요소를 할로겐원소 등의 비가교요소와 치환함으로써, 마찬가지로의 효과를 얻을 수 있다.

또, 본 발명이 적용되는 절연막은, 상기 각 실시예에 있어서의 층간절연막에 한정되는 것은 아니고, 예를 들면 기판전체를 최종적으로 피복하는 최상의 절연막 등의 평탄화가 요구되는 절연막에 적용함으로써, 흐름온도를 저하시키고, 평탄도를 개선하는 효과가 있다.

이상 설명한 바와 같이, 본 발명의 제1의 측면에 의하면 반도체기판위에 절연막을 가진 반도체 장치의 구성으로서, 주요소와 부요소가 그물형상으로 결합해서 이루어진 절연막의 매트릭스내에서, 일부의 부요소를 비가교요소로 치환해서, 매트릭스의 그물을 부분적으로 절단하도록 하였으므로 절연막을 흐르게 하는데 필요한 가열온도가 저하하고, 반도체 장치에 대한 쇼트채널효과 등의 악영향을 방지할 수 있고, 따라서, 신뢰성의 향상을 도모할 수 있다.

본 발명의 제2의 측면에 의하면 본 발명의 제1의 측면에 있어서, 비가교요소로서 1가원소인 할로겐원소를 사용하였으므로, 매트릭스내의 1개의 부요소와 치환함으로써, 확실하게 그물의 일부를 절단할 수 있다.

본 발명의 제3의 측면에 의하면 본 발명의 제2의 측면에 있어서, 비가교요소로서 할로겐원소 중에서도 불소를 사용하였으므로 불소의 특성으로 부터 절연막의 매트릭스에 주입되어 가열상태에서 점성을 크게 저하시키고 흐름온도의 저하효과를 현저하게 발휘하는 동시에 반도체 장치에 주는 악영향이 거의 없기 때문에 반도체 장치의 특성을 대폭적으로 개선할 수 있다.

본 발명의 제4의 측면에 의하면 본 발명의 제1, 제2 또는 제3의 측면에 있어서, 주요소를 실리콘원자로 하고, 부요소를 산소원자로 해서 매트릭스를 실리콘산화막으로 구성하였으므로, 반도체 장치의 표면에 접하여도 반도체 장치에 그다지 변형을 발생시키는 일없이, 반도체 장치내에 불순물을 확산시키는 일도 거의 없다고 하는 실리콘산화막의 특성을 이용해서, 반도체 장치의 특성을 양호하게 유지할 수 있다.

본 발명의 제5의 측면에 의하면 본 발명의 제4의 측면에 있어서, 절연막의 매트릭스의 주요소가 되는 실리콘원자 중 일부의 실리콘원자를 인, 붕소, 비소 중 적어도 1종류의 원소의 원자와 치환시키도록 하였으므로, 그 부분에서 산소원자를 개재한 그물의 일부를 절단해서, 실리콘산화막이 가열되었을 때 점성을 더욱 저하시킬 수 있고, 따라서, 흐름온도의 저하효과를 현저하게 발휘할 수 있다.

본 발명의 제6의 측면에 의하면, 본 발명의 제1, 제2, 제3, 제4 또는 제5의 측면에 있어서, 절연막을 반도체 장치의 각 전기배선층간을 분리절연하는 층간절연막으로 하였으므로, 특히 표면을 평탄하게 할 필요가 있는 층간절연막의 흐름온도를 저하시킴으로써, 반도체 장치의 특성을 현저하게 향상시킬 수 있다.

본 발명의 제7의 측면에 의하면 반도체기판위에, 그물형상의 매트릭스를 가진 절연막을 구비한 반도체 장치의 제조방법으로서, 주요소와 부요소와 비가교요소를 분자구조 중에 가진 기체분자를 주성분으로서 함유한 원료가스를 사용해서, 화학적 기상성장법에 의해 반도체기판위에 원료가스의 고화물을 퇴적하고, 고화물을 가열처리해서, 매트릭스의 그물이 비가교요소와 부요소와의 치환에 의해 부분적으로 절단되어 이루어진 절연막을 형성하도록 하였으므로, 절연막의 매트릭스 사이에 유리된 비가교요소의 원자나 분자의 발생을 초래하는 일없이, 비가교요소를 확실하게 매트릭스내부로 도입할 수 있고, 따라서, 유리된 비가교요소에 의한 반도체 장치에의 악영향을 확실하게 방지할 수 있다.

본 발명의 제8의 측면에 의하면 본 발명이 제7의 측면의 제조방법에 있어서, 원료가스의 고화물을 가열하면서 퇴적하도록 하였으므로, 처리시간이 단축되게 된다.

본 발명의 제9의 측면에 의하면 본 발명의 제7 또는 제8의 측면의 제조방법에 있어서, 비가교요소를 1가원소인 할로겐원소로 하였으므로, 매트릭스내부의 1개의 부요소와 치환해서 그물의 일부를 확실하게 절단할 수 있다.

본 발명의 제10의 측면에 의하면 본 발명의 제9의 측면의 제조방법에 있어서, 원료가스의 주성분을 SiH_2F_2 , SiH_2Cl_2 , SiH_3F 및 SiH_3Cl 중 적어도 1개를 선택하도록 하였으므로, 피복되는 전극부의 단차나 콘택트구멍 등의 기판에 대한 단차피복성이 양호하게 되므로, 깊은 단차나 각부분에 있어서의 막두께를 균일화할 수 있다.

본 발명의 제11의 측면에 의하면, 본 발명의 제9의 측면의 방법에 있어서, 원료가스의 주성분을 분자식 $\text{F-Si-(OC}_2\text{H}_5)_3$ 으로 표시되는 화합물의 분자로 하였으므로, TEOS가스의 특성을 이용해서 더욱 양호한 단차 피복을 발휘할 수 있다.

본 발명의 제12의 측면에 의하면 원료가스의 주성분을 분자식 $\text{F}_2\text{-Si-(OC}_2\text{H}_5)_2$ 로 표시되는 화합물의 분자로 하였으므로 본 발명의 제11의 측면과 마찬가지로의 효과를 발휘할 수 있다.

본 발명의 제13의 측면에 의하면, 본 발명의 제9, 제10, 제11 또는 제12의 측면의 제조방법에 있어서, 원료가스에 부성분으로서 SiH_4 또는 TEOS를 첨가하도록 하였으므로, 매트릭스형상인 실리콘산화막을 신속히 형성할 수 있고, 따라서 절연막의 형성을 신속하게 행할 수 있다.

본 발명의 제14의 측면에 의하면 본 발명의 제9, 제10, 제11, 제12 또는 제13의 측면의 제조방법에 있어

서, 원료가스에 인소스가스, 붕소스가스 및 비소소가스 중 적어도 1종류의 가스를 첨가하도록 하였으므로, 형성되는 절연막의 매트릭스내에서, 주요소인 실리콘원자가 인원자, 붕소원자, 비소원자로 치환되어 그물의 결합에 부분적으로 절단되므로, 절연막의 흐름온도를 더욱 저하시킬 수 있다.

본 발명의 제15의 측면에 의하면 반도체기판 위에 주요소와 부요소를 함유한 그물형상의 매트릭스를 가진 절연막을 구비한 반도체 장치의 제조방법으로서, 반도체기판위에 주요소와 부요소가 그물형상으로 결합해서 매트릭스를 가진 절연막을 형성하고, 절연막내부에 주요소에 결합가능한 단일 또는 복수의 비가교요소로 이루어진 비가교요소를 이온상태로 주입하고, 비가교요소가 주입된 절연막을 열처리해서 비가교요소에 의해서 그물이 부분적으로 절단된 매트릭스를 가진 절연막을 형성하도록 하였으므로, 마스크를 사용해서 소망하는 개소에만 비가교요소의 이온을 주입해서, 그 장소만 흐름온도를 저하시킬 수 있다.

본 발명의 제16의 측면에 의하면 본 발명이 제15의 측면의 제조방법에 있어서, 비가교요소를 1가원소인 할로겐원소의 원자로 하였으므로, 할로겐원소의 원자를 절연막의 매트릭스내의 1개의 부요소와 치환함으로써, 매트릭스의 그물의 일부를 확실하게 절단할 수 있다.

본 발명의 제17의 측면에 의하면 본 발명의 제16의 측면의 제조방법에 있어서, 비가교요소를 불소원자로 하였으므로, 불소원자가 절연막의 매트릭스의 부요소와 치환함으로써, 반도체 장치의 악영향을 미치게 하는 일 없이, 또한 흐름온도를 크게 저하시킬 수 있어 반도체 장치의 특성을 대폭적으로 개선할 수 있다.

본 발명의 제18의 측면에 의하면 본 발명의 제15, 제16 또는 제17의 측면의 제조방법에 있어서, 절연체의 매트릭스는 주요소를 실리콘원자로 하고 부요소를 산소원자로 하는 실리콘산화막으로 하였으므로 반도체 장치에 변형이나 불순물의 확산을 발생시키는 일이 없어, 반도체 장치의 특성을 양호하게 유지할 수 있다.

본 발명의 제19의 측면에 의하면 본 발명의 제18의 측면의 제조방법에 있어서, 절연막의 매트릭스내의 주요소 중 일부의 주요소를 인, 붕소 및 비소 중 적어도 1종류의 원소의 원자와 치환시키는 공정을 포함하였으므로, 흐름온도가 저하효과를 보다 현저히 발휘할 수 있다.

본 발명의 제20의 측면에 의하면 본 발명의 제8, 제9, 제10, 제11, 제12, 제13, 제14, 제15, 제16, 제17, 제18 또는 제19의 측면의 제조방법에 있어서, 절연막을 반도체 장치의 각 전기배선층간을 분리절연하는 층간절연막으로 하였으므로, 특히 표면을 평탄화 할 필요가 있는 층간절연막의 흐름온도를 저하시킴으로써, 반도체 장치의 특성을 현저하게 향상시킬 수 있다.

(57) 청구의 범위

청구항 1

반도체기판위에 절연막을 가진 반도체 장치에 있어서, 상기 절연막은 적어도 1종류의 원소로 이루어진 주요소와 적어도 1종류의 원소로 이루어진 부요소가 그물형상으로 결합해서 이루어진 매트릭스와, 상기 부요소 중 일부의 부요소와 치환해서 상기 주요소에 결합하고, 매트릭스의 그물을 부분적으로 절단하는 적어도 1종류의 비가교형원소로 이루어진 비가교요소에 의해 구성되어 있는 것을 특징으로 하는 반도체 장치.

청구항 2

제1항에 있어서, 상기 비가교형원소는 할로겐원소인 것을 특징으로 하는 반도체 장치.

청구항 3

제2항에 있어서, 상기 비가교형원소는 불소인 것을 특징으로 하는 반도체 장치.

청구항 4

제1항, 제2항 또는 제3항에 있어서, 주요소는 실리콘원자로 이루어지고, 부요소는 산소원자로 이루어지고, 상기 절연막의 매트릭스는 실리콘원자와 산소원자가 그물형상으로 결합한 실리콘산화막으로 구성되어 있는 것을 특징으로 하는 반도체 장치.

청구항 5

제4항에 있어서, 상기 절연막의 매트릭스를 구성하는 실리콘산화막내에 그물 중 일부의 실리콘원자가 인, 붕소 및 비소 중 적어도 1종류의 원소의 원자에 의해서 치환되어 있는 것을 특징으로 하는 반도체 장치.

청구항 6

제1항, 제2항 또는 제3항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치.

청구항 7

반도체기판위에, 그물형상의 매트릭스를 가진 절연막을 구비한 반도체 장치의 제조방법에 있어서, 적어도 1종류의 원소로 이루어진 주요소와 적어도 1종류의 원소로 이루어진 부요소 중 일부의 부요소에 치환해서 상기 주요소에 직접 결합하는 적어도 1종류의 비가교형원소로 이루어진 비가교요소를 분자 구조내에 가진 기체분자를 주성분으로서 함유한 원료가스를 사용해서 화학적 기상성장법에 의해 반도체기판위에 원료가스의 고화물을 퇴적하는 공정과, 상기 고화물을 가열처리하는 공정을 포함하고, 상기 주요소와 부요소로 구성되는 매트릭스의 그물이 상기 비가교요소와 부요소와의 치환에 의해 부분적으로 절단되어 이루어진 절연막을 상기 반도체기판위에 형성하는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 8

제7항에 있어서, 상기 반도체기판위에 원료가스의 고화물을 퇴적하는 공정과, 상기 고화물을 가열처리하

는 공정을 동시에 행하는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 9

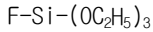
제7항에 있어서, 비가교형원소는 할로겐원소인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 10

제9항에 있어서, 상기 원료가스의 주성분은 SiH_2F_2 , SiH_2Cl_2 , SiH_3F 및 SiH_3Cl 중 적어도 1개로 부터 선택하는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 11

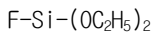
제9항에 있어서, 상기 원료가스의 주성분은 하기 분자식



로 표시되는 화합물의 분자인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 12

제9항에 있어서, 원료가스는 하기 분자식



로 표시되는 화합물의 분자인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 13

제9항, 제10항, 제11항 또는 제12항에 있어서, 원료가스에는 부성분으로서 SiH_4 또는 TEOS가 첨가되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 14

제9항, 제10항, 제11항 또는 제12항에 있어서, 원료가스에는 인소스가스, 붕소소스가스 및 비소소스가스 중 적어도 1종류의 가스가 첨가되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 15

반도체기판위에, 적어도 1종류의 원소로 이루어진 주요소와 적어도 1종류의 원소로 이루어진 부요소를 함유한 그물형상의 매트릭스를 가진 절연막을 구비한 반도체 장치의 제조방법에 있어서, 반도체기판위에 주요소와 부요소가 그물형상으로 결합해서 이루어진 매트릭스를 가진 절연막을 형성하는 공정과, 상기 절연막내에, 상기 주요소에 결합가능한 단일 또는 복수의 비가교형원소로 이루어진 비가교요소를 이온상태로 주입하는 공정과, 상기 비가교요소가 주입된 절연막을 열처리하는 공정을 가지고, 반도체기판위에 상기 비가교요소에 의해서 그물이 부분적으로 절단된 매트릭스를 가진 절연막을 형성하는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 16

제15항에 있어서, 비가교형원소는 할로겐원소인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 17

제16항에 있어서, 비가교형원소는 불소인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 18

제15항, 제16항 또는 제17항에 있어서, 주요소는 실리콘원자로 이루어지고, 부요소는 산소원자로 이루어지고, 상기 절연막의 매트릭스는 실리콘원자와 산소원자가 그물형상으로 결합한 실리콘산화막으로 구성되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 19

제18항에 있어서, 절연막의 매트릭스내의 주요소 중 일부의 주요소를 인, 붕소 및 비소 중 적어도 1종류의 원소의 원자와 치환시키는 공정을 포함한 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 20

제8항, 제9항, 제10항, 제11항 또는 제12항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 21

제4항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치.

청구항 22

제5항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치.

청구항 23

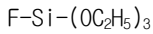
제8항에 있어서, 비가교형원소는 할로겐원소인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 24

제23항에 있어서, 상기 원료가스의 주성분은 SiH_2F_2 , SiH_2Cl_2 , SiH_3F , SiH_3Cl 중 적어도 1개로 부터 선택하는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 25

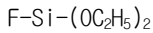
제23항에 있어서, 상기 원료가스의 주성분은 하기 분자식



로 표시되는 화합물의 분자인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 26

제23항에 있어서, 원료가스는 하기 분자식



로 표시되는 화합물의 분자인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 27

제23항, 제24항, 제25항 또는 제26항에 있어서, 원료가스에는 부성분으로서 SiH_4 또는 TEOS가 첨가되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 28

제23항, 제24항, 제25항 또는 제26항에 있어서, 원료가스에는 인소스가스, 붕소소스가스 및 비소소스가스 중 적어도 1종류의 가스가 첨가되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 29

제13항에 있어서, 원료가스에는 부성분으로서 인소스가스, 붕소소스가스 및 비소소스가스 중 적어도 1종류의 가스가 첨가되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 30

제27항에 있어서, 원료가스에는 인소스가스, 붕소소스가스 및 비소소스가스 중 적어도 1종류의 가스가 첨가되어 있는 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 31

제13항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 32

제14항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 33

제23항, 제24항, 제25항 또는 제26항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 34

제27항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 35

제28항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 36

제29항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 37

제30항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 38

제15항, 제16항 또는 제17항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 39

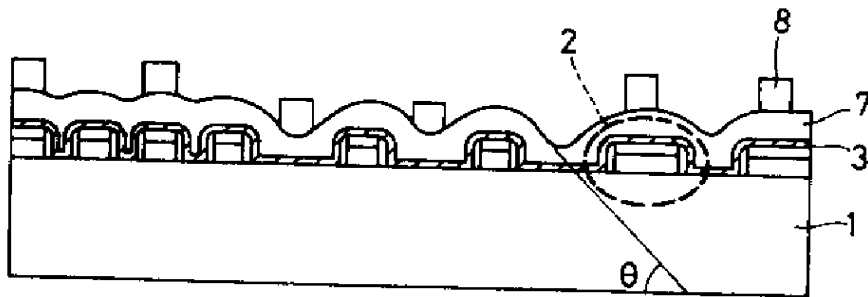
제18항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

청구항 40

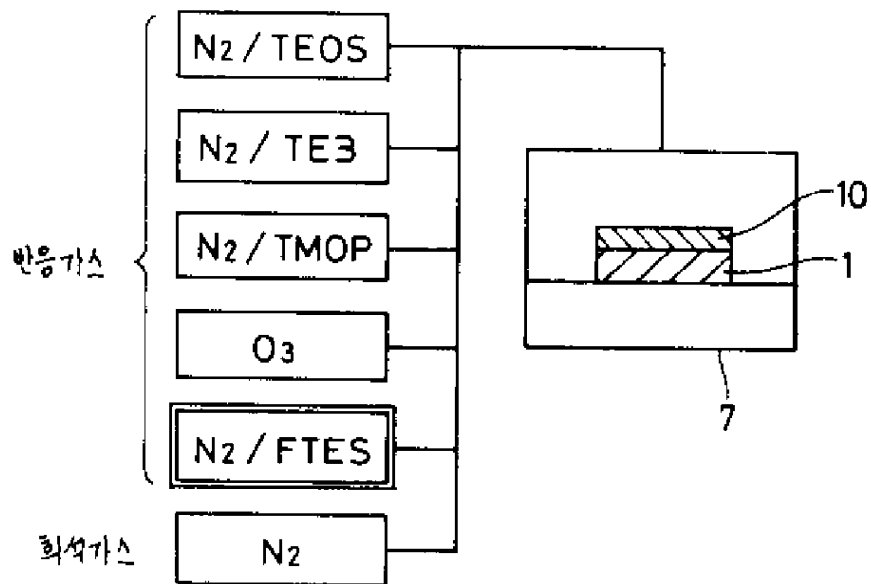
제19항에 있어서, 절연막은 층간절연막인 것을 특징으로 하는 반도체 장치의 제조방법.

도면

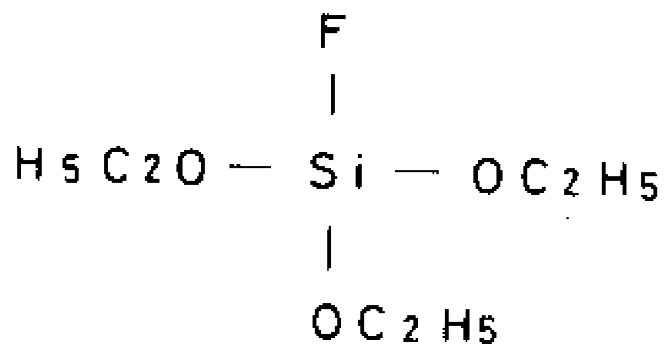
도면1



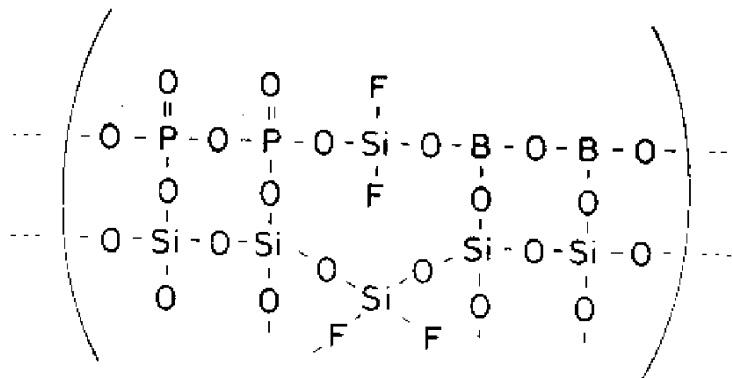
도면2



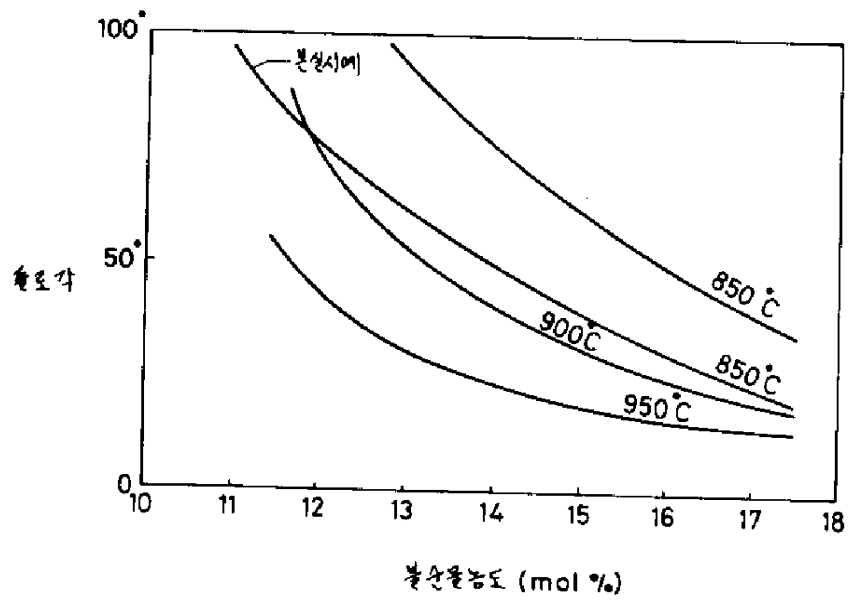
도면3



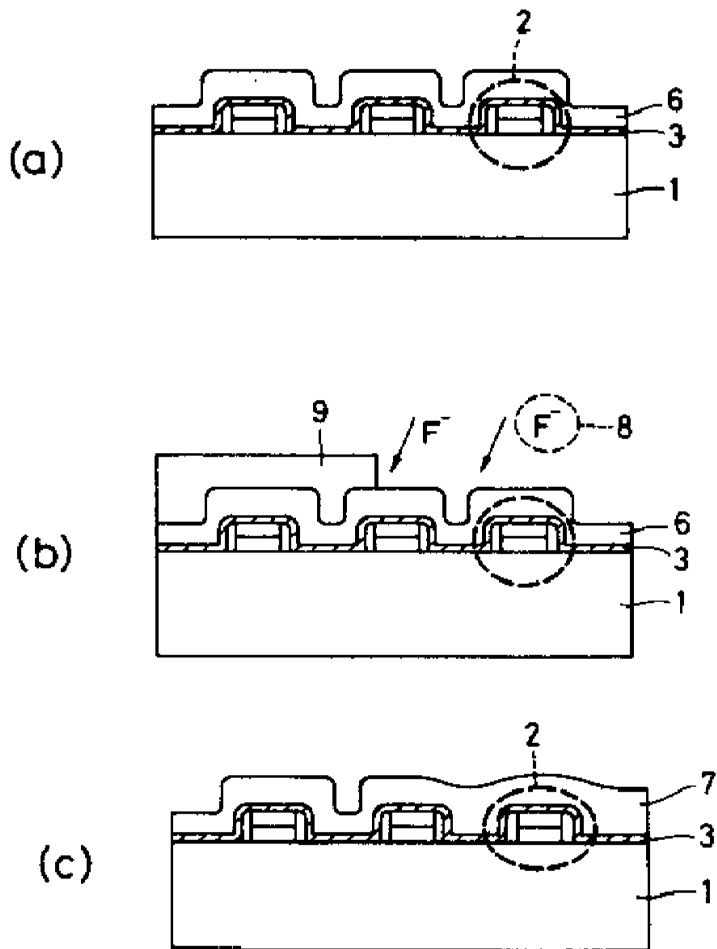
도면4



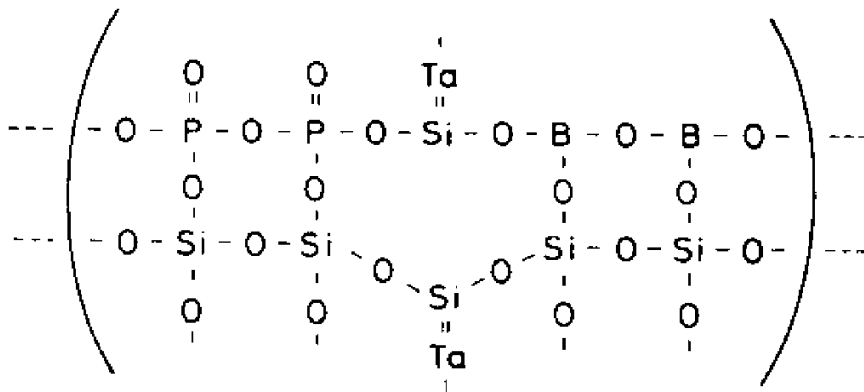
도면5



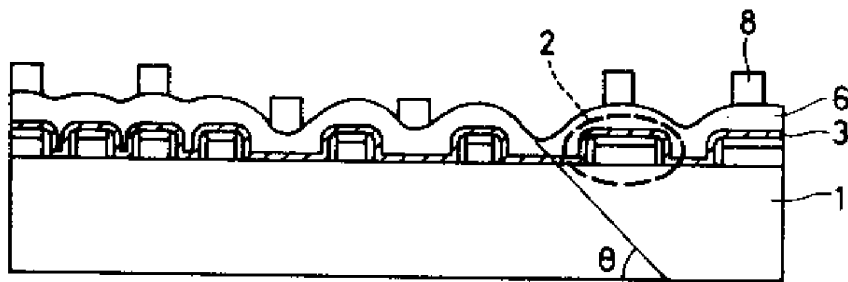
도면6



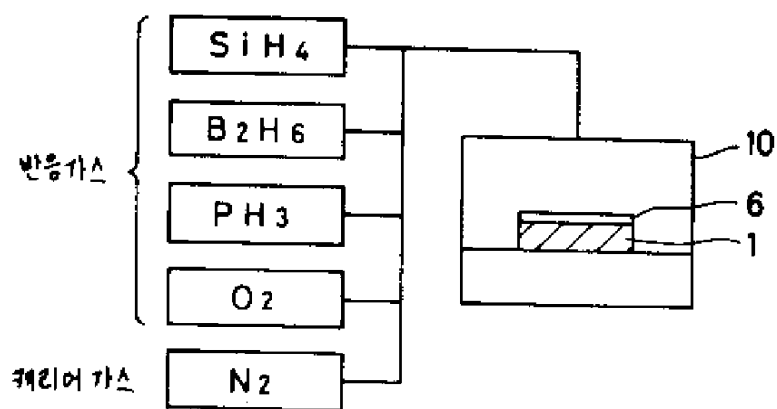
도면7



도면8



도면9



도면 10

