



特許協力条約に基づいて公開された国際出願

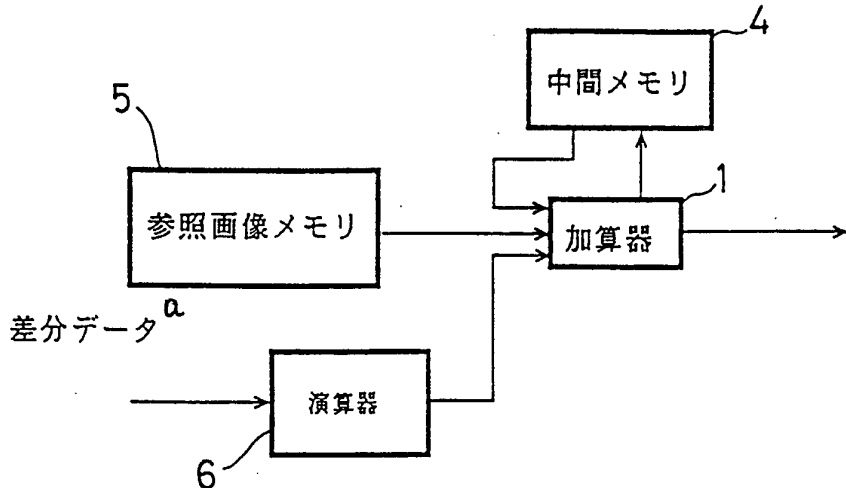
<p>(51) 国際特許分類 5 H04N 7/137</p>	<p>A1</p>	<p>(11) 国際公開番号 WO 95/01053</p>
		<p>(43) 国際公開日 1995年1月5日 (05.01.95)</p>
<p>(21) 国際出願番号 PCT/JP94/01029 (22) 国際出願日 1994年6月27日 (27. 06. 94)</p> <p>(30) 優先権データ 特願平5/157149 1993年6月28日 (28. 06. 93) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 東芝 (KABUSHIKI KAISHA TOSHIBA) [JP/JP] 〒210 神奈川県川崎市幸区堀川町72番地 Kanagawa, (JP)</p> <p>(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 出村達彦 (DEMURA, Tatsuhiko) [JP/JP] 北垣和邦 (KITAGAKI, Kazukuni) [JP/JP] 大友吾一 (OOTOMO, Goichi) [JP/JP] 〒105-01 東京都港区芝浦1-1-1 株式会社東芝内 Tokyo, (JP)</p> <p>(74) 代理人 弁理士 三好秀和 (MIYOSHI, Hidekazu) 〒105 東京都港区虎の門1丁目2番3号 虎の門第1ビル3階 Tokyo, (JP)</p> <p>(81) 指定国 KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p>		

(54) Title : IMAGE PROCESSOR

- (54) 発明の名称 画像処理装置
- 4 ... intermediate memory
 - 5 ... reference image memory
 - 1 ... adder
 - a ... differential data
 - 6 ... arithmetic unit

(57) Abstract

An image processor which elongates a motion compensation predicted image with a small circuit scale and comprises an image memory having a processing area for performing motion compensation and an adder which performs interpolation calculation for forming a reference image from 1/2-accuracy motion vectors, stores the calculation results in the image memory. The addition of the reference image and differential data is also processed by the adder in time division.



(57) 要約

少ない回路規模で動き補償予測画像伸長を行う画像処理装置で、動き補償を行う処理領域分の画像メモリと加算器からなり、前記加算器は、1 / 2精度の動きベクトルから参照画像を構成する際の内挿計算を行い、その結果を前記画像メモリに記憶し、同一の前記加算器で参照画像と差分データとの加算処理も時分割で処理される。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AM	アルメニア	DK	デンマーク	LI	リヒテンシュタイン	PT	ポルトガル
AT	オーストリア	EE	エストニア	LK	スリランカ	RO	ルーマニア
AU	オーストラリア	ES	スペイン	LT	リトアニア	RU	ロシア連邦
BB	バルバドス	FI	フィンランド	LR	リベリア	SD	スーダン
BE	ベルギー	FR	フランス	LU	ルクセンブルグ	SE	スウェーデン
BF	ブルキナ・ファソ	GA	ガボン	LV	ラトヴィア	SI	スロヴェニア
BG	ブルガリア	GB	イギリス	MC	モナコ	SK	スロヴァキア共和国
BJ	ベナン	GE	グルジア	MD	モルドバ	SN	セネガル
BR	ブラジル	GN	ギニア	MG	マダガスカル	SZ	スワジランド
BY	ベラルーシ	GR	ギリシャ	ML	マリ	TD	チャード
CA	カナダ	HU	ハンガリー	MN	モンゴル	TG	トーゴ
CF	中央アフリカ共和国	IE	アイルランド	MR	モーリタニア	TJ	タジキスタン
CG	コンゴ	IT	イタリア	MW	マラウイ	TT	トリニダードトバゴ
CH	スイス	JP	日本	MX	メキシコ	UA	ウクライナ
CI	コート・ジボアール	KE	ケニア	NE	ニジェール	US	米国
CM	カメルーン	KG	キルギスタン	NL	オランダ	UZ	ウズベキスタン共和国
CN	中国	KP	朝鮮民主主義人民共和国	NO	ノルウェー	VN	ヴェトナム
CZ	チェッコ共和国	KR	大韓民国	NZ	ニュージーランド		
DE	ドイツ	KZ	カザフスタン	PL	ポーランド		

明細書

画像処理装置

技術分野

本発明は動き補償予測符号化を用いた画像処理装置、及び符号圧縮された画像を復号するための画像処理装置に関する。

背景技術

近年、情報処理機器の発展はめざましく、テレビ電話、テレビ会議の装置も数多く提案されている。テレビ会議、テレビ電話などの画像伝送の分野に於いて、基盤技術となるのが画像圧縮伸長の技術である。現在、画像圧縮の国際標準化作業が I S O (International Standard Organization) の M P E G 1 (Motion Picture Expert Group part 1), M E P E G 2 (同 part 2) で行われている。M P E G 1 規格は比較的低ビットレートのノンインターレース画像の伝送規格で、M P E G 2 は比較的高ビットレートのノンインターレースあるいはインターレース画像の伝送規格である。

画像圧縮伸長の方式にはさまざまな方式が提案されているが、その一つに動き補償予測符号化方式がある。まず、フレーム間予測符号化方式について説明する。フレーム間予測符号化は画像の時間的相関を利用した符号化

で、送信側では前画面と現画面差分のみを伝送し、受信側では蓄えておいて前画面に、伝送された差分値を加算することより、現画像を再構成する。その処理を(1)式に示す。

$$D(x, y, t) = D(x, y, t-1) + \Delta D(x, y, t) \quad \dots (1)$$

この方式では変化、あるいは動きの少ない画像(時間的に相関が高い画像)については伝送ビット幅が削減できる。しかし、動きがある画像ではむしろビット幅が増加してしまう。そのため、動きがある画像に対しては、動き補償という処理を追加することにより、ビット幅を削減する。動き補償処理では、送信側で前画面と現画面の動き量を評価し、その量(動きベクトル)を差分値と共に伝送する。受信側では前画面から動きベクトル分だけ遷移した位置の値に差分値を加えて現画面の値を再構成する。その処理を(2)式に示す。

$$D(x, y, t) = D(x + m v x, y + m v y, t-1) + \Delta D(x, y, t) \quad \dots (2)$$

ここで、 $m v x$, $m v y$ はそれぞれ x 方向, y 方向の動きベクトルである。

動きベクトルの取り方にはいくつかの方式がある。動きベクトルの精度が画素単位の場合は動きベクトルの指し示す位置の画素の値 $D(x + m v x, y + m v y, t - 1)$ は存在する(FIG. 9(a)参照)。しかし、動きベクトルの精度が $1/2$ 単位の場合は動きベクトルの指し示す位置に画素が存在しない場合がある(FIG. 9(b)参照)。その場合には近傍の2点もしくは4点から内挿

してその点の値を得る（FIG. 9（b）参照）。4点からの内挿処理を（3）式に示す。

$$D(x,y,t) = \{D([x+mvx],[y+mvy],t-1) + D([x+mvx]+1,[y+mvy],t-1) \\ + D([x+mvx],[y+mvy]+1,t-1) + D([x+mvx]+1,[y+mvy]+1,t-1)\} / 4 \\ + \Delta D(x,y,t) \dots (3)$$

ここで、 $[x]$ は有理数 x に対して x を越えない最大の整数を表す。

以上のように、動き補償予測符号化による画像伸長装置に於いては、参照画像の内挿処理と差分値との加算（以後復元処理という）が必要である。

伝送される画像の構造にはフレーム構造とフィールド構造がある。フレーム構造ではFIG. 10（a）のように走査線を1ライン毎に順次伝送する。フィールド構造では、Fig 10（b）のように飛び越し走査を行い、第1フィールドでは偶数ラインを、第2フィールドでは奇数ラインを伝送する。

また、動きベクトルの計算の方法にも、フレーム予測とフィールド予測がある。フレーム予測では参照画像をフレーム構造として扱い、フィールド予測では参照画像をフィールド構造として（参照画像がフレーム構造の場合は、偶数ラインあるいは奇数ラインのみの画像として）扱う。

MPEG 1規格では、フレーム構造しか対応していない。その場合の動き補償予測符号化の伸長回路の例をFIG. 11に示す。FIG. 11に於いて、加算器2が参照画像

の内挿処理を行うブロックであり、加算器 3 が復元処理を行うブロックである。参照画像メモリはフレームメモリである。FIG. 12 に処理のタイミングチャートを示す。随時伝送されてくる差分データに対して、対応する参照画像を随時アクセスし、読みだしと同時に内挿を行い、内挿終了と同時に復元処理を行う。FIG. 12 に示すように、これらの処理は連続して行われるので、内挿処理と復元処理は同時刻に行われる。差分データについては、演算器 6 で逆量子化、逆コサイン変換などの処理が行われ、そこで相当数の遅れが生じる。そのため、それらの処理の結果の出力に合わせて、参照画像をアクセスするタイミングを調整しなければならない。

MPEG 2 規格の信号で伝送される画像には、伝送される差分の画像構造、予測方式ともにフレームとフィールドの両方を取り得る。MPEG 2 の様な画像構造、予測方式ともにフレームとフィールドの両方を取り得る信号を扱う画像圧縮伸長装置に於いては、復元処理の前にフレーム／フィールド変換装置を設けて、差分の画像の構造と予測方式を合わせなければならない。その場合の動き補償予測符号化の伸長回路の例を FIG. 13 に示す。FIG. 13 に於いて、加算器 2 が参照画像の内挿処理を行うブロックであり、加算器 3 が復元処理を行うブロックである。また、中間メモリでフレーム／フィールド変換を行う。参照画像メモリはフレームメモリである。フレーム全体を小画面（たとえば 8×8 のブロック）に分割

して処理する場合の処理内容をFIG. 14のタイミングチャートを用いて説明する。参照画像メモリ5から、小画面とその周辺画素を読みだし、加算器2で内挿し、その結果を中間メモリ4に書き込む。差分データは演算器6で逆量子化、逆コサイン変換などの処理が行われる。これらの処理はFIG. 14の(1)の期間に同時に行われる。小画面についてそれらの処理が終了すると、続いて、中間メモリ4から差分データと同じフレーム/フィールド構造で参照画像を読みだし、外部から入力された差分データと加算器3で加算され、復元処理が行われる。これらの処理はFIG. 14の(2)の期間に同時に行われる。

このように中間メモリを持たず、差分データの処理に合わせて参照画像を読み込んで来て内挿処理、復元処理を行う画像伸長装置では内挿用の加算器と復元処理用の加算器とが必要で、ハードウェア量が多量なものになっていた。また、中間メモリを持っていて、フレーム/フィールド変換処理を行う動き補償予測符号化画像伸長装置では、ハードウェアの量が多量なものになるばかりでなく、中間メモリの前後の加算器の動作する時間はオーバーラップが無く、一方が処理を行っている間、他方が使用されない時間が存在するので、非常に効率の悪いシステムとなると言う欠点があった。

一方、近年、デジタル信号処理によりデジタル符号の圧縮/伸長を行なう装置が開発されている。特に符号量が多いデジタル画像を伝送/蓄積するためにMP

E G , J P E G , H 2 6 1 などの世界規格が定められ、これらの規格に準じた圧縮／伸長装置が多く開発されている。これらの規格では符号圧縮の方法として可変長符号と時間軸方向の相関を利用した動き補償、離散コサイン変換を利用している。復号装置としては可変長符号を利用することに伴い、画像と圧縮された符号の同期を取るために圧縮されている入力コードを一時貯えておくためのコード入力バッファが必要となる。また、動き補償を利用することに伴い、過去又は未来のフレーム画像を参照画像メモリとして保持しておく必要がある。また、入力符号は出力がインターレース／ノンインターレースに関係なく2次元DCTを行なうブロック単位で送られてくるので復号した画像をインターレースまたはノンインターレースで出力するためのフレームメモリが必要となる。

すなわち、同期を取るためのコード入力バッファ、動き補償用参照画像フレームメモリ、フレーム／フィールド変換用表示画像フレームメモリの3種類のメモリ装置が必要である。デコード装置を1つのLSIで構成するとき、現在のLSIの集積度ではこれらのメモリはデコード装置と同じ1つのLSIに集積することが難しいため、外部メモリとしてLSIの外に設定しなければならない。しかし、それぞれの用途に別々のメモリを割り当てていては配線数、回路規模、メモリ量が大きくなってしまいうので外部メモリとして1つのメモリを上記参照画

像、表示画像、コード入力バッファに分割して共用して用いる方法が多く使われている。

通常、動画を圧縮した符号列デコードする場合には入力符号のコード入力バッファへの書き込み、コード入力バッファからの読み出し、動き補償にともなう参照画像の読み出し、デコード後に参照画面を再構成する参照画像への書き込み、デコードした画像を表示するための表示画像読み出し、の5種類のメモリアクセスが発生するが、間断なくデータが流れてくる入力符号のコード入力バッファへの書き込み、常時画像を表示しなければならない表示画像読み出しはバッファがあふれたり、なくなることはできず、また処理のオーバーヘッドの関係から参照画像の読み出しと書き込みは一度行なったら途中で止めることも難しい。

1つの外部メモリに対するこれらのメモリアクセス要求を処理するため、従来は2つの方式が取られている。1つはメモリアクセスの必要が発生するごとにアクセス要求をバス調停装置に送り、バス調停装置は各ブロックから発生する要求信号を優先順位にしたがって調停を行う優先順位方法である。また、もう1つの方式としてそれぞれの要求を優先順位なしで順番に処理するポーリング方式がある。前者の方式の場合、メモリのバンド幅に対しメモリアクセスが少ないときには問題はないがメモリアクセス量が多くなると優先順位が低いメモリアクセスは行われず待ち状態が多くなる。そのため処理のオー

バーヘッドが多くなり、1フレームの画像の復号が1フレーム表示時間に行なえなくなり、入力符号と出力画像の同期が取れなくなってしまうという問題点があった。また、後者の方式の場合、連続したメモリアクセスが行なえないため、外部メモリにDRAMを用いたときはページ切り換えのオーバーヘッドが多くなり、メモリバンク幅の不足が発生する。

また一方、動画像の冗長性としては、

(1) 空間軸方向 隣の画素とよく似ている、人間の目は細かいものはよく見えない。

(2) 時間軸方向 連続している画像はよく似ている。

の2つがある。

この(1)、(2)の冗長性を圧縮するため、

(1) ・ある大きさのブロックを単位として、離散コサイン変換(DCT)をおこない周波数成分に変換し、量子化をおこない高い周波数成分を削減する。

・隣のブロックとの差分(DPCM)のみデータとする。

(2) ・ある大きさのブロックを単位として、動き補償をおこない、動きベクトルと誤差成分のみをデータとする。

という方法が用いられる。

これを、一般の画像に適用すると、比較的空間軸方向の冗長性の多い部分(動きの激しい画像)は動き補償が

適用しにくいので、空間軸方法の冗長性を圧縮するため、DCT+量子化、DPCMをおこなう。この場合、DPCMは隣のブロックと最も相関の高いDC成分のみおこなう。

一方、比較的時軸方向の冗長性の多い部分（あまり動いていない画像）は動き補償を適用し、動きベクトルと誤差成分のみをデータとする。また、さらに空間軸方法の冗長性を削減するため、誤差成分に対してもある大きさのブロック単位でDCT+量子化をおこなう。但し、誤差成分は隣のブロックとの空間的な相関は高くないと考えられるためDPCMはおこなわない。

以上をまとめると、

(1) 動きが激しい画像

DCT係数のDC成分 DPCM

DCT係数のAC成分 DCT+量子化

(2) 動きの少ない画像

動き補償 + DCT + 量子化

となる。

以上のように符号化されたデータを画像へ復元する従来の画像処理装置を図15に示す。まず初めに、符号解読回路30で可変長符号の解読を行い、フラグやDCT係数を求める。次に、動き補償を行ったブロックの場合は、逆量子化(IQ)・逆離散コサイン変換(IDCT)回路31で差分データのDCT係数をIDCTして差分データを求め、同時に動きベクトル再構成回路32でFI

G.16に示されるようなアルゴリズムで動きベクトルを再構成し、その動きベクトルを用いて動き補償回路33で画像メモリ34から前方または後方または両方の画像データを取り出し、加算回路35で差分データと加算して復元画素データを作成する。

動き補償を行わないで画素データそのものをDCTしたブロックの場合は、DCT係数のDC成分のみDPCM処理回路36でFIG.17に示されるようなDPCM処理を行い、他のDCT係数と併せてIQ・IDCT回路31でIDCTを行い復元画素データを作成する。以上が符号化された画像データを画像データへ復元する従来の方法である。なお、FIG.16及びFIG.17で示した各コマンドの意味をFIG.18に示す。

以上のように、従来の中間メモリを持たず、差分データの処理に合わせて参照画像を読み込んで来て内挿処理、復元処理を行う画像伸長装置では回路規模が多大なものになっていた、さらに、中間メモリを持ち、フレーム／フィールド変換を伴う動き補償予測符号化画像伸長を行う画像伸長装置では、加算器の回路規格が大きくなり、しかも、その加算器が使用されない時間が存在するという問題点があった。

また、前述したように、従来一般的なバス調停機能では、外部メモリへアクセスする際に多大なオーバーヘッドが発生するという欠点があった。

さらに、上記したように、動きベクトル再構成やDC

T係数のDC成分のDPCM処理は、解読したフラグを用いてFIG.16及びFIG.17のような条件判断、各種演算を行うためなんらかのシーケンサが必要であり、ハードウェアとして大きなものとなる。また、いろいろな規格や応用が考えられる画像データの圧縮・伸張技術ではフラグの解釈や演算の仕方が異なる可能性があるため上記シーケンサはソフトウェア制御可能なものの方が適応性・拡張性が良くなるが、命令メモリなどが必要となりさらにハードウェア量が大きくなる。従来の画像処理装置は、シーケンサが2つも必要なため、ハードウェア量が多くなる傾向があった。

発明の開示

本発明はこの点を鑑みてなされたもので、本発明の目的は、少ない回路規模で動き補償予測符号化画像伸長を行う画像処理装置を提供することにある。

また、本発明の別の目的とするところは、外部メモリの読み出し／書き込みの内部バッファを用途別にもつことにより、外部メモリへのアクセスを効率良く行なうことができる画像処理装置を提供することにある。

さらに、本発明の別の目的は、ハードウェアの使用効率の良い画像処理装置を提供することである。

前記課題を解決するために本発明による画像処理装置

では動き補償を行う処理領域分の画像メモリと加算器からなり、時間的にオーバーラップの無い内挿処理と復元処理を同一の加算器を時間多重で用いて処理する。

また、実施例として、入力符号を解読し、画像を復元するデコード手段と、外部から入力される符号列を受け取って外部メモリに符号列を書き込む入力符号書き込み手段と、外部メモリに蓄積された符号列を読み出し、その符号列を前記デコード手段に転送する入力符号読み出し手段と、外部メモリに保存されている参照画像を読み出し、前記デコード手段で復元された画像と加えることにより表示画像を作成する画像再構成手段と、前記画像再構成手段で作成された画像を外部メモリに書き込む画像書き込み手段と、外部に画像を表示するために前記画像書き込み手段により書き込まれた画像を外部メモリより読み出す表示画像読み出し手段と、外部メモリと前記画像再構成手段、前記画像書き込み手段、前記入力符号書き込み手段、前記入力符号読み出し手段、前記表示画像読み出し手段を接続する接続手段と、前記入力符号書き込み手段、前記入力符号読み出し手段、前記表示画像読み出し手段が外部メモリから読み出したデータをそれぞれ一時蓄積するデータ蓄積手段と、前記画像再構成手段、前記画像書き込み手段、前記入力符号書き込み手段、前記入力符号書き込み手段、前記入力符号読み出し手段、前記表示画像読み出し手段の中から前記接続手段と接続する手段を選択するメモリバス調停手段とで構成し、前

記メモリバス調停手段は前述した入力符号のコード入力バッファへの書き込み、コード入力バッファからの読み出し、動き補償にともなう参照画像の読み出し、デコード後に参照画像を再構成する参照画像への書き込み、デコードした画像を表示するための表示画像読み出し、の5種類のメモリアクセスをアクセス優先順位の高い入力符号のコード入力バッファへ書き込み、コード入力バッファからの読み出し、デコードした画像を表示するための表示画像読み出しの第1のグループと優先順位は低いが連続して行ないたい動き補償にともなう参照画像の読み出し、デコード後に参照画像を再構成する参照画像への書き込みの第2のグループに分け、第1のグループ内はポーリング方式によりある決まった期間だけアクセス権を与え、第1のグループの要求がすべて終了したところで、第2のグループへアクセス権が移り、第2のグループへアクセス権が移ったとき、第2のグループ内にアクセス要求があるとそのメモリアクセスを行ない、第2のグループ内のメモリアクセスは1度アクセス権を与えるとその一連のメモリアクセスが終了するまで他のアクセス要求は却下されるようにしたものである。

さらに、他の実施例では、離散コサイン変換と動き補償を用い、動き補償を行わない部分の離散コサイン変換係数のみ、その一部をDPCM化することによって画像データを圧縮・符号化する方式の符号から画像データを復元する装置において、離散コサイン変換係数のDPCM

Mの処理と動きベクトルの再構成の双方の処理を行うことができるプログラム制御可能なシーケンサを備えたものである。

以上のような構成により、本発明では、動き補償予測符号化画像伸長を行う画像処理装置の加算器の回路規模をほぼ1/2に削減することができる。

また、上記実施例に於て、コード入力バッファの書き込み用バッファ、コード入力バッファの読み出し用バッファ、表示画像読み出し用バッファがそれぞれある一定量になったらのそれぞれメモリアクセスをメモリバス調停装置に要求し、参照画像の読み出し、参照画像の書き込みは内部の復号に伴う処理が参照画像の読み出し、参照画像の書き込みが必要になったところでバス調停装置に要求する。メモリバス調停装置はコード入力バッファの書き込み、コード入力バッファの読み出し、表示画像の読み出しのメモリアクセス要求は一定の順序で要求の処理を行なう。参照画像の書き込み、参照画像の読み出しはコード入力バッファの書き込み、コード入力バッファの読み出し、表示画像読み出しのメモリアクセス要求がなくなったとき処理を行なう。このようなメモリバスの調停を行なうことにより、優先順位方式と比較した場合、参照画像の読み出し、書き込みを連続して行なうことができるため参照画像の読み出し、書き込み後に行なうべき処理を速やかに行なうことができるため、処理のオーバーヘッドが少なくなり、より大きな画像まで扱う

ことができる。また、優先順位方式と比較した場合内部バッファを大きくすることなくDRAMへのアクセスに伴うページ切り替えを少なくすることができ、高価な高速のメモリを使用することなく、より大きな画像を扱うことができる。

さらに、上記他の実施例に基づく画像処理装置は、解読後の各種フラグを1つのソフトウェア制御可能なシーケンサで処理してIQ・IDCT回路や動き補償回路にDC T係数や動きベクトルを与える構成である。シーケンサが1つであるため、DC T係数のDC成分のDPCM処理と動きベクトルの再構成は時分割で実行することになる。しかし、従来技術で説明したように、DC T係数のDC成分がDPCMで符号化されている場合、動き補償を行わなかったブロックであるため、動きベクトルの再構成を行う必要がなく、また動き補償を行ったブロックでは、DC T係数のDPCM化されていないためDPCM処理の必要がない。従って、本発明の画像処理装置はDC T係数のDC成分がDPCM処理と動きベクトルの再構成は時分割でおこなうことになるが、処理時間の損失はなく、シーケンサが1つであるのでハードウェアの量を必要最小限にすることができる。

図面の簡単な説明

FIG. 1 は第 1 の実施例にかかる画像処理装置の構成図。

FIG. 2 は第 1 の実施例に於ける第 1 の変形例にかかる

画像処理装置の処理内容を示すタイミングチャート。

FIG. 3 は第 1 の実施例に於ける第 2 の変形例にかかる画像処理装置の処理内容を示すタイミングチャート。

FIG. 4 (a) 乃至 FIG. 4 (d) は第 1 の実施例に係わる内挿、復元処理の過程の画像構造を説明する図。

FIG. 5 は第 1 の実施例に係わる内挿フィルタの例を示す図。

FIG. 6 は第 2 の実施例に係る画像処理装置の構成を示すブロック図である。

FIG. 7 は第 3 の実施例に係わる画像処理装置の構成図。

FIG. 8 は第 3 の実施例に係わる画像処理装置のプログラム例。

FIG. 9 (a) 及び FIG. 9 (b) は第 1 の実施例に係わる動きベクトルの精度を説明する図。

FIG. 10 (a) 及び FIG. 10 (b) は第 1 の実施例に係わる画像のフレーム構造、フィールド構造を説明する図。

FIG. 11 は従来のフレーム／フィールド変換のない画像処理装置の構成図。

FIG. 12 は従来のフレーム／フィールド変換のない画像処理装置の処理内容を示すタイミングチャート。

FIG. 13 は従来のフレーム／フィールド変換のある画像処理装置の構成図。

FIG. 14 は従来のフレーム／フィールド変換のある画像処理装置の処理内容を示すタイミングチャート。

FIG. 15 は従来の画像処理装置の構成図。

FIG. 16 は動きベクトル再構成のアルゴリズムの説明図。

FIG. 17 は DCT 係数の DC 成分の DPCM 処理のアルゴリズムの説明図。

FIG. 18 は FIG. 8 及び FIG. 16 及び FIG. 17 で示した各コマンドの意味を説明する図。

発明を実施するための最良の形態

以下、図面を用いて本発明の実施例を説明する。

第 1 実施例

第 1 の実施例にかかる画像処理装置の例を FIG. 1 に示す。FIG. 1 に於いて、1 は内挿処理、復元処理を行う加算器、4 は小画面（たとえば 8×8 のブロック）を保持しておく中間メモリ、5 は 1 フレーム分の参照画像を保持しておくフレームメモリである。

第一の変形例の処理のタイミングチャートを FIG. 2 に示す。フレーム全体を小画面（たとえば 8×8 のブロック）に分割して処理する場合の処理内容を FIG. 2 のタイミングチャートを用いて説明する。5 の参照画像メモリから、小画面とその周辺画素を読みだし、1 の加算器で内挿し、その結果を 4 の中間メモリに書き込む。差分データは 6 の演算器で逆コサイン変換などの処理が行われる。これらの処理は FIG. 2 の (1) の期間に同時に行われる。小画面についてそれらの処理が終了すると、続い

て、4 の中間メモリから参照画像を読みだし、外部から入力された差分データと内挿処理で用いたものと同じ1の加算器で加算され、復元処理が行われる。これらの処理は図2の(2)の期間に同時に行われる。

第一の変形例によると、差分データの逆コサイン変換などの処理の間に参照画像の内挿処理が行われ、同一の加算器を内挿処理と復元処理に使うので、加算器の回路規模がほぼ1/2に削減され、無駄の無い効率的なシステムを実現できる。

第二の変形例の処理のタイミングチャートをFIG.3に示す。第二の変形例では4の中間メモリを用いてフレーム/フィールド変換を行う。第一の実施例と同様に、フレーム全体を小画面(たとえば8×8のブロック)に分割して処理する場合の処理内容を図3のタイミングチャートを用いて説明する。5の参照画像メモリから、小画面とその周辺画素を読みだし、1の加算器で内挿し、その結果を4の中間メモリに書き込む。差分データは6の演算器で逆コサイン変換などの処理が行われる。これらの処理はFIG.3の(1)の期間に同時に行われる。小画面についてこれらの処理が終了すると、続いて、4の中間メモリから差分データと同じフレーム/フィールド構造で参照画像を読みだし、外部から入力された差分データと内挿処理で用いたものと同じ1の加算器で加算され、復元処理が行われる。これらの処理はFIG.3の(2)の期間に同時に行われる。

第二の変形例について、処理の詳細を、FIG. 4 及び FIG. 5 を用いて説明する。この例の場合、 4×4 のブロックで処理を行う。一つの動きベクトルで 4×4 のブロック全体の動き補償を行い、 4×4 のブロック内でフレーム／フィールド変換を行う。動き補償は縦横共に $1/2$ 精度とし、4点の内挿を行う。FIG. 4 の (a) はフィールド予測の時の参照画像の構造を示している。a 1 から a 20 は画素に相当する。実線で結ばれた画素は第一フィールド、点線で結ばれた画素は第二フィールドに相当する。

FIG. 3 の (1) 期間では、参照画像メモリからフィールド単位で a 1, a 2, a 3, a 4, a 5, a 6, a 7, a 8, ... の順に読み出されて FIG. 5 に示す内挿フィルタに入力される。内挿フィルタでは現画素 7 と右どなりの画素 6、1 ライン上の画素 1 とその右どなりの画素 2 で平均を取る。内挿結果は中間メモリに書き込む。中間メモリの書き込みデータの構造を FIG. 4 (b) に示す。以上の処理を FIG. 4 (a), (b) で示された記号を用いて示すと、

$$b 1 = (a 1 + a 2 + a 6 + a 7) / 4$$

となる。同様の処理を第一フィールドの b 1 ~ b 8 まで行い、続いて第二フィールドの b 9 ~ b 16 まで行う。

FIG. 3 の (2) の期間ではフィールド単位で書き込まれたデータをフレーム単位で読み出す。すなわち、b a, b 2, b 3, b 4, b 9, b 10, b 11, b 12, b

5, b 6, . . . の順で読みだし、フレーム構造で伝送された差分データ c 1, c 2, c 3, c 4, c 5, c 6, c 7, c 8, c 9, c 10, . . . (FIG. 4 (c)) 加算され、復元された d 1, d 2, d 3, d 4, d 5, d 6, d 7, d 8, d 9, d 10, . . . (FIG. 4 (d)) を得る。

$$d 1 = b 1 + c 1, \quad d 2 = \dots$$

$$d 5 = b 9 + c 5, \quad d 6 = \dots$$

中間メモリからデータを読みだしている間、内挿フィルタで加算が行われないので、復元処理の加算はFIG. 5の内挿フィルタの加算器を用いることができる。

第二の変形例によると、差分データの逆コサイン変換などの処理の間に参照画像の内挿処理が行われ、同一の加算器を内挿処理と復元処理に使うので、加算器の回路規模は削減することができるとともに、中間メモリでフレーム／フィールドの変換も行われるので、メモリの増加も無く、予測方式が前方と後方の双方向の予測の場合には回路規模は従来例のほぼ 1 / 2 に削減できる。

第 2 の実施例

FIG. 6 は、第 2 の実施例の画像処理装置に係る構成を示すブロック図である。

FIG. 6 において、この復号装置 101 はデコード処理部 102、入力符号書き込み部 103、入力符号読み出し部 104、表示画像読み出し部 105、参照画像再構成部 106、参照画像書き込み部 107、メモリバス調

停部 108、バッファ 109～111、アドレス発生部 112、メモリバス 113 から構成される。また、この復号装置 101 の外部にメモリ装置 114 が接続されている。

外部からの入力符号は入力符号書き込み部 103 に入力され、バッファ 109 に蓄積される。バッファ 109 に蓄積された符号がある一定量以上になるとメモリバス調停部 108 に書き込み要求を送り、メモリバス調停部 108 からメモリアクセス許可信号が返ってきたらメモリバス 113 とアドレス発生部 112 によりメモリ装置 114 へバッファ 109 内のデータを決まった量だけ書き込む。

符号読み出し部はバッファ 110 の蓄積量がある一定量以下になるとメモリバス調停部 108 に読み出し要求を送り、メモリバス調停部 108 からメモリアクセス許可信号が返ってきたらメモリバス 113 とアドレス発生部 112 によりメモリ装置 114 からデータを決まった量だけ読み込み、バッファ 110 へ蓄積する。符号読み出し部はバッファ 110 に蓄積されているデータをデコード処理部 102 に順次入力する。

参照画像再構成部 106 はデコード処理部 102 で画像が復号されたら、メモリバス調停部 108 に読み出し要求を送り、メモリバス調停部 108 からメモリアクセス許可信号が返ってきたらメモリバス 113 とアドレス発生部 112 によりメモリ装置 114 から必要なデータ

をすべて読み込み、読み込んだデータとデコード処理部で復号されたデータとで予測に伴う画像の再構成を行なう。

参照画像書き込み部 107 は参照画像再構成部で画像データが再構成されたら、メモリバス調停部 108 に書き込み要求を送り、メモリバス調停部 108 からメモリアクセス許可信号が返ってきたらメモリバス 113 とアドレス発生部 112 によりメモリ装置 114 に再構成された画像データを書き込む。

表示画像読み出し部 105 はバッファ 111 に蓄積されたデータを読み出し、必要な処理を施して外部に出力する。バッファ 111 に蓄積されたデータがある一定量以下になるとメモリバス調停部 108 に読み出し要求を送り、メモリバス調停部 108 からメモリアクセス許可信号が返ってきたらメモリバス 113 とアドレス発生部 112 によりメモリ装置 114 からデータを決まった量だけ読み込み、バッファ 111 へ蓄積する。

メモリバス調停部は表示画像読み出し部 105、入力符号書き込み部 103、入力符号読み出し部 104 のメモリアクセス要求は一定の順序で要求の処理を行なう。参照画像の書き込み参照画像の読み出しは表示画像読み出し部 105、入力符号書き込み部 103、入力符号読み出し部 104 のメモリアクセス要求がなくなったときにメモリアクセス許可信号を発生する。

このような構成により、表示画像読み出し部 105、

入力符号書き込み部 103、入力符号読み出し部 104 のバッファ 109～111 のデータは空またはいっぱいになってデータが途切れて処理が中断するようなことはなく、加えて参照画像の書き込み、参照画像の読み出しを連続して行なうことができるため、デコード処理とメモリアクセスに伴うオーバーヘッドを少なくすることができる。

第 3 の実施例

FIG. 7 に、第 3 の実施例の画像処理装置の実施例を示す。この画像処理装置は、1 つのソフトウェア制御可能なシーケンサで解読後の各種フラグを処理して I Q ・ I D C T 回路や動き補償回路に D C T 係数や動きベクトルを与える構成である。

まず初めに、符号解読回路 10 で可変長符号の解読をおこない、フラグや D C T 係数を求める。次に、動き補償をおこなったブロックの場合は、I Q ・ I D C T 回路 11 で差分データの D C T 係数を I D C T して差分データを求め、同時にプログラムで制御可能なシーケンサ 12 で動きベクトルを再構成し、その動きベクトルを用いて動き補償回路 13 で画像メモリ 14 から前方または後方または両方の画像データを取り出し、加算回路 15 で差分データと加算して復元画素データを作成する。動き補償をおこなわないで画素データそのものを D C T したブロックの場合は、D C T 係数の D C 成分のみシーケンサ 12 で D P C M 処理をおこない、他の D C T 係数と併

せて I Q ・ I D C T 回路 1 1 で I D C T をおこない復元画素データを作成する。第 3 の実施例の画像処理装置に用いているシーケンサ 1 2 は、FIG. 8 に示すようなプログラムが実行でき、動きベクトルの再構成や D C T 係数の D C 成分の D P C M 処理を時分割で実行できる。

以上が符号化された画像データを画像データへ復元する第 3 の発明の画像処理装置の動作である。

産業上の利用可能性

以上、詳細に記載したように本発明によると、動き補償予測符号化画像伸長を行う画像処理装置の加算器の回路規模をほぼ 1 / 2 に削減することができ、無駄の無い効率的なシステムを構成できる。

また、上記実施例に於ては、外部メモリの読み出し / 書き込みの内部バッファを用途別に持ち、参照画像の読み出し / 書き込みを連続して行なっている。これにより、外部メモリへのアクセスに伴うオーバーヘッドが増大することなく、メモリアクセスを効率良く行なうことができる。

さらに、別の上記実施例に於ては、シーケンサが 1 つの構成であるので、ハードウェアを必要最小に抑えることができる。さらに様々な規格や応用に対して、ハードウェアの増加なしに、ソフトウェアの開発のみで対応することができ、ハードウェアの使用効率のよい画像処理装置を提供することができる。

請求の範囲

1. 動き補償予測符号化画像伸長を行う画像処理装置であって、動き補償を行う処理領域分の画像メモリと加算器からなり、前記加算器で、 $1/2$ 精度の動きベクトルから参照画像を構成する際の内挿計算を行い、その結果を前記画像メモリに記憶し、同一の前記加算器で参照画像と差分データとの加算処理も時分割で処理することを特徴とする画像処理装置。
2. フレーム／フィールド変換を伴う動き補償予測符号化画像伸長を行う画像処理装置であって、動き補償を行う処理領域分の画像メモリと加算器からなり、前記加算器で、 $1/2$ 精度の動きベクトルから参照画像を構成する際の内挿計算を行い、前記画像メモリでフレーム／フィールド変換を行い、同一の前記加算器で参照画像と差分データとの加算処理も時分割で処理することを特徴とする画像処理装置。
3. 入力符号を解読し、画像を復元するデコード手段と、
外部から入力される符号列を受け取って外部メモリに符号列を書き込む入力符号書き込み手段と、
外部メモリに蓄積された符号列を読み出し、その符号列を前記デコード手段に転送する入力符号読み出し手段と、
外部メモリに保存されている参照画像を読み出し、前記デコード手段で復元された画像と加えることにより表

示画像を作成する画像再構成手段と、

前記画像再構成手段で作成された画像を外部メモリに書き込む画像書き込み手段と、

外部に画像を表示するために前記画像書き込み手段により書き込まれた画像を外部メモリより読み出す表示画像読み出し手段と、

外部メモリと前記画像再構成手段、前記画像書き込み手段、前記入力符号書き込み手段、前記入力符号読み出し手段、前記表示画像読み出し手段を接続する接続手段と、

前記入力符号書き込み手段、前記入力符号読み出し手段前記表示画像読み出し手段が外部メモリから読み出したデータをそれぞれ一時蓄積するデータ蓄積手段と、

前記画像再構成手段、前記画像書き込み手段、前記入力符号書き込み手段、前記入力符号読み出し手段、前記表示画像読み出し手段の中から前記接続手段と接続する手段を選択するメモリバス調停手段とを備え、

前記メモリバス調停手段は前述した入力符号書き込み、入力符号読み出し、画像再構成に伴う読み出し、画像書き込み、表示画像読み出し、の5種類のメモリアクセスをアクセス優先順位の高い入力符号書き込み、入力符号読み出し、表示画像読み出しの第1のグループと優先順位は低い連続して行ないたい画像再構成に伴う読み出し、画像書き込み、の第2のグループに分け、第1のグ

ループ内はポーリング方式によりある決まった期間だけアクセス権を与え、第1のグループの要求がすべて終了したところで、第2のグループへアクセス権が移り、第2のグループへアクセス権が移ったとき、第2のグループ内にアクセス要求があるとそのメモリアクセスを行い、第2のグループ内のメモリアクセスは1度アクセス権を与えるとその一連のメモリアクセスが終了するまで他のアクセス要求は却下されるようにしたことを特徴とする画像処理装置。

4. 離散コサイン変換と動き補償を用い、動き補償をおこなわない部分の離散コサイン変換係数のみ、その一部をDPCM化することによって画像データを圧縮・符号化する方式の符号から画像データを復元する装置において、離散コサイン変換係数のDPCMの処理と動きベクトルの再構成を同一の処理回路でおこなうことを特徴とする画像処理装置。

FIG.1

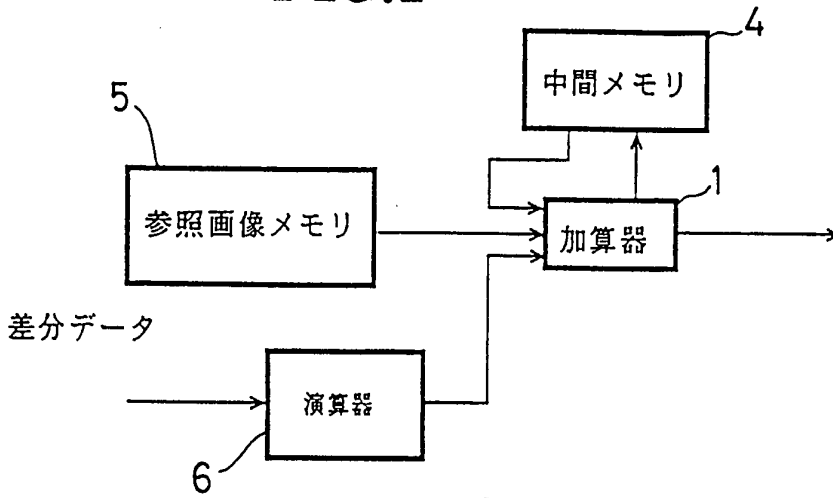


FIG.2

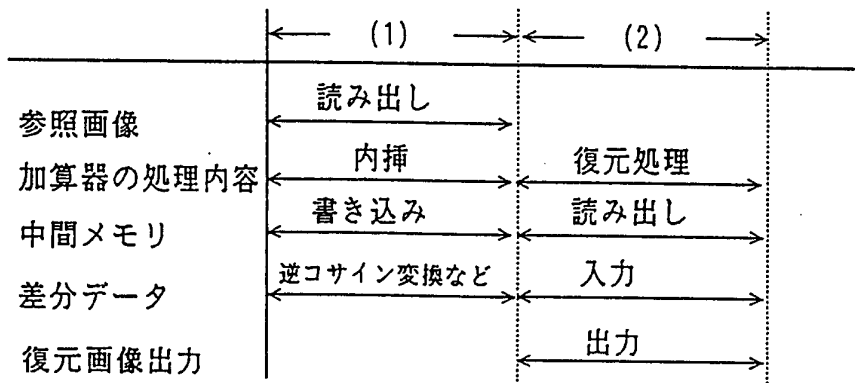


FIG.3

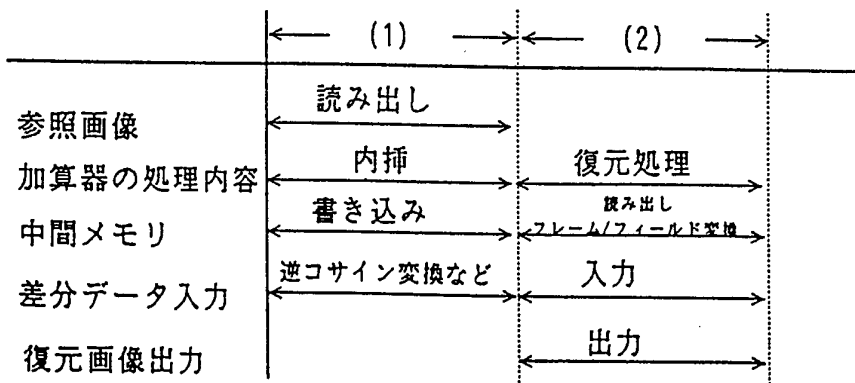


FIG.4A

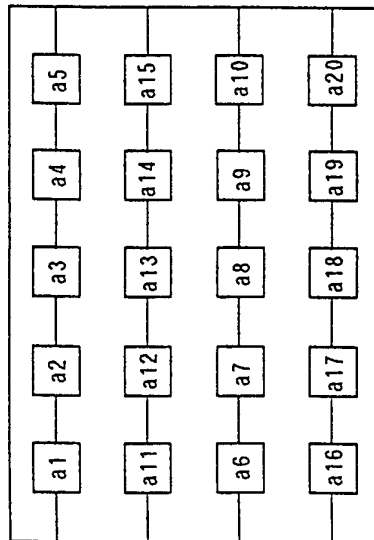


FIG.4B

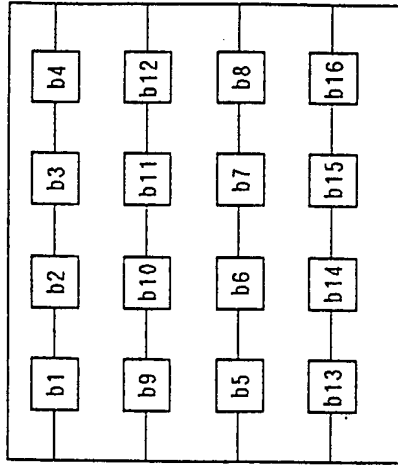


FIG.4C

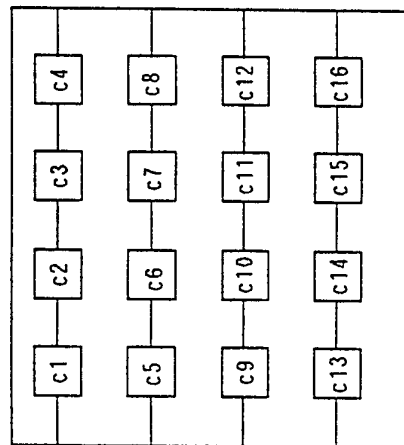


FIG.4D

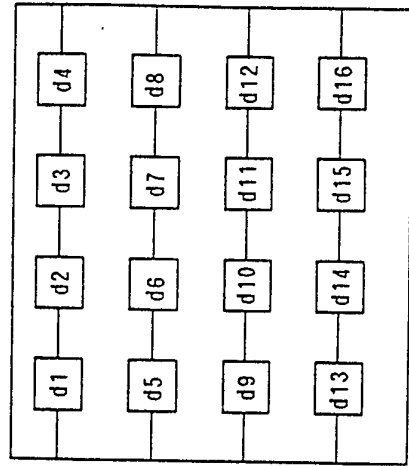


FIG.7

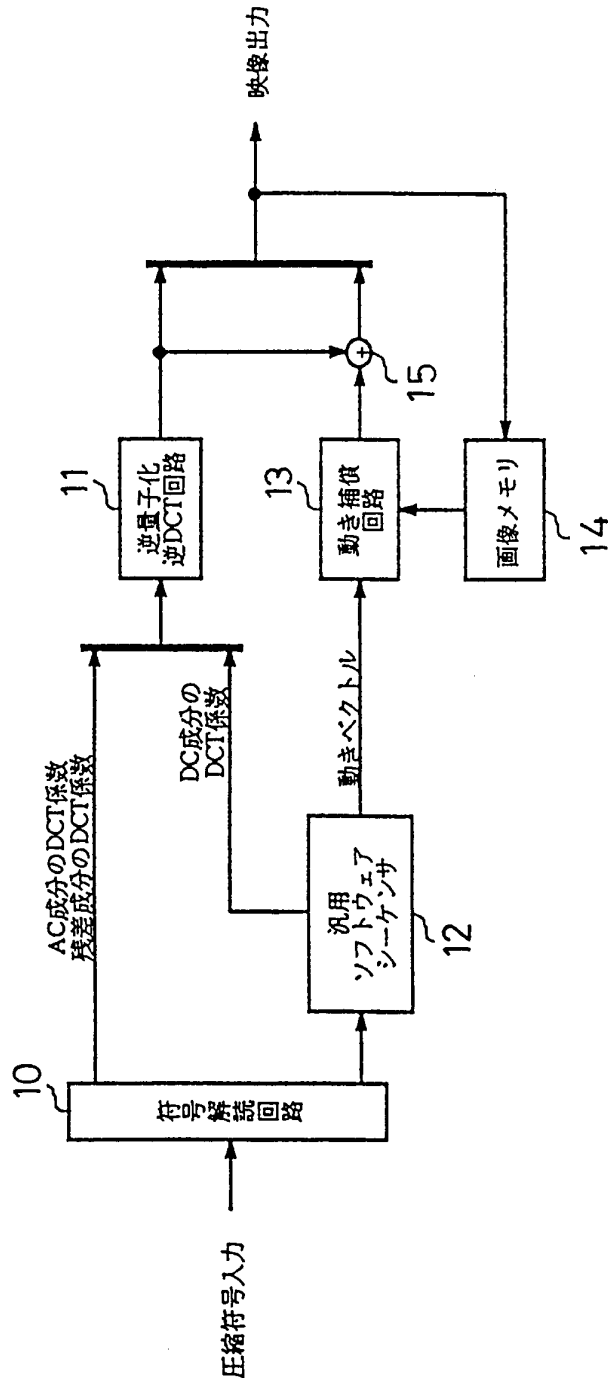


FIG.8

```

if ( macroblock_intra == 1 ) {
  if ( dct_dc_size != 0 ) {
    if ( dct_dc_differential & ( 1 << ( dct_dc_size - 1 ) ) != 0 ) {
      dct_dc = dct_dc_differential ;
    }
    else {
      dct_dc = ( -1 << dct_dc_size ) | ( dct_dc_differential + 1 ) ;
    }
  }
  else {
    dct_dc = 0 ;
  }
  if ( macroblock_address - macroblock_address_past > 1 ) {
    dct_recon[0][0] = 1024 + ( dct_dc << 3 ) ;
  }
  else {
    dct_recon[0][0] = dct_dc_past + ( dct_dc << 3 ) ;
  }
  dct_dc_past = dct_dc ;
  macroblock_address_past = macroblock_address ;
}
else {
  *l_ward_r_size = *l_ward_f_code - 1 ;
  *l_ward_f = 1 << *l_ward_r_size ;
  max_*l = 16 << *l_ward_r_size ;
  min_*l = -16 << *l_ward_r_size ;
  if ( *l_ward_f == 1 || motion_*2_*l_ward_code == 0 ) {
    complement_*2_*l_ward_r = 0 ;
  }
  else {
    complement_*2_*l_ward_r = *l_ward_f - 1 - motion_*2_*l_ward_r ;
  }
  *2_little = motion_*2_*l_ward_code << *l_ward_r_size ;
  if ( *2_little == 0 ) {
    *2_big = 0 ;
  }
  else {
    if ( *2_little > 0 ) {
      *2_little = *2_little - complement_*2_*l_ward_r ;
      *2_big = *2_little - ( *l_ward_f << 5 ) ;
    }
    else {
      *2_little = *2_little + complement_*2_*l_ward_r ;
      *2_big = *2_little + ( *l_ward_f << 5 ) ;
    }
  }
  recon_*2_*l = recon_*2_*l_prev + *2_little ;
  if ( recon_*2_*l > max_*l_ || recon_*2_*l < min_*l_ ) {
    recon_*2_*l = recon_*2_*l_prev + *2_big ;
  }
}
}

```

太字の変数 : 符号から解釈した値
 *1 : 前方予測の場合 for, 後方予測の場合 backとなる
 *2 : 水平方向の場合 horizontal, 垂直方向の場合 verticalとなる

FIG.9A

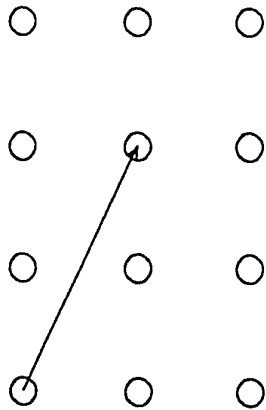


FIG.9B

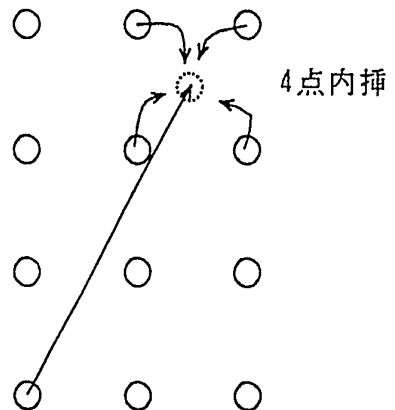
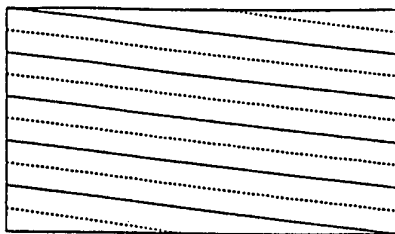


FIG.10A



第1フィールド

第2フィールド

FIG.10B

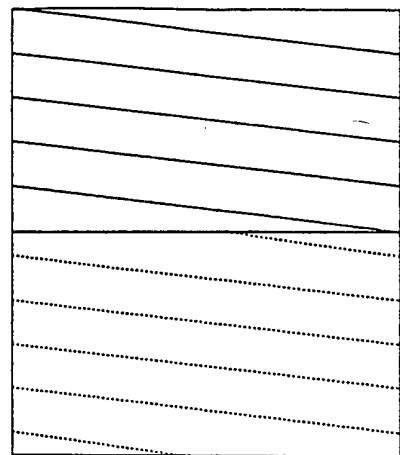


FIG.11

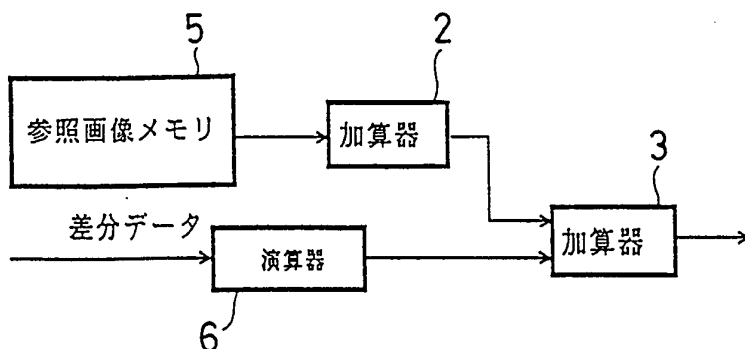


FIG.12

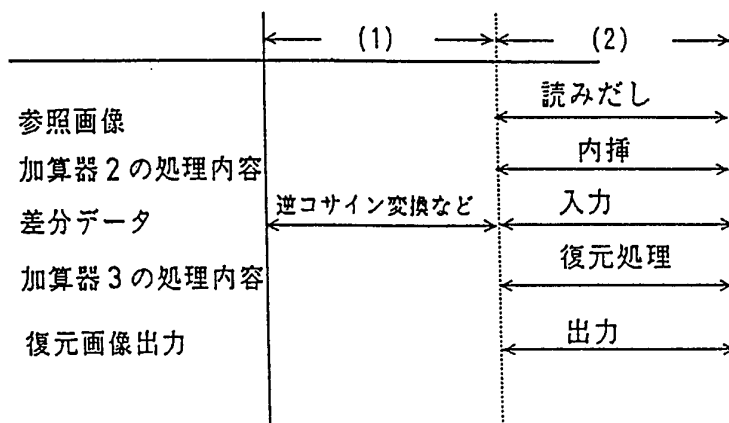


FIG.13

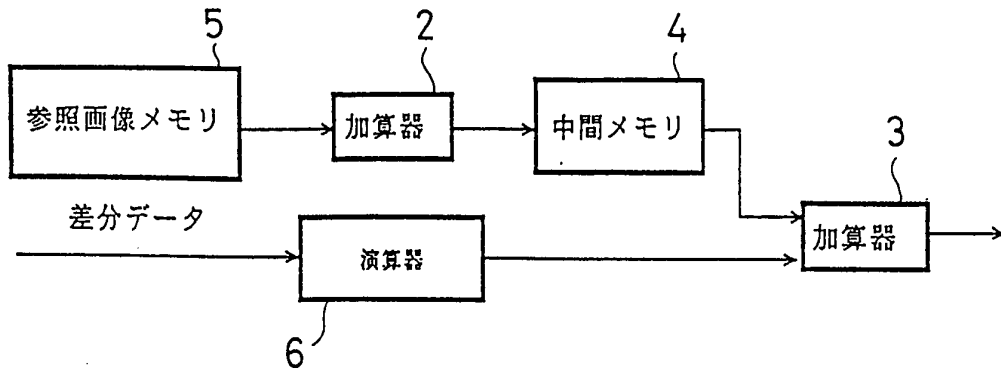


FIG.14

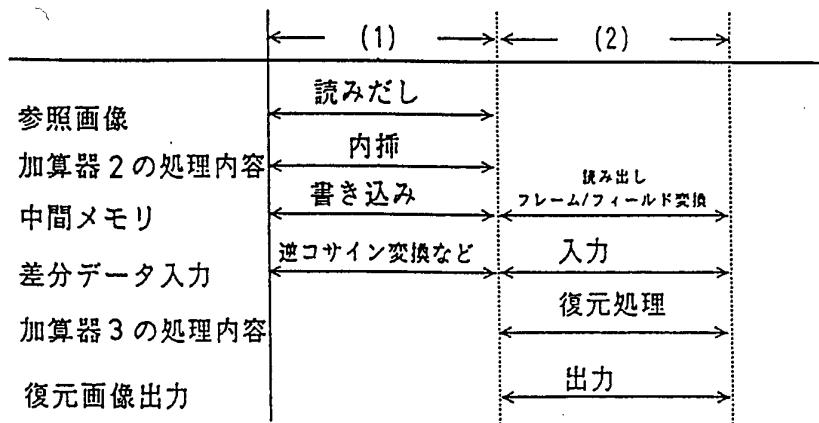


FIG.15

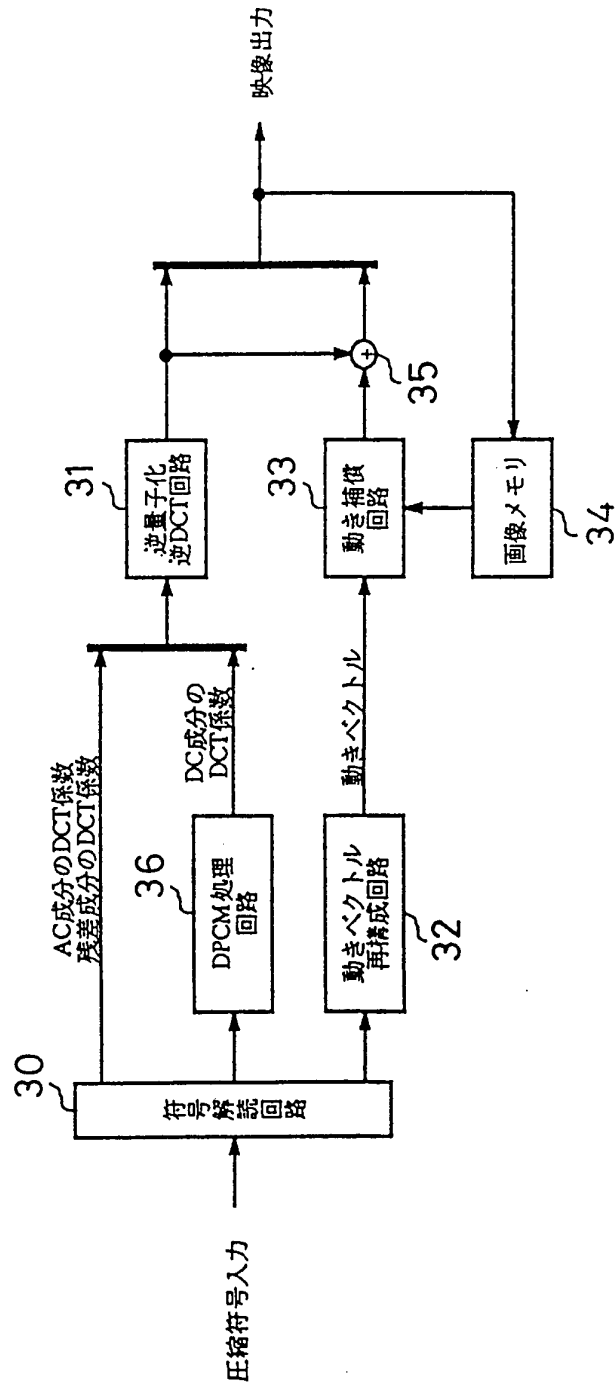


FIG.16

```

*1_ward_r_size = *1_ward_f_code - 1 ;
*1_ward_f = 1 << *1_ward_r_size ;
max_*1 = 16 << *1_ward_r_size ;
min_*1 = -16 << *1_ward_r_size ;
if ( *1_ward_f == 1 || motion_*2_*1_ward_code == 0 ) {
    complement_*2_*1_ward_r = 0 ;
} else {
    complement_*2_*1_ward_r = *1_ward_f - 1 - motion_*2_*1_ward_r ;
}
*2_little = motion_*2_*1_ward_code << *1_ward_r_size ;
if ( *2_little == 0 ) {
    *2_big = 0 ;
} else {
    if ( *2_little > 0 ) {
        *2_little = *2_little - complement_*2_*1_ward_r ;
        *2_big = *2_little - ( *1_ward_f << 5 ) ;
    }
    else {
        *2_little = *2_little + complement_*2_*1_ward_r ;
        *2_big = *2_little + ( *1_ward_f << 5 ) ;
    }
}
recon_*2_*1 = recon_*2_*1_prev + *2_little ;
if ( recon_*2_*1 > max_*1_ || recon_*2_*1 < min_*1_ ) {
    recon_*2_*1 = recon_*2_*1_prev + *2_big ;
}

```

太字の変数 : 符号から解釈した値
 *1 : 前方予測の場合 for, 後方予測の場合 backとなる
 *2 : 水平方向の場合 horizontal, 垂直方向の場合 verticalとなる

FIG.17

```
if ( dct_dc_size != 0 ) {  
    if ( dct_dc_differential & ( 1 << ( dct_dc_size - 1 ) ) != 0 ) {  
        dct_dc = dct_dc_differential ;  
    }  
    else {  
        dct_dc = ( -1 << dct_dc_size ) | ( dct_dc_differential + 1 ) ;  
    }  
}  
else {  
    dct_dc = 0 ;  
}  
if ( macroblock_address - macroblock_address_past > 1 ) {  
    dct_recon[0][0] = 1024 + ( dct_dc << 3 ) ;  
}  
else {  
    dct_recon[0][0] = dct_dc_past + ( dct_dc << 3 ) ;  
}  
dct_dc_past = dct_dc ;  
macroblock_address_past = macroblock_address ;
```

太字の変数：符号から解釈した値

FIG.18

<i>dct_dc_size</i>	DCT係数のDC成分のビットサイズ(解読値)
<i>dct_dc_differential</i>	DCT係数のDC成分の差分値(解読値)
<i>dct_dc</i>	DCT係数のDC成分(計算値)
<i>macroblock_address</i>	現在のマクロブロックのアドレス(解読値)
<i>macroblock_address_past</i>	過去のマクロブロックのアドレス(複写値)
<i>dct_coeff[0][0]</i>	DCT係数の(0,0)成分(解読値)
<i>dct_dc_past</i>	過去のDCT係数のDC成分(複写値)
<i>*l_ward_r_size</i>	動きベクトルの差分値の量子化幅(計算値)
<i>*l_ward_f_code</i>	動きベクトルの差分値の量子化幅のフラグ(解読値)
<i>*l_ward_f</i>	動きベクトルの差分値の量子化幅(解読値)
<i>max_*l</i>	動きベクトルの最大値(計算値)
<i>min_*l</i>	動きベクトルの最小値(計算値)
<i>motion_*2_*l_ward_code</i>	動きベクトルの差分の基本ベクトルの値(解読値)
<i>complement_*2_*l_ward_r</i>	動きベクトルの差分の残差ベクトルの値(計算値)
<i>motion_*2_*l_ward_r</i>	動きベクトルの差分の残差ベクトルの値(解読値)
<i>*2_little</i>	動きベクトルの差分値の計算から求められる最小値(計算値)
<i>*2_big</i>	動きベクトルの差分値の計算から求められる最大値(計算値)
<i>recon_*2_*l</i>	動きベクトル(計算値)
<i>recon_*2_*l_prev</i>	過去の動きベクトル(複写値)
<i>*1</i>	: 前方予測の場合 for, 後方予測の場合 backとなる
<i>*2</i>	: 水平方向の場合 horizontal, 垂直方向の場合 verticalとなる

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP94/01029

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁵ H04N7/137

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁵ H04N7/13, H04N7/133, H04N7/137

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926 - 1994

Kokai Jitsuyo Shinan Koho 1971 - 1994

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP, A, 62-39920 (NEC Corp.), August 15, 1985 (15. 08. 85), (Family: none) Fig. 1 Figs. 1 to 4	1 2-4
A	Hiroshi Yasuda (auther) "International Standard of Multi-media Coding", June 30, 1991 (30. 06. 91), Maruzen, Pages 18 to 23, 108 to 114	1-4

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

September 2, 1994 (02. 09. 94)

Date of mailing of the international search report

September 27, 1994 (27. 09. 94)

Name and mailing address of the ISA/

Japanese Patent Office

Facsimile No.

Authorized officer

Telephone No.

