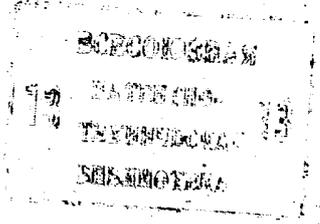




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

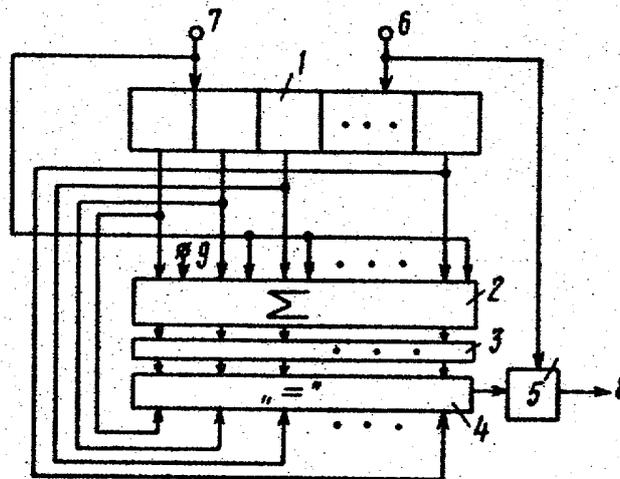
ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3374426/18-21
- (22) 31.12.81
- (46) 23.05.83. Бюл. № 19
- (72) В.Э. Петров
- (53) 621.374.32(088.8)
- (56) 1. Авторское свидетельство СССР № 416883, кл. Н 03 К 21/34, 1974.
2. Авторское свидетельство СССР № 437227, кл. Н 03 К 21/34, 1974 (прототип).

(54)(57) РЕВЕРСИВНЫЙ ДВОИЧНЫЙ СЧЕТЧИК С ОБНАРУЖЕНИЕМ ОШИБОК, содержащий собственно реверсивный двоичный счетчик, входную шину, шину управления, блок анализа, первый вход которого соединен с входной шиной и со счетным входом реверсивного двоичного счетчика, вход управления которого соединен с шиной управления, отличающийся тем, что, с целью увеличения глубины контроля, в него

введены элементы задержки по числу разрядов реверсивного двоичного счетчика, сумматор и элемент сравнения, первая группа входов которого соединена с выходами соответствующих разрядов реверсивного двоичного счетчика, выход первого разряда которого соединен с первым входом первого разряда сумматора, второй вход первого разряда которого соединен с шиной потенциала логической единицы, первый и второй входы каждого из последующих разрядов сумматора соединены соответственно с выходом соответствующего разряда реверсивного двоичного счетчика и с шиной управления, выходы разрядов сумматора соединены через элементы задержки с второй группой входов элемента сравнения, выход которого соединен с вторым входом блока анализа.



Фиг. 1

№ SU (11) 1019641 A

Изобретение относится к автоматике и вычислительной технике и может быть использовано при реализации технических средств в этих областях.

Известно устройство для контроля работы счетчика с потенциальными выходами, содержащее два дешифратора и два делителя на два [1].

Недостатком этого устройства является малая глубина контроля.

Известен двоичный счетчик с контролем, содержащий собственно двоичный счетчик, входную шину, дифференцирующие элементы, пороговый элемент и блок анализа, первый вход которого соединен со входной шиной и со счетным входом двоичного счетчика, выходы разрядов которого соединены через дифференцирующие элементы со входами порогового элемента, выход которого соединен со вторым входом блока анализа [2].

Однако в таком устройстве обнаруживаются сбои в динамическом режиме работы, кроме того, оно имеет недостаточную глубину контроля в этом режиме.

Цель изобретения - увеличение глубины контроля.

Для достижения поставленной цели в реверсивный двоичный счетчик с обнаружением ошибок, содержащий собственно реверсивный двоичный счетчик, входную шину, шину управления, блок анализа, первый вход которого соединен с входной шиной и со счетным входом реверсивного двоичного счетчика, вход управления которого соединен с шиной управления, введены элементы задержки по числу разрядов реверсивного двоичного счетчика, сумматор и элемент сравнения, первая группа входов которого соединена с выходами соответствующих разрядов реверсивного двоичного счетчика, выход первого разряда которого соединен с первым входом первого разряда сумматора, второй вход первого разряда которого соединен с шиной потенциала логической единицы, первый и второй входы каждого из последующих разрядов сумматора соединены соответственно с выходом соответствующего разряда реверсивного двоичного счетчика и с шиной управления, выходы разрядов сумматора соединены через элементы задержки с второй группой входов элемента сравнения, выход которого соединен с вторым входом блока анализа.

На фиг.1 приведена блок-схема реверсивного двоичного счетчика с обнаружением ошибок; на фиг.2 - возможная реализация блока анализа, пример.

Блок-схема включает реверсивный двоичный счетчик 1, сумматор 2, элементы 3 задержки, элемент 4 сравне-

ния, блок 5 анализа, входную шину 6, шину 7 управления, выходную шину 8, шину 9 потенциала логической единицы.

Блок анализа содержит триггеры 10 и 11, элемент 12 задержки, элемент И 13 и элемент ИЛИ 14.

Первый вход блока 5 анализа (фиг.1) соединен со входной шиной 6 и со счетным входом реверсивного двоичного счетчика 1, выход младшего разряда которого соединен с первым входом первого разряда сумматора 2, второй вход первого разряда которого соединен с шиной 9 потенциала логической единицы, выход каждого из остальных разрядов реверсивного двоичного счетчика 1 соединен с первым входом соответствующего разряда сумматора 2, второй вход каждого разряда, кроме первого, которого соединен с шиной 7 управления и со входом управления реверсивного двоичного счетчика 1, выходы разрядов которого соединены с первой группой входов элемента 4 сравнения, вторая группа входов соединена через элементы 3 задержки с выходами соответствующих разрядов сумматора 2, выход элемента 4 сравнения соединен со вторым входом блока 5 анализа.

В блоке 5 анализа (фиг.2) первый вход соединен со счетным входом триггера 10 и соединен через элемент 12 задержки с первым входом элемента И 13, второй вход и выход которого соединены соответственно со вторым входом блока 5 анализа и с первым входом элемента ИЛИ 14, выход которого соединен со входами установки в ноль триггеров 10 и 11, счетный вход и прямой выход последнего из которых соединены соответственно с прямым выходом триггера 10 и с выходом блока 5 анализа.

Устройство работает следующим образом.

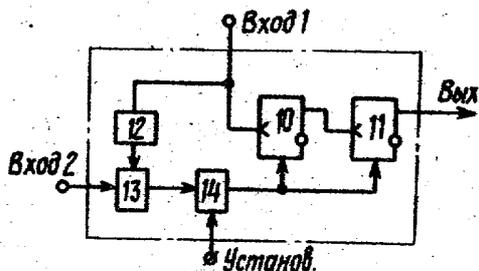
В зависимости от управляющего сигнала ("0" или "1") на шине 7 счетчик 1 работает соответственно в режиме сложения или вычитания входных сигналов, поступающих по шине 6. В режиме сложения сумматор 2 осуществляет сложение кода $100...0$ с кодом счетчика 1. В режиме вычитания сумматор 2 осуществляет сложение кода $11...1$ с содержанием счетчика 2. Таким образом, на выходе сумматора формируется код S^{n+1} , соответствующий содержимому счетчика на $(n+1)$ -м такте работы. С приходом $(n+1)$ -го такта текущее значение содержимого счетчика становится S^{n+1} и на время задержки τ элементов 3 задержки сравнивается с кодом на выходах сумматора 2. Если коды равны, на выходе элемента 4 сравнения возникает сигнал, обнуляющий блок 5 анализа, схема которого с так-

товым сигналом предварительно была установлена в состояние "1". Если при переключении счетчика 1 сравняемые коды были не равны, то на выходе элемента 4 сравнения будет отсутствовать сигнал, обнуляющий схему анализа. В этом случае с приходом следующего тактового сигнала блок 5 анализа досчитывает до двух, чем фиксируется сигнал ошибки.

На фиг. 2 представлен вариант схемы блока 5 анализа. Начальная установка блока 5-00. По первому входу блок 5 выводится в состояние 10. По второму входу блок 5 обнуляется при совпадении задержанного тактового сигнала и ответа с элемента 4 сравнения.

Таким образом, предложенное устройство позволяет проводить глубокий оперативный контроль работы счетчика в динамическом режиме. Любая ошибка, возникающая в счетчике в момент переключения, будет зафиксирована схемой контроля.

В известном устройстве на каждом шагу работы не обнаруживается $(N-1)$ -я ошибка, где N - разрядность счетчика. Таким образом, общее количество пропущенных ошибок будет $2^N(N-1)$. В предлагаемом устройстве обнаруживаются все ошибки, оно по сравнению с известным позволяет дополнительно обнаружить $2^N(N-1)$ ошибок и довести глубину контроля до предельного значения.



Фиг. 2

Редактор В. Лазаренко Составитель В. Ранов
 Техред Е. Харитончик Корректор М. Демчик

Заказ 3726/53

Тираж 936

Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филнап ППП "Патент", г. Ужгород, ул. Проектная, 4