



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

219481
(11) (B1)

(22) Přihlášeno 24 04 80

(21) (PV 2889-80)

(51) Int. Cl.³

G 01 R 17/02

G 01 R 27/00

(40) Zveřejněno 27 08 82

(45) Vydáno 15 08 85

(75)

Autor vynálezu

SNÍTIL FRANTIŠEK ing., LANŠKROUN

(54) Zapojení pro číslicové toleranční měření odporů

1

Vynález se týká zapojení pro číslicové toleranční měření odporů s automatickým vyrovnáním aktivního mostového zapojení.

Dosud se pro toleranční měření odporů používalo různých měřicích metod. Velmi častou metodou je můstkové měření odporů, kde je buď ručně, nebo automaticky vyrovnáván odporový můstek, v jehož jedné větvi je zapojen měřený odpor. Tato metoda je sice velmi přesná, při automatickém vyrovnávání i dostatečně rychlá, ale její nevýhodou je, že hodnota odporu je vyjádřena absolutně a toleranci je nutno dodatečně vypočítat nebo výpočet řešit uvnitř přístroje vestavěnou počítačovou logikou. Dodatečný výpočet je nepohodlný a může být snadno zdrojem chyb. Přístroje s vestavěnou počítačovou logikou jsou pro většinu tolerančních měření zbytečně složité a drahé. Proto se pro dílenská měření, vstupní a výstupní kontroly odporů používají především analogové toleranční ohmmetry s indikací ručkovým měřidlem.

U těchto přístrojů vadí zejména malá rychlost a přesnost měření a většinou i nutnost kalibrace před měřením. Pro přesnější odečítání je nutno rozsah měřené tolerance rozdělit na několik podrozsahů, čímž je odečítání značně nepřehledné. Pro měření odporů lze též použít poloautomatický most

2

BM 539. Tento přístroj má postačující přesnost pro absolutní měření odporů, ale poměrně velkou chybu při tolerančním měření — asi 1 % při toleranci 10 %. Další nevýhodou je analogový výstup a z toho plynoucí nutnost připojení číslicového voltmetru pro přesnější odečítání. Největší nevýhodou je použití střídavého napětí pro měření odporů, což např. při výstupní kontrole odporů odporuje normě.

Uvedené nedostatky se odstraní zapojením pro číslicové toleranční měření odporů podle vynálezu, u něhož ke zdroji normálního napětí jsou připojeny dvě paralelní větve aktivního mostu, přičemž v první větvi je ke zdroji normálního napětí připojen normální odpor na vstupu prvního operačního zesilovače, v jehož zpětné vazbě je zařazen měřený odpor a jehož výstup je připojen ke vstupnímu odporu druhého operačního zesilovače přemostěného zpětnovazebním odporem. Podstata vynálezu spočívá v tom, že výstup druhého operačního zesilovače je přes odporovou dekádu připojen na vstup komparátoru, zatímco ve druhé větvi aktivního mostu je ke zdroji normálního napětí připojen přesný analogový invertor, ke kterému je v sérii připojen číslicový odporový řetězec, jehož výstup je připojen na vstup komparátoru, přičemž vý-

stup komparátoru je připojen k ovládacímu vstupu registru, jehož první výstup je připojen k vyrovnávacímu vstupu číslicového odporového řetězce, zatímco druhý výstup registru je přes číslicový invertor připojen k dekodéru, na jehož výstupu je připojeno zobrazovací zařízení, a třetí výstup registru je připojen k druhému vstupu číslicového invertoru a zároveň ke druhému vstupu zobrazovacího zařízení. Technický pokrok zapojení pro číslicové toleranční měření odporů podle vynálezu spočívá v tom, že umožňuje měření s vyloučením složité logiky pro výpočet tolerance. Proti analogovým způsobům měření a zobrazení tolerance se vyznačuje vysokou rozlišovací schopností, velkou rychlostí měření a digitálním výstupem dat pro eventuální další zpracování.

Vynález bude dále blíže popsán podle přiloženého výkresu, na kterém je znázorněno blokové schéma zapojení pro číslicové toleranční měření odporů.

Zdroj 1 normálového stejnosměrného napětí je přes normálový odpor 2, který slouží k nastavování řádu měřeného odporu 4, připojen ke vstupu prvního operačního zesilovače 3. Ve zpětné vazbě tohoto prvního operačního zesilovače 3 je zapojen měřený odpor 4. Výstup prvního operačního zesilovače 3 je připojen přes vstupní odpor 5 ke vstupu druhého operačního zesilovače 6, který je přemostěn zpětnovazebním odporem 7 sloužícím k upravení zesílení druhého operačního zesilovače 6 tak, aby jeho výstupní napětí bylo stále ve stejných mezích, například 1 až 10 volt. Mezi výstup druhého operačního zesilovače 6 a vstup komparátoru 9 je zařazena odporová dekáda 8 sloužící k nastavení mantisy měřeného odporu 4.

V druhé větvi aktivního mostu je zapojen v sérii přesný analogový invertor 10 a číslicový odporový řetězec 11, jehož výstup je připojen k témuž vstupu komparátoru 9 jako odporová dekáda 8.

Výstup komparátoru 9 je připojen k ovládacímu vstupu registru 12, jehož první výstup je připojen k vyrovnávacímu vstupu číslicového odporového řetězce 11 a druhý výstup je přes řízený číslicový invertor 13 připojen k dekodéru 14, na jehož výstupu je připojeno zobrazovací zařízení 15. Třetí výstup registru 12 je připojen ke druhému vstupu číslicového invertoru 13 a zároveň k druhému vstupu zobrazovacího zařízení 15.

Jak výše uvedeno, v jedné větvi aktivního mostu se nastavuje normálovým odporem 2 řád a odporovou dekádou 8 mantisa měřeného odporu 4. Druhá větev se vyrovnává číslicovým odporovým řetězcem 11 v doplňkovém kódu ze stavu $1-x$ do stavu $1+x$, přičemž x je maximální měřená tolerance. Při zastavení číslicového odporového řetězce 11 ve tvaru $1-x$ dochází k inverzi kódu, a tím k vytvoření záporného čísla a při zastavení číslicového odporového řetězce 11

ve stavu $1+x$ se po odečtení znaménkového bitu použije mantisa jako kladná tolerance.

Číslicový odporový řetězec 11 je ovládán registrem tak dlouho, až nastane rovnováha proudu 11 první větvi aktivního mostu a proudu 12 druhou větvi aktivního mostu. To je registrováno komparátorem 9, který zastaví další posuv registru 12. Po zavedení dále uvedených výrazů:

$$\begin{aligned} R_x &= r_x \cdot 10^s && \text{— měřený odpor 4,} \\ R_n &= 10^u && \text{— normálový odpor 2,} \\ R_d &= r_o \cdot R && \text{— odporová dekáda 8,} \\ G_p + (1+x) \frac{1}{R} &&& \text{— vodivost číslicového} \\ &&& \text{odporového řetězce 11,} \\ \frac{R_a}{R_b} &= 10^{u-s} && \text{— poměr zpětnovazebního} \\ &&& \text{odporu 7 ke} \\ &&& \text{vstupnímu odporu 5,} \end{aligned}$$

kde pomocné symboly mají tento význam:

r_x	je mantisa měřeného odporu 4,
s	je řád měřeného odporu 4,
u	je řád normálového odporu 2,
r_o	je mantisa odporové dekády 8,
R	je zvolený jednotkový odpor,
x	je tolerance měřeného odporu 4,
U_o	je výstupní napětí zdroje normálového napětí 1,

je pro vyvážený aktivní most:

$$I_1 + I_2 = 0$$

po dosazení za proudy:

$$\frac{R_x}{R_n} \cdot \frac{R_a}{R_b} \cdot \frac{U_o}{R_d} - U_o \frac{1+x}{R} = 0$$

Po zavedení pomocných symbolů do tohoto vztahu:

$$\frac{r_x \cdot 10^s}{10^u} \cdot 10^{u-s} \cdot \frac{U_o}{r_o \cdot R} - U_o \frac{1+x}{R} = 0$$

a po vykrácení:

$$x = \frac{r_x}{r_o} - 1$$

Rozsah vyrovnání vodivosti číslicového odporového řetězce 11 je volen od hodnoty $(1-x_m) \frac{1}{R}$ až do hodnoty $(1+x_m) \frac{1}{R}$, kde x_m je maximální hodnota tolerance měřeného odporu a musí platit, že x_m je menší než 1. Vodivost číslicového odporového řetězce 11 se mění v doplňkovém kódu, u něhož k vytvoření doplňku stačí prostá inverze jednotlivých bitů čísla. Dojde-li k vyrovnání aktivního mostu v rozsahu vodivosti číslicového odporového řetězce 11 od $(1-x_m)$ do 1, je výstup registru 12 ve tva-

ru 0,YYY... Nula ve znaménkovém bitu způsobí přepnutí řízeného číslicového invertoru **13** do stavu inverze a zároveň způsobí rozsvícení znaménka minus na zobrazovacím zařízení **15**. V řízeném číslicovém invertoru **13** dojde k inverzi mantisy čísla z registru **12**, a tím k vytvoření devítkového doplňku. Nevýhodou tohoto způsobu je jedničková chyba v nejnižším řádu, která se dá libovolně zmenšit zvětšením počtu bitů. Výstup z řízeného číslicového invertoru **13** jde dále na dekodér **14**, který transformuje zvolený doplňkový kód do kódu zobrazovacího zařízení **15**, kde je tento výsledek zobrazen jako záporná tolerance.

Zastaví-li se číslicový odporový řetězec **11** v rozsahu své vodivosti 1 až $(1+x_m)$ je výstup registru **12** ve tvaru 1,YYY... Jed-

nička ve znaménkovém bitu znamená kladnou toleranci a mantisa čísla prochází přes řízený číslicový invertor **13** beze změny a po projití dekodérem **14** se zobrazí na zobrazovacím zařízení **15** jako kladná tolerance.

Zapojení podle vynálezu lze rovněž využít v automatizovaných systémech pro měření odporů, kde místo zobrazovacího zařízení je použito výstupní jednotky styku se systémem nebo v třídicích zařízeních na odpory, kde hodnota výstupní tolerance se v číslicovém komparátoru porovnává s hodnotami zadanými. Uvedené zapojení najde použití i pro měření tolerancí jiných veličin u součástí, jejichž parametry lze převést na elektrické napětí.

PŘEDMĚT VYNÁLEZU

Zapojení pro číslicové toleranční měření odporů, u něhož ke zdroji normálového napětí jsou připojeny dvě paralelní větve aktivního mostu, přičemž v první větvi je ke zdroji normálového napětí připojen normálový odpor na vstupu prvního operačního zesilovače, v jehož zpětné vazbě je zařazen měřený odpor a jehož výstup je připojen ke vstupnímu odporu druhého operačního zesilovače přemostěného zpětnovazebním odporem, vyznačené tím, že výstup druhého operačního zesilovače (6) je přes odporovou dekádu (8) připojen na vstup komparátoru (9), zatímco ve druhé větvi aktivního mostu je ke zdroji (1) normálového na-

pětí připojen přesný analogový invertor (10), ke kterému je v sérii připojen číslicový odporový řetězec (11), jehož výstup je připojen na vstup komparátoru (9), přičemž výstup komparátoru (9) je připojen k ovládacímu vstupu registru (12), jehož první výstup je připojen k vyrovnávacímu vstupu číslicového odporového řetězce (11), zatímco druhý výstup registru (12) je přes řízený číslicový invertor (13) připojen k dekodéru (14), na jehož výstupu je připojeno zobrazovací zařízení (15) a třetí výstup registru (12) je připojen k druhému vstupu číslicového invertoru (13) a zároveň ke druhému vstupu zobrazovacího zařízení (15).

