

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6136464号
(P6136464)

(45) 発行日 平成29年5月31日(2017.5.31)

(24) 登録日 平成29年5月12日(2017.5.12)

(51) Int.Cl.

A 6 1 B 8/14 (2006.01)

F 1

A 6 1 B 8/14

請求項の数 5 (全 14 頁)

(21) 出願番号 特願2013-71582 (P2013-71582)
 (22) 出願日 平成25年3月29日 (2013.3.29)
 (65) 公開番号 特開2014-195494 (P2014-195494A)
 (43) 公開日 平成26年10月16日 (2014.10.16)
 審査請求日 平成28年2月5日 (2016.2.5)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区新宿四丁目1番6号
 (74) 代理人 100090479
 弁理士 井上 一
 (74) 代理人 100104710
 弁理士 竹腰 昇
 (74) 代理人 100124682
 弁理士 黒田 泰
 (74) 代理人 100116665
 弁理士 渡辺 和昭
 (72) 発明者 清瀬 摂内
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】超音波トランステューサー装置およびプローブ並びに電子機器および超音波画像装置

(57) 【特許請求の範囲】

【請求項 1】

振動膜が配置された基体と、
前記振動膜上に形成される第1電極膜と、
前記第1電極膜上に形成される圧電体膜と、
前記圧電体膜上に形成される第2電極膜と、
前記第1電極膜の膜厚よりも大きい膜厚で形成されて前記第1電極膜に接続される第1導電膜と、
前記第2電極膜から離隔され、かつ、前記第1導電膜に接続されて前記圧電体膜の少なくとも一部を覆うように形成される第2導電膜と、
を備え、

前記第1導電膜は、前記基体の厚み方向からの平面視で前記第1電極膜と前記振動膜の第1方向端部との間に形成される第1方向導電体部と、前記第1電極膜と前記振動膜の前記第1方向端部とは前記第1電極膜を挟んで反対側の第2方向端部との間に形成される第2方向導電体部とを有し、

前記第2導電膜は、前記第1方向導電体部に接続されて前記圧電体膜上で前記第2電極膜から離隔される第1上層導電体部と、前記第2方向導電体部に接続されて前記圧電体膜上で前記第2電極膜から離隔される第2上層導電体部とを有し、

前記圧電体膜上で前記第2電極膜と前記第1上層導電体部との間に第1絶縁膜が形成され、前記圧電体膜上で前記第2電極膜と前記第2上層導電体部との間に第2絶縁膜が形成

され、前記第1絶縁膜と第2絶縁膜とは前記第2電極膜上で離隔していることを特徴とする超音波トランスデューサー装置。

【請求項2】

請求項1に記載の超音波トランスデューサー装置と、前記超音波トランスデューサー装置を支持する筐体とを備えることを特徴とするプローブ。

【請求項3】

請求項1に記載の超音波トランスデューサー装置と、前記超音波トランスデューサー装置に接続されて、前記超音波トランスデューサー装置の出力を処理する処理部とを備えることを特徴とする電子機器。

【請求項4】

請求項1に記載の超音波トランスデューサー装置と、前記超音波トランスデューサー装置に接続されて、前記超音波トランスデューサー装置の出力を処理し、画像を生成する処理部と、前記画像を表示する表示装置と、を備えることを特徴とする超音波画像装置。

【請求項5】

基体に配置される振動膜に導電材料を含む第1素材膜を形成する工程と、前記第1素材膜から、第1電極膜、および、前記第1電極膜から連続する第1導電膜を形成する工程と、

圧電体材料を含む第2素材膜を形成し、前記第2素材膜をエッティング処理を含むパターニング処理により前記第1電極膜上に圧電体膜を形成する工程と、

少なくとも前記第1導電膜および前記圧電体膜を覆うように導電材料を含む第3素材膜を形成する工程と、

前記第3素材膜をエッティング処理を含むパターニング処理により、前記圧電体膜上に第2電極膜を形成し、かつ前記圧電体膜上で前記第2電極膜と離隔し前記第1導電膜に接続する第2導電膜を形成する工程と、

を備えることを特徴とする超音波トランスデューサー装置の製造方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波トランスデューサー装置、並びに、それを利用したプローブ、電子機器および超音波画像装置等に関する。

30

【背景技術】

【0002】

超音波トランスデューサー装置は一般に知られる。例えば、特許文献1に記載の超音波トランスデューサー装置では複数の振動膜がアレイ状に配置される。振動膜上に下部電極が形成される。下部電極には配線が接続される。下部電極および配線は圧電膜で覆われる。圧電膜上に上部電極が形成される。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2005-51688号公報

40

【発明の概要】

【発明が解決しようとする課題】

【0004】

圧電膜は振動膜ごとに仕切られることが望まれる。例えば特許文献1に記載のべたの圧電膜に代えて個々の振動膜ごとに圧電素子が形成されることが考えられる。この場合には、一般的の手法に従えば、べたの素材膜からエッティング処理で圧電素子用の圧電体が形成される。配線はエッティング処理に曝される。配線の膜厚は減少する。さらに上部電極が形成される際に配線はエッティング処理に曝される。こうした膜厚の減少に応じて配線の電気抵抗は高まってしまう。

50

【0005】

本発明の少なくとも1つの態様によれば、振動膜ごとに圧電体膜を有しながら配線抵抗の上昇を回避した超音波トランスデューサー装置は提供されることができる。

【課題を解決するための手段】**【0006】**

(1) 本発明の一態様は、複数の振動膜がアレイ状に配置された基体と、前記振動膜上に形成される第1電極膜と、前記第1電極膜上に形成される圧電体膜と、前記圧電体膜上に形成される第2電極膜と、前記第1電極膜の膜厚よりも大きい膜厚で形成されて前記第1電極膜に接続される第1導電膜とを備える超音波トランスデューサー装置に関する。 10

【0007】

振動膜には超音波が作用する。超音波は振動膜の超音波振動を引き起こす。振動膜の超音波振動に応じて圧電素子から電流が出力される。こうして超音波トランスデューサー装置は超音波を検出する。ここで、第1導電膜は第1電極膜の配線膜として機能する。第1導電膜には十分な膜厚が確保されることから、配線抵抗の増加は回避されることができる。したがって、超音波の検出感度は十分に確保されることがある。

【0008】

(2) 超音波トランスデューサー装置は、前記第2電極膜から離隔され、かつ、前記第1導電膜に接続されて前記圧電体膜の少なくとも一部を覆うように形成される第2導電膜を備えることができる。 20

【0009】

(3) 前記圧電体膜上で前記第2電極膜および前記第2導電膜の間には絶縁膜が形成されることがある。第2導電膜は第2電極膜から離間されることから、第2導電膜と第2電極膜との間には隙間が形成される。絶縁膜は隙間にに対する湿気の浸入を阻止する。その結果、超音波トランスデューサー装置が湿気に曝されても、第2電極膜と第2導電膜との間で電気的短絡は回避されることがある。 30

【0010】

(4) 超音波トランスデューサー装置では前記第2電極膜の膜厚と前記第2導電膜の膜厚とは等しくてもよい。第2電極膜および第2導電膜は1層の導電膜から形成されることがある。したがって、第2電極膜および第2導電膜は共通の製造工程で形成されることがある。製造工程は簡素化されることがある。 30

【0011】

(5) 前記第1導電膜は、前記基体の厚み方向からの平面視で前記第1電極膜と前記振動板の第1方向端部との間に形成される第1方向導電体部と、前記第1電極膜と前記振動板の前記第1方向端部とは前記第1電極膜を挟んで反対側の第2方向端部との間に形成される第2方向導電体部とを有することができる、前記第2導電膜は、前記第1方向導電体部に接続されて前記圧電体膜上で前記第2電極膜から離隔される第1上層導電体部と、前記第2方向導電体部に接続されて前記圧電体膜上で前記第2電極膜から離隔される第2上層導電体部とを有することができる、前記圧電体膜上で前記第2電極膜と前記第1上層導電体部との間に第1絶縁膜が形成され、前記圧電体膜上で前記第2電極膜と前記第2上層導電体部との間に第2絶縁膜が形成され、前記第1絶縁膜と第2絶縁膜とは前記第2電極膜上で離隔していることができる。 40

【0012】

第1絶縁膜および第2絶縁膜は第1上層導電体部と第2電極膜との隙間や第2上層導電体部と第2電極膜との隙間にに対する湿気の浸入を阻止する。その結果、超音波トランスデューサー装置が湿気に曝されても、第2電極膜と第1上層導電体部との間や第2電極膜と第2上層導電体部との間で電気的短絡は回避されることがある。しかも、第2電極膜上では第1絶縁膜および第2絶縁膜の広がりは抑制されることから、振動膜の可撓性は良好に維持される。したがって、超音波の検出感度は維持されることがある。

【0013】

(6) いずれの超音波トランスデューサー装置もプローブに組み込まれて利用されるこ 50

とができる。プローブは、超音波トランスデューサー装置と、前記超音波トランスデューサー装置を支持する筐体とを備えることができる。

【0014】

(7) 超音波トランスデューサー装置は電子機器に組み込まれて利用されることができる。電子機器は、超音波トランスデューサー装置と、前記超音波トランスデューサー装置に接続されて、前記超音波トランスデューサー装置の出力を処理する処理部とを備えることができる。

【0015】

(8) 超音波トランスデューサー装置は超音波画像装置に組み込まれて利用されることができる。超音波画像装置は、超音波トランスデューサー装置と、前記超音波トランスデューサー装置に接続されて、前記超音波トランスデューサー装置の出力を処理し、画像を生成する処理部と、前記画像を表示する表示装置とを備えることができる。

10

【0016】

(9) 本発明の他の態様は、基体に形成されてアレイ状に配置される複数の振動膜の表面上に導電材料を含む第1素材膜を形成する工程と、前記第1素材膜から、第1電極膜、および、前記第1電極膜から連続する第1導電膜を形成する工程と、圧電体材料を含む第2素材膜を形成し、前記第2素材膜をエッチング処理を含むパターニング処理により前記第1電極膜上に圧電体膜を形成する工程と、少なくとも前記第1導電膜および前記圧電体膜の表面を覆うように導電材料を含む第3素材膜を形成する工程と、前記第3素材膜をエッチング処理を含むパターニング処理により、前記圧電体膜上に第2電極膜を形成し、かつ前記圧電体膜上で前記第2電極膜と離隔し前記第1導電膜に接続する第2導電膜を形成する工程とを備える超音波トランスデューサー装置の製造方法に関する。

20

【0017】

圧電体膜の形成にあたってエッチング処理が施される。このとき、圧電体膜の周囲では第1導電膜がエッチング処理に曝される。その結果、第1導電膜の膜厚は第1電極膜に比べて減少する。その後、第1導電膜には第3素材膜が積層される。こうして第1導電膜の膜厚は増加する。第1電極膜に接続される配線膜には十分な膜厚が確保されることができる。配線抵抗の増加は回避されることができる。したがって、超音波の検出感度は十分に確保されることができる。

【図面の簡単な説明】

30

【0018】

【図1】一実施形態に係る電子機器の一具体例すなわち超音波診断装置を概略的に示す外観図である。

【図2】超音波プローブの拡大正面図である。

【図3】第1実施形態に係る超音波トランスデューサー素子ユニットの拡大平面図である。

【図4】図3のA-A線に沿った断面図である。

【図5】超音波診断装置の回路構成を概略的に示すブロック図である。

【図6】図4に対応し、素子ユニットの製造方法で下電極および第1導電膜の形成工程を概略的に示す断面図である。

40

【図7】図4に対応し、素子ユニットの製造方法で圧電体膜の形成工程を概略的に示す断面図である。

【図8】図4に対応し、素子ユニットの製造方法で第2素材膜のエッチング処理工程を概略的に示す断面図である。

【図9】図4に対応し、素子ユニットの製造方法で上電極および第2導電膜の形成工程を概略的に示す断面図である。

【図10】図4に対応し、素子ユニットの製造方法で上電極および第2導電膜の形成工程を概略的に示す断面図である。

【図11】図4に対応し、素子ユニットの製造方法で電極分離膜の形成工程を概略的に示す断面図である。

50

【発明を実施するための形態】

【0019】

以下、添付図面を参照しつつ本発明の一実施形態を説明する。なお、以下に説明する本実施形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0020】

(1) 超音波診断装置の全体構成

図1は本発明の一実施形態に係る電子機器の一具体例すなわち超音波診断装置11の構成を概略的に示す。超音波診断装置11は装置端末12と超音波プローブ(プローブ)13とを備える。装置端末12と超音波プローブ13とはケーブル14で相互に接続される。装置端末12と超音波プローブ13とはケーブル14を通じて電気信号をやりとりする。装置端末12にはディスプレイパネル(表示装置)15が組み込まれる。ディスプレイパネル15の画面は装置端末12の表面で露出する。装置端末12では、後述されるように、超音波プローブ13で検出された超音波に基づき画像が生成される。画像化された検出結果がディスプレイパネル15の画面に表示される。

【0021】

図2に示されるように、超音波プローブ13は筐体16を有する。筐体16内には超音波トランスデューサー素子ユニット(以下「素子ユニット」という)17が収容される。素子ユニット17の表面は筐体16の表面で露出することができる。素子ユニット17は表面から超音波を出力するとともに超音波の反射波を受信する。その他、超音波プローブ13は、プローブ本体13aに着脱自在に連結されるプローブヘッド13bを備えることができる。このとき、素子ユニット17はプローブヘッド13bの筐体16内に組み込まれることができる。

【0022】

図3は一実施形態に係る素子ユニット17の平面図を概略的に示す。素子ユニット17は基体21を備える。基体21には素子アレイ22が形成される。素子アレイ22は超音波トランスデューサー素子(以下「素子」という)23の配列で構成される。配列は複数行複数列のマトリクスで形成される。その他、配列では千鳥配置が確立されてもよい。千鳥配置では偶数列の素子23群は奇数列の素子23群に対して行ピッチの2分の1ですらされればよい。奇数列および偶数列の一方の素子数は他方の素子数に比べて1つ少なくてよい。

【0023】

個々の素子23は振動膜(振動板)24を備える。振動膜24の詳細は後述される。図3では振動膜24の膜面に直交する方向の平面視(基板の厚み方向からの平面視)で振動膜24の輪郭が点線で描かれる。輪郭の内側は振動膜24の領域内に相当する。輪郭の外側は振動膜24の領域外に相当する。振動膜24上には圧電素子25が形成される。圧電素子25では、後述されるように、上電極(第2電極膜)26および下電極(第1電極膜)27の間に圧電体膜(図示されず)が挟まれる。これらは順番に重ねられる。素子ユニット17は1枚の超音波トランスデューサー素子チップとして構成される。

【0024】

基体21の表面には複数本の第1導電体28が形成される。第1導電体28は配列の列方向に相互に平行に延びる。1列の素子23ごとに1本の第1導電体28が割り当てられる。1本の第1導電体28は配列の列方向に並ぶ素子23に共通に配置される。第1導電体28は個々の素子23ごとに下電極27を形成する。このように第1導電体28は振動膜24の領域内および領域外に配置される。第1導電体28には例えばチタン(Ti)、イリジウム(Ir)、白金(Pt)およびチタン(Ti)の積層膜が用いられることができる。ただし、第1導電体28にはその他の導電材が利用されてもよい。

【0025】

基体21の表面には複数本の第2導電体31が形成される。第2導電体31は配列の行方向に相互に平行に延びる。1行の素子23ごとに1本の第2導電体31が割り当てられ

10

20

30

40

50

る。1本の第2導電体31は配列の行方向に並ぶ素子23に共通に接続される。第2導電体31は個々の素子23ごとに上電極26を形成する。第2導電体31の両端は1対の引き出し配線32にそれぞれ接続される。引き出し配線32は配列の列方向に相互に平行に延びる。したがって、全ての第2導電体31は同一長さを有する。こうしてマトリクス全体の素子23に共通に上電極26は接続される。このように第2導電体31は振動膜24の領域内および領域外に配置される。第2導電体31は例えばイリジウム(Ir)で形成されることができる。ただし、第2導電体31にはその他の導電材が利用されてもよい。

【0026】

列ごとに素子23の通電は切り替えられる。こうした通電の切り替えに応じてリニアスキャンやセクタースキャンは実現される。1列の素子23は同時に超音波を出力することから、1列の個数すなわち配列の行数は超音波の出力レベルに応じて決定されることがある。行数は例えば10~15行程度に設定されればよい。図中では省略されて5行が描かれる。配列の列数はスキャンの範囲の広がりに応じて決定されることがある。列数は例えば128列や256列に設定されればよい。図中では省略されて8列が描かれる。上電極26および下電極27の役割は入れ替えられてもよい。すなわち、マトリクス全体の素子23に共通に下電極が接続される一方で、配列の列ごとに共通に上電極が接続されてもよい。

【0027】

基体21の輪郭は、相互に平行な1対の直線で仕切られて対向する第1辺21aおよび第2辺21bを有する。第1辺21aと素子アレイ22の輪郭との間に1ラインの第1端子アレイ33aが配置される。第2辺21bと素子アレイ22の輪郭との間に1ラインの第2端子アレイ33bが配置される。第1端子アレイ33aは第1辺21aに平行に1ラインを形成することができる。第2端子アレイ33bは第2辺21bに平行に1ラインを形成することができる。第1端子アレイ33aは1対の上電極端子34および複数の下電極端子35で構成される。同様に、第2端子アレイ33bは1対の上電極端子36および複数の下電極端子37で構成される。1本の引き出し配線32の両端にそれぞれ上電極端子34、36は接続される。引き出し配線32および上電極端子34、36は素子アレイ22を二等分する垂直面で対称に形成されればよい。1本の第2導電体31の両端にそれぞれ下電極端子35、37は接続される。第2導電体31および下電極端子35、37は素子アレイ22を二等分する垂直面で対称に形成されればよい。ここでは、基体21の輪郭は矩形に形成される。基体21の輪郭は正方形であってもよく台形であってもよい。

【0028】

基体21には第1フレキシブルプリント配線板(以下「第1配線板」という)38が連結される。第1配線板38は第1端子アレイ33aに覆い被さる。第1配線板38の一端には上電極端子34および下電極端子35に個別に対応して導電線すなわち第1信号線39が形成される。第1信号線39は上電極端子34および下電極端子35に個別に向き合わせられ個別に接合される。同様に、基体21には第2フレキシブルプリント配線板(以下「第2配線板」という)41が覆い被さる。第2配線板41は第2端子アレイ33bに覆い被さる。第2配線板41の一端には上電極端子36および下電極端子37に個別に対応して導電線すなわち第2信号線42が形成される。第2信号線42は上電極端子36および下電極端子37に個別に向き合わせられ個別に接合される。

【0029】

振動膜24上では第2導電体31に並列に電極分離膜43が配置される。電極分離膜43は第2導電体31の長手方向に帯状に延びる。電極分離膜43は絶縁性および防湿性を有する。電極分離膜43は例えばアルミナ(A1₂O₃)や酸化シリコン(SiO₂)といった防湿性絶縁材から形成される。電極分離膜43は個々の第2導電体31を挟んで第2導電体31の両側に分離して形成される。第2導電体31は振動膜24上で第1導電体28に交差することから、電極分離膜43は振動膜24上で第1導電体28上を横切る。

【0030】

10

20

30

40

50

基体 2 1 上で振動膜 2 4 の領域外には絶縁膜 4 4 が形成される。絶縁膜 4 4 は第 1 導電体 2 8 の長手方向に帯状に延びる。絶縁膜 4 4 は第 1 導電体 2 8 に並列に配置される。絶縁膜 4 4 は例えばアルミナや酸化シリコンといった防湿性の絶縁材から形成される。絶縁膜 4 4 の素材は電極分離膜 4 3 の素材と一致すればよい。絶縁膜 4 4 は第 2 導電体 3 1 上を横切る。こうして絶縁膜 4 4 は第 2 導電体 3 1 上に形成される。絶縁膜 4 4 は電極分離膜 4 3 に連続する。絶縁膜 4 4 は、第 2 導電体 3 1 を挟んで第 2 導電体 3 1 の両側に配置される電極分離膜 4 3 に接続される。

【 0 0 3 1 】

図 4 に示されるように、基体 2 1 は基板 4 6 および可撓膜 4 7 を備える。基板 4 6 の表面に可撓膜 4 7 が一面に形成される。基板 4 6 には個々の素子 2 3 ごとに開口 4 8 が形成される。開口 4 8 は基板 4 6 に対してアレイ状に配置される。開口 4 8 が配置される領域の輪郭は素子アレイ 2 2 の輪郭に相当する。隣接する 2 つの開口 4 8 の間には仕切り壁 4 9 が区画される。隣接する開口 4 8 は仕切り壁 4 9 で仕切られる。仕切り壁 4 9 の壁厚みは開口 4 8 の間隔に相当する。仕切り壁 4 9 は相互に平行に広がる平面内に 2 つの壁面を規定する。壁厚みは 2 つの壁面の距離に相当する。すなわち、壁厚みは壁面に直交して壁面の間に挟まれる垂線の長さで規定されることができる。

【 0 0 3 2 】

可撓膜 4 7 は、基板 4 6 の表面に積層される酸化シリコン (SiO₂) 層 5 1 と、酸化シリコン層 5 1 の表面に積層される酸化ジルコニウム (ZrO₂) 層 5 2 とで構成される。可撓膜 4 7 は開口 4 8 に接する。こうして開口 4 8 の輪郭に対応して可撓膜 4 7 の一部が振動膜 2 4 を形成する。振動膜 2 4 は、可撓膜 4 7 のうち、開口 4 8 に臨むことから基板 4 6 の厚み方向に膜振動することができる部分である。酸化シリコン層 5 1 の膜厚は共振周波数に基づき決定されることがある。

【 0 0 3 3 】

振動膜 2 4 の表面に下電極 2 7、圧電体膜 5 3 および上電極 2 6 が順番に積層される。圧電体膜 5 3 は例えばジルコン酸チタン酸鉛 (PZT) で形成されることがある。圧電体膜 5 3 にはその他の圧電材料が用いられてもよい。ここで、第 1 導電体 2 8 は下電極 2 7 および第 1 導電膜 5 4 を有する。第 1 導電膜 5 4 は下電極 2 7 に接続される。第 1 導電膜 5 4 は下電極 2 7 に連続する。第 1 導電膜 5 4 の膜厚は下電極 2 7 の膜厚よりも大きい。第 1 導電膜 5 4 には第 2 導電膜 5 5 が接続される。第 2 導電膜 5 5 は、第 1 導電膜 5 4 から分岐し圧電体膜 5 3 上に延び、上電極 2 6 から離隔した位置で途切れる。1 つの下電極 2 7 に関し、第 1 導電膜 5 4 は、基体 2 1 の厚み方向からの平面視で下電極 2 7 と振動膜 2 4 の第 1 方向 D 1 の端部（以下「第 1 方向端部」という）との間に形成される第 1 方向導電体部 5 4 a と、下電極 2 7 と第 1 方向端部とは下電極 2 7 と挟んで反対側の第 2 方向 D 2 の端部（以下「第 2 方向端部」という）との間に形成される第 2 方向導電体部 5 4 b とを有する。第 2 導電膜 5 5 は、第 1 方向導電体部 5 4 a に接続されて、圧電体膜 5 3 上で上電極 2 6 から離隔される第 1 上層導電体部 5 5 a と、第 2 方向導電体部 5 4 b に接続されて、圧電体膜 5 3 上で上電極 2 6 から離隔される第 2 上層導電体部 5 5 b とを有する。圧電体膜 5 3 の頂上面には、上電極 2 6 と第 1 上層導電体部 5 5 a との間に隙間 5 6 が形成され、上電極 2 6 と第 2 上層導電体部 5 5 b との間に隙間 5 6 が形成される。

【 0 0 3 4 】

図 4 に示されるように、上電極 2 6 と第 1 上層導電体部 5 5 a との間に電極分離膜 4 3 は形成される。同様に、上電極 2 6 と第 2 上層導電体部 5 5 b との間に電極分離膜 4 3 は形成される。電極分離膜 4 3 は圧電体膜 5 3 の頂上面で隙間 5 6 を塞ぐ。電極分離膜 4 3 は隙間 5 6 に充填される。こうして上電極 2 6 および第 2 導電膜 5 5 の間で圧電体膜 5 3 の表面は電極分離膜 4 3 で覆われる。ここでは、第 1 導電体 2 8 の長手方向に電極分離膜 4 3 は振動膜 2 4 の領域内に留まる。電極分離膜 4 3 は振動膜 2 4 の縁に係らない。

【 0 0 3 5 】

基体 2 1 の表面には保護膜 5 7 が積層される。保護膜 5 7 は例えば全面にわたって基体 2 1 の表面に覆い被さる。その結果、素子アレイ 2 2 や第 1 および第 2 端子アレイ 3 3 a

10

20

30

40

50

、33b、第1および第2配線板38、41は保護膜57で覆われる。保護膜57には例えばシリコーン樹脂膜が用いられることができる。保護膜57は、素子アレイ22の構造や、第1端子アレイ33aおよび第1配線板38の接合、第2端子アレイ33bおよび第2配線板41の接合を保護する。

【0036】

基体21の裏面には補強板58が固定される。補強板58の表面に基体21の裏面が重ねられる。補強板58は素子ユニット17の裏面で開口48を閉じる。補強板58はリジッドな基材を備えることができる。補強板58は例えばシリコン基板から形成されることがある。基体21の板厚は例えば100μm程度に設定され、補強板58の板厚は例えば100～150μm程度に設定される。ここでは、仕切り壁49は補強板58に結合される。補強板58は個々の仕切り壁49に少なくとも1カ所の接合域で接合される。接合にあたって接着剤は用いられることができる。10

【0037】

(2) 超音波診断装置の回路構成

図5に示されるように、超音波診断装置11は素子ユニット17に電気的に接続される集積回路チップ59を備える。集積回路チップ59はマルチブレクサー60および送受信回路61を備える。マルチブレクサー60は素子ユニット17側のポート群60aと送受信回路61側のポート群60bとを備える。素子ユニット17側のポート群60aには配線62経由で第1信号線38および第2信号線42が接続される。こうしてポート群60aは素子アレイ22に繋がる。ここでは、送受信回路61側のポート群60bには集積回路チップ55内の規定数の信号線63が接続される。規定数はスキャンにあたって同時に出力される素子23の列数に相当する。マルチブレクサー60はケーブル14側のポートと素子ユニット17側のポートとの間で相互接続を管理する。20

【0038】

送受信回路61は規定数の切り替えスイッチ64を備える。個々の切り替えスイッチ64はそれぞれ個別に対応の信号線63に接続される。送受信回路61は個々の切り替えスイッチ64ごとに送信経路65および受信経路66を備える。切り替えスイッチ64には送信経路65と受信経路66とが並列に接続される。切り替えスイッチ64はマルチブレクサー60に選択的に送信経路65または受信経路66を接続する。送信経路65にはパルサー67が組み込まれる。パルサー67は振動膜52の共振周波数に応じた周波数でパルス信号を出力する。受信経路66にはアンプ68、ローパスフィルター(LPF)69およびアナログデジタル変換器(ADC)71が組み込まれる。個々の素子23の出力信号は增幅されてデジタル信号に変換される。30

【0039】

送受信回路61は駆動/受信回路72を備える。送信経路65および受信経路66は駆動/受信回路72に接続される。駆動/受信回路72はスキャンの形態に応じて同時にパルサー67を制御する。駆動/受信回路72はスキャンの形態に応じて出力信号のデジタル信号を受信する。駆動/受信回路72は制御線73でマルチブレクサー60に接続される。マルチブレクサー60は駆動/受信回路72から供給される制御信号に基づき相互接続の管理を実施する。40

【0040】

装置端末12には処理回路(処理部)74が組み込まれる。処理回路74は例えば中央演算処理装置(CPU)やメモリーを備えることができる。超音波診断装置11の全体動作は処理回路74の処理に従って制御される。ユーザーから入力される指示に応じて処理回路74は駆動/受信回路72を制御する。処理回路74は素子23の出力信号に応じて画像を生成する。画像は描画データで特定される。

【0041】

装置端末12には描画回路75が組み込まれる。描画回路75は処理回路74に接続される。描画回路75にはディスプレイパネル15が接続される。描画回路75は処理回路74で生成された描画データに応じて駆動信号を生成する。駆動信号はディスプレイパネ50

ル 15 に送り込まれる。その結果、ディスプレイパネル 15 に画像が映し出される。

【0042】

(3) 超音波診断装置の動作

次に超音波診断装置 11 の動作を簡単に説明する。処理回路 74 は駆動 / 受信回路 72 に超音波の送信および受信を指示する。駆動 / 受信回路 72 はマルチプレクサー 60 に制御信号を供給するとともに個々のパルサー 67 に駆動信号を供給する。パルサー 67 は駆動信号の供給に応じてパルス信号を出力する。マルチプレクサー 60 は制御信号の指示に従ってポート群 60b のポートにポート群 60a のポートを接続する。パルス信号はポートの選択に応じて上電極端子 34、36 および下電極端子 35、37 を通じて列ごとに素子 23 に供給される。パルス信号の供給に応じて振動膜 24 は振動する。その結果、対象物（例えば人体の内部）に向けて所望の超音波ビームは発せられる。10

【0043】

超音波の送信後、切り替えスイッチ 64 は切り替えられる。マルチプレクサー 60 はポートの接続関係を維持する。切り替えスイッチ 64 は送信経路 65 および信号線 63 の接続に代えて受信経路 66 および信号線 63 の接続を確立する。超音波の反射波は振動膜 24 を振動させる。その結果、素子 23 から出力信号が出力される。出力信号はデジタル信号に変換されて駆動 / 受信回路 72 に送り込まれる。

【0044】

超音波の送信および受信は繰り返される。繰り返しにあたってマルチプレクサー 60 はポートの接続関係を変更する。その結果、リニアスキャンやセクタースキャンは実現される。スキャンが完了すると、処理回路 74 は出力信号のデジタル信号に基づき画像を形成する。形成された画像はディスプレイパネル 15 の画面に表示される。20

【0045】

振動膜 24 には超音波が作用する。超音波は振動膜 24 の超音波振動を引き起こす。振動膜 24 の超音波振動に応じて圧電素子 25 から電流が outputされる。こうして個々の素子 23 は超音波を検出する。ここで、第 1 導電膜 54 は下電極 27 の配線膜として機能する。第 1 導電膜 54 には十分な膜厚が確保されることができる。配線抵抗の増加は回避することができる。したがって、超音波の検出感度は十分に確保されることがある。

【0046】

前述のように、第 2 導電膜 55 は上電極 26 から離間されることから、第 2 導電膜 55 と上電極 26 との間には隙間 56 が形成される。電極分離膜 43 は隙間 56 に対する湿気の浸入を阻止する。その結果、素子ユニット 17 が湿気に曝されても、上電極 26 と第 2 導電膜 55 との間で電気的短絡は回避されることがある。しかも、電極分離膜 43 は振動膜 24 の縁に係らないことから、振動膜 24 の可撓性は良好に維持される。したがって、超音波の検出感度は維持されることがある。30

【0047】

上電極 26 の膜厚と第 2 導電膜 55 の膜厚とは等しい。したがって、上電極 26 および第 2 導電膜 55 は 1 層の導電膜から形成されることがある。後述されるように、上電極 26 および第 2 導電膜 55 は共通の製造工程で形成されることがある。製造工程は簡素化されることがある。40

【0048】

絶縁膜 44 は、第 2 導電体 31 を挟んで第 2 導電体 31 の両側に配置される 2 つの電極分離膜 43 が相互に離れる方向に変位することを規制することから、電極分離膜 43 の接合強度は高められることがある。加えて、絶縁膜 44 は基体 21 の表面に形成されることがある、絶縁膜 44 の接合強度は高められることがある。その結果、電極分離膜 43 の接合強度は高められる。

【0049】

(4) 素子ユニットの製造方法

次に素子ユニット 17 の製造方法を簡単に説明する。図 6 に示されるように、基体 21 が用意される。基体 21 ではアレイ状に振動膜 24 が配置される。基体 21 の表面に一面50

に第1素材膜81が形成される。第1素材膜81は均一な膜厚を有する。第1素材膜81は導電材から形成される。第1素材膜81は振動膜24の表面に被さる。

【0050】

第1素材膜81から下電極27および第1導電膜54が形成される。形成にあたってフォトリソグラフィ技術が用いられればよい。下電極27および第1導電膜54は基体21の表面で連続する。この時点では下電極27の膜厚と第1導電膜54の膜厚とは一致する。

【0051】

続いて振動膜24上では圧電体膜53が形成される。圧電体膜53の形成にあたって、図7に示されるように、基体21の表面に一面に第2素材膜82が形成される。10 第2素材膜82は均一な膜厚を有する。第2素材膜82は圧電体材料から形成される。第2素材膜82上には所定のパターンに従ってレジスト膜83が形成される。レジスト膜83の形成にあたって例えばフォトレジスト技術が用いられればよい。レジスト膜83は圧電体膜53の形状を象る。

【0052】

図8に示されるように、第2素材膜82には所定のパターンに従ってエッチング処理が施される。レジスト膜83から外れた位置で第2素材膜82は除去されていく。こうして圧電体膜53は第2素材膜82から形成される。このとき、レジスト膜83から外れた位置で第1導電膜54は表面から削られる。第1導電膜54の膜厚は減少する。こうして第1導電膜54の膜厚は下電極27の膜厚よりも小さくなる。エッチング処理が終了すると20 レジスト膜83は除去される。

【0053】

続いて振動膜24上では上電極26が形成される。上電極26の形成にあたって、図9に示されるように、基体21の表面に一面に第3素材膜84が形成される。20 第3素材膜84は均一な膜厚を有する。第3素材膜84は導電材料から形成される。こうして第3素材膜84は少なくとも第1導電膜54および圧電体膜53の露出面に被さる。第1導電膜54の膜厚は増大する。第3素材膜84上には所定のパターンに従ってレジスト膜85が形成される。レジスト膜85の形成にあたって例えばフォトレジスト技術が用いられればよい。レジスト膜85は上電極27および第2導電膜55の形状を象る。

【0054】

図10に示されるように、第3素材膜84には所定のパターンに従ってエッチング処理が施される。レジスト膜85から外れた位置で第3素材膜84は除去されていく。こうして上電極26および第2導電膜55は第3素材膜84から形成される。圧電体膜53上で上電極26の輪郭は仕切られる。圧電体膜53上では、上電極26から隔てられて第2導電膜55が形成される。こうして第3素材膜84には隙間56が形成される。隙間56で第2導電膜55は上電極26から分離される。エッチング処理が終了すると、レジスト膜85は除去される。30

【0055】

続いて振動膜24上では電極分離膜43が形成される。電極分離膜43の形成にあたって、図11に示されるように、基体21の表面に一面に第4素材膜86が形成される。40 第4素材膜86は均一な膜厚を有する。第4素材膜86は絶縁材料から形成される。絶縁材料は防湿性を有する。第4素材膜86は少なくとも隙間56に充填される。第4素材膜86上には所定のパターンに従ってレジスト膜87が形成される。レジスト膜87の形成にあたって例えばフォトレジスト技術が用いられればよい。レジスト膜87は電極分離膜43の形状を象る。

【0056】

第4素材膜86には所定のパターンに従ってエッチング処理が施される。レジスト膜87から外れた位置で第4素材膜86は除去されていく。こうして電極分離膜43は第4素材膜86から形成される。エッチング処理が終了すると、レジスト膜87は除去される。50 その後、基体21の表面には保護膜57が形成される。こうして素子ユニット17は製造

される。

【0057】

本実施形態に係る製造方法によれば、圧電体膜53の形成にあたってエッティング処理が施される。このとき、圧電体膜53の周囲では第1導電膜54がエッティング処理に曝される。その結果、第1導電膜54の膜厚は下電極27に比べて減少する。その後、第1導電膜54には第3素材膜84が積層される。こうして第1導電膜54の膜厚は増加する。下電極27に接続される配線膜には十分な膜厚が確保されることができる。配線抵抗の増加は回避されることができる。したがって、超音波の検出感度は十分に確保されることができる。

【0058】

10

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。したがって、このような変形例はすべて本発明の範囲に含まれる。例えば、明細書または図面において、少なくとも一度、より広義または同義な異なる用語とともに記載された用語は、明細書または図面のいかなる箇所においても、その異なる用語に置き換えることができる。また、超音波診断装置11、超音波プローブ13、プローブヘッド13b、素子ユニット17、素子23等の構成および動作も本実施形態で説明したものに限定されず、種々の変形が可能である。

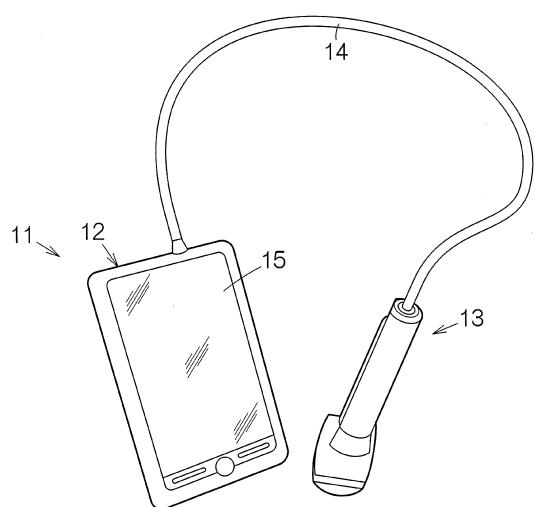
【符号の説明】

【0059】

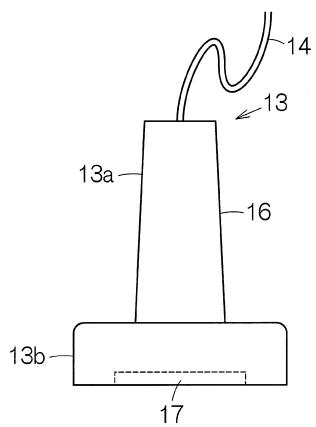
20

11 電子機器および超音波画像装置としての超音波診断装置、13 プローブ(超音波プローブ)、15 表示装置(ディスプレイパネル)、16 筐体、17 超音波トランステューサー装置の一部を構成する超音波トランステューサー素子ユニット、21 基体、24 子dの得板(振動膜)、26 第2電極膜(上電極)、27 第1電極膜(下電極)、43 (第1および第2)絶縁膜(電極分離膜)、53 圧電体膜、54 第1導電膜、54a 第1方向導電体部、54b 第2方向導電体部、55 第2導電膜、55a 第1上層導電体部、55b 第2上層導電体部、74 処理部(処理回路)、81 第1素材膜、82 第2素材膜、84 第3素材膜、D1 第1方向、D2 第2方向。

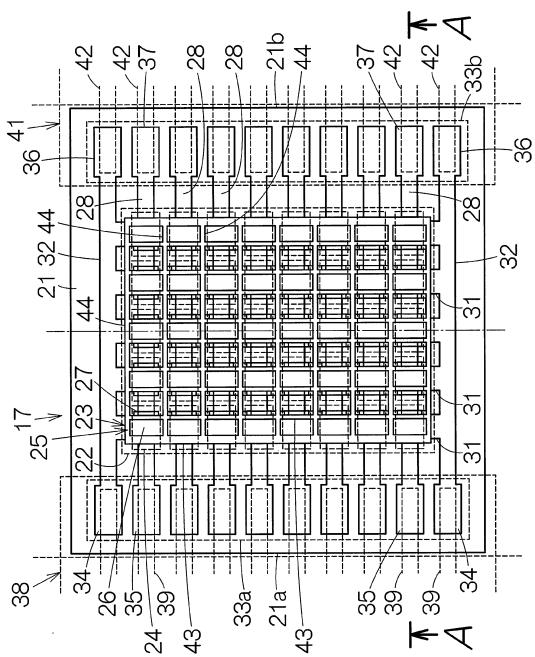
【 図 1 】



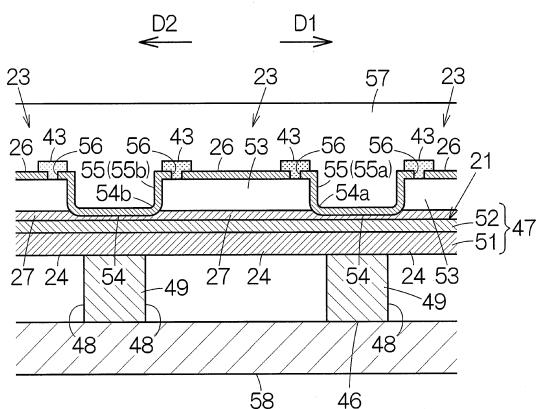
【 図 2 】



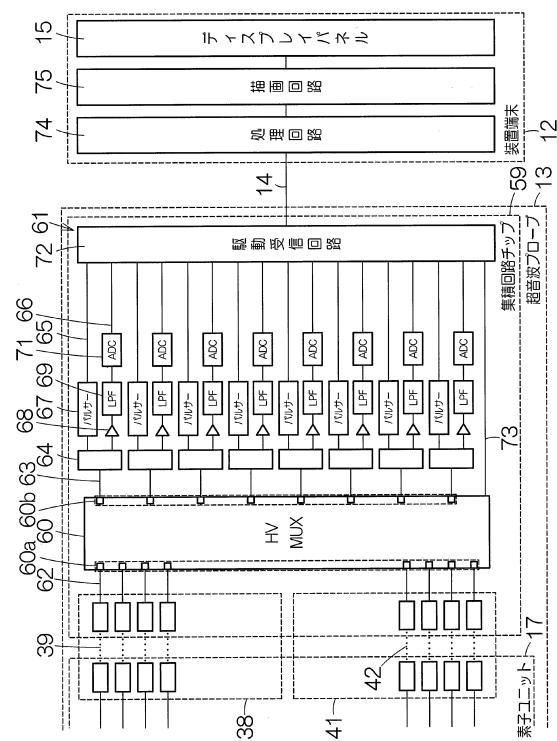
【図3】



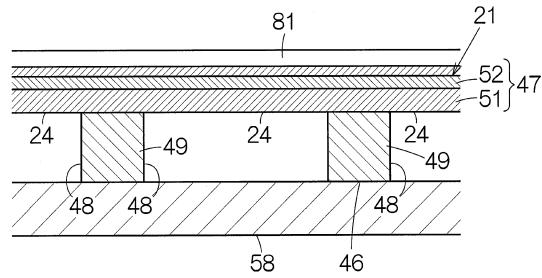
【 図 4 】



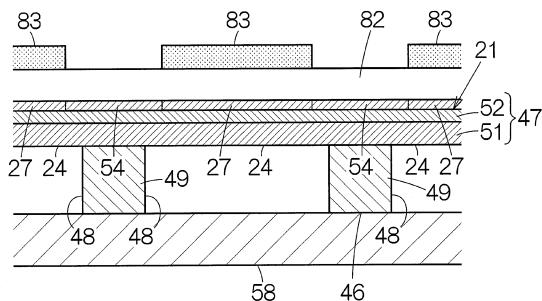
【図5】



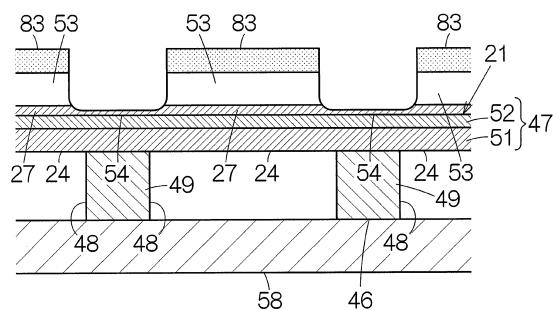
【 四 6 】



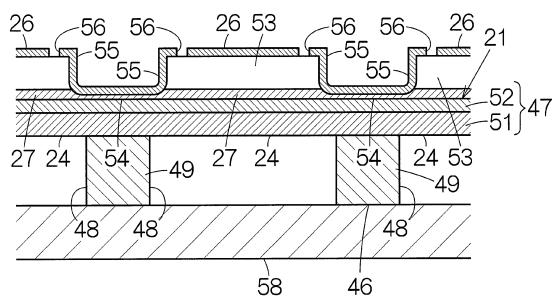
【 図 7 】



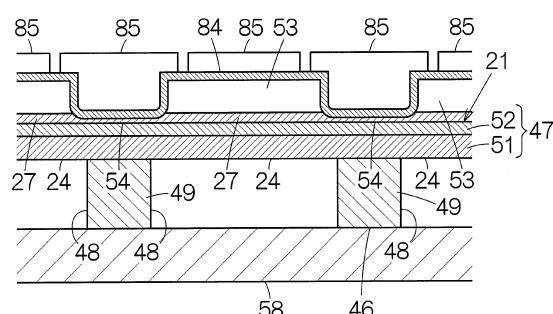
【 四 8 】



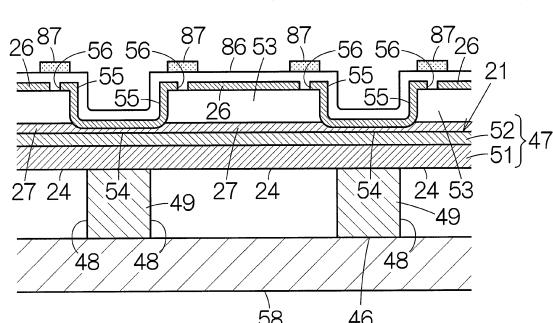
【図10】



【 9 】



【図 1-1】



フロントページの続き

(72)発明者 鈴木 博則
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 松田 洋史
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 右 高 孝幸

(56)参考文献 特開平02-253798(JP,A)
特開2013-046086(JP,A)

(58)調査した分野(Int.Cl., DB名)

A 61 B 8 / 14