



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

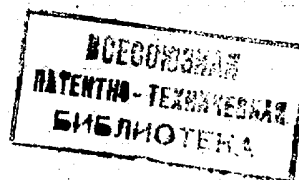
(19) **SU** (11) **1755288 A1**

(51)5 G 06 F 13/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



1

(21) 4798486/24

(22) 02.03.90

(46) 15.08.92. Бюл. № 30

(71) Львовский политехнический институт
им. Ленинского комсомола

(72) И. Б. Боженко, А. Г. Крот и О. К. Мешков

(56) Авторское свидетельство СССР
№ 602934, кл. G 06 F 13/00, 1978.

Авторское свидетельство СССР
№ 881722, кл. G 06 F 3/04, 1981.

2

(54) УСТРОЙСТВО ДЛЯ СОПРЯЖЕНИЯ

(57) Изобретение относится к автоматике и вычислительной технике и может быть использовано для сопряжения двух разноразрядных устройств обработки данных. Цель изобретения – упрощение устройства за счет использования одного счетчика для задания адресов записи и чтения. Устройство содержит счетчик, блок памяти, элемент ИЛИ, триггер, регистр, компаратор. 1 ил.

Изобретение относится к автоматике и вычислительной технике и может быть использовано для сопряжения двух разноразрядных устройств обработки данных.

Цель изобретения – упрощение устройства за счет использования одного счетчика для задания адресов записи и чтения.

На чертеже представлена функциональная схема предлагаемого устройства.

Устройство содержит (фиг. 1) счетчик 1, блок 2 памяти, элемент ИЛИ 3, триггер 4, регистр 5, компаратор 6, информационные выход 7 и вход 8, выход 9 блокировки записи, синхронизирующий вход 10, вход 11 начальной установки, выход 12 блокировки чтения, входы записи 13 и чтения 14.

Устройство работает следующим образом.

Для приведения устройства в рабочее состояние на вход 11 поступает сигнал начальной установки НУ. По нему счетчик 1 и регистр 5 устанавливаются в нулевое состояние. По равенству кодов на входах компа-

ратора 6 он выдает сигнал на выход 12, блокируя тем самым поступление в устройство импульса чтения ЧТ.

По импульсу записи ЗП на входе 13 триггер 4 устанавливается в состояние "1", разрешая запись в блок 2 памяти. Информация поступает в устройство по входу 8 и сопровождается синхроимпульсами СИ на входе 10 и по ним записывается в блок 2. Запись в блок 2 производится по адресу, соответствующему состоянию счетчика 1. После записи текущего байта информации счетчик 1 модифицируется по заднему фронту СИ. После этого соответственно компаратор 6 снимает сигнал блокировки чтения. После перебора всех своих кодовых комбинаций счетчик 1 устанавливает на выходе 9 сигнал переноса, блокируя тем самым дальнейшую запись информации в устройство.

При считывании информации на вход 14 поступает сигнал ЧТ. По нему триггер 4 устанавливается в "0" и запись в блок 2 запре-

(19) **SU** (11) **1755288 A1**

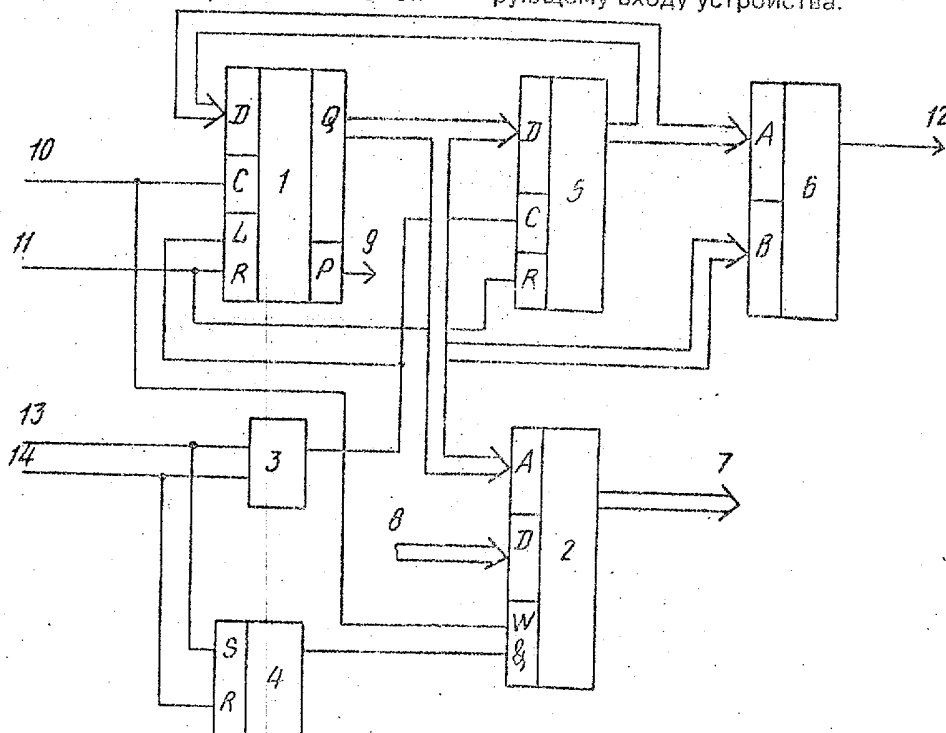
щается. Элементы ИЛИ 3 вырабатывают сигнал записи в счетчик 1 и регистр 5. В регистр 5 заносится последний адрес записи, в счетчик 1 – последний адрес считывания, а в данном случае – нулевой. По СИ 5 начинается производится считывание информации, записанной в блок 2. Она поступает на выход 7. При переходе к режиму записи элемент ИЛИ 3 по импульсу ЗП вновь формирует сигнал записи, и в счетчик заносится последний адрес записи, а в регистр последний адрес считывания. При установлении равенства кодов на информационных выходах счетчика 1 и регистра 5 компаратор 6 вновь выдает сигнал блокировки чтения. При наличии сигналов блокировки на выходах И 9 и 12 работа устройства может быть возобновлена выдачей сигнала НУ.

Таким образом, осуществляется запись в устройство и считывание из него информации при сопряжении двух разнотактных устройств обработки информации.

Формула изобретения

Устройство для сопряжения, содержащее счетчик и блок памяти, выход и информационный вход которого являются

соответственно информационными выходом и входом устройства, а адресный вход подключен к информационному выходу счетчика, выход переноса которого является выходом блокировки записи устройства, а счетный вход и вход сброса являются, соответственно входами синхронизации и начальной установки устройства, отличающемся тем, что, с целью упрощения устройства, оно содержит элемент ИЛИ, триггер, регистр и компаратор, причем выход компаратора является выходом блокировки чтения устройства, первый вход соединен с выходом регистра и информационным входом счетчика, а второй вход – с информационным выходом счетчика и информационным входом регистра, вход сброса которого подключен к входу начальной установки устройства, а синхровход – к входу установки счетчика и выходу элемента ИЛИ, первый и второй входы которого являются соответственно входами записи и чтения устройства и подключены соответственно к входам установки и сброса триггера, выход которого соединен с входом разрешения записи блока памяти, вход записи которого подключен к синхронизирующему входу устройства.



Редактор Ю.Середа

Составитель А.Грошев
Техред М.Моргентал

Корректор Н.Милукова

Заказ 2894

Тираж

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101