



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2013년08월13일  
(11) 등록번호 10-1296192  
(24) 등록일자 2013년08월07일

- (51) 국제특허분류(Int. Cl.)  
*H01L 31/101* (2006.01) *H01L 31/12* (2006.01)
- (21) 출원번호 10-2011-0052557  
(22) 출원일자 2011년06월01일  
심사청구일자 2011년06월01일  
(65) 공개번호 10-2011-0132990  
(43) 공개일자 2011년12월09일  
(30) 우선권주장  
JP-P-2010-127802 2010년06월03일 일본(JP)
- (56) 선행기술조사문헌  
JP2000012889 A\*  
KR1020090050756 A\*  
JP2005072130 A  
US20100129955 A1  
\*는 심사관에 의하여 인용된 문헌
- (73) 특허권자  
미쓰비시덴키 가부시키가이샤  
일本国 도쿄도 지요다구 마루노우치 2쵸메 7번 3  
고  
(72) 발명자  
키쿠치 마토부  
일本国 도쿄도 지요다구 마루노우치 2쵸메 7번 3  
고 미쓰비시덴키 가부시키가이샤 나이  
(74) 대리인  
이화익, 김홍두

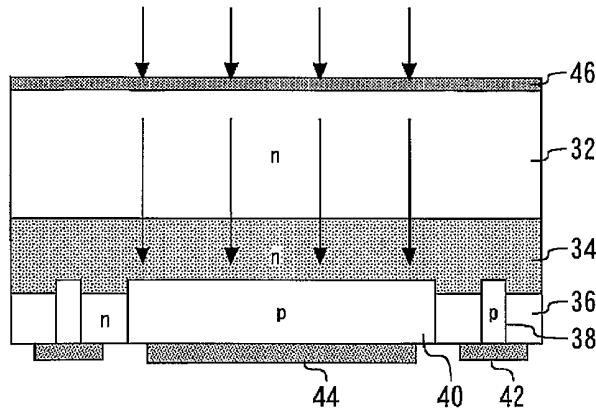
전체 청구항 수 : 총 6 항

심사관 : 천대식

## (54) 발명의 명칭 반도체 수광소자 및 광 모듈

**(57) 요 약**

귀환광 불량을 방지할 수 있는 반도체 수광소자를 얻는다. n형 InP 기판(32)은, 서로 대향하는 표면과 이면을 갖는다. n형 InP 기판(32)의 표면 위에 n형 InGaAs층(34)이 설치되어 있다. 이 n형 InGaAs층(34)은, n형 InP 기판(32)의 밴드갭보다도 작은 밴드갭을 갖는다. n형 InGaAs층(34) 위에 n형 InP층(36)이 설치되어 있다. n형 InP층(36)의 일부에 p형 영역(40)이 설치되어 있다. n형 InP층(36)에 캐소드 전극(42)이 접속되고, p형 영역(40)에 애노드 전극(44)이 접속되어 있다. n형 InP 기판(32)의 이면 위에 저반사막(46)이 설치되어 있다. n형 InP 기판(32)의 이면이 입사광의 수광면이다. n형 InP 기판(32)의 이면에는, 저반사막(46)보다도 입사광에 대한 반사율이 높은 물질 또는 구조가 설치되어 있지 않다.

**대 표 도 - 도3**

## 특허청구의 범위

### 청구항 1

서로 대향하는 제1 주면과 제2 주면을 갖는 제1도전형의 반도체 기판과,

상기 반도체 기판의 상기 제1 주면 위에 설치되고, 상기 반도체 기판의 밴드갭보다도 작은 밴드갭을 갖는 제1도 전형의 제1 반도체층과,

상기 제1 반도체층 위에 설치된 제1도전형의 제2 반도체층과,

상기 제2 반도체층의 일부에 설치된 제2도전형의 반도체 영역과,

상기 제2 반도체층 위에 설치되고, 상기 제2 반도체층에 접속된 제1 전극과,

상기 반도체 영역 위에 설치되고, 상기 반도체 영역에 접속된 제2 전극과,

상기 반도체 기판의 상기 제2 주면 위에 설치된 저반사막을 구비하고,

상기 반도체 기판의 상기 제2 주면이 입사광의 수광면이고,

상기 반도체 기판의 상기 제2 주면에는, 상기 저반사막보다도 상기 입사광에 대한 반사율이 높은 물질 또는 구조가 설치되어 있지 않은 것을 특징으로 하는 반도체 수광소자.

### 청구항 2

제 1항에 있어서,

상기 반도체 기판의 상기 제2 주면은 곡면인 것을 특징으로 하는 반도체 수광소자.

### 청구항 3

제 1항에 있어서,

상기 반도체 기판의 상기 제2 주면은 상기 입사광의 입사 방향에 대해 경사져 있는 것을 특징으로 하는 반도체 수광소자.

### 청구항 4

제 1항에 있어서,

상기 반도체 기판의 상기 제2 주면은 상기 제1 주면에 비해 거칠어져 있는 것을 특징으로 하는 반도체 수광소자.

### 청구항 5

반도체 발광소자와,

상기 반도체 발광소자의 배면에 배치되고, 상기 반도체 발광소자의 배면에서 출사된 배면광을 상기 입사광으로서 수광하는 청구항 1~4 중 어느 한 항에 기재된 반도체 수광소자를 구비한 것을 특징으로 하는 광 모듈.

### 청구항 6

제 5항에 있어서,

상기 반도체 수광소자의 상기 제1 전극 및 상기 제2 전극에 각각 접속된 제1 배선 및 제2 배선을 갖는 대좌를 더 구비한 것을 특징으로 하는 광 모듈.

## 명세서

### 기술분야

[0001]

본 발명은, 귀환광 불량을 방지할 수 있는 반도체 수광소자 및 광 모듈에 관한 것이다.

### 배경기술

[0002]

광통신에 사용되는 광 모듈에 있어서, 레이저 다이오드 등의 반도체 발광소자의 배면에, 반도체 발광소자의 발광량을 모니터하는 반도체 수광소자가 배치되어 있다(예를 들면, 특허문현 1의 단락 0007 참조).

### 선행기술문현

#### 특허문현

[0003]

(특허문현 0001) 일본국 특개 2000-36615호 공보

### 발명의 내용

#### 해결하려는 과제

[0004]

종래의 반도체 수광소자는, 입사광의 수광면에 집광렌즈나 전극 등이 설치되어 있었다. 이들 집광렌즈나 전극 등에서 입사광이 반사하고, 이 반사광이 반도체 발광소자로 되돌아간다. 이 반사광이 입사광과 간섭하거나, 반도체 발광소자의 모니터 전류가 감소한다고 하는 문제가 있었다(귀환광 불량).

[0005]

본 발명은, 전술한 것과 같은 과제를 해결하기 위한 것으로서, 그것의 목적은 귀환광 불량을 방지할 수 있는 반도체 수광소자 및 광 모듈을 얻는 것이다.

### 과제의 해결 수단

[0006]

본 발명에 따른 반도체 수광소자는, 서로 대향하는 제1 주면과 제2 주면을 갖는 제1도전형의 반도체 기판과, 상기 반도체 기판의 상기 제1 주면 위에 설치되고, 상기 반도체 기판의 밴드캡보다도 작은 밴드캡을 갖는 제1도전형의 제1 반도체층과, 상기 제1 반도체층 위에 설치된 제1도전형의 제2 반도체층과, 상기 제2 반도체층의 일부에 설치된 제2도전형의 반도체 영역과, 상기 제2 반도체층에 접속된 제1 전극과, 상기 반도체 영역에 접속된 제2 전극과, 상기 반도체 기판의 상기 제2 주면 위에 설치된 저반사막을 구비하고, 상기 반도체 기판의 상기 제2 주면이 입사광의 수광면이고, 상기 반도체 기판의 상기 제2 주면에는, 상기 저반사막보다도 상기 입사광에 대한 반사율이 높은 물질 또는 구조가 설치되어 있지 않다.

### 발명의 효과

[0007]

본 발명에 의해, 귀환광 불량을 방지할 수 있다.

### 도면의 간단한 설명

[0008]

도 1은 실시형태 1에 관한 광 모듈을 나타낸 단면도이다.

도 2는 실시형태 1에 관한 반도체 수광소자용의 대좌(base)를 나타낸 평면도이다.

도 3은 실시형태 1에 관한 반도체 수광소자를 나타낸 단면도이다.

도 4는 비교예에 관한 광 모듈을 나타낸 단면도이다.

도 5는 비교예 1에 관한 이면 입사형의 반도체 수광소자를 나타낸 단면도이다.

도 6은 비교예 2에 관한 표면 입사형의 반도체 수광소자를 나타낸 단면도이다.

도 7은 비교예 2에 관한 반도체 수광소자용의 대좌를 나타낸 평면도이다.

도 8은 실시형태 2에 관한 반도체 수광소자를 나타낸 단면도이다.

도 9는 실시형태 3에 관한 반도체 수광소자를 나타낸 단면도이다.

도 10은 실시형태 4에 관한 반도체 수광소자를 나타낸 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0009] 본 발명의 실시형태에 관한 반도체 수광소자 및 광 모듈에 대해 도면을 참조해서 설명한다. 동일한 구성요소에는 동일한 부호를 붙이고, 설명의 반복을 생략하는 경우가 있다.

[0010] 실시형태 1.

도 1은, 실시형태 1에 관한 광 모듈을 나타낸 단면도이다. 스템(10) 위에 대좌(12, 14)가 설치되어 있다. 대좌 12의 측면에 반도체 발광소자(16)가 접합되어 있다. 대좌 14 위에, 레이저 다이오드 등의 반도체 수광소자(18)가 접합되어 있다. 이 반도체 수광소자(18)는, 반도체 발광소자(16)의 배면에 배치되고, 반도체 발광소자(16)의 배면에서 출사된 배면광을 입사광으로서 수광한다. 리드 핀(20, 22)이 스템(10)을 관통하고 있다.

[0012] 도 2는, 실시형태 1에 관한 반도체 수광소자용의 대좌를 나타낸 평면도이다. 대좌 14의 윗면에는 배선(24, 26)이 설치되어 있다. 이 배선(24, 26)은, 각각 와이어(28, 30)에 의해 리드 핀(20, 22)에 접속되어 있다.

도 3은, 실시형태 1에 관한 반도체 수광소자를 나타낸 단면도이다. n형 InP 기판(32)은, 서로 대향하는 표면(제1 주면)과 이면(제2 주면)을 갖는다. n형 InP 기판(32)의 표면 위에 n형 InGaAs층(34)이 설치되어 있다. 이 n형 InGaAs층(34)은, n형 InP 기판(32)의 밴드갭보다도 작은 밴드갭을 갖는다.

[0014] n형 InGaAs층(34) 위에 n형 InP층(36)이 설치되어 있다. n형 InP층(36)의 일부에 p형 영역(38, 40)이 설치되어 있다.

[0015] n형 InP층(36) 및 p형 영역 38에 캐소드 전극(42)이 접속되고, p형 영역 40에 애노드 전극(44)이 접속되어 있다. 캐소드 전극(42) 및 애노드 전극(44)은, Ti막과, 그 위에 형성된 Au막으로 이루어진다. 반도체 수광소자(18)의 캐소드 전극(42) 및 애노드 전극(44)은, 각각 배선(24, 26)에 땜납에 의해 접속되어 있다.

[0016] 이때, p형 영역 38은 없어도 된다. 단, p형 영역 38을 설치하고, 캐소드 전극(42)에서 주위의 n형 InP층(36)과 쇼트시켜 동전위로 함으로써, 응답이 느린 캐리어를 소멸할 수 있기 때문에, 응답 속도가 빨라진다.

[0017] n형 InP 기판(32)의 이면 위에, SiN으로 이루어진 저반사막(46)이 설치되어 있다. n형 InP 기판(32)의 이면이 입사광의 수광면이다. n형 InP 기판(32)의 이면에는, 집광렌즈나 전극이나 단차 등, 저반사막(46)보다도 입사광에 대한 반사율이 높은 물질 또는 구조가 설치되어 있지 않다.

[0018] 본 실시형태의 효과에 대해 비교예와 비교해서 설명한다. 도 4는, 비교예에 관한 광 모듈을 나타낸 단면도이다. 비교예에서는, 귀환광 불량을 방지하기 위해서, 대좌 14의 윗면이 비스듬히 컷트되어 있다. 한편, 본 실시형태에서는, 반도체 수광소자(18)에 귀환광 불량 대책이 행해져 있기 때문에, 대좌 14를 비스듬히 컷트할 필요가 없다. 따라서, 제조 코스트를 저감할 수 있다.

[0019] 도 5는 비교예 1에 관한 이면 입사형의 반도체 수광소자를 나타낸 단면도이다. 비교예 1에서는, 수광면인 n형 InP 기판(32)의 이면 위에 차광 마스크(48)와 집광렌즈(50)가 설치되어 있다. 차광 마스크(48)에 의해 수광부를 벗어난 입사광이 반사되고, 응답이 느린 성분을 컷트할 수 있다. 따라서, 응답 속도를 추구하는 용도로 이면 유용하다. 그러나, 반도체 발광소자(16)의 모니터에 사용하는 경우에는 귀환광 불량이 문제가 된다. 한편, 본 실시형태에서는, 수광면에 차광 마스크(48)나 집광렌즈(50)가 설치되지 않기 때문에, 귀환광 불량을 방지할

수 있다.

[0020] 도 6은 비교예 2에 관한 표면 입사형의 반도체 수광소자를 나타낸 단면도이다. 비교예 2에서는, 수광면인 p형 영역(40) 위에 렇형상의 애노드 전극(44)이 설치되어 있다. 이 애노드 전극(44)에 의해 입사광이 반사되기 때문에, 귀환광 불량이 문제가 된다. 한편, 본 실시형태에서는, 수광면에 전극이 설치되지 않기 때문에, 귀환광 불량을 방지할 수 있다. 또한, 수광면에 전극이 없기 때문에, 표면 입사형보다 수광부를 넓게 취할 수 있어, 모니터 전류를 증가시킬 수 있다.

[0021] 도 7은 비교예 2에 관한 반도체 수광소자용의 대좌를 나타낸 평면도이다. 비교예 2에서는, 반도체 수광소자(18) 위의 애노드 전극(44)과 대좌 14 위의 배선 26을 와이어(52)로 접속 할 필요가 있다. 한편, 본 실시형태에서는, 반도체 수광소자(18)의 캐소드 전극(42) 및 애노드 전극(44)을 대좌 14 위의 배선(24, 26)에 납땜하는 것만으로 칩의 조립이 완성되므로, 반도체 수광소자(18)에의 와이어 본드공정이 불필요하다. 또한, 와이어 본드에 의한 반도체 수광소자(18)의 파괴가 없다.

[0022] 이상에서 설명한 것과 같이, 본 실시형태에서는, 수광면인 n형 InP 기판(32)의 이면 위에, 차광 마스크나 집광렌즈나 단차 등, 저반사막(46)보다도 입사광에 대한 반사율이 높은 물질 또는 구조가 설치되어 있지 않다. 따라서, 귀환광 불량을 방지할 수 있다.

[0023] 실시형태 2.

[0024] 도 8은, 실시형태 2에 관한 반도체 수광소자를 나타낸 단면도이다. n형 InP 기판(32)의 이면은 곡면이다. 이에 따라, n형 InP 기판(32)의 이면에서 반사되어 반도체 수광소자로 되돌아오는 반사광이 더욱 작아지기 때문에, 귀환광 불량을 더욱 확실하게 방지할 수 있다.

[0025] 실시형태 3.

[0026] 도 9는, 실시형태 3에 관한 반도체 수광소자를 나타낸 단면도이다. n형 InP 기판(32)의 이면은, 경사지게 컷트되어, 입사광의 입사방향으로 대해 경사져 있다. 이에 따라, n형 InP 기판(32)의 이면에서 반사되어 반도체 수광소자로 되돌아오는 반사광이 더욱 작아지기 때문에, 귀환광 불량을 더욱 확실하게 방지할 수 있다.

[0027] 실시형태 4.

[0028] 도 10은, 실시형태 4에 관한 반도체 수광소자를 나타낸 단면도이다. n형 InP 기판(32)의 이면은, n형 InP 기판(32)의 표면이나 n형 InP층(36)의 표면 등에 비해 거칠어져 있다. 이에 따라, n형 InP 기판(32)의 이면에서 반사되어 반도체 수광소자로 되돌아오는 반사광이 더욱 작아지기 때문에, 귀환광 불량을 더욱 확실하게 방지할 수 있다.

## 부호의 설명

[0029] 14 대좌

16 반도체 발광소자

18 반도체 수광소자

24 배선(제1 배선)

26 배선(제2 배선)

32 n형 InP 기판(반도체 기판)

34 n형 InGaAs층(제1 반도체층)

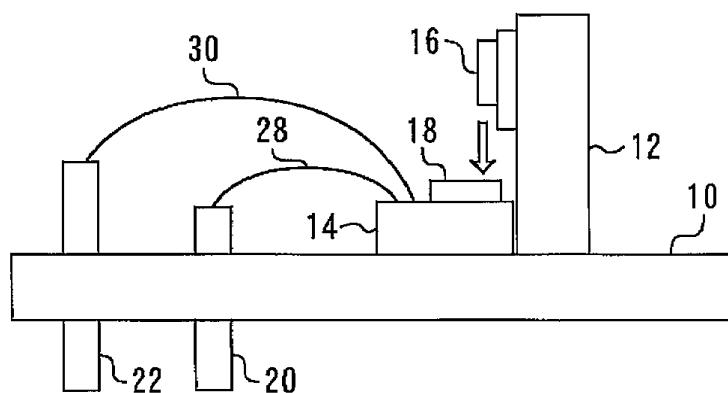
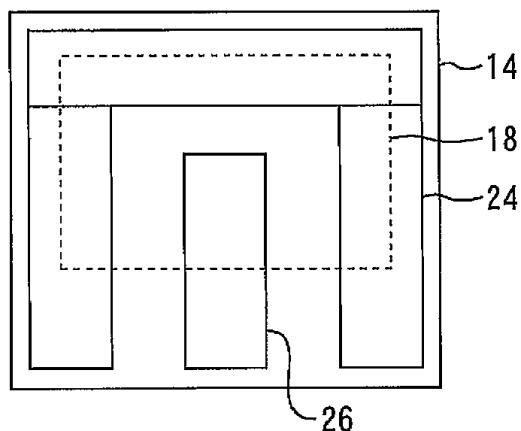
36 n형 InP층(제2 반도체층)

40 p형 영역(반도체 영역)

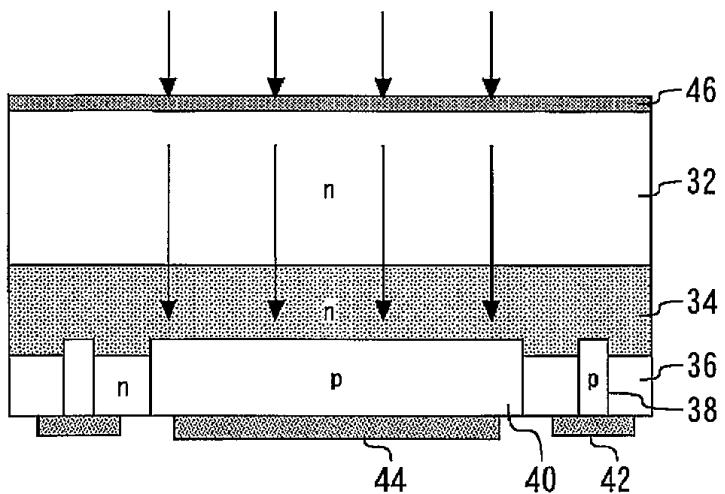
42 캐소드 전극(제1 전극)

44 애노드 전극(제2 전극)

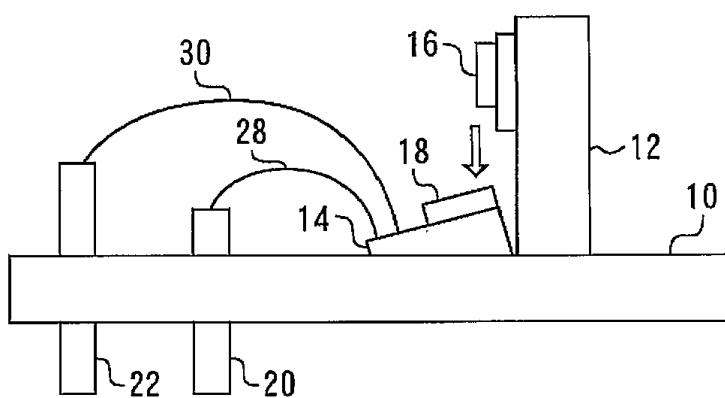
46 저반사막

**도면****도면1****도면2**

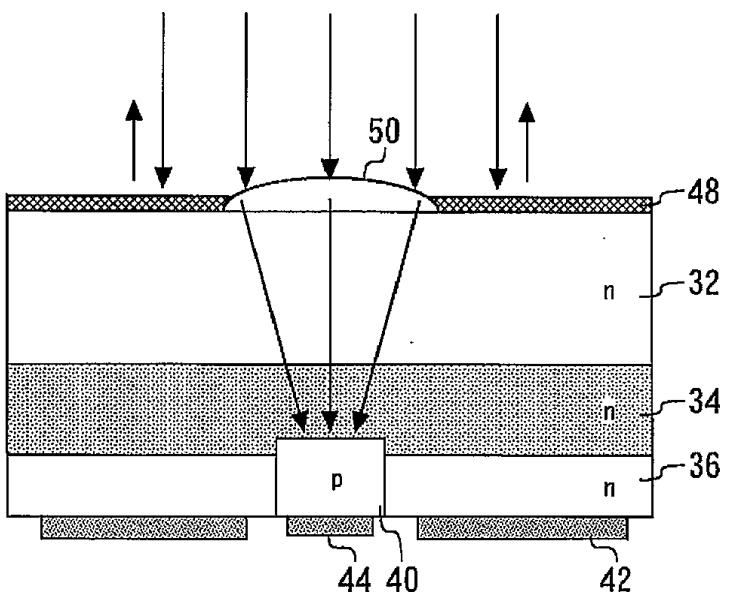
도면3



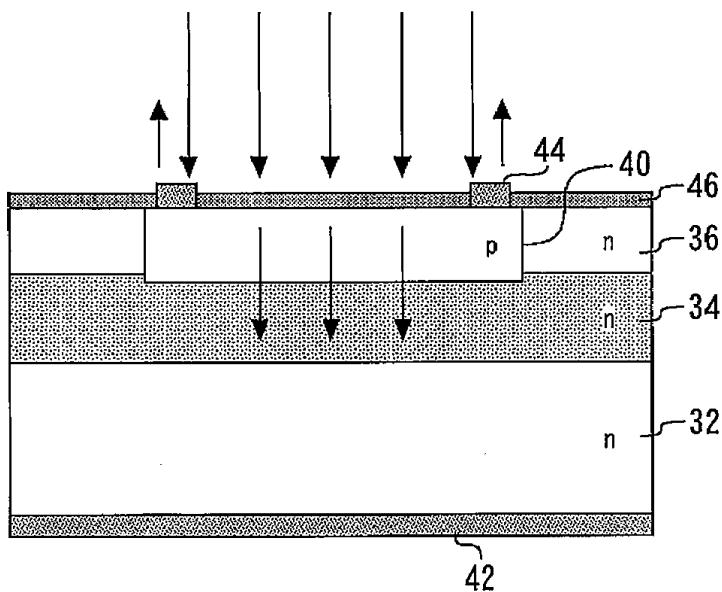
도면4



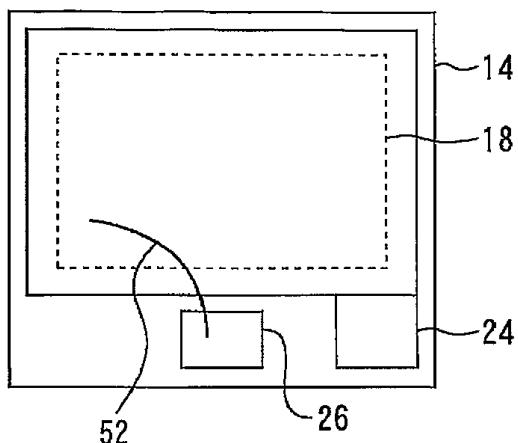
도면5



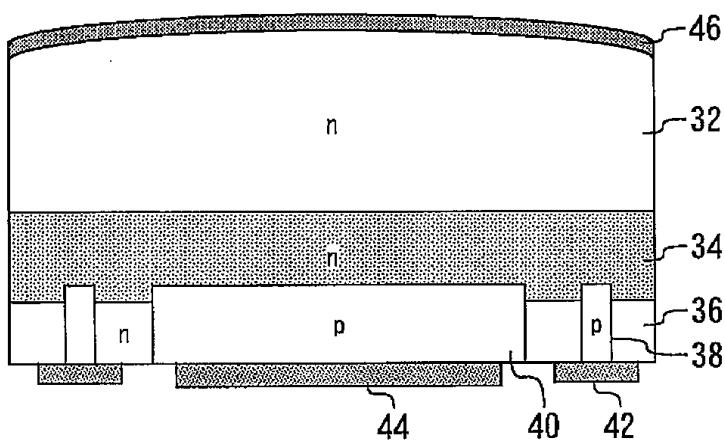
도면6



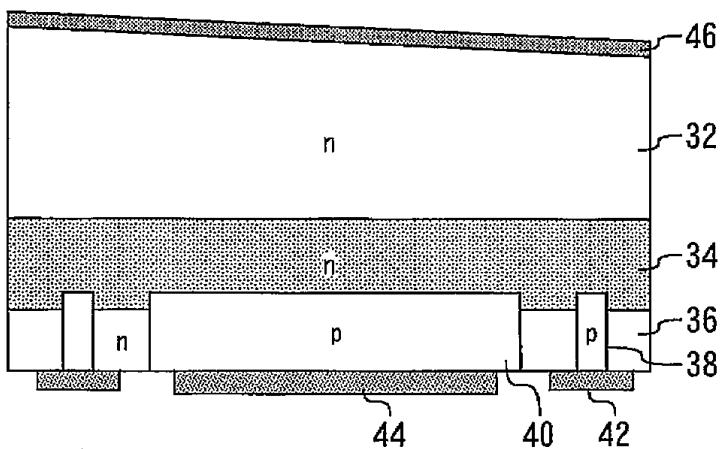
도면7



도면8



도면9



도면10

