



(12) 发明专利

(10) 授权公告号 CN 111243535 B

(45) 授权公告日 2021.09.21

(21) 申请号 201911176892.X

(51) Int.Cl.

(22) 申请日 2019.11.26

G09G 3/36 (2006.01)

(65) 同一申请的已公布的文献号

审查员 王丞伟

申请公布号 CN 111243535 A

(43) 申请公布日 2020.06.05

(30) 优先权数据

62/772270 2018.11.28 US

(73) 专利权人 堺显示器制品株式会社

地址 日本大阪府堺市堺区匠町1番地

(72) 发明人 泽幡纯一

(74) 专利代理机构 深圳市赛恩倍吉知识产权代

理有限公司 44334

代理人 王娟

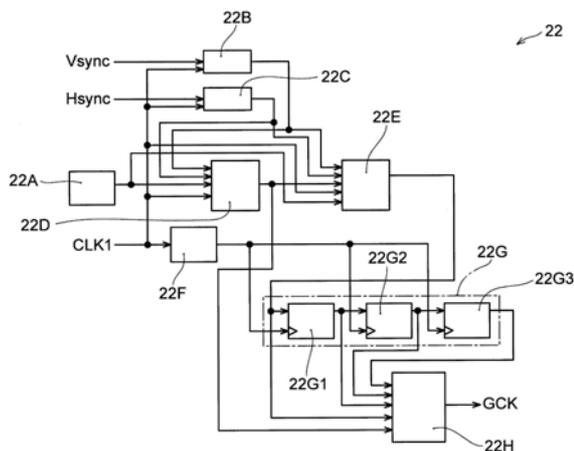
权利要求书2页 说明书11页 附图8页

(54) 发明名称

显示装置及显示装置的控制方法

(57) 摘要

公开一种显示装置。一实施方式所涉及的显示装置具备：多个像素；扫描线驱动部，其基于扫描时钟信号，生成用于选择在行方向上排列的像素群的扫描信号；数据线驱动部，其向多条数据线输出数据信号；控制部，其基于第一时钟信号生成所述扫描时钟信号，所述控制部包含：延迟量获取部，其获取所述扫描时钟信号的水平转变的时间点相对于基本定时信号的水平转变的时间点的延迟量；第一定时信号生成部，其基于所述第一时钟信号，生成第一定时信号；第二定时信号生成部，其基于第二时钟信号，生成一个以上的第二定时信号；选择部，其基于所述延迟量，将从所述第一定时信号及所述一个以上的第二定时信号中选择一个定时信号作为所述扫描时钟信号输出。



1. 一种显示装置,其特征在于,具备:  
多个像素,其配置成矩阵状;  
多条扫描线,其被连接于在所述多个像素的行方向上排列的像素群;  
多条数据线,其被连接于在所述多个像素的列方向上排列的像素群;  
扫描线驱动部,其基于表示所述多条扫描线的驱动时机的扫描时钟信号,生成用于选择在所述行方向上排列的像素群的扫描信号,并将所生成的所述扫描信号按顺序输出至所述多条扫描线;

数据线驱动部,其向所述多条数据线输出数据信号,所述数据信号用于将基于视频数据的电压提供给由所述扫描信号所选择的所述行方向排列的像素群;

定时控制部,是一种基于第一时钟信号控制所述扫描线驱动部及所述数据线驱动部的驱动时机的控制部,其基于所述第一时钟信号生成所述扫描时钟信号,

所述定时控制部包含:

延迟量获取部,其获取所述扫描时钟信号的水平转变的时间点相对于基本定时信号的水平转变的时间点的延迟量,其中,在基本定时信号中,以相当于一个水平扫描周期,与所述第一时钟信号同步地重复从第一信号水平到第二信号水平的水平转变;

第一定时信号生成部,其基于所述第一时钟信号,生成第一定时信号,所述第一定时信号是使所述基本定时信号的水平转变的时间点延迟所述延迟量中的所述第一时钟信号的周期单位的延迟量的信号;

第二定时信号生成部,其生成一个以上的第二定时信号,所述一个以上的第二定时信号是使所述第一定时信号的水平转变的时间点延迟第二时钟信号的周期单位的时间的信号,所述第二时钟信号具有比所述第一时钟信号的高的频率;

选择部,其基于所述延迟量,将从所述第一定时信号及所述一个以上的第二定时信号中选择一个定时信号作为所述扫描时钟信号输出。

2. 如权利要求1所记载的显示装置,其特征在于,所述延迟量获取部获取所述多条扫描线的每一条的所述延迟量,

所述第一定时信号生成部通过使表示所述基本定时信号中的一条扫描线驱动时机的水平转变的时间点延迟与所述一条扫描线有关的所述延迟量中的第一时钟信号的周期单位的延迟量,生成所述第一定时信号,

所述选择部将基于与所述一条扫描线相关的延迟量所选择一个定时信号作为表示所述扫描时钟信号中的所述一条扫描线驱动时机的信号而输出。

3. 如权利要求1所记载的显示装置,其特征在于,进一步的包含通过将所述第一时钟信号倍频,而生成所述第二时钟信号的倍频部。

4. 如权利要求1~3中任一项所记载的显示装置,其特征在于,所述第二定时信号生成部包含被串联连接的多个延迟元件,由所述多个延迟元件分别生成的多个所述第二定时信号被输入至所述选择部。

5. 如权利要求4所记载的显示装置,其特征在于,所述多个延迟元件分别使输入至所述多个延迟元件的信号延迟所述第二时钟信号的一个周期。

6. 如权利要求1~3、5中任一项所记载的显示装置,其特征在于,所述第一定时信号生成部通过基于将所述延迟量的信息的低位进行尾数处理的信息,使所述基本定时信号延

迟,而生成所述第一定时信号。

7.如权利要求6所记载的显示装置,其特征在于,所述选择部基于所述低位的信息,选择所述一个定时信号。

8.如权利要求1~3、5、7中任一项所记载的显示装置,其特征在于,还包含分别计数水平同步信号及垂直同步信号的脉冲数的水平计数部及垂直计数部,所述水平同步信号及垂直同步信号与包含所述多个像素的显示面板上应显示的与视频对应的视频数据同步,所述延迟量获取部基于所述水平同步信号及所述垂直同步信号的脉冲数,获取所述延迟量。

9.一种显示装置的控制方法,其特征在于,具备:多个像素,其配置成矩阵状;多条扫描线,其被连接于在所述多个像素的行方向上排列的像素群;多条数据线,其被连接于在所述多个像素的列方向上排列的像素群;扫描线驱动部,其基于表示所述多条扫描线的驱动时机的扫描时钟信号,生成用于选择在所述行方向上排列的像素群的扫描信号,并将所生成的所述扫描信号按顺序输出至所述多条扫描线;数据线驱动部,其向所述多条数据线输出数据信号,所述数据信号用于将基于视频数据的电压提供给由所述扫描信号所选择的所述行方向排列的像素群;定时控制部,是一种基于第一时钟信号控制所述扫描线驱动部及所述数据线驱动部的驱动时机的控制部,其基于所述第一时钟信号生成所述扫描时钟信号,

所述显示装置的控制方法包括:获取延迟量的步骤,其获取所述扫描时钟信号的水平转变的时间点相对于基本定时信号的水平转变的时间点的延迟量,其中,在基本定时信号中,以相当于一个水平扫描周期,与所述第一时钟信号同步地重复从第一信号水平到第二信号水平的水平转变;

生成第一定时信号的步骤,基于所述第一时钟信号,生成第一定时信号,所述第一定时信号是使所述基本定时信号的水平转变的时间点延迟所述延迟量中的所述第一时钟信号的周期单位的延迟量的信号;

生成第二定时信号步骤,生成一个以上的第二定时信号,所述一个以上的第二定时信号是使所述第一定时信号的水平转变的时间点延迟第二时钟信号的周期单位的时间的信号,所述第二时钟信号具有比所述第一时钟信号的高的频率;以及

基于所述延迟量,从所述第一定时信号及所述一个以上的第二定时信号中选择一个定时信号作为所述扫描时钟信号输出的步骤。

## 显示装置及显示装置的控制方法

### 技术领域

[0001] 本公开关于显示装置及显示装置的控制方法。

### 背景技术

[0002] 在包含由传输数据信号的多条数据线和传输扫描信号的扫多条描线配置成矩阵状的液晶显示面板等的显示装置中,例如,通过由计数器电路构成的时间发生装置来生成用于控制显示在显示装置的视频的定时信号。在这种时间发生装置中,当输入计数器电路的时钟信号的频率高时,由于计数器电路所需的位数变多,所以在时间发生装置的耗电变大的同时,存在计数器电路的工作变得不稳定的问题。

[0003] 日本国特许申请公开第2003-345457号的说明书中,生成有比时间发生装置的主时钟信号的频率低的工作时钟信号。然后,使用计数器电路生成有基于该工作时钟信号的多个定时信号。由此,通过延迟计数器电路的工作速度以使所述问题得到解决。

### 发明内容

[0004] 发明要解决的问题

[0005] 但是,当工作时钟信号的频率低时,无法生成在较短时间单位内被调整的定时信号。因此,伴随着显示区域的大型化及视频的高分辨率化,在要求高精确度的定时信号的显示装置中,仅通过频率较低的工作时钟信号来进行工作的时间发生装置难以适用。

[0006] 另一方面,为了生成在较短时间单位被调整的定时信号,通过频率高的工作时钟信号稳定运行计数器电路时,无法适用CPLD(Complex Programmable Logic Device:复杂可编程逻辑器件)等廉价的逻辑IC(Integrated Circuit:集成电路),例如,需要使用FPGA(Field Programmable Gate Array:现场可编程门阵列)等昂贵的逻辑IC。因此,显示装置的制造成本变高。

[0007] 即便在显示装置所使用的定时信号中,特别是,扫描时钟信号为了补偿数据信号和扫描信号的传输延迟差异,也需要调整成高精确度。但是,根据所述理由,以低耗电、稳定且廉价地来生成高精确度的扫描时钟信号是困难的。

[0008] 本公开的第一实施方式所涉及的显示装置,具备:多个像素,其配置成矩阵状;多条扫描线,其被连接于在所述多个像素的行方向上排列的像素群;多条数据线,其被连接于在所述多个像素的列方向上排列的像素群;扫描线驱动部,其基于表示所述多条扫描线的驱动时机的扫描时钟信号,生成用于选择在所述行方向上排列的像素群的扫描信号,并将所生成的所述扫描信号按顺序输出至所述多条扫描线;数据线驱动部,其向所述多条数据线输出数据信号,所述数据信号用于将基于视频数据的电压提供给由所述扫描信号所选择的所述行方向排列的像素群;定时控制部,是一种基于第一时钟信号控制所述扫描线驱动部及所述数据线驱动部的驱动时机的控制部,其基于所述第一时钟信号生成所述扫描时钟信号,所述定时控制部包含:延迟量获取部,其获取所述扫描时钟信号的水平转变的时间点相对于基本定时信号的水平转变的时间点的延迟量,其中,在基本定时信号中,以相当于一

个水平扫描周期,与所述第一时钟信号同步地重复从第一信号水平到第二信号水平的水平转变;第一定时信号生成部,其基于所述第一时钟信号,生成第一定时信号,所述第一定时信号使所述基本定时信号的水平转变的时间点延迟所述延迟量中的所述第一时钟信号的周期单位的延迟量;第二定时信号生成部,其生成一个以上的第二定时信号,所述一个以上的第二定时信号使所述第一定时信号的水平转变的时间点延迟第二时钟信号的周期单位的时间,所述第二时钟信号具有比所述第一时钟信号的高的频率;选择部,其基于所述延迟量,从所述第一定时信号及所述一个以上的第二定时信号中选择一个定时信号作为所述扫描时钟信号输出。

[0009] 本公开的一实施方式所涉及的显示装置的控制方法具备:多个像素,其配置成矩阵状;多条扫描线,其被连接于在所述多个像素的行方向上排列的像素群;多条数据线,其被连接于在所述多个像素的列方向上排列的像素群;扫描线驱动部,其基于表示所述多条扫描线的驱动时机的扫描时钟信号,生成用于选择在所述行方向上排列的像素群的扫描信号,并将所生成的所述扫描信号按顺序输出至所述多条扫描线;数据线驱动部,其向所述多条数据线输出数据信号,所述数据信号用于将基于视频数据的电压提供给由所述扫描信号所选择的所述行方向排列的像素群;定时控制部,是一种基于第一时钟信号控制所述扫描线驱动部及所述数据线驱动部的驱动时机的控制部,其基于所述第一时钟信号生成所述扫描时钟信号,所述显示装置的控制方法中包含:获取延迟量的步骤,获取所述扫描时钟信号的水平转变的时间点相对于基本定时信号的水平转变的时间点的延迟量,其中,在基本定时信号中,以相当于一个水平扫描周期,与所述第一时钟信号同步地重复从第一信号水平到第二信号水平的水平转变;生成第一定时信号部的步骤,基于所述第一时钟信号,生成第一定时信号,所述第一定时信号使所述基本定时信号的水平转变的时间点延迟所述延迟量中的所述第一时钟信号的周期单位的延迟量;生成第二定时信号的步骤,生成一个以上的第二定时信号,所述一个以上的第二定时信号使所述第一定时信号的水平转变的时间点延迟第二时钟信号的周期单位的时间,所述第二时钟信号具有比所述第一时钟信号的高的频率;以及基于所述延迟量,从所述第一定时信号及所述一个以上的第二定时信号中选择一个定时信号作为所述扫描时钟信号输出的步骤。

[0010] 发明效果

[0011] 根据作为本公开的实施方式的显示装置及显示装置的控制方法,由于即便使用频率低的时钟信号作为主时钟信号,也能够稳定地获得在较短的时间单位被调整的扫描时钟信号,所以能够廉价地提供一种降低耗电,并提高显示品质的显示装置。

## 附图说明

[0012] 图1是表示第一实施方式涉及的显示装置的概要的框图。

[0013] 图2是表示图1所示的像素电路的一个例子的概要的电路图。

[0014] 图3A是表示在不使扫描时钟信号延迟的情况下的数据信号及扫描信号的传输特性的图表。

[0015] 图3B是表示在使扫描时钟信号在较长的时间单位延迟的情况下的数据信号及扫描信号的传输特性的图表。

[0016] 图3C是表示在使扫描时钟信号在较短的时间单位延迟的情况下的数据信号及扫

描信号的传输特性的图表。

[0017] 图4A是表示在使用图3B所示的扫描时钟信号的情况下的显示面板的显示的俯视图。

[0018] 图4B是表示使用图3C所示的扫描时钟信号时的显示面板的显示的俯视图。

[0019] 图5是表示第一实施方式所涉及的扫描时钟信号生成部的概要的框图。

[0020] 图6是表示图1所示的显示装置的控制方法的概要的流程图。

[0021] 图7A是表示图5所示的扫描时钟信号生成部中的各信号的定时图。

[0022] 图7B是表示图5所示的扫描时钟信号生成部中的各信号的定时图。

## 具体实施方式

[0023] (第一实施方式)

[0024] 以下,一边参考附图,一边详细说明本发明的第一实施方式。此外,在各附图中具有相同功能的部分标示相同的附图标记。

[0025] (第1实施方式所涉及的显示装置的构成)

[0026] 图1是表示第一实施方式所涉及的显示装置1的概要的框图。本实施方式的显示装置1包含有显示面板10、定时控制部20、扫描线驱动部30以及数据线驱动部40等。

[0027] 例如,显示面板10是由有源矩阵型的液晶面板等构成的、具有在显示区域配置成矩阵状的多个像素11。显示面板10包含有:扫描线G1~G4、……GM,其被连接于在多个像素11的行方向上排列的像素群上;数据线S1~S4……SN,其被连接于在多个像素11的列方向上排列的像素群上;像素电路12,其与扫描线G1~G4、……GM和数据线S1~S4……SN的各交点对应而设置。

[0028] 图2是表示显示面板10是液晶面板时的像素电路12的电路图。在此,表示将与扫描线G1和数据线S1的交点对应的像素电路12作为例子的电路图。像素电路12包含有开关元件12A、液晶电容12B、辅助电容12C、共用电极12D以及辅助电极12E等。虽然在图1和图2中,以各像素11包含有一个像素电路12的方式进行图示,但是实际上,像素11包含有多个子像素(例如,表示红色(R)的子像素、表示绿色(G)的子像素以及表示蓝色(B)的子像素),各子像素包含有一个像素电路12。通过将这些子像素显示为不同的颜色,以使显示面板10构成为能够进行彩色显示。

[0029] 开关元件12A例如是由TFT(Thin Film Transistor:薄膜晶体管)构成,开关元件12A的栅极电极连接在扫描线G1上,开关元件12A的源极电极连接在数据线S1上。液晶电容12B例如是由通过一对电极将液晶夹住的电容器构成的,该一对电极的一方与开关元件12A的漏极电极连接,另一方与共用电极12D连接。辅助电容12C例如是由电容器构成的,该一对电极的一方与开关元件12A的漏极电极连接,另一方与辅助电极12E连接。

[0030] 回到图1,定时控制部20是基于作为主时钟信号的第一时钟信号CLK1、以及与从外部输入的视频数据DAT1同步的垂直同步信号Vsync和水平同步信号Hsync,控制扫描线驱动部30及数据线驱动部40的驱动时机,并生成稍后描述的多个定时信号。定时控制部20包含有扫描开始信号生成部21、扫描时钟信号生成部22、数据开始信号生成部23以及数据时钟信号生成部24等。另外,定时控制部20生成对视频数据DAT1执行伽玛校正等视频处理的视频数据DAT2。

[0031] 扫描开始信号生成部21生成用于开始扫描视频数据DAT2的1帧的定时信号,即扫描开始信号GSP。

[0032] 扫描时钟信号生成部22生成用于在每1水平扫描期间(以下称为“1H”)按照多条扫描线G1~G4……GM的顺序从扫描线驱动部30输出扫描信号的脉冲的定时信号,即扫描时钟信号GCK。

[0033] 数据开始信号生成部23中,每隔1H就在数据线驱动部40中生成数据开始信号SSP,所述数据开始信号SSP是用于开始针对多条数据线S1~S4、……SN的每一个的数据信号进行锁存的定时信号。

[0034] 数据时钟信号生成部24生成用于相对于数据线S1~S4、……SN将各数据信号按顺序锁存的定时信号,即数据时钟信号SCK,以便同时从数据线驱动部40向多条数据线S1~S4、……SN输出1H的数据信号。

[0035] 扫描线驱动部30生成扫描信号,并将生成的扫描信号按顺序输出至多条扫描线G1~G4,所述扫描信号基于扫描开始信号GSP及扫描时钟信号GCK选择在行方向上排列的像素群。

[0036] 数据线驱动部40基于数据开始信号SSP及数据时钟信号SCK,将数据信号输出至多条数据线S1~S4、……SN,所述数据信号用于将基于视频数据DAT2的电压提供至在由扫描信号所选择的行方向上排列的像素群上。具体而言,数据线驱动部40将从定时控制部20输入的视频数据DAT2从串行的数据信号转换为多个平行模拟信号(数据信号),并分别输出至多条数据线S1~S4、……SN。

[0037] 然后,根据分别输出至多条扫描线G1~G4、……GM的扫描信号被包含在各像素电路12的开关元件12A被打开的选择期间中,与分别被输出至多条数据线S1~S4、……SN的数据信号对应的电压经由开关元件12A被施加在液晶电容12B和辅助电容12C上。液晶电容12B及辅助电容12C通过将被施加的电压保持在一定期间内来调整液晶快门的开闭程度。由此,由液晶显示面板构成的显示面板10的各像素11由于控制从背光装置(未图示)照射的白色光的透射程度,所以显示面板10能够显示与从外部输入的视频数据DAT1相对应的期望的视频。

[0038] 在此,数据信号与表示多条扫描线G1~G4、……GM的驱动时机的扫描时钟信号GCK比较,容易受到配线电阻、显示面板10的寄生电容等的影响。由于该影响,在数据信号中产生相对于扫描信号的延迟。该延迟将导致在显示面板10的显示上出现显示不均。因此,在本实施方式中,为了抑制由相对于各扫描信号的数据信号的延迟引起的显示不均,相对于数据信号的输出,使扫描信号的输出延迟。具体而言,使扫描时钟信号GCK延迟。

[0039] 图3A~图3C是表示从输入端的传输距离d相对于从数据信号及扫描信号的输入的经过时间t的关系的图表,图3A是不使扫描时钟信号延迟时的图表,图3B是使扫描时钟信号在较长的时间单位延迟时的图表,图3C是表示使扫描时钟信号在较短的时间单位延迟时的图表。此外,在此,与扫描信号的传输特性A、A1、A2对应的扫描信号也分别被称为扫描信号A、扫描信号A1、扫描信号A2,另外,与数据信号的传输特性B相对应的数据信号也被称为数据信号B。

[0040] 如图3A所示,若传输距离d变长,则与扫描信号A相对的数据信号B的延迟变大。即,图1中,在距离数据线驱动部40远的扫描线GM中,与数据信号B相对的扫描信号的延迟变大。

这些表现为上的述显示不均。因此,根据距数据线驱动部40的传输距离 $d$ ,以像素电路12中的各扫描信号A与数据信号B之间的延迟被抵消的方式使扫描时钟信号GCK延迟。

[0041] 在此,如图3B所示,使用频率低的时钟信号使扫描时钟信号GCK在较长的时间单位延迟的情况下,无法使数据信号B及扫描信号A1的传输特性精确地匹配。当进行这种延迟处理时,会产生偏移 $M$ ,所述偏移 $M$ 与使数据信号B和扫描信号A1之间的传输特性延迟的时间单位相对应。由于显示面板的精确度越高,1H的时间越短,所以即便使扫描时钟信号GCK的脉冲延迟了频率低的时钟信号的一个周期,偏移 $M$ 对显示面板10的显示的影响表现也很明显。例如,在产生偏移 $M$ 的扫描线GX( $X=1\sim M$ )中,由于偏移 $M$ ,连接在扫描线GX的像素11的显示与其他像素11的显示相比较,显示为亮度不同。因此,如图4A所示,在显示面板10的显示中出现条状的显示不均 $U$ (例如图4A表示了256灰度的视频数据中显示低灰度即80灰度的单个灰度的实心图像的情况)。

[0042] 另一方面,如图3C所示,使用频率高的时钟信号使扫描时钟信号GCK在较短时间单位延迟时,数据信号B和扫描信号A2的传输时机精确一致。由此,如图4B所示,无显示不均的视频被显示在显示面板10(图4B是表示将与图4A相同的视频数据进行显示的情况)。

[0043] 为了补偿上述偏移 $M$ ,在本实施方式中,产生以较短时间单位调整延迟量的扫描时钟信号GCK。以下,详细说明在较短时间单位能够调整延迟量的扫描时钟信号生成部22的构成。

[0044] (第一实施方式所涉及的扫描时钟信号生成部的构成)

[0045] 图5是表示本实施方式涉及的扫描时钟信号生成部22的概要的框图。扫描时钟信号生成部22例如由一个CPLD或FPGA等逻辑IC构成,包含有定时存储部22A、垂直计数部22B、水平计数部22C、延迟量获取部22D、第一定时信号生成部22E、倍频部22F、第二定时信号生成部22G、选择部22H等。从外部输入垂直同步信号 $V_{sync}$ 、水平同步信号 $H_{sync}$ 以及第一时钟信号 $CLK1$ 至扫描时钟信号生成部22。第一时钟信号 $CLK1$ 例如由晶体振荡器或压控振荡器等生成。在本实施方式中,由于作为定时控制部20的主时钟信号的第一时钟信号 $CLK1$ 的频率较低,所以工作频率低、较FPGA廉价的CPLD优选作为定时控制部20使用。

[0046] 定时存储部22A将与延迟前的扫描时钟信号GCK(以下,称为“基本定时信号TIMO”)相关的,从第一信号水平向第二信号水平转变的时间点的设定值作为脉冲数据 $D1$ 存储。在此,从第一信号水平向第二信号水平的水平转变例如是与脉冲的上升或下降相对应的。在基本定时信号TIMO中,从第一信号水平向第二信号水平的水平转变是在等同于1H的周期与第一时钟信号 $CLK1$ 同步重复。

[0047] 垂直计数部22B将第一时钟信号 $CLK1$ 作为工作时钟信号,生成表示垂直同步信号 $V_{sync}$ 的脉冲数的垂直计数信号 $D2$ ,并将这些输出至延迟量获取部22D及第一定时信号生成部22E。

[0048] 水平计数部22C将第一时钟信号 $CLK1$ 作为工作时钟信号,生成表示水平同步信号 $H_{sync}$ 的脉冲数的水平计数信号 $D3$ ,并将这些输出至延迟量获取部22D及第一定时信号生成部22E。

[0049] 延迟量获取部22D将第一时钟信号 $CLK1$ 作为工作时钟信号,在从定时存储部22A输入的脉冲数据 $D1$ 、从垂直计数部22B输入的垂直计数信号 $D2$ 、以及从水平计数部22C输入的水平计数信号 $D3$ 的信息中,计算扫描时钟信号GCK的水平转变的时间点相对于基本定时信

号TIM0的水平转变的时间点的延迟量(相当于图3A所示的数据信号相对于扫描信号的延迟的延迟量),并将表示计算的延迟量的延迟信号D4输出至第一定时信号生成部22E及选择部22H。延迟量获取部22D优选针对多条扫描线G1~G4、……GM中的每条计算扫描时钟信号GCK的水平转变的时间点相对于基本定时信号TIM0的水平转变的时间点的延迟量)延迟量获取部22D也可以代替计算延迟量,而读取预先存储在定时存储部22A等存储部中的延迟量。以下,将通过包含计算或读取的、任意方法来获取延迟量的步骤称为“获取延迟量”。

[0050] 第一定时信号生成部22E包含有计数电路,将第一时钟信号CLK1作为工作时钟信号,由定时存储部22A输入到第一定时信号生成部22E的脉冲数据D1、由垂直计数部22B输入到第一定时信号生成部22E的垂直信号D2、由水平计数部22C输入到第一定时信号生成部22E的水平计数信号D3、以及由延迟量获取部22D输入到第一定时信号生成部22E的延迟信号D4的信息中生成第一定时信号TIM1。具体而言,第一定时信号生成部22E基于第一时钟信号CLK1,生成第一定时信号TIM1,并将其输出至第二定时信号生成部22G及选择部22H,所述成第一定时信号TIM1使基本定时信号TIM0的水平转变的时间点延迟延迟信号D4所包含的延迟量中的第一时钟信号CLK1的周期单位的延迟量。在此,“周期单位”是指将信号的一个周期的时间乘以n倍(n:自然数)的时间单位。具体而言,第一定时信号生成部22E,使基本定时信号TIM0中的、表示某条扫描线GX(X=1~M)的驱动时机的水平转变的时间点,延迟与该扫描线GX相关的延迟量中的、第一时钟信号CLK1的周期单位的延迟量,由此生成第一定时信号TIM1。

[0051] 倍频部22F例如包含有锁相环(Phase Locked Loop)元件等倍频元件,基于第一时钟信号CLK1,生成将第一时钟信号CLK1倍频的第二时钟信号CLK2,并将其输出至第二定时信号生成部22G。

[0052] 第二定时信号生成部22G例如包含有通过多级串联而被连接的延迟元件22G1~22G3等,生成使第一定时信号TIM1的水平转变的时间点延迟了第二时钟信号CLK2的周期单位的时间的多个第二定时信号TIM2~4。延迟元件22G1~22G3例如分别由D-FF(D触发器)等构成。各延迟元件22G1~22G3针对输入,输出延迟了第二时钟信号CLK2的周期单位的时间的信号。具体而言,例如,在各延迟元件22G1~22G3输出延迟了第二时钟信号CLK2的一个周期单位的时间的信号时,延迟元件22G1生成使第一定时信号TIM1延迟了第二时钟信号CLK2的一个周期的第二定时信号TIM2,并且延迟元件22G2生成使第二定时信号TIM2延迟了第二时钟信号CLK2的一个周期的第二定时信号TIM3,并且延迟元件22G2生成使第二定时信号TIM3延迟了第二时钟信号CLK2的一个周期的第二定时信号TIM4。

[0053] 选择部22H例如包含有解复用器等,基于从延迟量获取部22D输入的延迟信号D4,将从第一定时信号生成部22E输入的第一定时信号TIM1及从第二定时信号生成部22G输入的第二定时信号TIM2~4中选择一个定时信号作为扫描时钟信号GCK,并将其输出至图1所示的扫描线驱动部30。具体而言,选择部22H将基于与扫描线GX相关的延迟量选择一个定时信号作为表示扫描时钟信号GCK中的扫描线GX的驱动时机的信号输出。

[0054] 此外,图5中,仅作为一个例子,只表示了第二定时信号生成部22G通过使用三个延迟元件22G1~22G3,生成三个第二定时信号TIM2~4的情况,但本实施方式不限于此。在本实施方式中,第二定时信号生成部22G中的延迟元件的数量也可以是一个以上。该情况下,生成的第二定时信号的数量是由与延迟元件的数量相同的数量构成,选择部22H从第一

定时信号TIM1及与延迟元件数量相同的第二定时信号中选择一个定时信号,并将选择的信号作为扫描时钟信号GCK输出至扫描线驱动部30。

[0055] (第一实施方式所涉及的显示装置的控制方法)

[0056] 参考图6、图7A及图7B,以下说明包含上述扫描时钟信号生成部的显示装置1的控制方法。图6是表示图1所示的显示装置1的控制方法的概要的流程图,图7及图7B是表示在图5所示的扫描时钟信号生成部22中的各信号的定时图。

[0057] 首先,延迟量获取部22D获取扫描时钟信号GCK的水平转变的时间点相对于基本定时信号TIM0的水平转变的时间点的延迟量(图6的步骤S1)。具体而言,首先,延迟量获取部22D由从垂直计数部22B输入的垂直计数信号D2及从水平计数部22C输入的水平计数信号D3的信息中,确定在视频数据DAT2的1帧内的位置,进一步的确定与从数据线驱动部40输出的数据信号相对应的扫描线GX( $X=1\sim M$ )。接下来,延迟量获取部22D计算用于补偿数据信号相对于输出至已确定的扫描线GX的扫描信号GoutX的延迟的延迟量。延迟量优选为,在从定时存储部22A输入的脉冲数据D1所包含的基本定时信号TIM0的信息中,在每一个基本定时信号TIM0的水平转变的时间点(在此,例如为基本定时信号TIM0的上升时间点),由图3A所示的数据信号B和扫描信号A之间的关系计算。此外,如上所述,延迟量例如也可以通过读取预先存储在定时存储部22A的延迟量等其他方式获取。

[0058] 接下来,第一时钟信号生成部22E基于第一时钟信号CLK1,生成第一定时信号TIM1(图6的步骤S2),所述第一定时信号TIM1使基本定时信号TIM0的水平转变的时间点延迟延迟量中的第一时钟信号CLK1的周期单位的延迟量。例如,第一定时信号生成部22E由从延迟量获取部22D输入的延迟信号D4的低位进行尾数处理的信息(表示延迟量中的第一时钟信号CLK1的周期单位的延迟量的信息)中,如图7A所示,通过以从第一时钟信号CLK1的水平转变的时间点到下一个第一时钟信号CLK1的水平转变的时间点(在此,从第一时钟信号CLK1的上升时间点到下一个上升时间点)的一个周期单位使基本定时信号TIM0延迟,生成第一定时信号TIM1。在此,例如,在延迟信号D4是8位,2位被尾数处理的情况下,尾数处理是通过将低的2位作为“00”并将延迟信号D4设定为“XXXXXX00”来进行。即,以低频率的第一时钟信号CLK1工作的第一定时信号生成部22E中,由于无法进行短时间单位的延迟量的调整,所以将不需要的低位进行尾数处理以作为延迟量D4的信息。在图7A的例子中,将第一时钟信号CLK1的脉冲上升时间点作为基准,相对于基本定时信号TIM0,使第一定时信号TIM1延迟第一时钟信号CLK1的一个周期。

[0059] 接下来,第二时钟信号生成部22G生成使第一定时信号TIM1的水平转变的时间点延迟了第二时钟信号CLK2的周期单位的时间的一个以上的第二定时信号TIM2~4(图6的步骤S3)。具体而言,例如,第二定时信号生成部22G例如通过在从倍频部22F中将第一定时信号CLK1倍频的第二时钟信号CLK2的水平转变的时间点到下一个水平转变的时间点(在此,是第二时钟信号CLK2的上升时间点到下一个上升时间点)的一个周期单位使第一定时信号TIM1延迟,生成图7B所示的多个第二定时信号TIM2~4。

[0060] 在图7B的例子中,倍频部22F通过将第一时钟信号CLK1进行4倍频,生成了第二时钟信号CLK2。然后,被串联连接的延迟元件22G1~22G3中,第一阶段的延迟元件22G1将第二时钟信号CLK2的脉冲上升时间点作为起点,生成使从第一定时信号生成部22E输入的第一定时信号TIM1延迟了第二时钟信号CLK2的一个周期的第二定时信号TIM2,并输入至将第二

阶段的延迟元件22G2及选择部22H的延迟元件22G2将第二时钟信号CLK2的脉冲上升时间点作为起点,生成使从第一阶段的延迟元件22G1输入的第二定时信号TIM2延迟了第二时钟信号CLK2的一个周期的第二定时信号TIM3,并且将其输出至第三阶段的延迟元件22G3及选择部22H。进一步地,第三阶段的延迟元件22G3将第二时钟信号CLK2的脉冲上升时间点作为起点,生成使从第二阶段的延迟元件22G2输入的第二定时信号TIM3延迟了第二时钟信号CLK2的一个周期的第二定时信号TIM4,并且将其输出至选择部22H。

[0061] 即,在图7B的例子中,与第一定时信号TIM1相对的第二定时信号TIM2~4的延迟量被设定成在相对于基本定时信号TIM0的第一定时信号TIM1的延迟量更短的时间单位即第二时钟信号CLK2的一个周期、2周期及3周期。如此,通过高频率的第二时钟信号CLK2工作的第二定时信号生成部22G将第二时钟信号CLK2的脉冲的上升时间点作为起点,通过基于比第一定时信号生成部22E短的时间单位的延迟量能够调整第二定时信号TIM2~4。

[0062] 最后,选择部22H基于延迟量,从第一定时信号TIM1及一个以上的第二定时信号TIM2~4中选择一个定时信号作为扫描时钟信号GCK输出(图6的步骤S4)。具体而言,选择部22H基于延迟信号D4的低位信息,输出图7A所示的扫描时钟信号GCK。例如,若低位为“00”,选择第一定时信号TIM1,若为“01”,选择第二定时信号TIM2,若为“10”,选择第二定时信号TIM3,若为“11”,选择第二定时信号TIM4,并将选择的信号作为扫描时钟信号GCK输出。如此,选择部22H选择输出多条扫描线G1~G4、……GM的每一条针对基本定时信号TIM0的水平转变的时间点调整了扫描时钟信号GCK的水平转变的时间点的延迟量的第一及第二定时信号TIM1~4。作为其结果,得到图7A所示的扫描时钟信号GCK。

[0063] 此外,图7A所示的定时图仅作为一个例子,选择部22H也可以以多条扫描线G1~G4、……GM的每一条相对于基本定时信号TIM0的水平转变的时间点变化扫描时钟信号GCK的水平转变的时间点的延迟量的方式,只表示扫描时钟信号GCK输出的情况,本实施方式不限于此。延迟量的变化是相对于多条扫描线G1~G4、……GM的每n次(n为自然数)就可以。例如,若每2次使延迟量变化为例,表示扫描线G1、G2的驱动时机的扫描时钟信号GCK的延迟量变成相同,表示扫描线G3、G4的驱动时机的扫描时钟信号GCK的延迟量变成相同。通过将所述“n”的值从定时存储部22A等输入,延迟量获取部22D也可以获取与各扫描线相对的延迟量。

[0064] 根据这种构成的本实施方式的显示装置1及显示装置1的控制方法,首先,第一定时信号生成部22E将频率较低的第一时钟信号CLK1设为主时钟信号,在第一时钟信号CLK1的定时中,生成在较长时间单位调整延迟量的第一定时信号TIM1。之后,第二定时信号生成部22G以与第一时钟信号CLK1的相比频率高的第二时钟信号CLK2的定时中,生成第二定时信号TIM2~4。然后,选择部22H从基于延迟量的第一及第二定时信号TIM1~4中选择一个主时钟信号作为扫描时钟信号GCK输出。

[0065] 因此,通过使用作为扫描时钟信号生成部22的主时钟信号的第一时钟信号CLK1,主时钟信号的频率被抑制成较低。由此,由于扫描时钟信号生成部22的计数电路所需要的位数变少,能够使扫描时钟信号生成部22以低耗电来稳定地工作。另外,作为扫描时钟信号生成部22,由于能够适用仅以较低工作频率工作的CPLD等廉价的逻辑IC,能够廉价的提供显示装置1。

[0066] 进一步地,由于输出了扫描时钟信号GCK,所以即便是将频率较低的第一时钟信号

作为主时钟信号使用,扫描时钟信号GCK也会在较短时间单位被调整,所述扫描时钟信号是从使第一定时信号tim1及第一定时信号TIM1以较短时间单位延迟的第二定时信号TIM2~4中选择的信号。由此,能够得到一种提高显示品质的显示装置。

[0067] (其它实施方式)

[0068] 在上述实施方式中,虽然选择部22H输出基于延迟信号D4的低位数的2位信号的扫描时钟信号GCL,但是参考的低位的数值不限定为2位。例如,在参考的低位的数值为n位的情况下,倍频部22F中的倍频数、第一及第二定时信号TIM1、……的合计信号数优选设定为与表示下位倍频数的状态数( $2^n$ )相同。如此一来,构成第二定时信号生成部22G的延迟元件22G1、……在第二定时信号TIM1……的生成中被有效地利用。此外,选择部22H也可以选择基于表示延迟信号D4的一个定时信号。

[0069] 另外,在上述实施方式中,扫描时钟信号生成部22虽然共用了作为定时控制部20和主时钟信号的第一时钟信号CLK1,第一时钟信号也可以仅是扫描时钟信号生成部22的主时钟信号。

[0070] 另外,在上述实施方式中,列举了液晶显示装置的例子,但是不不限于此,例如,即便是针对有机EL显示面板等其他显示装置,也能够适用本公开。

[0071] 以上说明本公开的实施方式,但是本公开不限于上述实施方式,在不脱离本公开的主旨的范围内的还能进行各种变形。另外,应该注意到上述实施方式不限于于权力要求的范围所涉及的发明。

[0072] (总结)

[0073] 本公开的方式1所涉及的显示装置,具备:多个像素,其配置成矩阵状;多条扫描线,其被连接于在所述多个像素的行方向上排列的像素群;多条数据线,其被连接于在所述多个像素的列方向上排列的像素群;扫描线驱动部,其基于表示所述多条扫描线的驱动时机的扫描时钟信号,生成用于选择在所述行方向上排列的像素群的扫描信号,并将所生成的所述扫描信号按顺序输出至所述多条扫描线;数据线驱动部,其向所述多条数据线输出数据信号,所述数据信号用于将基于视频数据的电压提供给由所述扫描信号所选择的所述行方向排列的像素群;定时控制部,是一种基于第一时钟信号控制所述扫描线驱动部及所述数据线驱动部的驱动时机的控制部,其基于所述第一时钟信号生成所述扫描时钟信号,所述定时控制部包含:延迟量获取部,其获取所述扫描时钟信号的水平转变的时间点相对于基本定时信号的水平转变的时间点的延迟量,其中,在基本定时信号中,以相当于一个水平扫描周期,与所述第一时钟信号同步地重复从第一信号水平到第二信号水平的水平转变;第一定时信号生成部,其基于所述第一时钟信号,生成第一定时信号,所述第一定时信号是使所述基本定时信号的水平转变的时间点延迟所述延迟量中的所述第一时钟信号的周期单位的延迟量的信号;第二定时信号生成部,其生成一个以上的第二定时信号,所述一个以上的第二定时信号是使所述第一定时信号的水平转变的时间点延迟第二时钟信号的周期单位的时间的信号,所述第二时钟信号具有比所述第一时钟信号的高的频率;选择部,其基于所述延迟量,从所述第一定时信号及所述一个以上的第二定时信号中选择一个定时信号作为所述扫描时钟信号输出。

[0074] 根据本公开方式1的构成,通过将具有低频率的第一时钟信号设为主时钟信号,使显示装置稳定工作。另外,使第二定时信号延迟具有高频率的第二时钟信号的较短的周期

单位时间,并将其设定为扫描时钟信号的选项之一。因此,即便将具有较低频率的第一时钟信号作为主时钟信号使用,也能够使扫描时钟信号延迟较短的时间单位。由此,能够廉价的提供一种降低耗电、提高显示品质的显示装置。

[0075] 在本公开的方式2所涉及的显示装置中,在所述方式1中,所述延迟量获取部获取所述多条扫描线的每一条的所述延迟量,所述第一定时信号生成部通过使表示所述基本定时信号中的一条扫描线驱动时机的水平转变的时间点延迟与所述一条扫描线有关的所述延迟量中的第一时钟信号的周期单位的延迟量,生成所述第一定时信号,所述选择部优选为基于与所述一条扫描线有关的延迟量所选择的一个定时信号作为表示所述扫描时钟信号中的所述一条扫描线驱动时机的信号而输出。

[0076] 根据本公开的方式2的构成,由于每条扫描线的延迟量反映了表示扫描时钟信号中的各扫描线的驱动时机的信号的延迟量,所以进一步提高了显示装置的显示品质。

[0077] 在本公开的方式3所涉及的显示装置中,在所述方式1或2中,优选为进一步的包含通过将所述第一时钟信号倍频,生成所述第二时钟信号的倍频部。

[0078] 根据本公开方式3的构成,能够容易生成高频率的第二时钟信号。

[0079] 本公开的方式4所涉及的显示装置中,在所述方式1~3中的任意一个中,所述第二定时信号生成部优选为包含被串联连接的多个延迟元件,由所述多个延迟元件分别生成的多个所述第二定时信号被输入至所述选择部。

[0080] 根据本公开方式4的构成,能够容易生成多个高频率的第二时钟信号。

[0081] 本公开的方式5所涉及的显示装置中,在所述方式4中,所述多个延迟元件优选为分别使输入所述多个延迟元件的信号延迟所述第二时钟信号的一个周期。

[0082] 根据本公开方式5的构成,由于能够在较短时间单位生成第二定时信号,所以也能够使扫描时钟信号延迟较短时间单位。

[0083] 本公开的方式6所涉及的显示装置,在所述方式1~5中的任意一个中,所述第一定时信号生成部优选为通过基于将所述延迟量的信息的低位进行尾数处理的信息,使所述基本定时信号延迟,而生成所述第一定时信号。

[0084] 根据本公开方式6的构成,通过仅取出第一定时信号生成部中的延迟量的调整所需要的延迟信号的信息,能够有效的生成第一定时信号。

[0085] 本公开的方式7涉及的显示装置,在所述方式6中,所述选择部优选为基于所述低位的信息,选择所述一个定时信号。

[0086] 根据本公开方式7的构成,通过仅取出在选择部的信号选择中所需要的延迟信号,能够有效的输出扫描时钟信号。

[0087] 本公开的方式8所涉及的显示装置,在所述方式1~7中的任意一个中,还包含分别计数水平同步信号及垂直同步信号的脉冲数的水平计数部及垂直计数部,所述水平同步信号及垂直同步信号与包含所述多个像素的显示面板上应显示的与视频对应的视频数据同步,所述延迟量获取部优选为基于所述水平同步信号及所述垂直同步信号的脉冲数,获取所述延迟量。

[0088] 根据本公开的方式8,能够正确计算输出至扫描线的扫描信号的延迟量。

[0089] 本公开的方式9所涉及的显示装置的控制方法具备:多个像素,其配置成矩阵状;多条扫描线,其被连接于在所述多个像素的行方向上排列的像素群;多条数据线,其被连接

于在所述多个像素的列方向上排列的像素群;扫描线驱动部,其基于表示所述多条扫描线的驱动时机的扫描时钟信号,生成用于选择在所述行方向上排列的像素群的扫描信号,并将所生成的所述扫描信号按顺序输出至所述多条扫描线;数据线驱动部,数据线驱动部,其向所述多条数据线输出数据信号,所述数据信号用于将基于视频数据的电压提供给由所述扫描信号所选择的所述行方向排列的像素群;定时控制部,是一种基于第一时钟信号控制所述扫描线驱动部及所述数据线驱动部的驱动时机的控制部,其基于所述第一时钟信号生成所述扫描时钟信号,所述显示装置的控制方法中包含:获取延迟量的步骤,其获取所述扫描时钟信号的水平转变的时间点相对于基本定时信号的水平转变的时间点的延迟量,其中,在基本定时信号中,以相当于一个水平扫描周期,与所述第一时钟信号同步地重复从第一信号水平到第二信号水平的水平转变;生成第一定时信号部的步骤,基于所述第一时钟信号,生成第一定时信号,所述第一定时信号是使所述基本定时信号的水平转变的时间点延迟所述延迟量中的所述第一时钟信号的周期单位的延迟量的信号;生成第二定时信号的步骤,生成一个以上的第二定时信号,所述一个以上的第二定时信号是使所述第一定时信号的水平转变的时间点延迟第二时钟信号的周期单位的时间的信号,所述第二时钟信号具有比所述第一时钟信号的高的频率;以及基于所述延迟量,从所述第一定时信号及所述一个以上的第二定时信号中选择一个定时信号作为所述扫描时钟信号输出的步骤。

[0090] 根据本公开方式9的构成,通过将具有低频率的第一时钟信号设为主时钟信号,使显示装置稳定工作。另外,使第二定时信号延迟具有高频率的第二时钟信号的较短的周期单位时间,并将其设定为扫描时钟信号的选项之一。因此,即便将具有较低频率的第一时钟信号作为主时钟信号使用,也能够使扫描时钟信号延迟较短的时间单位。由此,能够廉价的提供一种降低耗电、提高显示品质的显示装置。

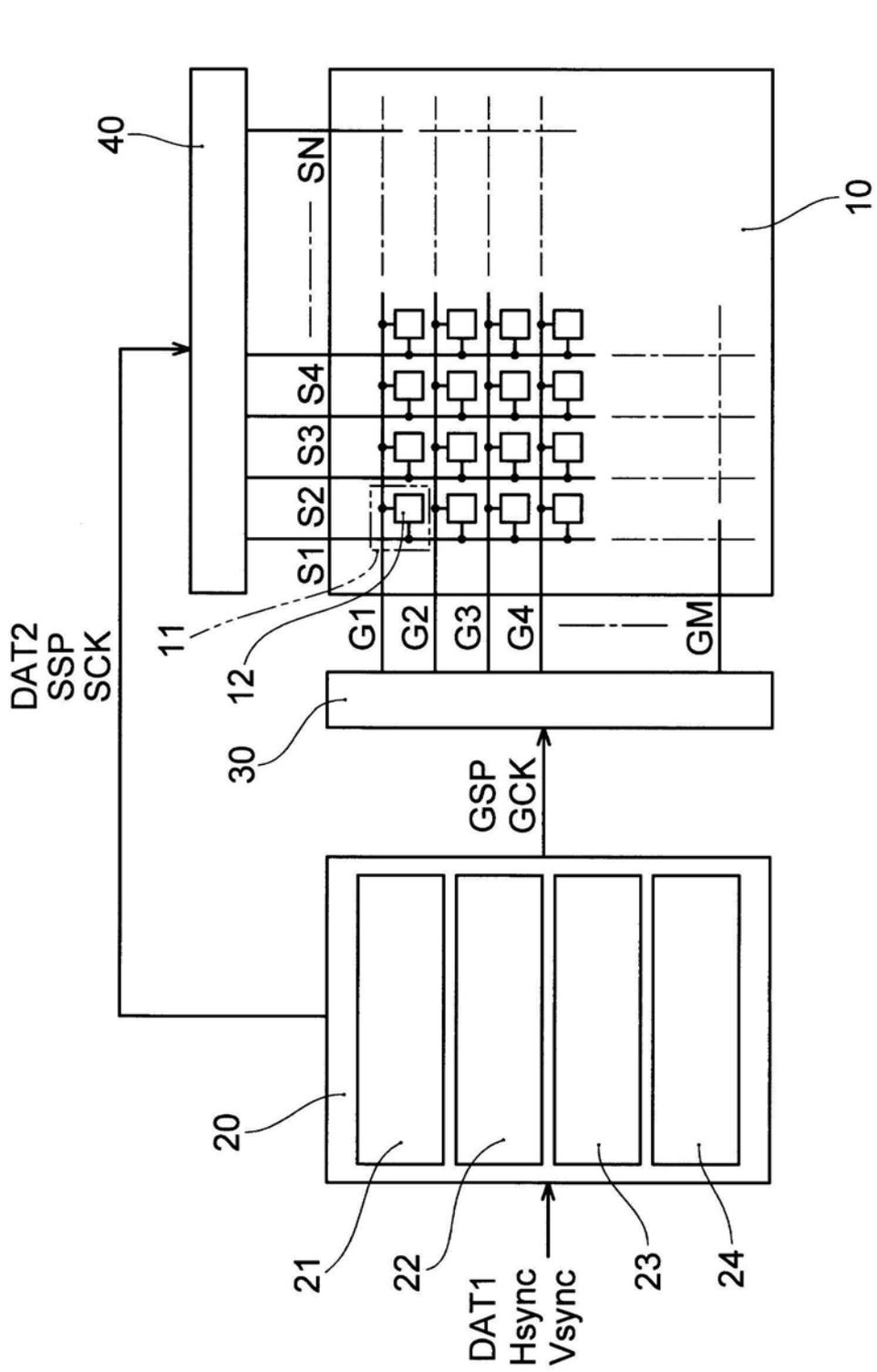


图1

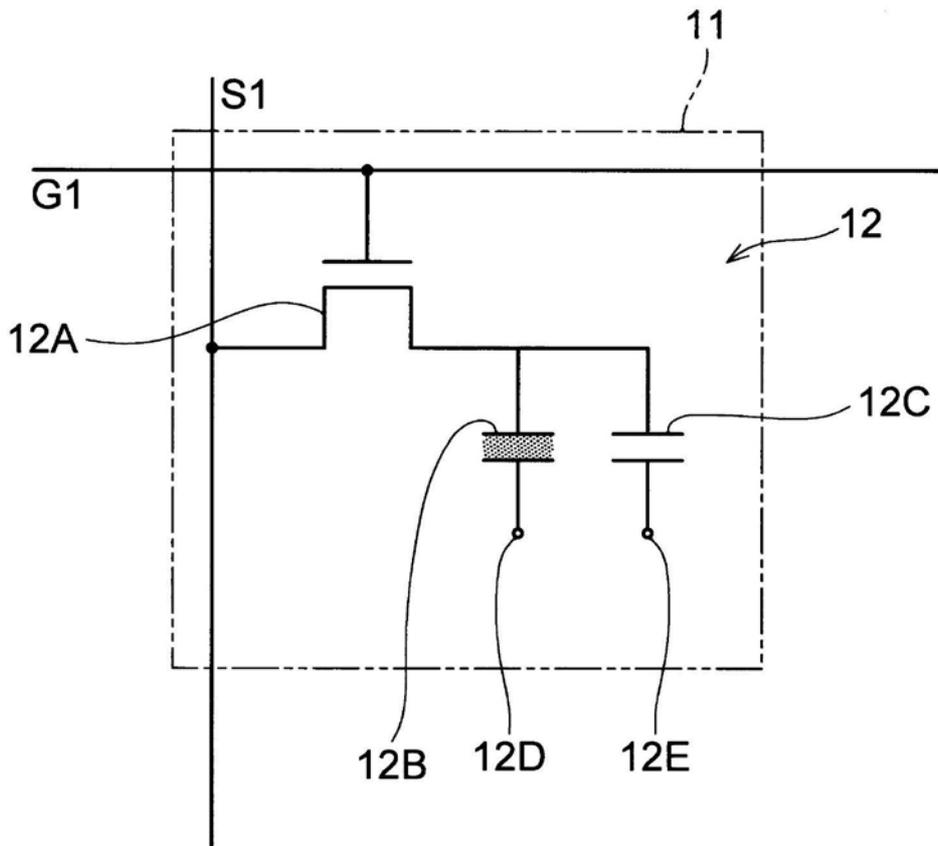


图2

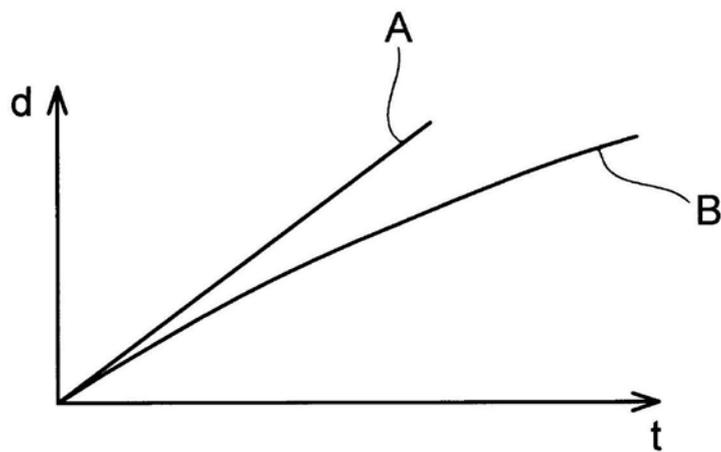


图3A

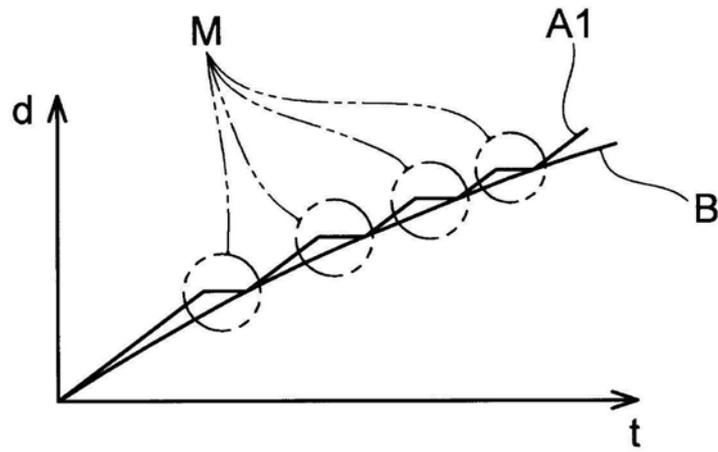


图3B

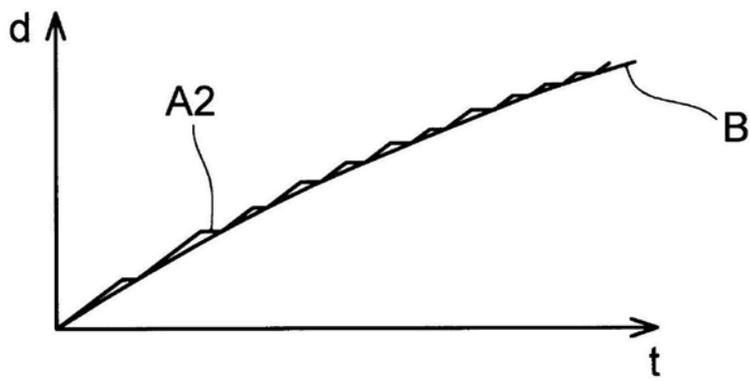


图3C

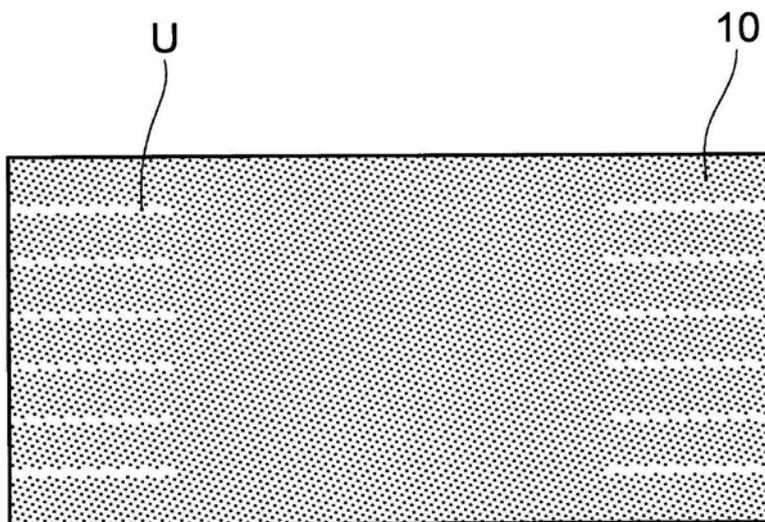


图4A

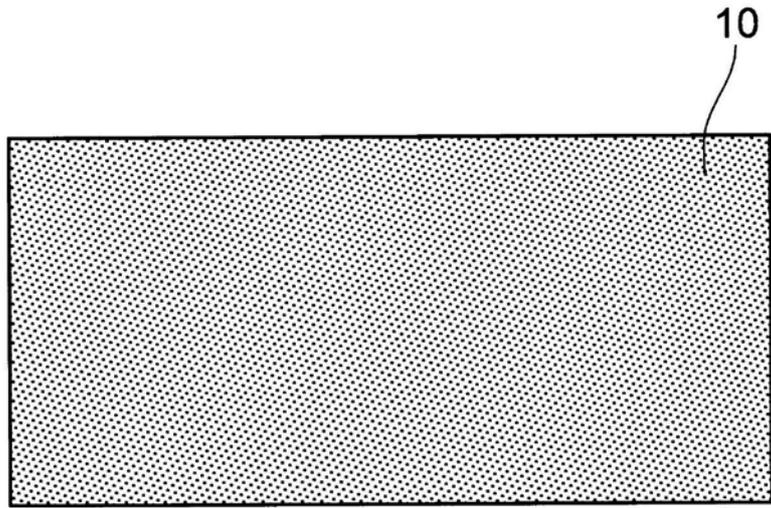


图4B

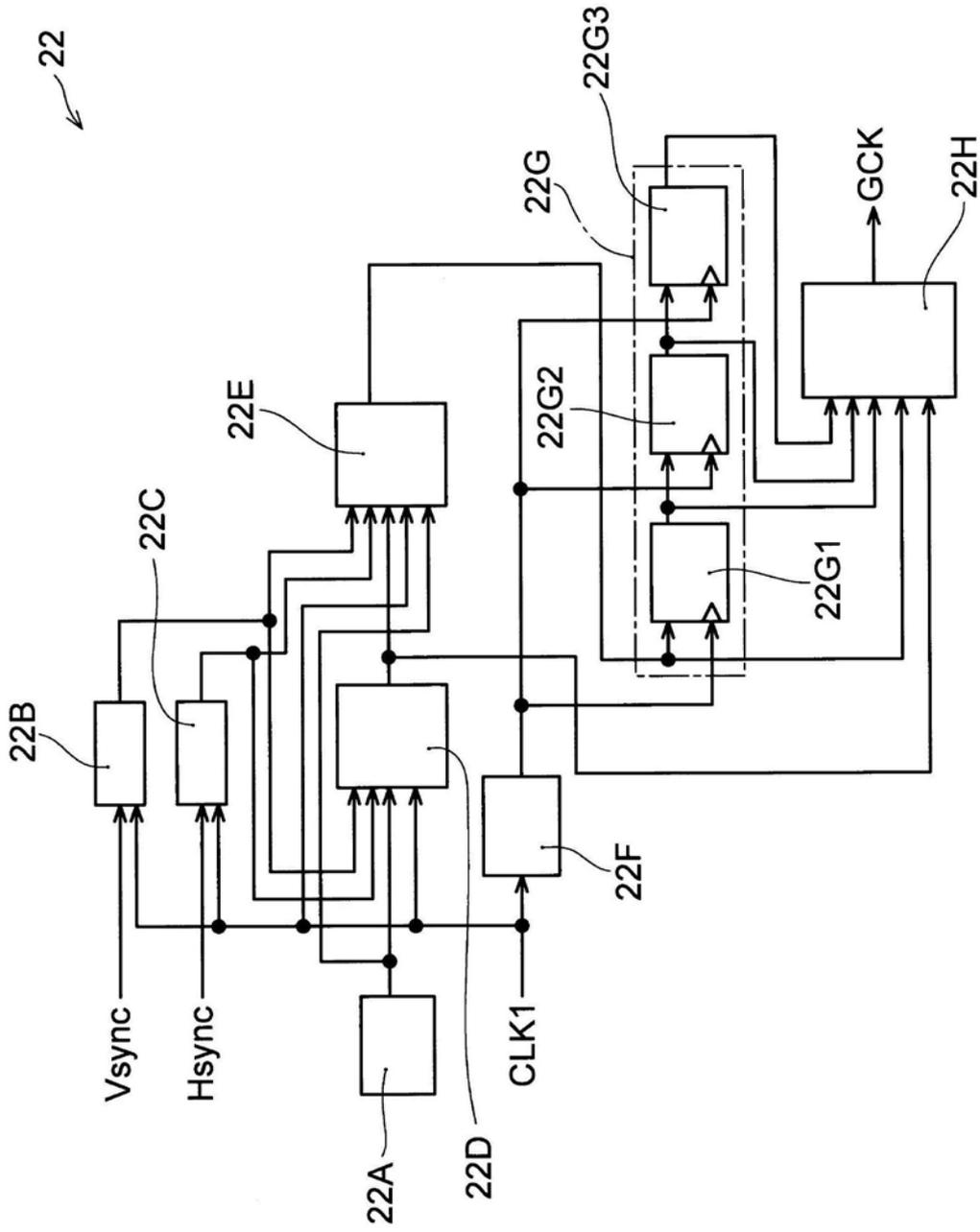


图5

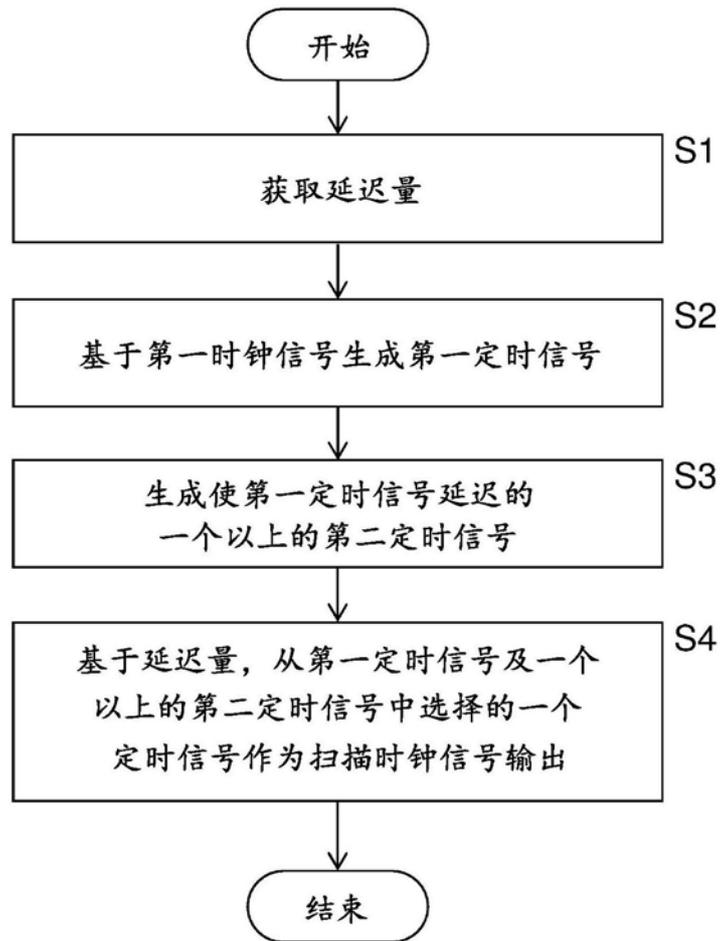


图6

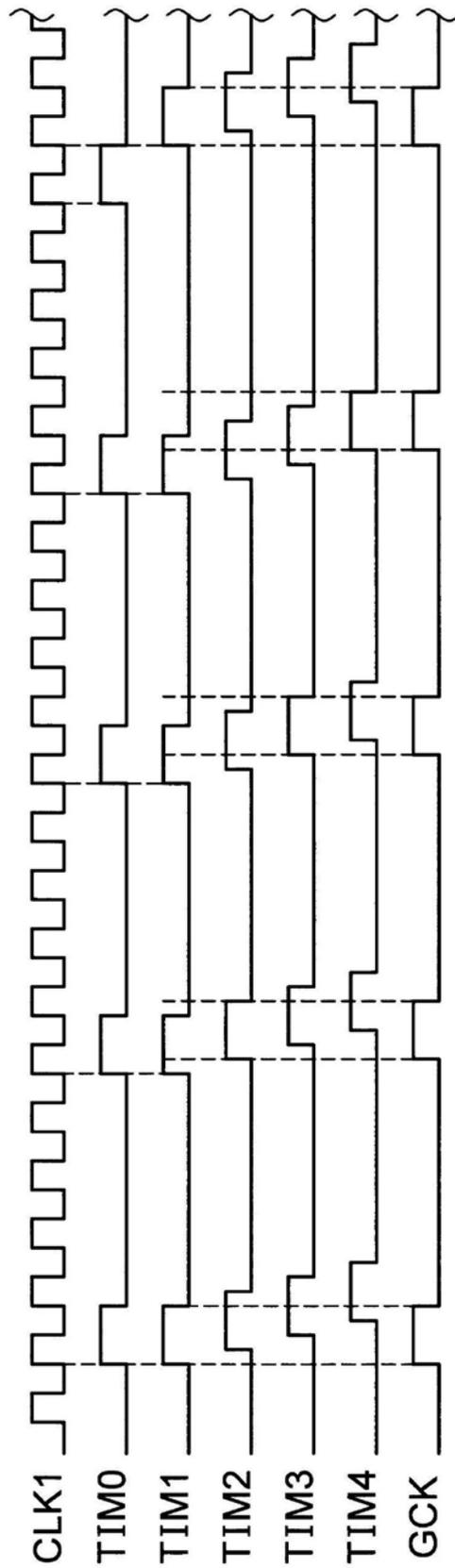


图7A

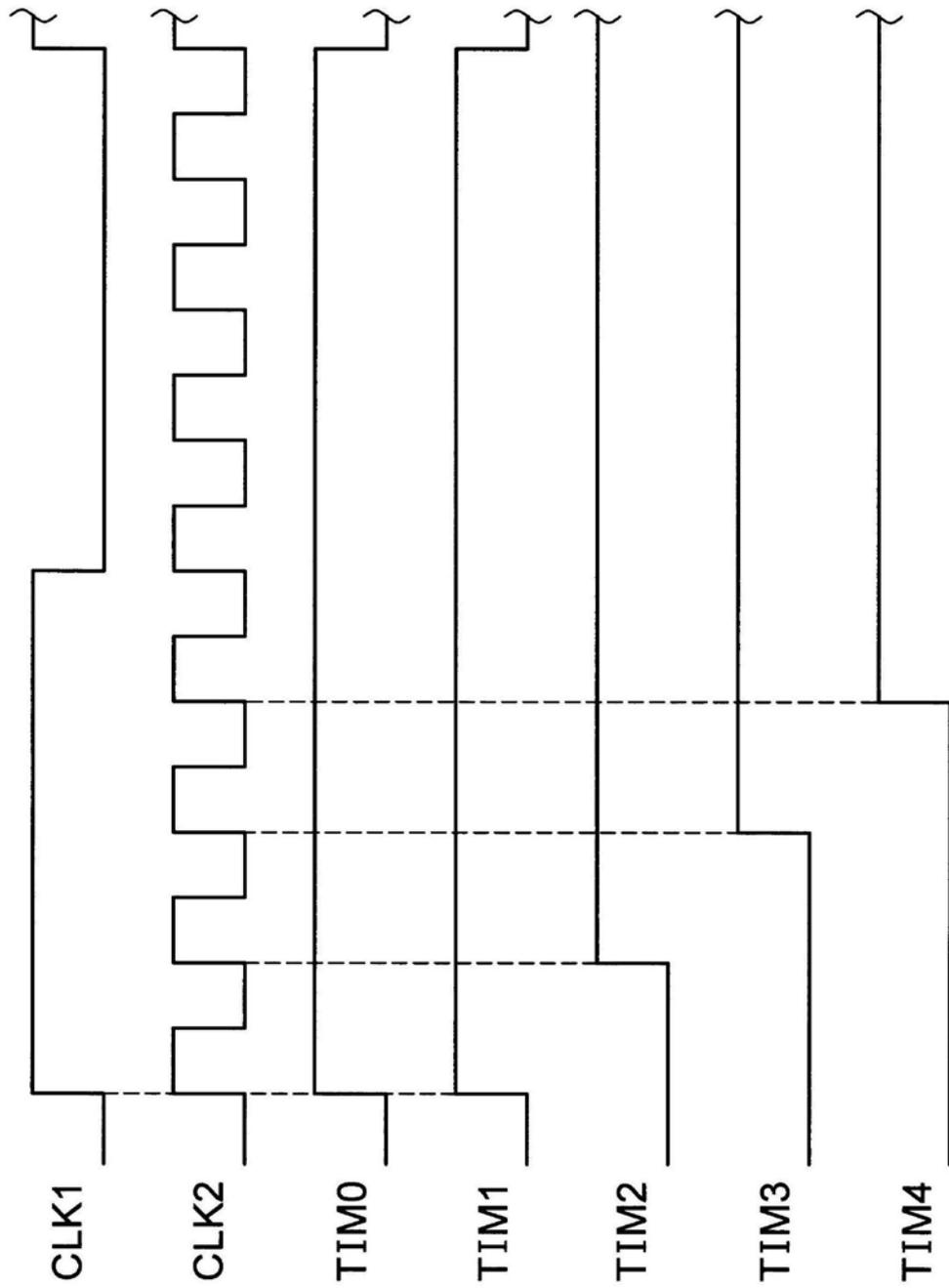


图7B