

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成22年2月12日 (2010.2.12)

【公開番号】特開2008-170758(P2008-170758A)

【公開日】平成20年7月24日 (2008.7.24)

【年通号数】公開・登録公報2008-029

【出願番号】特願2007-4312(P2007-4312)

【国際特許分類】

G 0 2 F 1/1345 (2006.01)

G 0 2 F 1/1368 (2006.01)

G 0 2 F 1/1343 (2006.01)

G 0 2 F 1/133 (2006.01)

G 0 9 F 9/30 (2006.01)

G 0 9 F 9/00 (2006.01)

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

【 F I 】

G 0 2 F 1/1345

G 0 2 F 1/1368

G 0 2 F 1/1343

G 0 2 F 1/133 5 2 0

G 0 9 F 9/30 3 3 0 Z

G 0 9 F 9/00 3 4 6 A

G 0 9 G 3/36

G 0 9 G 3/20 6 2 1 M

G 0 9 G 3/20 6 1 2 D

G 0 9 G 3/20 6 1 1 C

【手続補正書】

【提出日】平成21年12月17日 (2009.12.17)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

表示用第 1 基板と、前記表示用第 1 基板に対向して配置された表示用第 2 基板と、を備えた表示装置であって、

前記表示用第 1 基板に、該表示用第 1 基板の外部から入力された電源電位から所定の電源電位を生成する電源回路と、前記電源回路に接続されたコンデンサと、前記表示用第 2 基板との電氣的接続を行なう対向導通部と、を形成し、

前記コンデンサと前記対向導通部とは、積層方向に互いに重畳する領域を有して形成されたことを特徴とする表示装置。

【請求項 2】

前記対向導通部には一定周期で電位が反転する反転信号が印加されてなり、

前記コンデンサの両極の電位は前記反転信号と同一の周期と位相で反転されてなることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記対向導通部には一定周期で電位が反転する反転信号が印加されてなり、

前記コンデンサを構成する複数の電極のうち、最も前記対向導通部に近い電極には D C 電位が印加されてなることを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

前記電源回路は、第 1 インバーター回路と、p 型の第 1 トランジスタと、n 型の第 1 トランジスタと、を含み、

前記コンデンサの一端は、前記第 1 インバーター回路の出力に接続され、前記コンデンサの他端は、前記 p 型の第 1 トランジスタおよび前記 n 型の第 1 トランジスタのドレイン電極に接続されてなることを特徴とする請求項 1 に記載の表示装置。

【請求項 5】

前記表示用第 1 基板は、走査線駆動回路を備え、

前記電源回路は、

第 1 インバーター回路と、第 2 インバーター回路と、前記第 2 インバーター回路の出力に接続される第 3 インバーター回路と、第 1 p 型スイッチングトランジスタと、第 2 p 型スイッチングトランジスタと、第 1 n 型スイッチングトランジスタと、第 2 n 型スイッチングトランジスタと、を含み、前記第 1 インバーター回路および前記第 2 インバーター回路には、ポンピングパルス信号が入力され、前記第 1 p 型スイッチングトランジスタおよび前記第 2 p 型スイッチングトランジスタのソース電極は、前記第 1 n 型スイッチングトランジスタおよび前記第 2 n 型スイッチングトランジスタのソース電極は、第 1 バイパスコンデンサの一端および前記走査線駆動回路に接続され、前記走査線駆動回路に負電源電圧を出力し、

前記コンデンサは、

第 1 フライングキャパシタを含み、前記第 1 フライングコンデンサの一端は、前記第 1 インバーター回路の出力に接続され、前記第 1 フライングキャパシタの他端は、前記第 1 p 型スイッチングトランジスタおよび前記第 1 n 型スイッチングトランジスタのドレイン電極と、前記第 2 p 型スイッチングトランジスタおよび前記第 2 n 型スイッチングトランジスタのゲート電極に接続されることを特徴とする請求項 4 に記載の表示装置。

【請求項 6】

一端が、前記第 3 インバーター回路の出力に接続され、他端が、前記第 1 p 型スイッチングトランジスタおよび前記第 1 n 型スイッチングトランジスタのゲート電極と、前記第 2 p 型スイッチングトランジスタおよび前記第 2 n 型スイッチングトランジスタのドレイン電極に接続される第 2 フライングキャパシタをさらに含むことを特徴とする請求項 5 に記載の表示装置。

【請求項 7】

前記電源回路は、

第 4 インバーター回路と、第 5 インバーター回路と、前記第 5 インバーター回路の出力に接続される第 6 インバーター回路と、第 3 p 型スイッチングトランジスタと、第 4 p 型スイッチングトランジスタと、第 3 n 型スイッチングトランジスタと、第 4 n 型スイッチングトランジスタと、を含み、前記第 4 インバーター回路および前記第 6 インバーター回路には、ポンピングパルス信号が入力され、前記第 3 p 型スイッチングトランジスタおよび前記第 4 p 型スイッチングトランジスタのソース電極は、前記第 3 n 型スイッチングトランジスタおよび前記第 3 n 型スイッチングトランジスタのソース電極は、第 2 バイパスコンデンサの一端および前記走査線駆動回路に接続され、前記走査線駆動回路に正電源電圧を出力し、

前記コンデンサは、

第 3 フライングキャパシタを含み、前記第 3 フライングキャパシタの一端は、前記第 4 インバーター回路の出力に接続され、前記第 2 フライングキャパシタの他端は、前記第 3 p 型スイッチングトランジスタおよび前記第 3 n 型スイッチングトランジスタのドレイン電極と、前記第 4 p 型スイッチングトランジスタおよび前記第 4 n 型スイッチングトランジスタのゲート電極に接続されることを特徴とする請求項 6 に記載の表示装置。

【請求項 8】

一端が、前記第 6 インバーター回路の出力に接続され、他端が、前記第 3 p 型スイッチングトランジスタおよび前記第 3 n 型スイッチングトランジスタのゲート電極と、前記第 4 p 型スイッチングトランジスタおよび前記第 4 n 型スイッチングトランジスタのドレイン電極に接続される第 4 フライングキャパシタをさらに含むことを特徴とする請求項 7 に記載の表示装置。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一項に記載の表示装置を用いたことを特徴とする電子機器。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 2

【補正方法】変更

【補正の内容】

【0 0 1 2】

対向導通部と重ねたコンデンサをバイパスコンデンサとして使用するような場合、対向導通部を A C 駆動する場合にはバイパスコンデンサにノイズがのってしまうが、最も前記対向導通部に近い電極を D C 電位に固定してやればシールドとして機能するのでこのような影響を軽減できる。

さらに本発明のある様態の表示装置は、前記電源回路は、第 1 インバーター回路と、p 型の第 1 トランジスタと、n 型の第 1 トランジスタと、を含み、前記コンデンサの一端は、前記第 1 インバーター回路の出力に接続され、前記コンデンサの他端は、前記 p 型の第 1 トランジスタおよび前記 n 型の第 1 トランジスタのドレイン電極に接続されてなることを特徴とする。

さらに本発明のある様態の表示装置は、前記表示用第 1 基板は、走査線駆動回路を備え、前記電源回路は、第 1 インバーター回路と、第 2 インバーター回路と、前記第 2 インバーター回路の出力に接続される第 3 インバーター回路と、第 1 p 型スイッチングトランジスタと、第 2 p 型スイッチングトランジスタと、第 1 n 型スイッチングトランジスタと、第 2 n 型スイッチングトランジスタと、を含み、前記第 1 インバーター回路および前記第 2 インバーター回路には、ポンピングパルス信号が入力され、前記第 1 p 型スイッチングトランジスタおよび前記第 2 p 型スイッチングトランジスタのソース電極は、前記第 1 n 型スイッチングトランジスタおよび前記第 2 n 型スイッチングトランジスタのソース電極は、第 1 バイパスコンデンサの一端および前記走査線駆動回路に接続され、前記走査線駆動回路に負電源電圧を出力し、前記コンデンサは、第 1 フライングキャパシタを含み、前記第 1 フライングコンデンサの一端は、前記第 1 インバーター回路の出力に接続され、前記第 1 フライングキャパシタの他端は、前記第 1 p 型スイッチングトランジスタおよび前記第 1 n 型スイッチングトランジスタのドレイン電極と、前記第 2 p 型スイッチングトランジスタおよび前記第 2 n 型スイッチングトランジスタのゲート電極に接続されることを特徴とする。

さらに本発明のある様態の表示装置は、一端が、前記第 3 インバーター回路の出力に接続され、他端が、前記第 1 p 型スイッチングトランジスタおよび前記第 1 n 型スイッチングトランジスタのゲート電極と、前記第 2 p 型スイッチングトランジスタおよび前記第 2 n 型スイッチングトランジスタのドレイン電極に接続される第 2 フライングキャパシタをさらに含むことを特徴とする。

さらに本発明のある様態の表示装置は、前記電源回路は、第 4 インバーター回路と、第 5 インバーター回路と、前記第 5 インバーター回路の出力に接続される第 6 インバーター回路と、第 3 p 型スイッチングトランジスタと、第 4 p 型スイッチングトランジスタと、第 3 n 型スイッチングトランジスタと、第 4 n 型スイッチングトランジスタと、を含み、前記第 4 インバーター回路および前記第 6 インバーター回路には、ポンピングパルス信号が入力され、前記第 3 p 型スイッチングトランジスタおよび前記第 4 p 型スイッチングト

ランジスタのソース電極は、前記第 3 n 型スイッチングトランジスタおよび前記第 3 n 型スイッチングトランジスタのソース電極は、第 2 バイパスコンデンサの一端および前記走査線駆動回路に接続され、前記走査線駆動回路に正電源電圧を出力し、前記コンデンサは、第 3 フライングキャパシタを含み、前記第 3 フライングキャパシタの一端は、前記第 4 インバーター回路の出力に接続され、前記第 2 フライングキャパシタの他端は、前記第 3 p 型スイッチングトランジスタおよび前記第 3 n 型スイッチングトランジスタのドレイン電極と、前記第 4 p 型スイッチングトランジスタおよび前記第 4 n 型スイッチングトランジスタのゲート電極に接続されることを特徴とする。

さらに本発明のある様態の表示装置は、一端が、前記第 6 インバーター回路の出力に接続され、他端が、前記第 3 p 型スイッチングトランジスタおよび前記第 3 n 型スイッチングトランジスタのゲート電極と、前記第 4 p 型スイッチングトランジスタおよび前記第 4 n 型スイッチングトランジスタのドレイン電極に接続される第 4 フライングキャパシタをさらに含むことを特徴とする。