

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국

(43) 국제공개일

2023년 1월 12일 (12.01.2023)



(10) 국제공개번호

WO 2023/282686 A1

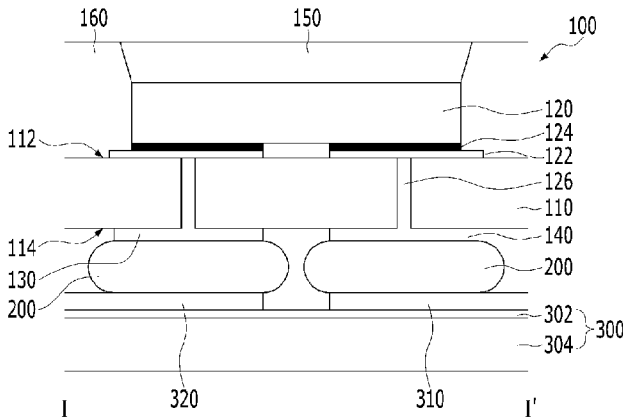
- (51) 국제특허분류:  
H01L 27/15 (2006.01) H01L 33/62 (2010.01)  
H01L 25/075 (2006.01) H01L 33/48 (2010.01)  
H01L 33/60 (2010.01) H01L 33/64 (2010.01)  
H01L 33/50 (2010.01) H01L 27/12 (2006.01)
- (21) 국제출원번호: PCT/KR2022/009916
- (22) 국제출원일: 2022년 7월 8일 (08.07.2022)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:  
63/220,201 2021년 7월 9일 (09.07.2021) US  
63/243,509 2021년 9월 13일 (13.09.2021) US  
17/858,514 2022년 7월 6일 (06.07.2022) US
- (71) 출원인: 서울반도체 주식회사 (SEOUL SEMICONDUCTOR CO., LTD.) [KR/KR]; 15429 경기도 안산시 단원구 산단로 163번길 97-11, Gyeonggi-do (KR).
- (72) 발명자: 김혜인 (KIM, Hye In); 15429 경기도 안산시 단원구 산단로 163번길 97-11, Gyeonggi-do (KR). 손정훈

(SON, Jung Hun); 15429 경기도 안산시 단원구 원시동 산단로 163번길 97-11, Gyeonggi-do (KR). 네이마사미 (NEI, Masami); 15429 경기도 안산시 단원구 원시동 산단로 163번길 97-11, Gyeonggi-do (KR).

- (74) 대리인: 특허법인에이아이피 (AIP PATENT & LAW FIRM); 06239 서울특별시 강남구 테헤란로14길 30-1, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE,

(54) Title: LIGHT-EMITTING DEVICE AND LIGHT-EMITTING MODULE COMPRISING SAME

(54) 발명의 명칭: 발광 장치 및 이를 포함하는 발광모듈



(57) Abstract: A light-emitting module according to an embodiment of the present invention comprises: light-emitting diode chips mounted on a first surface of a support substrate; a wavelength conversion member formed on the light-emitting surfaces of the light emitting diode chips, and a reflection member formed to surround the side surfaces of the wavelength conversion member; electrode pads formed on a second surface of the support substrate to be respectively electrically connected to the light-emitting diode chips; a circuit board having formed thereon a circuit pattern electrically connected to the electrode pads; and a conductive bonding material formed between the electrode pads and the circuit pattern to electrically connect same, wherein the thermal expansion coefficients of the support substrate, the electrode pads, and the conductive bonding material are different from one another, and the thermal expansion coefficients increase from the support substrate toward the circuit board.

(57) 요약서: 본 발명의 실시예에 의한 발광모듈은, 지지기판의 제1면에 실장된 발광 다이오드 칩; 상기 발광 다이오드 칩의 발광면에 형성되는 파장 변환 부재 및 상기 파장 변환 부재의 측면을 둘러싸도록 형성된 반사부재; 상기 지지기판의 제2면에 형성되어 상기 발광 다이오드 칩과 각각 전기적으로 연결되는 전극패드; 상기 전극패드와 전기적으로 연결되는 회로패턴이 형성된 회로기판; 및 상기 전극패드와 회로패턴 사이에 형성되어 이를 전기적으로 연결시키는 전도성 본딩물질을 포함하며, 상기 지지기판, 전극패드 및 전도성 본딩물질의 열팽창계수가 서로 상이하고, 상기 지지기판에서 회로기판으로 갈수록 열팽창계수가 증가한다.



WO 2023/282686 A1

LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

- 국제조사보고서와 함께 (조약 제21조(3))
- 청구범위 보정 기한 만료 전의 공개이며, 보정서를 접수하는 경우 그에 관하여 별도 공개함 (규칙 48.2(h))

## 발광 장치 및 이를 포함하는 발광모듈

### 기술분야

- [1] 본 발명의 실시예는 발광 장치에 관한 것으로, 특히 발광 다이오드 칩이 실장된 발광 장치 및 이를 포함하는 발광 모듈에 관한 것이다.

### 배경기술

- [2] 최근 발광 다이오드(Light Emitting Diode, LED) 칩을 광원으로 사용하여 다양한 장치가 개발되고 있다. 발광 다이오드는 전자와 정공의 재결합을 통해 발생하는 광을 방출하는 반도체 소자로서, 수명이 길고, 소비 전력이 낮으며, 응답 속도가 빠르기 때문에 디스플레이, 자동차 램프, 일반 조명 등의 여러 분야에서 사용되고 있다.
- [3] 종래의 발광 장치는 지지기판의 제1면에 형성되는 적어도 하나의 상기 발광 다이오드 칩, 상기 발광 다이오드 칩의 발광면에 형성되는 파장 변환 부재 및 상기 지지기판의 제2면에 형성되며 상기 발광 다이오드 칩의 전극과 전기적으로 연결되는 전극 패드를 포함하여 구성된다.
- [4] 또한, 상기 발광 장치가 회로기판에 실장되어 적어도 하나 이상의 광을 방출하는 발광 모듈을 구현할 수 있다. 이 경우, 상기 발광 장치가 상기 회로기판에 실장될 때, 상기 지지기판의 제2면에 형성되는 전극패드와 상기 회로기판의 제1면에 형성되는 회로패턴이 전기적으로 연결되어야 하는데, 이를 위해 상기 전극패드와 회로패턴 사이에는 전도성 본딩물질이 형성된다.
- [5] 상기 발광 장치가 상기 회로기판에 실장되어 발광 모듈이 구현되는 경우, 이러한 발광 모듈이 구동될 때 상기 발광 장치에 형성된 다수의 발광 다이오드 칩들에서 상당한 열이 발생되는데, 이 때, 상기 발광 모듈을 구성하는 구성요소들 즉, 지지기판, 전극패드, 전도성 본딩물질, 회로기판 각각의 열팽창계수의 차이로 인해 소정의 구성요소 일 예로, 상기 전극 패드 또는 전도성 본딩물질에서 크랙이 발생될 수 있다. 이러한 크랙은 상기 발광 장치와 회로기판 간의 접촉 불량을 야기하는 원인이 될 수 있다.

### 발명의 상세한 설명

#### 기술적 과제

- [6] 본 발명의 실시예는 발광 장치의 전극 패드 하부면에 열팽창 보상층을 형성함으로써, 상기 발광 장치에 실장된 적어도 하나의 발광 다이오드 칩에서 발생하는 발열에 따른 상기 전극 패드, 회로기판의 일면에 형성된 회로패턴, 상기 전극 패드와 회로패턴 사이에 형성된 전도성 본딩물질들 간의 열팽창계수

차이로 인한 크랙을 방지하고, 이를 통해 발광 장치의 구동 불량 문제를 극복할 수 있는 발광 장치 및 이를 포함하는 발광모듈을 제공함을 목적으로 한다.

### 과제 해결 수단

- [7] 상기 목적을 달성하기 위하여 본 발명의 실시예에 의한 발광 장치는, 지지기판; 상기 지지기판의 제1 면에 실장된 발광 다이오드 칩; 상기 발광 다이오드 칩의 발광면에 형성되는 파장 변환 부재 및 상기 파장 변환 부재의 측면을 둘러싸도록 형성된 반사부재; 상기 지지기판의 제2 면에 형성되어 상기 발광 다이오드 칩과 전기적으로 연결되는 전극패드; 상기 전극패드의 일면에 형성되는 전도성 본딩물질 및 상기 전도성 본딩물질의 일면에 형성되는 열팽창 보상층을 포함하며, 상기 열팽창 보상층은 도전층 및 절연층을 포함하고, 상기 절연층의 적어도 일부는 도전층 사이에 형성되며, 상기 도전층의 일부는 상기 절연층에 의해 둘러싸인다.
- [8] 상기 지지기판은 AlN을 포함한 세라믹 재질로 구현되며, 상기 반사부재는 화이트 색을 갖는 실리콘 재질로 구현될 수 있다.
- [9] 상기 전극 패드와 소정 간격 이격되어 상기 지지기판의 제2 면에 형성되는 방열부재를 더 포함할 수 있다.
- [10] 상기 방열부재는 일체형의 플레이트 형상으로 구현되거나, 또는 별집 형상의 분리된 패턴들로 구현될 수 있다.
- [11] 상기 전극패드는 이와 대응하는 상기 발광 다이오드 칩과 전기적으로 연결되는 한 쌍의 제1 및 제2 전극패드를 포함할 수 있다.
- [12] 상기 제1 및 제2 전극 패드들은 동일한 극성 패드이고, 상기 지지기판의 제2 면 상에 서로 상하 또는 좌우로 대칭되어 형성될 수 있다.
- [13] 상기 전극패드는 모서리 부분이 소정의 곡률을 갖는 패턴 형상으로 구현될 수 있다.
- [14] 상기 열팽창 보상층은 상기 전극패드와 상기 전도성 본딩물질 사이에 형성되며, 상기 열팽창 보상층은, 적어도 하나의 비아홀을 갖는 상기 절연층과, 상기 절연층의 제1 면에 형성되는 제1 도전층 및 상기 절연층의 제2 면에 형성되는 제2 도전층을 포함하고, 상기 제1 도전층과 제2 도전층은 상기 비아홀을 통해 전기적으로 연결될 수 있다.
- [15] 상기 절연층은 상기 전극패드 및 전도성 본딩물질에 비해 상대적으로 열팽창계수가 작은 폴리이미드 재질로 구현될 수 있다.
- [16] 상기 제1 도전층 및 제2 도전층은 상기 전극패드와 동일한 재질로 구현되고, 상기 전극패드와 동일한 너비와 형상을 갖는 패턴 형상으로 구현될 수 있다.
- [17] 상기 절연층은 단면상 상기 제1 도전층 및 제2 도전층보다 외측으로 소정 간격 돌출되는 형상의 패턴으로 구현될 수 있다.
- [18] 본 발명의 다른 실시예에 의한 발광모듈은, 지지기판의 제1 면에 실장된 발광 다이오드 칩; 상기 발광 다이오드 칩의 발광면에 형성되는 파장 변환 부재 및

상기 과장 변환 부재의 측면을 둘러싸도록 형성된 반사부재; 상기 지지기판의 제2 면에 형성되어 상기 발광 다이오드 칩과 전기적으로 연결되는 전극패드; 상기 전극패드와 전기적으로 연결되는 회로패턴이 형성된 회로기판; 및 상기 전극패드와 회로패턴 사이에 형성되어 이를 전기적으로 연결시키는 전도성 본딩물질을 포함하며, 상기 지지기판, 전극패드 및 전도성 본딩물질의 열팽창계수가 서로 상이하고, 상기 지지기판에서 회로기판으로 갈수록 열팽창계수가 증가한다.

- [19] 상기 지지기판은 AIN을 포함한 세라믹 재질로 구현되며, 상기 반사부재는 화이트 색을 갖는 실리콘 재질로 구현될 수 있다.
- [20] 상기 전극패드는 이와 대응하는 상기 발광 다이오드 칩과 전기적으로 연결되는 한 쌍의 제1 및 제2 전극패드를 포함할 수 있다.
- [21] 상기 제1 및 제2 전극 패드들은 동일한 극성의 패드이고, 상기 지지기판의 제2 면 상에 상하 또는 좌우로 서로 대칭되어 형성될 수 있다.
- [22] 상기 전극패드는 모서리 부분이 소정의 곡률을 갖는 패턴 형상으로 구현될 수 있다.
- [23] 상기 전극패드와 전도성 본딩물질 사이에 열팽창 보상층이 더 포함되며, 상기 열팽창 보상층은, 적어도 하나의 비아홀을 갖는 절연층과, 상기 절연층의 제1 면에 형성되는 제1 도전층 및 상기 절연층의 제2 면에 형성되는 제2 도전층을 포함하고, 상기 제1 도전층과 제2 도전층은 상기 비아홀을 통해 전기적으로 연결될 수 있다.
- [24] 상기 절연층은 상기 전극패드 및 전도성 본딩물질에 비해 상대적으로 열팽창계수가 작은 폴리이미드 재질로 구현될 수 있다.
- [25] 상기 제1 도전층 및 제2 도전층은 상기 전극패드와 동일한 재질로 구현되고, 상기 전극패드와 동일한 너비와 형상을 갖는 패턴 형상으로 구현될 수 있다.
- [26] 상기 절연층은 단면상 상기 제1 도전층 및 제2 도전층보다 외측으로 소정 간격 돌출되는 형상의 패턴으로 구현될 수 있다.

### 발명의 효과

- [27] 이와 같은 본 발명에 의하면, 발광 장치의 전극 패드 하부면에 열팽창 보상층을 형성함으로써, 상기 발광 장치에 실장된 발광 다이오드 칩의 발열에 따른 상기 전극 패드, 회로기판의 일면에 형성된 회로패턴, 상기 전극 패드와 회로패턴 사이에 형성된 전도성 본딩물질들 간의 열팽창계수 차이로 인해 발생하는 크랙을 방지하고, 이를 통해 발광 장치의 구동 불량 문제를 극복할 수 있다.

### 도면의 간단한 설명

- [28] 도 1은 본 발명의 실시예에 의한 발광 장치의 상면도이다.
- [29] 도 2는 도 1에 도시된 발광 장치의 일 영역(II-II)에 대한 단면도이다.
- [30] 도 3a 및 도 3b는 도 1에 도시된 발광 장치의 배면도이다.
- [31] 도 4는 도 1 및 도 3a에 도시된 발광장치 및 이를 포함한 발광 모듈의 일

영역(I-I)에 대한 단면도이다.

- [32] 도 5는 본 발명의 다른 실시예에 의한 발광 장치의 상면도이다.
- [33] 도 6은 도 5에 도시된 발광 장치의 배면도이다.
- [34] 도 7은 도 5 및 도 6에 도시된 발광장치 및 이를 포함한 발광 모듈의 일 영역(IV-IV')에 대한 단면도이다.
- [35] 도 8은 도 5 및 도 6에 도시된 발광장치 및 이를 포함한 발광 모듈의 일 영역(III-III')에 대한 단면도이다.
- [36] 도 9는 도 8에 도시된 열팽창 보상층의 확대 단면도이다.
- [37] 도 10은 도 5에 도시된 전극 패드의 확대 평면도이다.

### 발명의 실시를 위한 형태

- [38] 위 발명의 배경이 되는 기술 관에 기재된 내용은 오직 본 발명의 기술적 사상에 대한 배경 기술의 이해를 돕기 위한 것이며, 따라서 그것은 본 발명의 기술 분야의 당업자에게 알려진 선행 기술에 해당하는 내용으로 이해될 수 없다.
- [39] 아래의 서술에서, 설명의 목적으로, 다양한 실시예들의 이해를 돕기 위해 많은 구체적인 세부 내용들이 제시된다. 그러나, 다양한 실시예들이 이러한 구체적인 세부 내용들 없이 또는 하나 이상의 동등한 방식으로 실시될 수 있다는 것은 명백하다. 다른 예시들에서, 잘 알려진 구조들과 장치들은 장치는 다양한 실시예들을 불필요하게 이해하기 어렵게 하는 것을 피하기 위해 블록도로 표시된다.
- [40]도면에서, 레이어들, 필름들, 패널들, 영역들 등의 크기 또는 상대적인 크기는 명확한 설명을 위해 과장될 수 있다. 또한, 동일한 참조 번호는 동일한 구성 요소를 나타낸다.
- [41]명세서 전체에서, 어떤 소자 또는 레이어가 다른 소자 또는 레이어와 "연결되어 있다"고 서술되어 있으면, 이는 직접적으로 연결되어 있는 경우뿐 아니라, 그 중간에 다른 소자나 레이어를 사이에 두고 간접적으로 연결되어 있는 경우도 포함한다. 그러나, 만약 어떤 부분이 다른 부분과 "직접적으로 연결되어 있다"고 서술되어 있으면, 이는 해당 부분과 다른 부분 사이에 다른 소자가 없음을 의미할 것이다. "X, Y, 및 Z 중 적어도 어느 하나", 그리고 "X, Y, 및 Z로 구성된 그룹으로부터 선택된 적어도 어느 하나"는 X 하나, Y 하나, Z 하나, 또는 X, Y, 및 Z 중 둘 또는 그 이상의 어떤 조합 (예를 들면, XYZ, XYY, YZ, ZZ) 으로 이해될 것이다. 여기에서, "및/또는"은 해당 구성들 중 하나 또는 그 이상의 모든 조합을 포함한다.
- [42]여기에서, 첫번째, 두번째 등과 같은 용어가 다양한 소자들, 요소들, 지역들, 레이어들, 및/또는 섹션들을 설명하기 위해 사용될 수 있지만, 이러한 소자들, 요소들, 지역들, 레이어들, 및/또는 섹션들은 이러한 용어들에 한정되지 않는다. 이러한 용어들은 하나의 소자, 요소, 지역, 레이어, 및/또는 섹션을 다른 소자, 요소, 지역, 레이어, 및 또는 섹션과 구별하기 위해 사용된다. 따라서, 일

실시예에서의 첫번째 소자, 요소, 지역, 레이어, 및/또는 섹션은 다른 실시예에서 두번째 소자, 요소, 지역, 레이어, 및/또는 섹션이라 칭할 수 있다.

- [43] "아래", "위" 등과 같은 공간적으로 상대적인 용어가 설명의 목적으로 사용될 수 있으며, 그렇게 함으로써 도면에서 도시된 대로 하나의 소자 또는 특징과 다른 소자(들) 또는 특징(들)과의 관계를 설명한다. 이는 도면 상에서 하나의 구성 요소의 다른 구성 요소에 대한 관계를 나타내는 데에 사용될 뿐, 절대적인 위치를 의미하는 것은 아니다. 예를 들어, 도면에 도시된 장치가 뒤집히면, 다른 소자들 또는 특징들의 "아래"에 위치하는 것으로 묘사된 소자들은 다른 소자들 또는 특징들의 "위"의 방향에 위치한다. 따라서, 일 실시예에서 "아래" 라는 용어는 위와 아래의 양방향을 포함할 수 있다. 뿐만 아니라, 장치는 그 외의 다른 방향일 수 있다 (예를 들어, 90도 회전된 혹은 다른 방향에서), 그리고, 여기에서 사용되는 그런 공간적으로 상대적인 용어들은 그에 따라 해석된다.
- [44] 여기에서 사용된 용어는 특정한 실시예들을 설명하는 목적이고 제한하기 위한 목적이 아니다. 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함한다" 고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 다른 정의가 없는 한, 여기에 사용된 용어들은 본 발명이 속하는 분야에서 통상적인 지식을 가진 자에게 일반적으로 이해되는 것과 같은 의미를 갖는다.
- [45] 도 1은 본 발명의 실시예에 의한 발광 장치의 상면도이고, 도 2는 도 1에 도시된 발광 장치의 일 영역(II-II)에 대한 단면도이다. 또한, 도 3a 및 도 3b는 도 1에 도시된 발광 장치의 배면도이고, 도 4는 도 1 및 도 3a에 도시된 발광장치 및 이를 포함한 발광 모듈의 단면도로서, 특정 영역(I-I)에 대한 단면을 도시하고 있다.
- [46] 도 1 내지 도 4를 참조하면, 본 발명의 실시예에 의한 발광 장치(100)는, 지지기판(110)의 제1 면(112) 상에 형성된 적어도 하나 이상의 발광 다이오드 칩(120)과, 상기 발광 다이오드 칩(120)의 발광면에 형성되는 파장 변환 부재(150)와, 상기 파장 변환 부재(150)의 측면을 둘러싸도록 형성된 반사 부재(160) 및 상기 지지기판(110)의 제2 면(114)에 형성되며 상기 발광 다이오드 칩(120)의 전극과 전기적으로 연결되는 적어도 하나 이상의 전극 패드들(140), 상기 전극 패드(140)와 소정 간격 이격되어 상기 지지기판(110)의 제2 면(114)에 형성되는 방열부재(130 또는 132)를 포함할 수 있다.
- [47] 이 때, 상기 지지기판(110)은 AlN를 포함한 세라믹 재질로 구현될 수 있으며, 이로 인해 상기 발광 다이오드 칩(120)에서 발생하는 광의 반사가 가능하게 되어 광추출 효율이 향상될 수 있다.
- [48] 보다 구체적으로, 먼저 도 1 및 도 3에 도시된 바와 같이 상기 지지기판(110)의 제1 면(112) 상에는 적어도 하나 이상의 발광 다이오드 칩(120)과 상기 발광 다이오드 칩(120)의 발광면에 형성되는 파장 변환 부재(150) 및 상기 파장 변환 부재(150)의 측면을 둘러싸도록 형성된 반사 부재(160)가 형성될 수 있다. 이 때, 상기 반사 부재(160)는 일 예로 화이트 색을 가지는 실리콘 재질로 구현될 수

있다.

- [49] 도 1에 도시된 실시예에서는 상기 발광 다이오드 칩(120)들이 일렬로 배치된 구조가 개시되어 있으나, 이는 하나의 실시예로서 상기 발광 장치(100)가 이에 한정되는 것은 아니다. 즉, 상기 발광 다이오드 칩(120)들이 복수의 행으로 배치되는 구조로 구현될 수도 있다.
- [50] 도 3을 참조하면, 상기 파장 변환 부재(150)는 상기 발광 다이오드 칩(120)의 발광면을 덮도록 형성될 수 있다. 상기 파장 변환 부재(150)는 발광 다이오드 칩(120)에서 방출하는 광의 파장을 변환하여, 백색광 또는 특정 색의 광이 방출되도록 한다. 상기 파장 변환 부재(150)는 실리콘이나 에폭시 같은 투명 수지, 유리, 세라믹 등에 광의 파장을 변환시키는 파장 변환 물질이 혼합된 것일 수 있다. 예를 들어, 투명 수지는 투명 실리콘(Silicone)일 수 있다.
- [51] 상기 파장 변환 물질은 형광체를 포함할 수 있다. 예를 들어, 그린파장 대역을 발광하는 형광체로서는 이트륨·알루미늄·가넷계 형광체(예를 들면  $Y_3(Al, Ga)_5O_{12}:Ce$ ), 루테튬·알루미늄·가넷계 형광체(예를 들어  $Lu_3(Al, Ga)_5O_{12}:Ce$ ), 테르븀·알루미늄·가넷계 형광체(예를 들면  $Tb_3(Al, Ga)_5O_{12}:Ce$ ), 실리케이트계 형광체(예를 들면  $(Ba, Sr)_2SiO_4:Eu$ ), 클로로실리케이트계 형광체(예를 들면  $Ca_8Mg(SiO_4)_4Cl_2:Eu$ ),  $\beta$ 사이알론계 형광체(예를 들면  $Si_{6-z}Al_zO_zN_{8-z}:Eu$  ( $0 < z < 4.2$ )), SGS계 형광체(예를 들면  $SrGa_2S_4:Eu$ ) 등을 들 수 있다. 옐로우 광의 형광체로서는,  $\alpha$ 사이알론계 형광체(예를 들면  $M_z(Si, Al)_{12}(O, N)_{16}$  (단,  $0 < z \leq 2$ 이고, M은 Li, Mg, Ca, Y 및 La와 Ce을 제외한 란탄족 원소) 등을 들 수 있다.
- [52] 이 밖에, 상기 그린파장 영역을 발광하는 형광체 중에는 옐로우 파장 영역을 발광하는 형광체도 있다. 또한, 예를 들면, 이트륨·알루미늄·가넷계 형광체는 Y의 일부를 Gd으로 치환함으로써 발광 피크 파장을 장파장 쪽으로 옮길 수 있어 옐로우 파장 영역의 발광이 가능하다. 또한, 이들 중에는 주옐로우 파장 영역을 발광이 가능한 형광체도 있다.
- [53] 레드파장 영역을 발광하는 형광체로서는 질소 함유 알루미늄실리콘칼슘(CASN 또는 SCASN)계 형광체(예를 들면  $(Sr, Ca)AlSiN_3:Eu$ ) 등을 들 수 있다. 이 밖에, 망간 활성화 불화물계 형광체(일반식 (I)  $A_2[M_{1-a}Mn_aF_6]$ 로 표현되는 형광체)가 있다. 단, 상기 일반식 (I) 중 A는 K, Li, Na, Rb, Cs 및  $NH_4$ 로 이루어진 군에서 선택되는 적어도 1종이고, M은 제4족 원소 및 제14족 원소로 이루어지는 군에서 선택되는 적어도 1종의 원소이며, a는  $0 < a < 0.2$ 를 충족)을 들 수 있다. 이 망간 활성화 불화물계 형광체의 대표예로서는, 망간 활성화 불화실리콘칼슘의 형광체(예를 들면  $K_2SiF_6:Mn$ )가 있다. 또한, 옥시도할라이드(oxidohalide) 호스트 격자에 기초한 망간 활성화 형광체(일반식 (II)  $(A_{4-a}B_a)_{m/2+n/2}X_{2m}[MX_4O_2]_n$ 로 표현되는 형광체)가 있다. 단, 상기 일반식 (II) 중 A는 수소(H) 및/또는 중수소(D)이고, B는 Li, Na, K, Rb, Cs,  $NH_4$ ,  $ND_4$ , 및/또는  $NR_4$ 이며, 여기서, R은 알킬 또는 아릴 라디칼이고, X는 F 및/또는 Cl이고, M은

Cr, Mo, W 및/또는 Re이며,  $0 \leq na \leq 4$ ,  $0 < m \leq 10$ , 및  $1 \leq n \leq 10$  이다.

- [54] 또한, 상기 반사 부재(160)는 파장 변환 부재(150) 측면을 둘러싸도록 형성되어, 상기 발광 다이오드 칩(120)에서 방출된 광을 반사하는 동작을 수행할 수 있다. 상기 반사 부재(160)는 광을 반사하며, 일부를 흡수하여도 투과되지 않는 재질이어야 한다. 예를 들어, 반사 부재(160)는 은(Ag) 및 알루미늄(Al) 중 적어도 하나로 이루어질 수 있다. 은으로 이루어진 반사 부재(160)는 광의 반사도가 높다. 또한, 알루미늄으로 이루어진 반사 부재(160)는 파장 변환 부재(150)와 접착력이 높다. 이와 같이, 반사도 또는 접착력을 기준으로 반사 부재(160)를 은 또는 알루미늄으로 이루어진 한 층으로 형성할 수 있다. 또는 반사 부재(160)를 알루미늄-은-알루미늄으로 적층된 다층 구조로 형성하여, 접착력과 반사도가 모두 향상되도록 할 수 있다. 도면에는 미도시 되었으나, 반사 부재(160)상에는 니켈(Ni) 및 티타늄(Ti)으로 이루어진 층 중 적어도 한 층이 더 배치될 수 있다. 또한, 반사 부재(160)의 재질은 알루미늄과 은으로 한정되는 것은 아니며, 발광 다이오드 칩(120)에서 방출된 광을 반사할 수 있는 어떠한 것도 가능하다. 또한, 앞서 언급한 바와 같이 상기 반사 부재(160)는 화이트 색을 가지는 실리콘 재질로 구현될 수도 있다.
- [55] 또한, 도 1 및 도 2에 도시된 바와 같이 상기 발광 다이오드 칩(120)은 반도체 PN 접합 다이오드로 구현되는 발광소자를 포함할 수 있으며, 상기 발광 다이오드 칩(120)의 하면에 부착되는 전극(122)을 통해 소정의 전압이 인가될 수 있다. 도 2에 도시된 실시예의 경우, 상기 발광 다이오드 칩(120)들은 직렬로 연결될 수 있으며, 이에 상기 복수의 발광 다이오드 칩은 인접한 발광 다이오드 칩과 전극(122)을 공유하도록 형성될 수 있다. 일 예로, 도 2를 참조하면, 제1 발광 다이오드 칩의 N 전극과 이에 인접한 제2 발광 다이오드 칩의 P 전극이 연결되는 전극(122) 패턴을 공유하도록 형성되어 상기 전극(122) 패턴을 간절하게 하면서도 직렬로 구동이 가능하도록 할 수 있다. 이 때, 상기 발광 다이오드 칩(120)과 전극(122) 사이에는 도전성 접착층(124)이 형성될 수 있다. 상기 도전성 접착층(124)은 이방성 전도필름(ACF, anisotropic conductive film), 이방성 전도페이스트(ACP, anisotropic conductive paste), SAP(Self Assembly Paste/Epoxy+Sn-Bi), Eutectic, AuSn, AgSn, In 중 어느 하나로 구현될 수 있다.
- [56] 상기 발광 다이오드 칩(120)의 발광 동작 원리를 간략히 설명하면 다음과 같다. 도시된 바와 같이 P형, N형 반도체를 접합한 뒤, 상기 전극(122)를 통해 소정의 전압을 가해주면, P형 반도체의 정공은 N형 반도체 쪽으로 가서 가운데층으로 모이며, 이와는 반대로 N형 반도체의 전자는 P형 반도체 쪽으로 가서 전도대(conduction band)의 가장 낮은 곳인 가운데층으로 모인다. 이 전자들은 가전대(valence band)의 정공으로 자연스럽게 떨어지며, 이 때 전도대와 가전대의 높이 차이 즉, 에너지 갭에 해당하는 만큼의 에너지를 발산하는 데, 이 에너지가 빛의 형태로 방출된다. 이외에도 여러 가지 발광 방식의 발광 다이오드 칩을 사용할 수 있다.

- [57] 또한, 도 3 및 도 4에 도시된 바와 같이 상기 지지기판(110)의 제2면(114) 상에는 상기 발광 다이오드 칩(120)의 전극과 전기적으로 연결되는 적어도 하나 이상의 전극 패드들(140) 및 상기 전극 패드(140)와 소정 간격 이격되어 상기 지지기판(110)의 제2면(114)에 형성되는 방열부재(130 또는 132)가 형성될 수 있다.
- [58] 이 때, 상기 방열부재는 도 3a에 도시된 바와 같이 일체형의 플레이트(130) 형상으로 구현되거나, 도 3b에 도시된 바와 같이 벌집 형상의 분리된 패턴들(132)로 구현될 수 있다. 이 때, 상기 벌집 형태의 분리된 패턴들(132)로 구현될 경우, 표면적이 증가하여 열 방출에 보다 효과적일 수 있고, 전도성 본딩물질(200)과 접촉하는 방열 패턴들이 분리되므로 열에 의한 스트레스가 분산되는 효과를 얻을 수 있다. 상기 방열부재(130 또는 132)는 도 4에 도시된 바와 같이 상기 전도성 본딩물질(220) 및 회로기판(300)에 형성된 방열패턴(320)과 전기적으로 연결되어 방열 동작을 수행할 수 있다. 이 때, 상기 방열패턴(320)은 회로기판(300) 상에 형성된 회로패턴(310)과는 전기적으로 연결되지 않는 분리된 패턴으로 구현될 수 있다.
- [59] 도 4를 참조하면, 상기 발광 장치(100)가 회로기판(300)에 실장되어 적어도 하나 이상의 광을 방출하는 발광 모듈을 구현할 수 있다. 상기 회로기판(300)은 일 예로, 알루미늄 등으로 구현된 도전기판(304)과 상기 도전기판(304) 상에 형성된 절연 버퍼층(302)로 형성될 수 있다.
- [60] 보다 구체적으로, 상기 발광 다이오드 칩(120)과 전기적으로 연결된 전극(122)은 상기 지지기판(110)에 형성된 비아홀(126)을 통해 상기 지지기판(110)의 제2면(114)에 형성된 전극패드(140)와 전기적으로 접촉된다.
- [61] 이 경우, 상기 발광 장치(100)가 상기 회로기판(300)에 실장될 때, 상기 전극패드(140)와 상기 회로기판(300)의 제1면에 형성되는 회로패턴(310)이 전기적으로 연결되어야 하는데, 이를 위해 상기 전극패드(140)와 회로패턴(310) 사이에는 전도성 본딩물질(200)이 형성된다.
- [62] 상기 전도성 본딩물질(200)은 일 예로 Sn과 Pb, Cu, Ag, Au, Zn, Al, Bi, In 중 적어도 하나를 포함하는 솔더 페이스트, Ag 페이스트, Si 페이스트 중 하나일 수 있다. 또한, 상기 전도성 본딩물질(200)은 상술한 종류의 페이스트 뿐만 아니라 지지기판(110)의 제2면(114)에 형성되는 전극패드(140)와 상기 회로기판(300)의 제1면에 형성되는 회로패턴(310)을 본딩할 수 있는 전도성 물질이라면 어느 것도 가능하다.
- [63] 도 4에 도시된 바와 같이 상기 발광 장치(100)가 상기 회로기판(300)에 실장되어 발광 모듈이 구현되는 경우, 이러한 발광 모듈이 구동될 때 상기 발광 장치(100)에 형성된 다수의 발광 다이오드 칩(120)들에서 상당한 열이 발생되는데, 이 때, 상기 발광 모듈을 구성하는 구성요소들 즉, 지지기판(110), 전극패드(120), 전도성 본딩물질(200), 회로기판(300) 각각의 열팽창계수(Coefficient of Thermal Expansion: CTE)의 차이로 인해 소정의

구성요소 일 예로, 상기 전극 패드(120) 또는 전도성 본딩물질(200)에서 크랙이 발생할 수 있다. 이러한 크랙은 상기 발광 장치(100)와 회로기판(300) 간의 접촉 불량을 야기하는 원인이 될 수 있다.

- [64] 도 1 내지 도 3에 도시된 본 발명의 실시예에 의한 발광 장치(100) 및 이를 포함한 발광 모듈의 경우 상기 단점을 최소화하기 위하여 발광 다이오드 칩(120)이 실장된 지지기판(110)과 상기 회로기판(300) 사이에 형성되는 구성요소들에 있어서, 상기 지지기판(110)에서 상기 회로기판(300)으로 갈수록 상기 열팽창계수가 증가하는 물질로 구현됨을 특징으로 한다.
- [65] 즉, 상기 발광 다이오드 칩(120)에서 발열이 가장 심하게 발생되는데, 본 발명의 실시예는 상기 발광 다이오드 칩(120)과 가까운 위치에 있는 구성요소 즉, 지지기판(110)을 상대적으로 열팽창계수가 작은 물질로 구현함으로써 상기 발광 다이오드 칩(120)과 가까운 영역에서 열팽창이 적게 발생하도록 유도한다. 또한, 상기 지지기판(110)에서 멀어질수록 열팽창계수가 큰 물질을 배치함으로써 상기 지지기판(110)과 회로기판(300) 사이에 있는 전도성 물질들의 열 흡수도에 따른 팽창 정도를 유사하게 만들 수 있으며, 이로 인하여 상기 열팽창계수 차이에 따른 전도성 물질의 계면에서 발생할 수 있는 크랙을 방지하여 최종적으로 상기 발광 장치(100)와 회로기판(300) 간의 접촉 불량 문제 (예: 단락 등)를 극복할 수 있게 된다.
- [66] 일 예로, 본 발명의 실시예에 의하면, 상기 지지기판(110)은 앞서 언급한 바와 같이 AlN를 포함한 세라믹 재질로 구현될 수 있으며, 상기 세라믹 재질의 열팽창계수(CTE)는 약 4.6 [ppm/°C]이다. 또한, 상기 전극패드(140)는 구리(Cu) 재질로 구현될 수 있으며, 상기 구리 재질의 열팽창계수(CTE)는 세라믹 재질보다 큰 약 16.5 [ppm/°C]이고, 상기 전도성 본딩물질(200)은 Ag 페이스트 재질로 구현될 수 있으며, 이는 상기 구리 재질의 열팽창계수(CTE) 보다 큰 약 20 [ppm/°C]일 수 있다.
- [67] 또한, 본 발명의 다른 실시예에 의한 발광 장치는 상기 전극 패드의 하부면에 열팽창 보상층(도 7 및 도 8의 600)을 추가로 형성함을 특징으로 하며, 이를 통해 상기 발광 장치에 실장된 발광 다이오드 칩의 발열에 따른 상기 전극 패드, 회로기판의 일면에 형성된 회로패턴, 상기 전극 패드와 회로패턴 사이에 형성된 전도성 본딩물질들 간의 열팽창계수 차이로 인해 발생하는 크랙을 방지하고, 이를 통해 발광 장치의 구동 불량 문제를 극복할 수 있다. 이와 같은 본 발명의 다른 실시예에 의한 발광 장치 및 이를 포함한 발광 모듈에 대해서는 이하 도 5 내지 도 10을 통해 보다 상세히 설명하도록 한다.
- [68] 도 5는 본 발명의 다른 실시예에 의한 발광 장치의 상면도이고, 도 6는 도 5에 도시된 발광 장치의 배면도이다. 또한, 도 7은 도 5 및 도 6에 도시된 발광장치 및 이를 포함한 발광 모듈의 일 영역(IV-IV')에 대한 단면도이고, 도 8은 도 5 및 도 7에 도시된 발광장치 및 이를 포함한 발광 모듈의 단면도로서, 특정 영역(III-III')에 대한 단면을 도시하고 있다.

- [69] 도 5 내지 도 8을 참조하면, 본 발명의 다른 실시예에 의한 발광 장치(400)는, 화이트 색을 갖는 지지기판(410)의 제1 면(412) 상에 형성된 적어도 하나 이상의 발광 다이오드 칩(420)과, 상기 발광 다이오드 칩(420)의 발광면에 형성되는 파장 변환 부재(450)와, 상기 파장 변환 부재(450)의 측면을 둘러싸도록 형성된 반사 부재(460) 및 상기 지지기판(410)의 제2 면(414)에 형성되며 상기 발광 다이오드 칩(420)의 전극과 전기적으로 연결되는 적어도 하나 이상의 제1 및 제2 전극 패드들(440a, 440b)를 포함할 수 있다.
- [70] 즉, 도 5 내지 도 8에 도시된 발광 장치(400)는 앞서 도 1 내지 도 4에 도시된 발광 장치(100)와 비교할 때, 상기 지지기판(410)의 제2 면(414)에 형성되어 상기 지지기판(410)의 제1 면(412)에 형성된 발광 다이오드 칩(420)에 각각 대응되는 전극 패드가 하나가 아닌 한 쌍으로 구현되는 점에서 그 차이가 있다.
- [71] 일 예로, 도 1 내지 도 4에 도시된 발광 장치(100)에서는 상기 전극 패드(140)와 상기 발광 다이오드 칩(120)이 1:1로 대응되는 것으로, 상기 발광 다이오드 칩(120)이  $n$ 개이면, 이에 대응하는 상기 전극 패드(140)도  $n$ 개로 구현될 수 있다. 즉, 상기 하나의 전극 패드(140)는 이와 대응되는 하나의 발광 다이오드 칩(120)과 전기적으로 연결될 수 있다.
- [72] 반면에, 도 5 내지 도 8에 도시된 발광 장치(400)에서는 상기 제1 및 제2 전극 패드들(440a, 440b)과 상기 발광 다이오드 칩(420)이 2:1로 대응되는 것으로, 상기 발광 다이오드 칩(420)이  $n$ 개이면, 이에 대응하는 상기 제1 및 제2 전극 패드들(440a, 440b)은  $2n$ 개로 구현될 수 있다. 즉, 상기 한 쌍의 제1 및 제2 전극 패드들(440a, 440b)은 이와 대응되는 하나의 발광 다이오드 칩(420)에 연결된 전극(422)과 전기적으로 연결될 수 있다. 즉, 상기 한 쌍의 제1 및 제2 전극 패드들(440a, 440b)은 동일한 극성의 전류가 흐르는 패드로서, 하나의 발광 다이오드 칩(420)에 두 개의 동일 극성 패드(440a, 440b)가 연결되기 때문에, 두 개의 패드 중 하나가 크랙 등의 이유로 접촉 불량 발생되더라도 다른 하나의 패드가 상기 발광 다이오드 칩(420)의 전극(422)에 연결되어 있으므로 정상 구동이 가능할 수 있다.
- [73] 다만, 도 5 내지 도 8에 도시된 발광 장치(400)에서는 앞서 도 1 내지 도 4에 도시된 발광 장치(100)와 비교할 때, 상기 한 쌍의 제1 및 제2 전극 패드들(440a, 440b)이 전극 패드로서의 역할 뿐 아니라 방열판의 역할을 동시에 수행할 수 있기 때문에 상기 지지기판의 제2면에 형성된 방열판(130, 132)이 제거될 수 있다.
- [74] 도 6을 참조하면, 상기 제1 및 제2 전극 패드들(440a, 440b)은 상기 지지기판(410)의 제2 면(414) 상에 서로 상하 또는 좌우로 대칭되어 형성될 수 있다.
- [75] 도 5 내지 도 8에 도시된 발광 장치(400)의 다른 구성요소들은 앞서 도 1 내지 도 4에 도시된 발광 장치(100)의 다른 구성요소들과 실질적으로 동일할 수 있다. 일 예로, 상기 지지기판(110)은 AIN를 포함한 세라믹 재질로 구현될 수 있으며, 이로

- 인해 상기 발광 다이오드 칩(120)에서 발생하는 광의 반사가 가능하게 되어 광추출 효율이 향상될 수 있다.
- [76] 도 7 및 도 8을 참조하면, 상기 파장 변환 부재(450)는 상기 발광 다이오드 칩(420)에서 방출하는 광의 파장을 변환하여, 백색광 또는 특정 색의 광이 방출되도록 하며, 실리콘이나 에폭시 같은 투명 수지, 유리, 세라믹 등에 광의 파장을 변환시키는 파장 변환 물질이 혼합된 것일 수 있다.
- [77] 또한, 상기 반사 부재(460)는 파장 변환 부재(450) 측면을 둘러싸도록 형성되어, 상기 발광 다이오드 칩(420)에서 방출된 광을 반사하는 동작을 수행하며, 상기 반사 부재(460)는 은(Ag) 및 알루미늄(Al) 중 적어도 하나로 이루어질 수 있다. 다른 실시예로서, 상기 반사 부재(160)는 일 예로 화이트 색을 가지는 실리콘 재질로 구현될 수 있다.
- [78] 도 5 및 도 7에 도시된 바와 같이 상기 발광 다이오드 칩(420)은 반도체 PN 접합 다이오드로 구현될 수 있으며, 상기 발광 다이오드 칩(420)의 하면에 부착되는 전극(422)을 통해 소정의 전압이 인가될 수 있다. 도 7에 도시된 실시예의 경우, 상기 발광 다이오드 칩(120)들은 직렬로 연결될 수 있으며, 이에 상기 복수의 발광 다이오드 칩은 인접한 발광 다이오드 칩과 전극(422)을 공유하도록 형성될 수 있다. 이 때, 상기 발광 다이오드 칩(420)과 전극(422) 사이에는 도전성 접착층(424)이 형성될 수 있다.
- [79] 다시 도 7 및 도 8을 참조하면, 상기 발광 장치(400)는 회로기판(300)에 실장되어 적어도 하나 이상의 광을 방출하는 발광 모듈을 구현할 수 있다. 상기 회로기판(300)은 일 예로, 알루미늄 등으로 구현된 도전기판(304)과 상기 도전기판(304) 상에 형성된 절연 버퍼층(302)로 형성될 수 있다.
- [80] 보다 구체적으로, 상기 발광 다이오드 칩(120)과 전기적으로 연결된 전극(122)은 상기 지지기판(110)에 형성된 비아홀(126)을 통해 상기 지지기판(110)의 제2면(114)에 형성된 전극패드(140)과 전기적으로 접촉된다.
- [81] 이 경우, 상기 발광 장치(400)가 상기 회로기판(300)에 실장될 때, 상기 지지기판(410)의 제2면(414)에 형성되는 제1 및 제2 전극패드들(440a, 440b)과 상기 회로기판(300)의 제1면에 형성되는 회로패턴(310)이 전기적으로 연결되어야 하는데, 이를 위해 상기 1 및 제2 전극패드들(440a, 440b)과 회로패턴(310) 사이에는 전도성 본딩물질(200)이 형성된다.
- [82] 상기 전도성 본딩물질(200)은 일 예로 Sn과 Pb, Cu, Ag, Au, Zn, Al, Bi, In 중 적어도 하나를 포함하는 솔더 페이스트, Ag 페이스트, Si 페이스트 중 하나일 수 있다.
- [83] 도 8에 도시된 실시예에 의한 발광모듈의 경우, 앞서 도 4에 도시된 발광모듈과 비교할 때, 상기 전극패드(440a, 440b)와 전도성 본딩물질(200) 사이에 열팽창 보상층(600)에 추가로 형성되는 것을 특징으로 한다. 즉, 상기 전극패드(440a, 440b)의 하부면에 열팽창 보상층(600)을 추가로 형성함으로써, 상기 발광 장치(400)에 실장된 발광 다이오드 칩(420)의 발열에 따른 상기 전극 패드(440a,

440b), 회로기판(300)의 일면에 형성된 회로패턴(310), 상기 전극 패드(440a, 440b)와 회로패턴(310) 사이에 형성된 전도성 본딩물질(200)들 간의 열팽창계수 차이로 인해 발생하는 크랙을 방지하고, 이를 통해 발광 장치(400)의 구동 불량 문제를 극복할 수 있게 된다.

- [84] 도 9는 도 8에 도시된 열팽창 보상층의 확대 단면도이다.
- [85] 도 9를 참조하면, 열팽창 보상층(600)은 적어도 하나의 비아홀(640)을 갖는 절연층(610)과, 상기 절연층의 제1면에 형성되는 제1 도전층(620)과 상기 절연층의 제2면에 형성되는 제2 도전층(630)을 포함하며, 상기 제1 도전층(620)과 제2 도전층(630)은 상기 비아홀(640)을 통해 전기적으로 연결된다. 이 때, 상기 비아홀(640)이 하나로 구현될 경우에는 그 위치가 중심 영역에 형성되거나 또는 외곽으로 치우쳐 형성될 수도 있다.
- [86] 상기 절연층(610)은 상기 지지기판(410)과 회로기판(300) 사이에 있는 전도성 물질들(예: 전극 패드, 전도성 본딩물질, 회로패턴 등)의 열 흡수도에 따른 팽창 정도의 차이를 보상하는 동작을 수행하는 것으로서, 이는 상기 전도성 물질들에 비해 상대적으로 열팽창계수가 작은 물질로 구현될 수 있다. 일 예로, 상기 절연층(610)은 폴리이미드(PI) 재질로 형성될 수 있다. 즉, 도 9에 도시된 바와 같이 폴리이미드 재질로 형성되는 상기 절연층(610)이 상기 제1 도전층(620) 및 제2 도전층(630)을 감싸는 형태의 구조로 이루어지며, 이를 통해 열에 의해 상기 도전층의 팽창을 억제하는 역할을 수행할 수 있다. 다만, 이는 하나의 실시예로서 본 발명에 의한 열팽창 보상층(600)이 이에 한정되는 것은 아니다.
- [87] 또한, 상기 절연층(610)의 제1면에 형성되는 제1 도전층(620)은 상기 제1 및 제2 전극패드(440a, 440b)와 접촉하여 전기적으로 연결되는 부분이며, 이에 상기 제1 도전층(620)은 상기 제1 및 제2 전극패드(440a, 440b)와 동일한 재질로 구현될 수 있다. 도 8에 도시된 바와 같이, 상기 제1 도전층(620)의 너비와 형상은 이와 접촉하는 상기 제1 및 제2 전극패드(440a, 440b)와 동일한 너비와 형상의 패턴으로 구현될 수 있다.
- [88] 또한, 상기 절연층(610)의 제2면에 형성되는 제2 도전층(630)은 상기 절연층(610)에 형성된 비아홀(640)을 통해 상기 제1 도전층(620)과 연결되며, 상기 제2 도전층(630) 역시 제1 도전층(620)과 동일하게 상기 제1 및 제2 전극패드(440a, 440b)와 동일한 재질로 구현될 수 있다. 따라서, 도 8에 도시된 바와 같이, 상기 제2 도전층(630) 역시 상기 제1 도전층(620)과 동일한 너비와 형상의 패턴으로 구현될 수 있다.
- [89] 일 예로, 상기 제1 도전층(620) 및 제2 도전층(630)은 상기 비아홀(640)이 형성된 절연층(610) 패턴 상에 상기 전극패드와 동일한 전도성 물질을 도포한 뒤, 전해도금 방식을 이용하여 제조할 수 있으며, 이를 통해 각각의 전극패드들과 대응되는 형상을 갖는 열팽창 보상층(600) 패턴을 형성할 수 있다.
- [90] 즉, 본 발명의 실시예에 의한 열팽창 보상층(600) 패턴 각각은 도 5에 도시된 제1 및 제2 전극 패드들(440a, 440b) 각각에 대응될 수 있으며, 이에 상기 열팽창

보상층(600) 패턴들은 상기 제1 및 제2 전극 패드들(440a, 440b)과 동일하게 서로 대칭되어 형성될 수 있다.

- [91] 또한, 본 발명의 실시예의 경우, 상기 열팽창 보상층(600)의 절연층(610)은 단면상 상기 제1 및 제2 도전층(620, 630)보다 외측으로 소정 간격(d1) 돌출되는 형상으로 구현됨을 특징으로 하며, 이를 통해 보다 효율적으로 상기 지지기판(410)과 회로기판(300) 사이에 있는 전도성 물질들(예: 전극 패드, 전도성 본딩물질, 회로패턴 등)의 열 흡수도에 따른 팽창 정도의 차이를 보상할 수 있다.
- [92] 도 8 및 도 9를 참조하여 본 발명의 실시예에 의한 발광 모듈의 각 구성요소들의 개략적인 두께 및/또는 재질의 실시예를 설명하면 다음과 같다.
- [93] 도 8에 도시된 바와 같이, 상기 발광 모듈은 회로기판(300), 회로패턴(310), 전도성 본딩물질(200), 열팽창 보상층(600), 도전성 접착층(424'), 전극패드(440a, 440b), 지지기판(410), 전극(422), 도전성 접착층(424), 발광 다이오드 칩(420), 과장 변환 부재(450)의 적층 구조로 형성될 수 있다.
- [94] 이 때, 상기 회로기판(300)은 약 1500um의 두께를 갖는 알루미늄 재질의 도전기판(304)과 약 40um의 두께를 갖는 절연 버퍼층(302)로 형성될 수 있다.
- [95] 상기 회로패턴(310), 전극패드(440a, 440b) 및 전극(422)들은 각각 약 50um의 두께를 갖는 Cu 재질로 구현될 수 있고, 상기 도전성 접착층(424, 424')은 약 5um의 두께를 갖는 AuSn 재질로 구현될 수 있으며, 상기 지지기판(410)은 약 380um의 두께를 갖는 AlN를 포함한 세라믹 재질로 구현될 수 있다.
- [96] 상기 과장 변환 부재(450) 및 발광 다이오드 칩은 각각 약 150um의 두께로 형성될 수 있다.
- [97] 또한, 상기 열팽창 보상층(600)은 각각 약 50um의 두께를 갖는 Cu 재질로 구현되는 제1 및 제2 도전층(620, 630) 및 약 25um의 두께를 갖는 폴리이미드 재질로 구현되는 절연층(610)을 포함할 수 있다.
- [98] 도 10은 도 5에 도시된 제1 전극 패드의 확대 평면도이다.
- [99] 설명의 편의를 위해 도 10에는 제1 전극 패드(440a)가 도시되어 있으나, 제2 전극 패드(440b)도 상기 제1 전극 패드(440a)와 동일한 형상으로 구현될 수 있다.
- [100] 도 10을 참조하면, 본 발명의 실시예에 의한 전극 패드(440a)는 모서리 부분(800)이 소정의 곡률을 갖는 패턴 형상으로 구현됨을 특징으로 한다. 이와 같이 전극 패드의 모서리 부분(800)이 곡선 형상으로 구현됨으로써, 모서리로 스트레스가 응집되는 것을 방지할 수 있다. 따라서, 상기 발광 다이오드 칩(420)의 발열에 따른 상기 전극 패드(440a, 440b), 회로패턴(310), 전도성 본딩물질(200)들 간의 열팽창계수 차이로 인한 스트레스를 분산시킬 수 있으며, 이를 통해 상기 구성요소들의 크랙을 방지할 수 있다.
- [101] 도 10에서는 모서리 부분(800)의 곡률 반경(R)이 0.05인 전극 패드(440a)를 그 예로 설명하고 있으나, 상기 곡률 반경이 이에 한정되는 것은 아니며, 다른 실시예로서 상기 곡률 반경(R)이 0.1 또는 0.2로 구현될 수도 있다.

[102] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.

[103] 따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

### **산업상 이용가능성**

[104] 이와 같은 본 발명에 의하면, 발광 장치의 전극 패드 하부면에 열팽창 보상층을 형성함으로써, 상기 발광 장치에 실장된 발광 다이오드 칩의 발열에 따른 상기 전극 패드, 회로기판의 일면에 형성된 회로패턴, 상기 전극 패드와 회로패턴 사이에 형성된 전도성 본딩물질들 간의 열팽창계수 차이로 인해 발생하는 크랙을 방지하고, 이를 통해 발광 장치의 구동 불량 문제를 극복할 수 있다.

## 청구범위

- [청구항 1] 지지기판;  
 상기 지지기판의 제1면에 실장된 발광 다이오드 칩;  
 상기 발광 다이오드 칩의 발광면에 형성되는 파장 변환 부재 및 상기 파장 변환 부재의 측면을 둘러싸도록 형성된 반사부재;  
 상기 지지기판의 제2면에 형성되어 상기 발광 다이오드 칩과 전기적으로 연결되는 전극패드;  
 상기 전극패드의 일면에 형성되는 전도성 본딩물질; 및  
 상기 전도성 본딩물질의 일면에 형성되는 열팽창 보상층을 포함하며,  
 상기 열팽창 보상층은 도전층 및 절연층을 포함하고, 상기 절연층의 적어도 일부는 도전층 사이에 형성되며,  
 상기 도전층의 일부는 상기 절연층에 의해 둘러싸이는 발광 장치.
- [청구항 2] 제 1항에 있어서,  
 상기 지지기판은 AlN을 포함한 세라믹 재질로 구현되며, 상기 반사부재는 화이트 색을 갖는 실리콘 재질로 구현되는 발광 장치.
- [청구항 3] 제 1항에 있어서,  
 상기 전극 패드와 소정 간격 이격되어 상기 지지기판의 제2면에 형성되는 방열부재를 더 포함하는 발광 장치.
- [청구항 4] 제 3항에 있어서,  
 상기 방열부재는 일체형의 플레이트 형상으로 구현되거나, 또는 벌집 형상의 분리된 패턴들로 구현되는 발광 장치.
- [청구항 5] 제 1항에 있어서,  
 상기 전극패드는 이와 대응하는 상기 발광 다이오드 칩과 전기적으로 연결되는 한 쌍의 제1 및 제2 전극패드를 포함하는 발광 장치.
- [청구항 6] 제 5항에 있어서,  
 상기 제1 및 제2 전극 패드들은 동일한 극성 패드이고, 상기 지지기판의 제2면 상에 상하 또는 좌우로 서로 대칭되어 형성되는 발광 장치.
- [청구항 7] 제 1항에 있어서,  
 상기 전극패드는 모서리 부분이 소정의 곡률을 갖는 패턴 형상으로 구현되는 발광 장치.
- [청구항 8] 제 1항에 있어서,  
 상기 열팽창 보상층은 상기 전극패드와 상기 전도성 본딩물질 사이에 형성되며,  
 상기 열팽창 보상층은,  
 적어도 하나의 비아홀을 갖는 상기 절연층과, 상기 절연층의 제1면에 형성되는 제1 도전층 및 상기 절연층의 제2면에 형성되는 제2 도전층을 포함하고, 상기 제1 도전층과 제2 도전층은 상기 비아홀을 통해

- 전기적으로 연결되는 발광 장치.
- [청구항 9] 제 8항에 있어서,  
상기 절연층은 상기 전극패드 및 전도성 본딩물질에 비해 상대적으로 열팽창계수가 작은 폴리이미드 재질로 구현되는 발광 장치.
- [청구항 10] 제 8항에 있어서,  
상기 제1 도전층 및 제2 도전층은 상기 전극패드와 동일한 재질로 구현되고, 상기 전극패드와 동일한 너비와 형상을 갖는 패턴 형상으로 구현되는 발광 장치.
- [청구항 11] 제 8항에 있어서,  
상기 절연층은 단면상 상기 제1 도전층 및 제2 도전층보다 외측으로 소정 간격 돌출되는 형상의 패턴으로 구현되는 발광 장치.
- [청구항 12] 지지기판의 제1 면에 실장된 발광 다이오드 칩;  
상기 발광 다이오드 칩의 발광면에 형성되는 파장 변환 부재 및 상기 파장 변환 부재의 측면을 둘러싸도록 형성된 반사부재;  
상기 지지기판의 제2 면에 형성되어 상기 발광 다이오드 칩과 전기적으로 연결되는 전극패드;  
상기 전극패드와 전기적으로 연결되는 회로패턴이 형성된 회로기판; 및  
상기 전극패드와 회로패턴 사이에 형성되어 이를 전기적으로 연결시키는 전도성 본딩물질을 포함하며,  
상기 지지기판, 전극패드 및 전도성 본딩물질의 열팽창계수가 서로 상이하고, 상기 지지기판에서 회로기판으로 갈수록 열팽창계수가 증가하는 발광모듈.
- [청구항 13] 제 12항에 있어서,  
상기 지지기판은 AIN을 포함한 세라믹 재질로 구현되며, 상기 반사부재는 화이트 색을 갖는 실리콘 재질로 구현되는 발광모듈.
- [청구항 14] 제 12항에 있어서,  
상기 전극패드는 이와 대응하는 상기 발광 다이오드 칩과 전기적으로 연결되는 한 쌍의 제1 및 제2 전극패드를 포함하는 발광모듈.
- [청구항 15] 제 12항에 있어서,  
상기 제1 및 제2 전극 패드들은 동일한 극성의 패드이고, 상기 지지기판의 제2 면 상에 상하 또는 좌우로 서로 대칭되어 형성되는 발광모듈.
- [청구항 16] 제 12항에 있어서,  
상기 전극패드는 모서리 부분이 소정의 곡률을 갖는 패턴 형상으로 구현되는 발광모듈.
- [청구항 17] 제 12항에 있어서,  
상기 전극패드와 전도성 본딩물질 사이에 열팽창 보상층이 더 포함되며, 상기 열팽창 보상층은,  
적어도 하나의 비아홀을 갖는 절연층과, 상기 절연층의 제1 면에

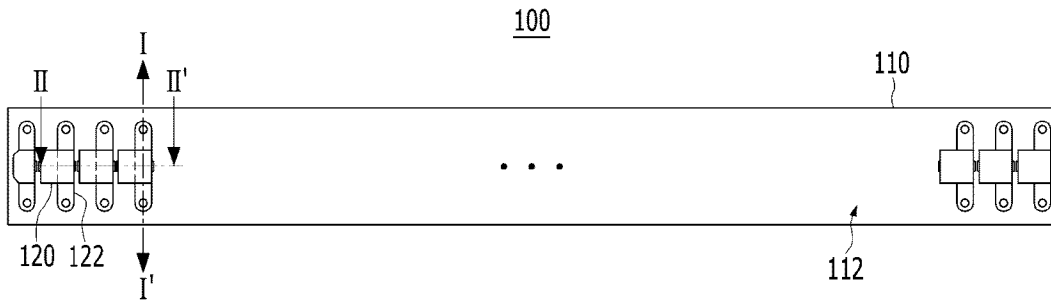
형성되는 제1 도전층 및 상기 절연층의 제2 면에 형성되는 제2 도전층을 포함하고, 상기 제1 도전층과 제2 도전층은 상기 비아홀을 통해 전기적으로 연결되는 발광모듈.

[청구항 18] 제 17항에 있어서,  
상기 절연층은 상기 전극패드 및 전도성 본딩물질에 비해 상대적으로 열팽창계수가 작은 폴리이미드 재질로 구현되는 발광모듈.

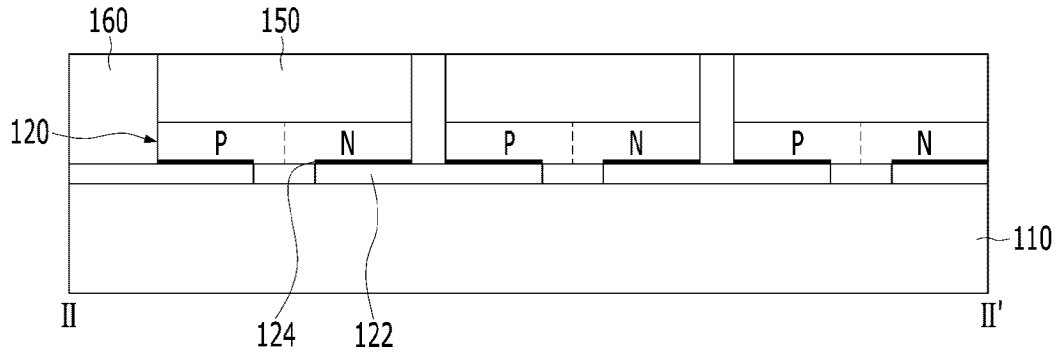
[청구항 19] 제 17항에 있어서,  
상기 제1 도전층 및 제2 도전층은 상기 전극패드와 동일한 재질로 구현되고, 상기 전극패드와 동일한 너비와 형상을 갖는 패턴 형상으로 구현되는 발광모듈.

[청구항 20] 제 18항에 있어서,  
상기 절연층은 단면상 상기 제1 도전층 및 제2 도전층보다 외측으로 소정 간격 돌출되는 형상의 패턴으로 구현되는 발광모듈.

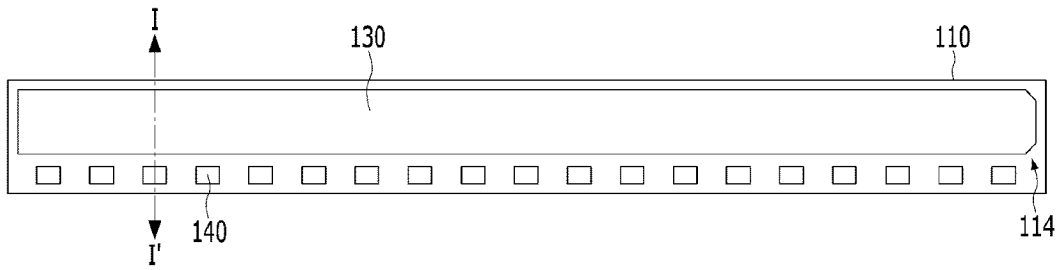
[도1]



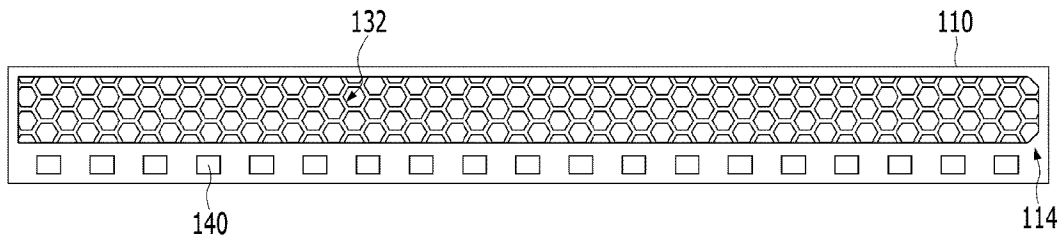
[도2]



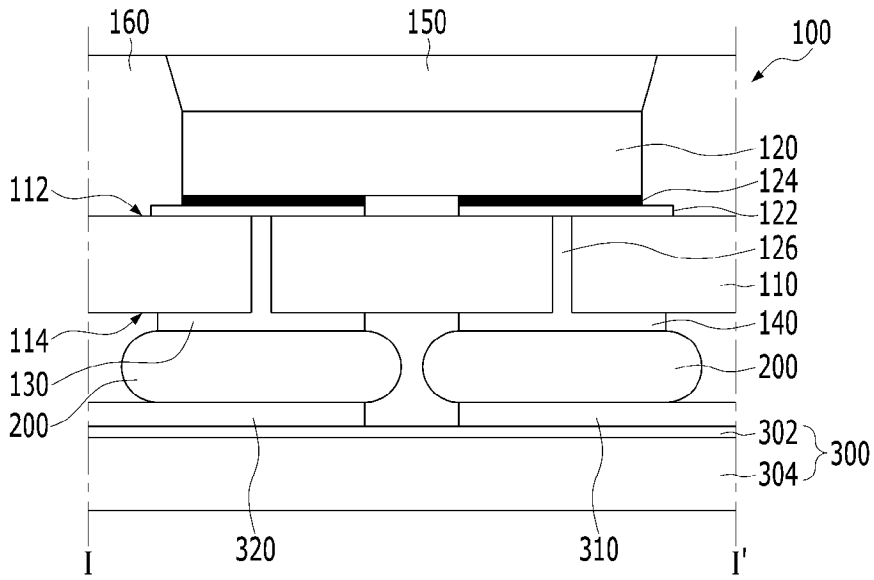
[도3a]



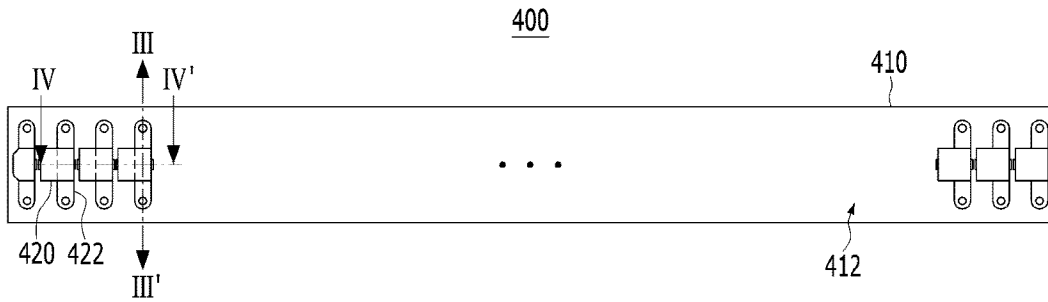
[도3b]



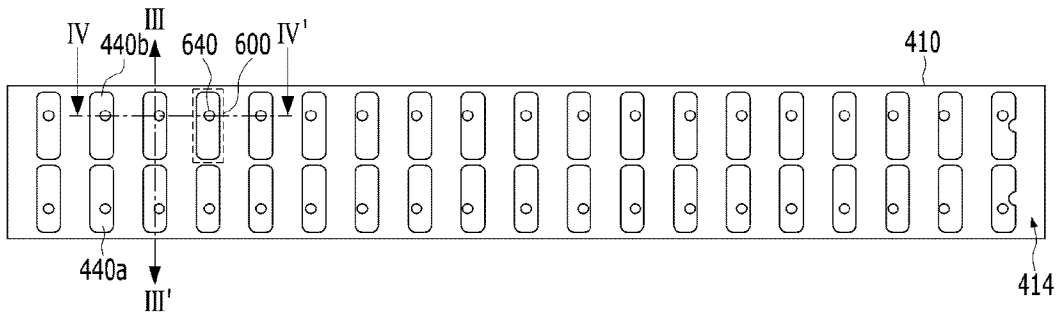
[도4]



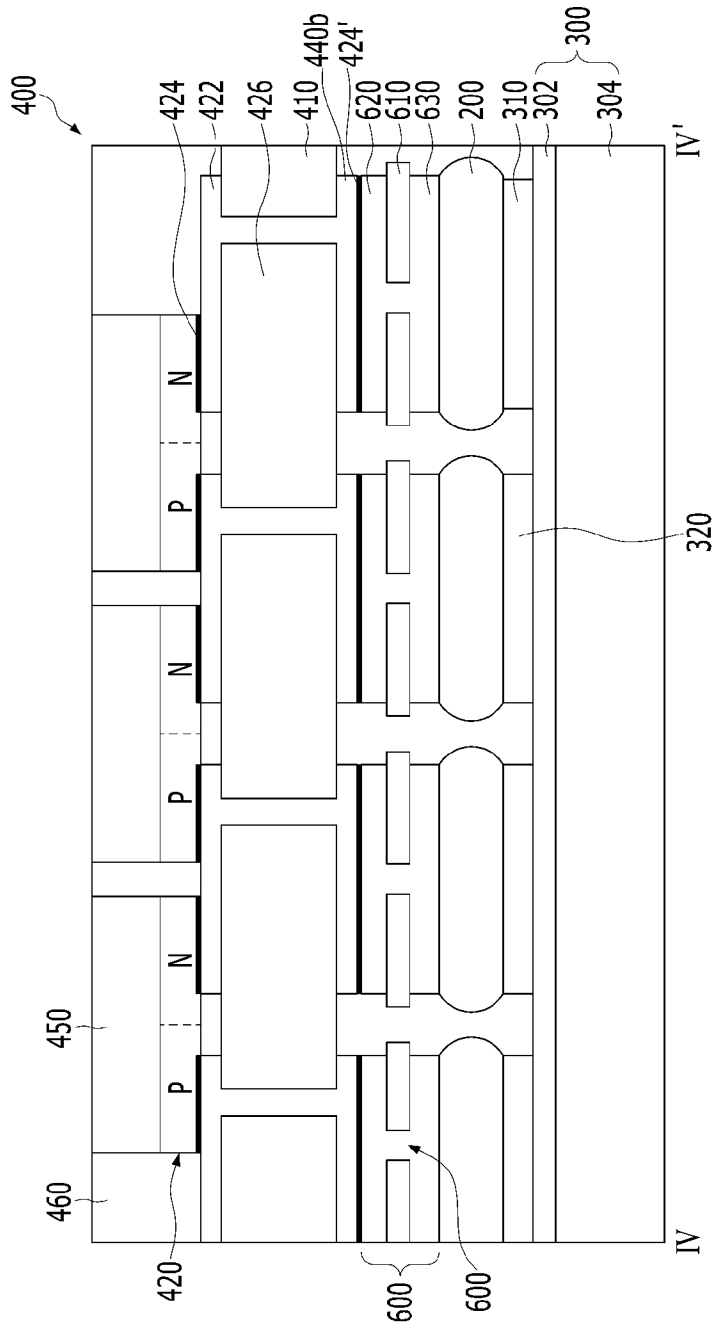
[도5]



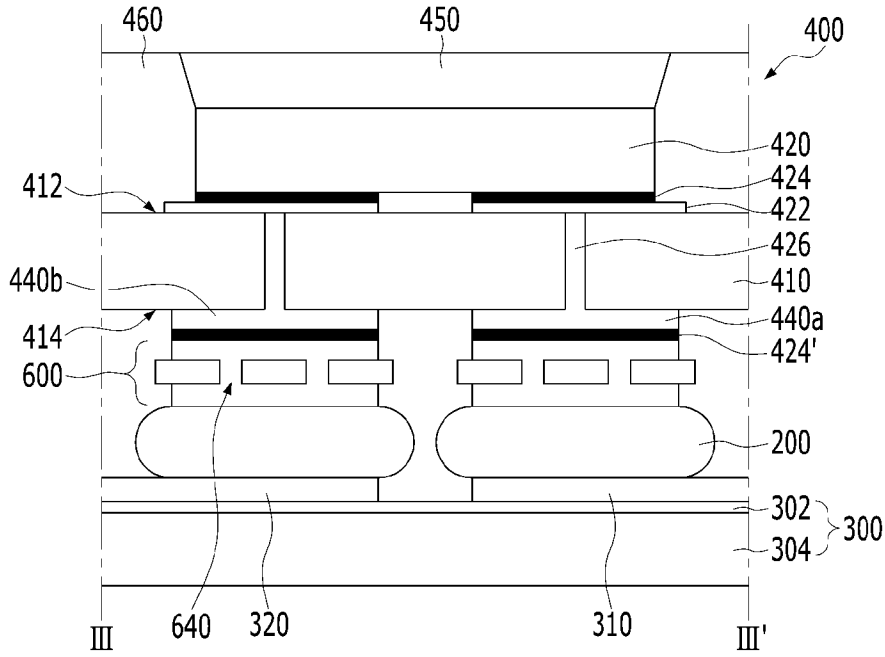
[도6]



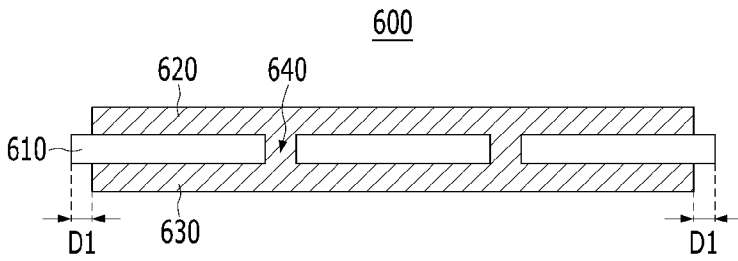
[도 7]



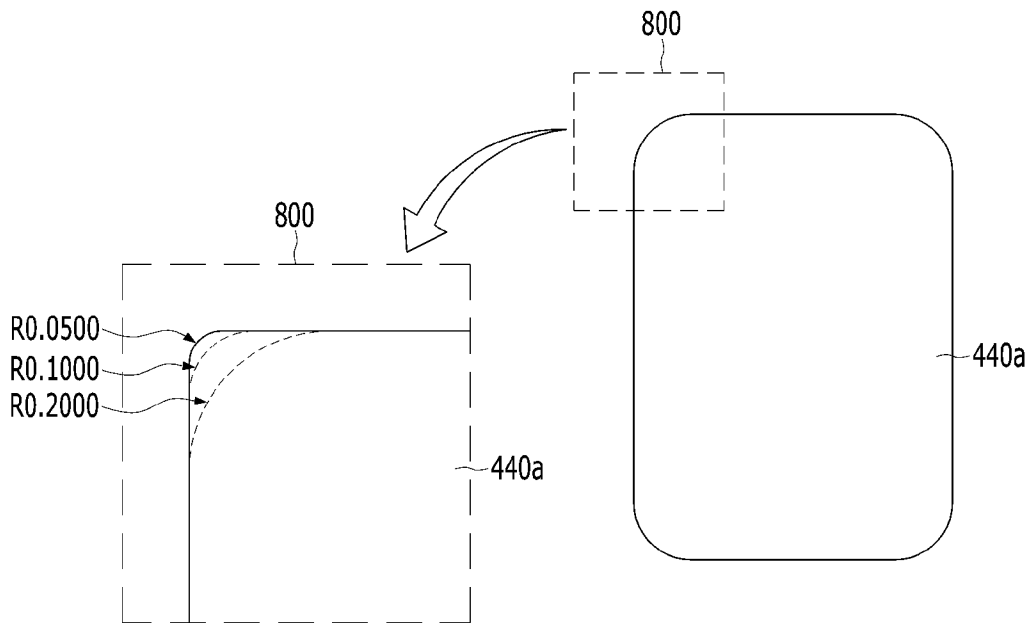
[도8]



[도9]



[도10]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2022/009916

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b>H01L 27/15(2006.01)i; H01L 25/075(2006.01)i; H01L 33/60(2010.01)i; H01L 33/50(2010.01)i; H01L 33/62(2010.01)i; H01L 33/48(2010.01)i; H01L 33/64(2010.01)i; H01L 27/12(2006.01)i</b>		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L 27/15(2006.01); H01L 33/12(2010.01); H01L 33/22(2010.01); H01L 33/36(2010.01); H01L 33/38(2010.01); H01L 33/46(2010.01); H01L 33/48(2010.01); H01L 33/50(2010.01); H01L 33/62(2010.01); H01L 33/64(2010.01)		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 발광 다이오드 칩(light emitting diode chip), 전극패드(electrode pad), 전도성 분당물질(conductive bonding material), 열팽창(thermal expansion), 지지기판(support substrate)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2017-0009242 A (LG INNOTEK CO., LTD.) 25 January 2017 (2017-01-25) See paragraphs [0029]-[0034], [0051], [0056], [0082], [0090], [0099] and [0136]; and figures 1-4.	12-16
A		1-11,17-20
Y	KR 10-2010-0109169 A (SEOUL OPTO DEVICE CO., LTD.) 08 October 2010 (2010-10-08) See paragraph [0025]; claim 2; and figures 7-8.	12-16
Y	KR 10-2019-0061908 A (LG INNOTEK CO., LTD.) 05 June 2019 (2019-06-05) See paragraphs [0034] and [0156]; claim 1; and figures 1-3 and 5a.	16
A	WO 2016-126053 A1 (SEOUL SEMICONDUCTOR CO., LTD.) 11 August 2016 (2016-08-11) See claims 1-17; and figures 1-5.	1-20
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>28 October 2022</b>		Date of mailing of the international search report <b>28 October 2022</b>
Name and mailing address of the ISA/KR <b>Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208</b> Facsimile No. +82-42-481-8578		Authorized officer  Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

**PCT/KR2022/009916**

<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2012-0112236 A1 (HIGUMA, Satoshi et al.) 10 May 2012 (2012-05-10) See claim 1; and figures 1-3.	1-20
<hr/>		

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/KR2022/009916**

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
KR 10-2017-0009242 A	25 January 2017	None	
KR 10-2010-0109169 A	08 October 2010	None	
KR 10-2019-0061908 A	05 June 2019	None	
WO 2016-126053 A1	11 August 2016	CN 107112404 A	29 August 2017
		CN 107112404 B	24 September 2019
		KR 10-2016-0094755 A	10 August 2016
US 2012-0112236 A1	10 May 2012	CN 102473829 A	23 May 2012
		CN 102473829 B	10 December 2014
		EP 2455991 A1	23 May 2012
		EP 2455991 A4	25 December 2013
		EP 2455991 B1	10 May 2017
		KR 10-2012-0068831 A	27 June 2012
		US 8546842 B2	01 October 2013
WO 2011-007874 A1	20 January 2011		

<b>A. 발명이 속하는 기술분류(국제특허분류(IPC))</b> <b>H01L 27/15(2006.01)i; H01L 25/075(2006.01)i; H01L 33/60(2010.01)i; H01L 33/50(2010.01)i; H01L 33/62(2010.01)i; H01L 33/48(2010.01)i; H01L 33/64(2010.01)i; H01L 27/12(2006.01)i</b>		
<b>B. 조사된 분야</b> 조사된 최소문헌(국제특허분류를 기재) H01L 27/15(2006.01); H01L 33/12(2010.01); H01L 33/22(2010.01); H01L 33/36(2010.01); H01L 33/38(2010.01); H01L 33/46(2010.01); H01L 33/48(2010.01); H01L 33/50(2010.01); H01L 33/62(2010.01); H01L 33/64(2010.01)		
조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC		
국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 발광 다이오드 칩(light emitting diode chip), 전극패드(electrode pad), 전도성 본딩물질(conductive bonding material), 열팽창(thermal expansion), 지지기판(support substrate)		
<b>C. 관련 문헌</b>		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y A	KR 10-2017-0009242 A (엔지이노텍 주식회사) 2017.01.25 단락 [0029]-[0034], [0051], [0056], [0082], [0090], [0099], [0136]; 및 도면 1-4.	12-16 1-11,17-20
Y	KR 10-2010-0109169 A (서울옵토디바이스주식회사) 2010.10.08 단락 [0025]; 청구항 2; 및 도면 7-8.	12-16
Y	KR 10-2019-0061908 A (엔지이노텍 주식회사) 2019.06.05 단락 [0034], [0156]; 청구항 1; 및 도면 1-3, 5a.	16
A	WO 2016-126053 A1 (서울반도체 주식회사) 2016.08.11 청구항 1-17; 및 도면 1-5.	1-20
A	US 2012-0112236 A1 (SATOSHI HIGUMA 등) 2012.05.10 청구항 1; 및 도면 1-3.	1-20
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: "A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 "D" 본 국제출원에서 출원인이 인용한 문헌 "E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 "L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 "O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 "P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌		
국제조사의 실제 완료일 <b>2022년10월28일 (28.10.2022)</b>		국제조사보고서 발송일 <b>2022년10월28일 (28.10.2022)</b>
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 박혜련 전화번호 +82-42-481-3463

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2017-0009242 A	2017/01/25	없음	
KR 10-2010-0109169 A	2010/10/08	없음	
KR 10-2019-0061908 A	2019/06/05	없음	
WO 2016-126053 A1	2016/08/11	CN 107112404 A	2017/08/29
		CN 107112404 B	2019/09/24
		KR 10-2016-0094755 A	2016/08/10
US 2012-0112236 A1	2012/05/10	CN 102473829 A	2012/05/23
		CN 102473829 B	2014/12/10
		EP 2455991 A1	2012/05/23
		EP 2455991 A4	2013/12/25
		EP 2455991 B1	2017/05/10
		KR 10-2012-0068831 A	2012/06/27
		US 8546842 B2	2013/10/01
		WO 2011-007874 A1	2011/01/20