



(12) 发明专利

(10) 授权公告号 CN 101888491 B

(45) 授权公告日 2013. 08. 14

(21) 申请号 201010173423. 5

US 2007/0046795 A1, 2007. 03. 01,

(22) 申请日 2010. 05. 07

US 2006/0103748 A1, 2006. 03. 18,

(30) 优先权数据

审查员 姜丹

2009-115932 2009. 05. 12 JP

(73) 专利权人 佳能株式会社

地址 日本东京

(72) 发明人 柴田政范 小林昌弘

(74) 专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

代理人 卜荣丽

(51) Int. Cl.

H04N 5/374 (2011. 01)

H04N 5/378 (2011. 01)

(56) 对比文件

JP 特开 2002-232291 A, 2002. 08. 16,

US 6870565 B1, 2005. 03. 22,

US 2009/0009372 A1, 2009. 01. 08,

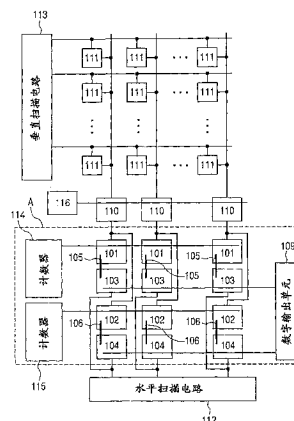
权利要求书2页 说明书6页 附图4页

(54) 发明名称

固态成像设备

(57) 摘要

本申请提供固态成像设备。该固态成像设备包括多个像素和按照时间序列把来自像素的模拟图像信号转换成包括高位位和低位位的数字信号的A/D转换器。A/D转换器包括保持数字信号的高位位的第一保持单元,保持数字信号的低位位的第二保持单元,保持来自第一保持单元的数字信号的第三保持单元,和保持来自第二保持单元的数字信号的第四保持单元。包括第一和第三保持单元的第一对以及包括第二和第四保持单元的第二对沿着二维阵列的像素的列方向布置。



1. 一种固态成像设备,包括:

布置成二维阵列的多个像素,用于基于光电转换产生模拟图像信号;和

对应于二维阵列的像素的每一列布置的 A/D 转换器,用于按照时间序列把来自像素的模拟图像信号转换成包括高位位和低位位的数字信号,

其中 A/D 转换器包括:

用于对数字信号计数的计数器;

保持数字信号的高位位的第一保持单元;

保持数字信号的低位位的第二保持单元;

保持来自第一保持单元的数字信号的第三保持单元;和

保持来自第二保持单元的数字信号的第四保持单元,

固态成像设备还包括:

连接在计数器和第一保持单元之间的第一数据线路,

连接在计数器和第二保持单元之间的第二数据线路,

输出来自第三保持单元的数字信号的第一输出线路,以及

输出来自第四保持单元的数字信号的第二输出线路,其中

包括被布置为相互接近的第一和第三保持单元的第一对以及包括被布置为相互接近的第二和第四保持单元的第二对沿着二维阵列的像素的列方向布置,

第一输出线路和第二输出线路被布置在第一数据线路和第二数据线路之间,以及

这些保持单元被布置在所述计数器和接收来自第三保持单元和第四保持单元的输出的输出单元之间。

2. 按照权利要求 1 所述的固态成像设备,其中

A/D 转换器包括:

对于二维阵列的像素的各列共有地布置的所述计数器;和

对于二维阵列的像素的各列共有地布置的基准信号生成电路,用于生成斜坡陡度不同的第一和第二斜坡信号,以使得 A/D 转换器逐行输入来自布置成二维阵列的像素的模拟图像信号,

比较来自像素的模拟图像信号和由基准信号生成电路生成的第一斜坡信号,

响应于模拟图像信号和第一斜坡信号之间的比较结果的反转,把从计数器供给的数字信号的高位位保持在第一保持单元中,

保持模拟图像信号和第一斜坡信号之间的差信号,

之后,在预定定时,比较所述差信号和陡度比第一斜坡信号的陡度小的第二斜坡信号,以及

响应于所述差信号和第二斜坡信号之间的比较结果的反转,把从计数器供给的数字信号的低位位保持在第二保持单元中。

3. 按照权利要求 1 或 2 所述的固态成像设备,其中

使第一保持单元、第三保持单元、第二保持单元和第四保持单元依次沿着二维阵列的像素的列方向并排毗邻布置。

4. 按照权利要求 1 或 2 所述的固态成像设备,其中

使构成第一对的第一保持单元和第三保持单元沿二维阵列的像素的行方向并排毗邻

布置,和

使构成第二对的第二保持单元和第四保持单元沿二维阵列的像素的行方向并排毗邻布置。

5. 按照权利要求 1 或 2 所述的固态成像设备,其中

按照第一保持单元、第三保持单元、第四保持单元和第二保持单元的顺序,或者按照第三保持单元、第一保持单元、第二保持单元和第四保持单元的顺序,沿着二维阵列的像素的列方向并排毗邻布置第一到第四保持单元。

6. 按照权利要求 2 所述的固态成像设备,其中

使构成第一对的第一保持单元和第三保持单元沿二维阵列的像素的行方向并排毗邻布置,以及

使构成第二对的第二保持单元和第四保持单元沿二维阵列的像素的行方向并排毗邻布置,其中

按照第一数据线路、第一输出线路、第二输出线路和第二数据线路的顺序,或者按照第一输出线路、第一数据线路、第二数据线路和第二输出线路的顺序,布置第一和第二数据线路以及第一和第二输出线路。

7. 按照权利要求 1、2 和 6 中任一项所述的固态成像设备,其中

在按照时间序列逐行把来自像素的模拟图像信号转换成包括高位位和低位位的数字信号期间,A/D 转换器顺序地从第三和第四保持单元输出通过从二维阵列的像素的前一行的模拟信号进行 A/D 转换而转换的数字信号。

8. 按照权利要求 3 所述的固态成像设备,其中

在按照时间序列逐行把来自像素的模拟图像信号转换成包括高位位和低位位的数字信号期间,A/D 转换器顺序地从第三和第四保持单元输出通过从二维阵列的像素的前一行的模拟信号进行 A/D 转换而转换的数字信号。

9. 按照权利要求 4 所述的固态成像设备,其中

在按照时间序列逐行把来自像素的模拟图像信号转换成包括高位位和低位位的数字信号期间,A/D 转换器顺序地从第三和第四保持单元输出通过从二维阵列的像素的前一行的模拟信号进行 A/D 转换而转换的数字信号。

10. 按照权利要求 5 所述的固态成像设备,其中

在按照时间序列逐行把来自像素的模拟图像信号转换成包括高位位和低位位的数字信号期间,A/D 转换器顺序地从第三和第四保持单元输出通过从二维阵列的像素的前一行的模拟信号进行 A/D 转换而转换的数字信号。

固态成像设备

技术领域

[0001] 本发明涉及固态成像设备。

背景技术

[0002] 近年来,固态成像设备的像素数目不断增大,以提高诸如数字静态照相机和数字摄像机之类的图像输入设备中的拍摄图像的质量。还存在为了降低成本在固态成像设备中安装 A/D 转换器来实现数字输出的图像输入设备。

[0003] 安装在固态成像设备中的 A/D 转换系统的一个例子是列 A/D 转换系统(例如,参见日本专利申请公开 No. H05-48460)。

[0004] 列 A/D 转换系统包括用于每列像素的 A/D 转换器,并且并行地操作 A/D 转换器。从而,列 A/D 转换系统能够提高固态成像设备的读出速度。同时,伴随像素的小型化,对于为每列像素设置的 A/D 转换器的布置,存在严格的限制。列 A/D 转换器的配置例子包括如下配置,该配置具有都与另一个 A/D 转换器共用的计数器和斜坡信号(ramp signal)生成电路,并且在每一列中还包括比较传感器信号和斜坡信号的比较器,和当比较器进行比较并确定结果时保持来自计数器的数据的保持单元。当 A/D 转换位的数目被增大以获得高图像质量时,计数器的操作时钟以与 2 的自然数 n 次幂(2 to the power of natural number n)成比例的速度增大。

[0005] 为了降低操作时钟的速度,存在一种采用两步 A/D 转换器的方法,所述两步 A/D 转换器按照时间序列方式把高的数字位和低的数字位转换成数字信号。两步 A/D 转换器的例子包括在日本专利申请公开 No. 2002-232291 中公开的装置。

[0006] 此外,为了提高安装在列 A/D 转换器中的传感器的读出速度,存在如下一种方法,即,在某一行的传感器输出的 A/D 转换期间,输出前一行的 A/D 转换数据。为了实现这一点,需要保持前一行的转换数据的保持单元。

[0007] 按照在上面提及的日本专利申请公开 No. H05-48460 中公开的 A/D 转换系统,存在如下问题,即,由于电路图图解说明其中沿着行的方向平行布置用于每一位的相应保持单元的电路,因此当如电路图中所示设置元件时,像素之间的间隔增大。

[0008] 此外,像素的尺寸随着固态成像设备的像素数目的增大而减小。由于像素数目的这种增大,在包括其中为每列像素设置 A/D 转换器的列 A/D 转换器的固态成像设备中,越来越需要有效地布置除包括 A/D 转换器的像素阵列之外的电路部分。但是,日本专利申请公开 No. H05-48460 和日本专利申请公开 No. 2002-232291 均没有关于保持来自计数器的数据的保持单元的布置提出任何教导或建议。如果假定如下情况,即,如在日本专利申请公开 No. H05-48460 的图 8 中所示的电路图中所示那样,沿着行方向平行布置在 A/D 转换器与保持相关前一行的转换数据的保持单元之间的导线,那么存在每个像素列的保持单元之间的宽度增大的问题。

发明内容

[0009] 本发明的目的是提供一种能够减小像素布置节距的固态成像设备。

[0010] 为了实现上述目的,本发明提供一种固态成像设备,包括:布置成二维阵列的多个像素,用于基于光电转换产生模拟图像信号;和对应于二维阵列的像素的每一列布置的 A/D 转换器,用于按照时间序列把来自像素的模拟图像信号转换成包括高位位和低位位的数字信号,其中 A/D 转换器包括:保持数字信号的高位位的第一保持单元;保持数字信号的低位位的第二保持单元;保持来自第一保持单元的数字信号的第三保持单元;和保持来自第二保持单元的数字信号的第四保持单元,其中包括第一和第三保持单元的第一对以及包括第二和第四保持单元的第二对沿着二维阵列的像素的列方向布置。

[0011] 沿着二维阵列的像素的行方向的像素布置节距易于被减小。

[0012] 参考附图,根据示例性实施例的下述说明,本发明的其它特征将变得明显。

附图说明

[0013] 图 1 是固态成像设备的总配置图。

[0014] 图 2 是图解说明按照本发明的第一实施例的固态成像设备的布局图。

[0015] 图 3 是图解说明按照本发明的第二实施例的固态成像设备的布局图。

[0016] 图 4 是图解说明按照本发明的第三实施例的固态成像设备的布局图。

[0017] 图 5 是图解说明按照本发明的第四实施例的固态成像设备的布局图。

[0018] 图 6 是表示保持单元的配置例子的示图。

[0019] 图 7 是表示保持单元的配置例子的示图。

具体实施方式

[0020] 现在将按照附图详细说明本发明的优选实施例。

[0021] (第一实施例)

[0022] 图 1 是按照本发明的第一实施例的固态成像设备的总配置图。具有光电转换元件的多个像素 111 被布置成二维阵列。光电转换元件例如是通过光电转换生成图像信号的光电二极管。垂直扫描电路 113 逐行选择像素 111,并读出在所选像素 111 中生成的模拟信号。读出的信号被输入到为每列像素 111 设置的 A/D(模拟/数字)转换器。A/D 转换器把模拟信号转换成数字信号。包括在 A/D 转换器中的比较器 110 比较读出信号和比较信号的大小。为每列像素 111 共有地设置计数器 114 和 115,以计数数字信号值。为每列像素 111 设置第一保持单元 101,第一保持单元 101 保持从第一计数器 114 输出的 n 位数字值的高数字位。第一保持单元 101 的数据通过第一保持单元间线路 105 被发送给第三保持单元 103,并被保持在第三保持单元 103。为每列像素 111 设置第二保持单元 102,第二保持单元 102 保持从第二计数器 115 输出的 n 位数字值的低数字位。第二保持单元 102 的数据通过第二保持单元间线路 106 被发送给第四保持单元 104,并被保持在第四保持单元 104。水平扫描电路 112 顺序地把保持在第三保持单元 103 和第四保持单元 104 中的数据传送给数字输出单元 109。

[0023] 下面,详细说明包括 A/D 转换的操作。首先,在比较器 110 中比较像素 111 的输出信号与在基准信号生成电路 116 中生成的第一斜坡信号,并在反转比较所述两个信号的结果之后,立即把第一计数器 114 的输出数字值作为高数字位保持在第一保持单元 101 中。同

时,比较器 110 产生像素 111 的输出和第一斜坡信号之间的差信号,并把差信号输入比较器 110。之后,基准信号生成电路 116 把第二斜坡信号输入比较器 110,就第二斜坡信号来说,与第一斜坡信号相比,信号电平相对于时间的变化的斜坡陡度 (steepness in slope) 较小。比较器 110 比较第二斜坡信号和差信号。在反转比较这两个信号的结果之后,第二计数器 115 的输出数字值作为低数字位被立即保持在第二保持单元 102 中。结果,以像素 111 的输出模拟信号为基础的数字转换数据被保持在第一保持单元 101 和第二保持单元 102 中。

[0024] 之后,借助第一保持单元 101 和第三保持单元 103 之间的开关控制,保持在第一保持单元 101 中的数据经第一保持单元间线路 105 被传送给第三保持单元 103,并保持在第三保持单元 103 中。同时,借助第二保持单元 102 和第四保持单元 104 之间的开关控制,保持在第二保持单元 102 中的数据经第二保持单元间线路 106 被传送给第四保持单元 104,并保持在第四保持单元 104 中。从而,在下一行像素 111 的输出信号从模拟信号被转换成数字信号并被保持在第一保持单元 101 和第二保持单元 102 中的同时,前一行的 A/D 转换信号可从第三保持单元 103 和第四保持单元 104 被输出给数字输出单元 109。

[0025] 图 2 是图解说明图 1 中所示的固态成像设备中的区域 A 的第一实施例的布局图。为阵列中的每一列所共有的第一计数器 114 和第二计数器 115 被设置在图中的左侧。用于布置保持单元所采用的方法是如下方法,在该方法中,分别在列方向上布置:通过沿着列方向分别成对相互接近地布置第一保持单元 101 和第三保持单元 103 而形成的保持单元组,和通过沿着列方向分别成对相互接近地布置第二保持单元 102 和第四保持单元 104 而形成的保持单元组。

[0026] 来自第一计数器 114 的数字数据经数据线路 107 被提供给第一保持单元 101。来自第二计数器 115 的数字数据经数据线路 107 被提供给第二保持单元 102。保持在第一保持单元 101 的数字数据经第一保持单元间线路 105 被提供给第三保持单元 103。保持在第二保持单元 102 的数字数据经第二保持单元间线路 106 被提供给第四保持单元 104。保持在第三保持单元 103 和第四保持单元 104 的数字数据经输出线路 108 被提供给数字输出单元 109。

[0027] 在这方面,尽管数据线路 107 被图解表示成具有 6 位,不过位数不受限制。

[0028] (第二实施例)

[0029] 图 3 是图解说明图 1 中的固态成像设备中的区域 A 的第二实施例的布局图。图 3 中与图 1 和图 2 中的组件相同的组件用相同的附图标记表示。沿着列方向布置:通过沿着行方向分别成对相互接近地布置第一保持单元 101 和第三保持单元 103 而形成的保持单元组,和通过沿着行方向分别成对相互接近地设置第二保持单元 102 和第四保持单元 104 而形成的保持单元组。相对于图 2 中图解说明的配置,图 3 中图解说明的布置使列方向的长度能够被减小。

[0030] 来自第一计数器 114 的数字数据经数据线路 107 被提供给第一保持单元 101。来自第二计数器 115 的数字数据经数据线路 107 被提供给第二保持单元 102。保持在第一保持单元 101 中的数字数据经第一保持单元间线路 105 被提供给第三保持单元 103。保持在第二保持单元 102 中的数字数据经第二保持单元间线路 106 被提供给第四保持单元 104。保持在第三保持单元 103 和第四保持单元 104 中的数字数据经输出线路 108 被提供给数字输出单元 109。

[0031] （第三实施例）

[0032] 图4是图解说明图1中的区域A的第三实施例的布局图。图4中与图1和图2中的组件相同的组件用相同的附图标记表示。下面说明本实施例和第一实施例之间的差异。类似于图1,从高位位开始,按照第一保持单元101——第三保持单元103的顺序相互接近地布置第一保持单元101和第三保持单元103。与图1中图解说明的布置相反,从高位位开始,按照第四保持单元104——第二保持单元102的顺序彼此接近地布置第二保持单元102和第四保持单元104。通过采用这种布置,能够集中输出线路108的线,从而便于布置。此外,能够减少当实现抗衡从输出线路108到其它元件的串扰效应的措施时所需的面积。

[0033] 尽管在图4中,当从像素区观察时保持单元的布置顺序从上面开始为101、103、104和102,不过也可反转高数字位和低数字位的保持单元的布置顺序。更具体地说,保持单元的布置顺序可以是103、101、102和104。从而能够相反地集中数据线路107的线,从而便于布置。

[0034] （第四实施例）

[0035] 图5是图解说明在图1中图解说明的固态成像设备中的区域A的第四实施例的布局图。图5中与图1和图2中的组件相同的组件用相同的附图标记表示。下面说明本实施例和第二实施例之间的差异。类似于图3中的布置,沿着列方向布置:通过沿着行方向分别成对相互接近地布置第一保持单元101和第三保持单元103而形成的保持单元组,和通过沿着行方向分别成对相互接近地布置第二保持单元102和第四保持单元104而形成的保持单元组。相对于图3的差异是沿着列方向按照107-108-108-107的顺序连接的数据线路107和输出线路108的布置。通过采用这种配置,能够集中输出线路108的线,从而便于布置。

[0036] 在这方面,如果反转数据线路107和输出线路108的布置,以使得沿着列方向按照108-107-107-108的顺序连接数据线路107和输出线路108,那么能够集中数据线路107的线,从而便于布置。

[0037] 在按照第一到第四实施例的固态成像设备中,对第一到第四保持单元101到104,可以使用电容元件,或者可以使用利用锁存电路的配置。图6图解说明使用锁存电路作为保持单元101到104的配置例子。

[0038] 图6图解说明如下配置,在该配置中,沿着列方向相互接近地布置成对的第一保持单元101和第三保持单元103的保持单元组,和沿着列方向相互接近地布置成对的第二保持单元102和第四保持单元104的保持单元组。上部锁存电路是保持单元101或102,下部锁存电路是保持单元103或104。这种情况下,当上部场效应晶体管的选通信号为高电平时,从计数器114或115输出给数据线路107的值被保持在保持单元101或102中。此外,当上部场效应晶体管的选通信号和下部场效应晶体管的选通信号都为高电平时,保持在保持单元101或102中的数据被传送到保持单元103或104。

[0039] 图7是图解说明另一个配置例子的示图,其中相对于图6中图解说明的配置,在第一保持单元101和第三保持单元103之间添加一个开关,在第二保持单元102和第四保持单元104之间添加一个开关。

[0040] 上面已参考附图说明了本发明的第一到第四实施例。不过,本发明并不局限于这些实施例,可按照与在上面的实施例中描述的方式不同的方式配置和布置计数器和数字输

出单元。例如,尽管高数字位计数器 114 和低数字位计数器 115 被描述成独立的计数器,不过也可对这两者使用相同的计数器。此外,可在放大每一列的像素 111 的输出之后进行 A/D 转换。也可反转从像素区观察的每个保持单元的布置顺序。此外,对于交替的各列,可沿两个方向,上和下输出像素 111 的信号,并且把 A/D 转换电路和相应的保持单元等布置在光电转换元件区的上部和下部。更具体地说,来自奇数列像素的信号可被传递给布置在光电转换元件区的一侧的 A/D 转换电路,来自偶数列像素的信号可被传递给布置在光电转换元件区的另一侧的 A/D 转换电路。

[0041] 第一到第四实施例的固态成像设备包括基于光电转换生成模拟图像信号的布置成二维阵列的多个像素 111,和 A/D(模拟/数字)转换器。为二维阵列的像素 111 的每一列设置一个 A/D 转换器,A/D 转换器按照时间序列把来自像素 111 的模拟图像信号转换成包括高数字位和低数字位的数字信号。A/D 转换器包括第一保持单元 101、第二保持单元 102、第三保持单元 103 和第四保持单元 104。每个第一保持单元 101 保持数字信号的高数字位。每个第二保持单元 102 保持数字信号的低数字位。每个第三保持单元 103 保持来自第一保持单元 101 的数字信号。每个第四保持单元 104 保持来自第二保持单元 102 的数字信号。沿着二维阵列的像素 111 的列方向布置包括第一保持单元 101 和第三保持单元 103 的第一对,以及包括第二保持单元 102 和第四保持单元 104 的第二对。

[0042] A/D 转换器还包括计数器 114 和 115,以及基准信号生成电路 116。为二维阵列的像素 111 的每一列共有地设置计数器 114 和 115,并对数字信号计数。基准信号生成电路 116 生成斜坡陡度不同的第一斜坡信号和第二斜坡信号,并为二维阵列的像素 111 的各列共有地设置基准信号生成电路 116。来自布置成二维阵列的像素 111 的模拟图像信号被逐行输入 A/D 转换器。对布置成二维阵列的像素 111 的每一列来说,A/D 转换器比较来自像素的信号和由基准信号生成电路 116 生成的第一斜坡信号。随后,响应于比较来自像素 111 的信号和第一斜坡信号的结果的反转,A/D 转换器把从计数器 114 和 115 供给的数字信号的高数字位保持在第一保持单元 101 中。A/D 转换器保持来自像素 111 的信号和由基准信号生成电路 116 生成的第一斜坡信号之间的差信号。之后,在预定定时,A/D 转换器比较差信号和与第一斜坡信号相比陡度较小的第二斜坡信号。随后,响应于比较差信号和第二斜坡信号的结果的反转,A/D 转换器把从计数器 114 和 115 供给的数字信号的低数字位保持在第二保持单元 102 中。

[0043] 此外,按照图 2,使第一保持单元 101、第三保持单元 103、第二保持单元 102 和第四保持单元 104 沿着二维阵列的像素 111 的列方向依次并排毗邻布置。

[0044] 按照图 3,使构成第一对的第一保持单元 101 和第三保持单元 103 沿着二维阵列的像素 111 的行方向并排毗邻布置。此外,使构成第二对的第二保持单元 102 和第四保持单元 104 沿着二维阵列的像素 111 的行方向并排毗邻布置。

[0045] 在图 4 中图解说明的例子中,按照第一保持单元 101、第三保持单元 103、第四保持单元 104 和第二保持单元 102 的顺序,沿着二维阵列的像素 111 的列方向并排毗邻布置第一保持单元 101、第二保持单元 102、第三保持单元 103 和第四保持单元 104。此外,按照第三保持单元 103、第一保持单元 101、第二保持单元 102 和第四保持单元 104 的顺序,沿着二维阵列的像素 111 的列方向并排毗邻布置第一保持单元 101、第二保持单元 102、第三保持单元 103 和第四保持单元 104。

[0046] 在图 5 中,沿着二维阵列的像素 111 的行方向并排毗邻布置构成第一对的第一保持单元 101 和第三保持单元 103。此外,沿着二维阵列的像素 111 的行方向并排毗邻布置构成第二对的第二保持单元 102 和第四保持单元 104。第一数据线路 107 连接计数器 114 和第一保持单元 101。第二数据线路 107 连接计数器 115 和第二保持单元 102。第一输出线路 108 输出来自第三保持单元 103 的数字信号。第二输出线路 108 输出来自第四保持单元 104 的数字信号。按照第一数据线路 107、第一输出线路 108、第二输出线路 108 和第二数据线路 107 的顺序布置第一数据线路 107、第二数据线路 107、第一输出线路 108 和第二输出线路 108。此外,可以采用如下配置,在该配置中,按照第一输出线路 108、第一数据线路 107、第二数据线路 107 和第二输出线路 108 的顺序布置第一数据线路 107、第二数据线路 107、第一输出线路 108 和第二输出线路 108。

[0047] 在第一到第四实施例中,A/D 转换器按照时间序列把从二维阵列的像素 111 逐行输入的模拟图像信号转换成包括高数字位和低数字位的数字信号。在进行 A/D 转换的同时,A/D 转换器从第三保持单元 103 和第四保持单元 104 顺序输出通过进行二维阵列的像素 111 的前一行的模 / 数转换而获得的数字信号。

[0048] 按照第一到第四实施例,易于减小固态成像设备中沿着二维阵列的像素的行方向的像素布置节距。

[0049] 应理解每个上述实施例仅仅举例说明实现本发明的具体例子,本发明的技术范围不受这些实施例限制。更具体地说,可按照各种形式实现本发明,而不脱离本发明的技术思想或主要特征。

[0050] 尽管已参考示例性实施例说明了本发明,不过应理解本发明并不局限于公开的示例性实施例。下述权利要求的范围应被给予最宽广的解释,以包含所有这样的修改以及等同的结构和功能。

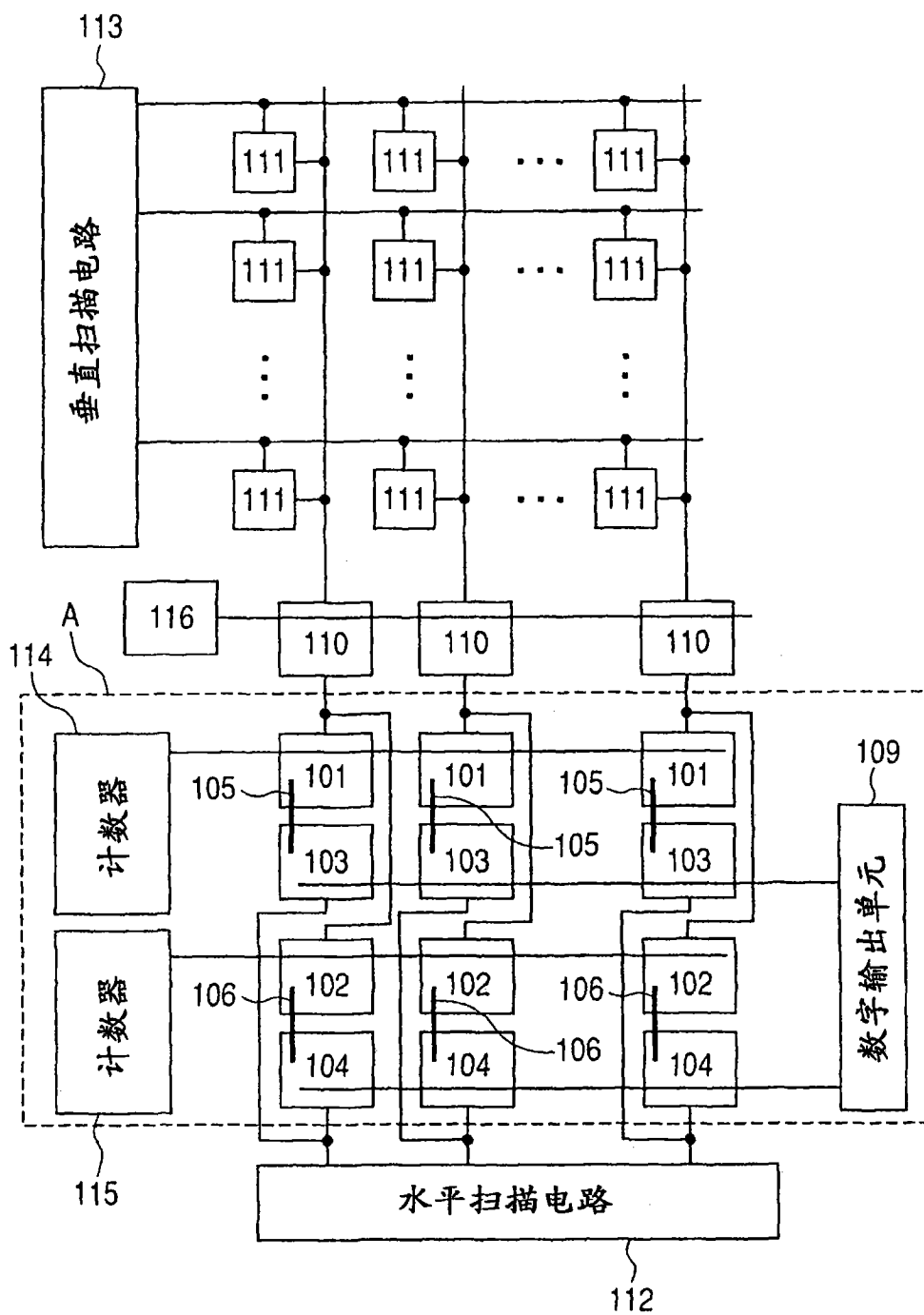


图 1

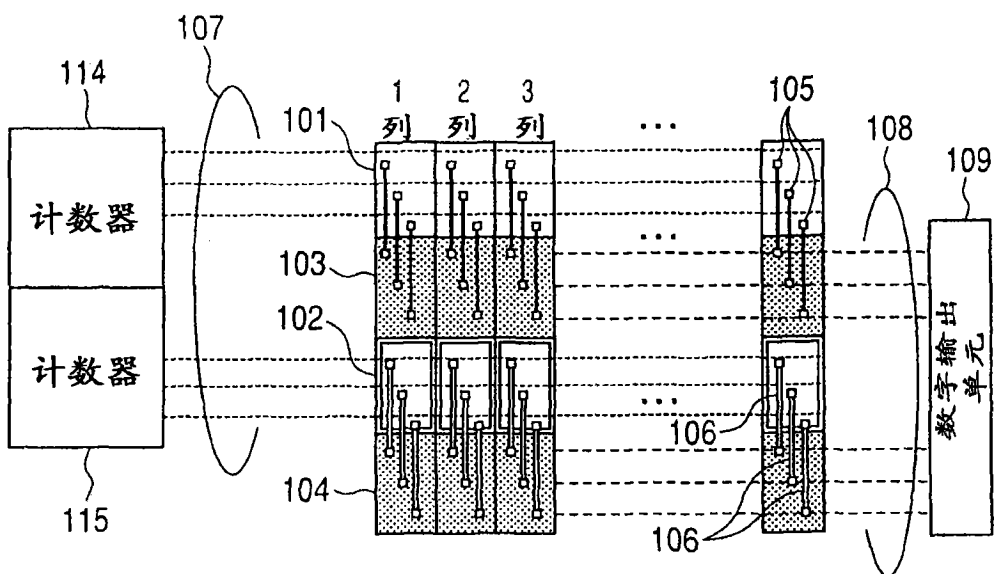


图 2

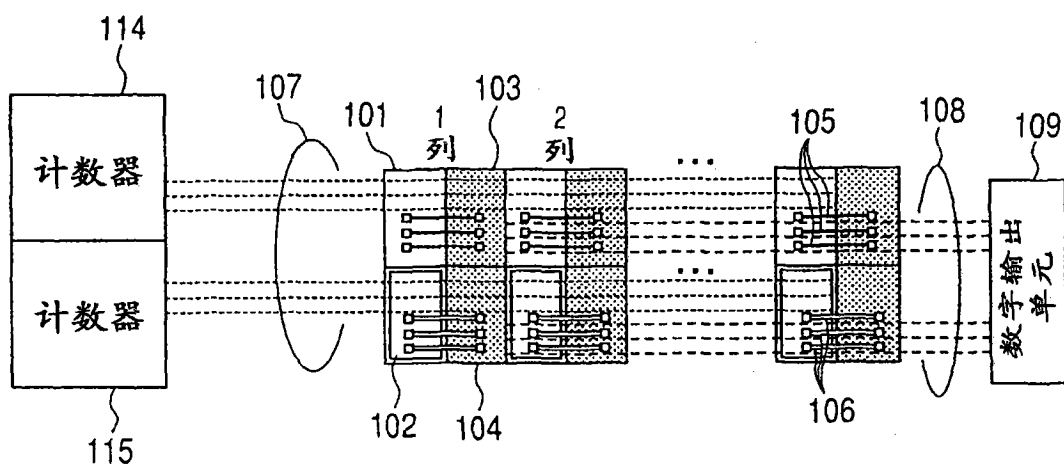


图 3

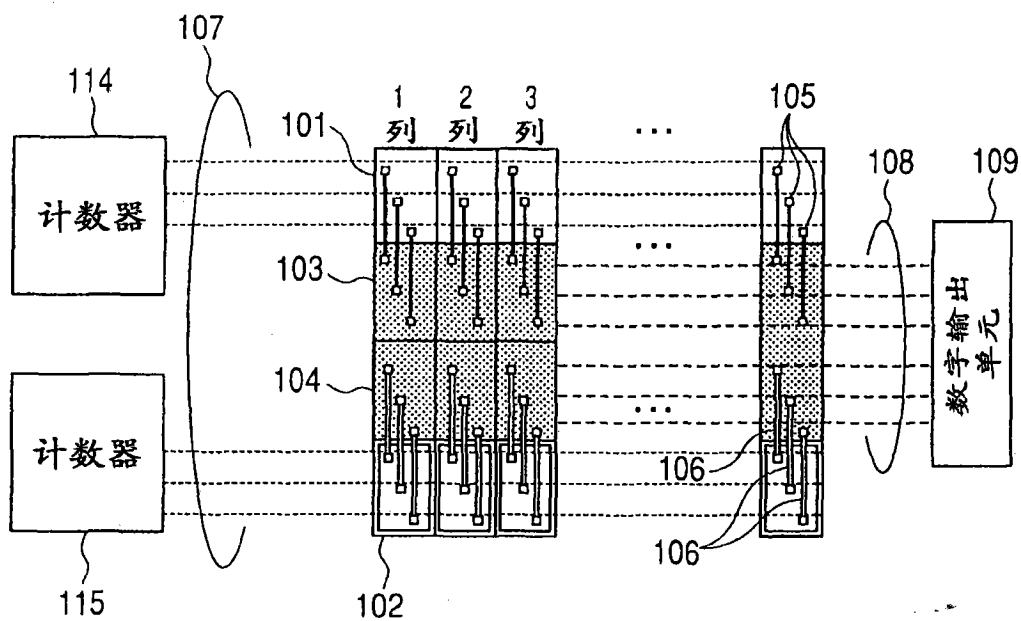


图 4

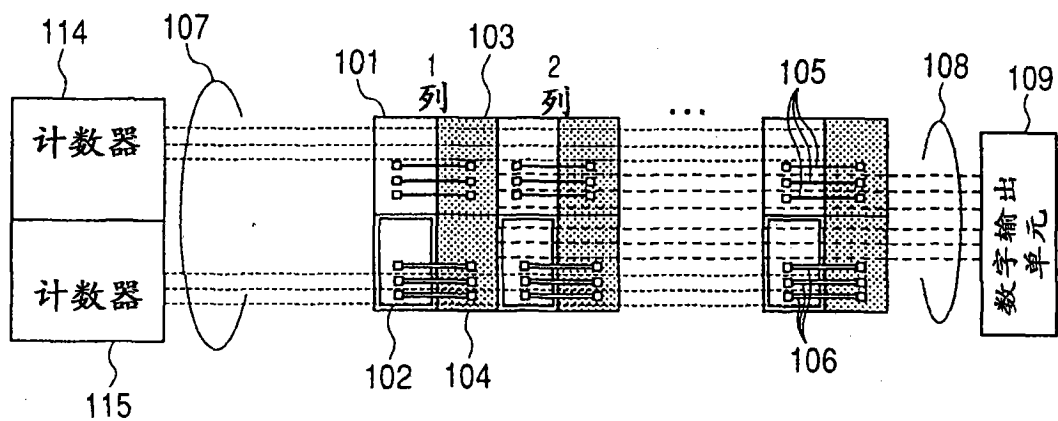


图 5

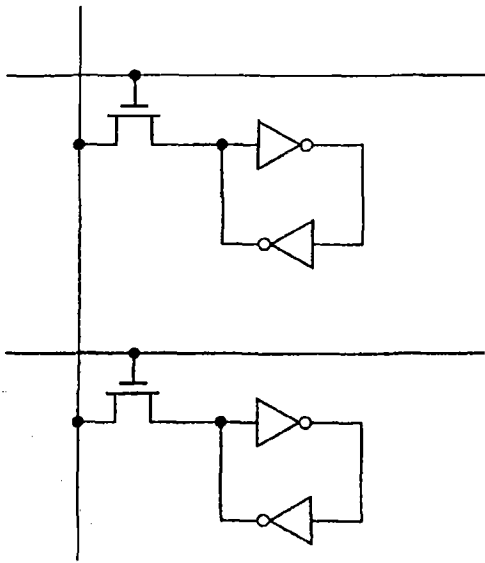


图 6

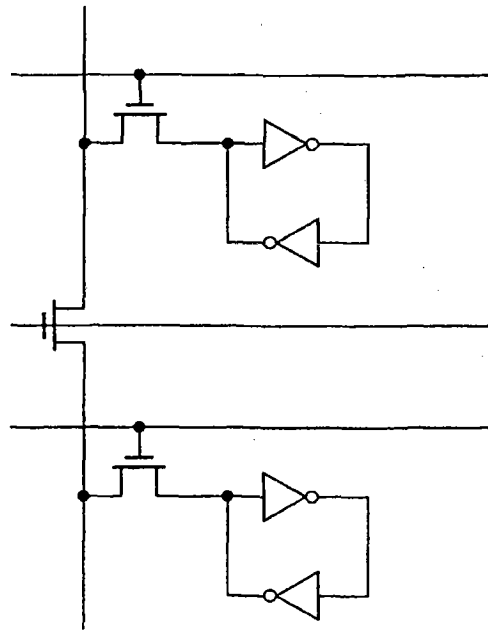


图 7