

①⑨ RÉPUBLIQUE FRANÇAISE  
—  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
—  
COURBEVOIE  
—

①① N° de publication :

**3 128 574**

(à n'utiliser que pour les  
commandes de reproduction)

②① N° d'enregistrement national :

**21 11357**

⑤① Int Cl<sup>8</sup> : **H 01 L 21/266 (2022.01)**

①②

## BREVET D'INVENTION

**B1**

⑤④ PROCÉDÉ D'IMPLANTATION IONIQUE DANS UNE PLAQUETTE SEMICONDUCTRICE.

②② Date de dépôt : 26.10.21.

③③ Priorité :

④③ Date de mise à la disposition du public  
de la demande : 28.04.23 Bulletin 23/17.

④⑤ Date de la mise à disposition du public du  
brevet d'invention : 28.02.25 Bulletin 25/09.

⑤⑥ Liste des documents cités dans le rapport de  
recherche :

*Se reporter à la fin du présent fascicule*

⑥⑥ Références à d'autres documents nationaux  
apparentés :

○ Demande(s) d'extension :

⑦① Demandeur(s) : *STMicroelectronics (Crolles 2) SAS  
Société par actions simplifiée (SAS) — FR.*

⑦② Inventeur(s) : BORREL Julien, GAUTHIER Alexis,  
HILARIO Fanny, BERTHIER Ludovic, DUMAS Paul et  
BREZZA Edoardo.

⑦③ Titulaire(s) : *STMicroelectronics (Crolles 2) SAS  
Société par actions simplifiée (SAS).*

⑦④ Mandataire(s) : Casalunga.

**FR 3 128 574 - B1**



## Description

### **Titre de l'invention : PROCÉDÉ D'IMPLANTATION IONIQUE DANS UNE PLAQUETTE SEMICONDUCTRICE**

- [0001] Des modes de réalisation et de mise en œuvre concernant la fabrication de circuits intégrés, et plus particulièrement un procédé d'implantation ionique dans une plaquette semiconductrice.
- [0002] L'implantation ionique dans une plaquette semiconductrice est utilisée pour la fabrication de circuit(s) intégré(s) dans cette plaquette semiconductrice. L'implantation ionique permet une introduction de dopants dans ce semiconducteur afin de modifier ses propriétés de conductivité.
- [0003] Le dopage par implantation ionique est effectué dans une chambre d'implantation sous vide. Le dopage consiste à accélérer des ions avec un champ électrique à l'aide d'une machine d'implantation afin de conférer une énergie suffisante aux ions pour qu'ils puissent entrer dans la plaque semiconductrice à doper.
- [0004] L'accélération d'un ion permet d'augmenter son énergie cinétique pour que l'ion puisse s'enfoncer plus profondément dans la plaque semiconductrice.
- [0005] Une fois implantés dans la plaquette semiconductrice, les dopants sont soumis à un traitement thermique nécessaire à leur activation électrique. Chaque dopant crée alors un porteur de charge (trou ou électron suivant qu'il s'agit d'un dopant de type P ou de type N) modifiant ainsi localement la conductivité de la plaque semiconductrice.
- [0006] La quantité de dopants implantés est mesurée à l'aide d'une cavité de Faraday (en anglais « Faraday cup »). Pendant l'implantation d'ions, la pression dans la chambre d'implantation est également contrôlée pour s'assurer qu'elle ne dépasse pas un seuil prédéfini pour maintenir au moins sensiblement le vide dans la chambre d'implantation.
- [0007] Pour sélectionner les régions de la plaque semiconductrice à doper, il convient d'utiliser un masque formé d'un revêtement en résine photosensible. La résine photosensible est généralement constituée de chaînes carbonées constituées d'atomes de carbone et d'hydrogène. En particulier, le masque comprend des zones pleines permettant d'empêcher une implantation des ions dans les régions de la plaquette semiconductrices disposées sous les parties pleines du masque. Le masque comprend également des ouvertures permettant l'implantation des ions dans les régions, dites région d'implantation, de la plaquette semiconductrices disposées au niveau de ces ouvertures.
- [0008] Néanmoins, lors de l'implantation, le flux d'ions émis peut endommager la résine photosensible du masque. En particulier, les ions émis peuvent casser les liaisons entre

les atomes de la résine photosensible. Les atomes de carbone et d'hydrogène sont alors dégazés (c'est-à-dire expulsés) de la résine dans la chambre d'implantation du fait de l'énergie qui leur est transmise. La pression dans la chambre d'implantation augmente alors. En particulier, le début de l'implantation peut entraîner un pic de dégazage élevé des atomes de carbone et d'hydrogène.

- [0009] Les atomes dégazés peuvent alors réagir avec les ions d'implantation qui peuvent alors perdre leur charge. Certains ions implantés ne sont ainsi pas comptés par la cavité de Faraday. De ce fait, la quantité de dopants réellement implantée dans la plaque semiconductrice peut alors différer de quelques pourcents par rapport à la quantité initialement ciblée.
- [0010] Par ailleurs, le dégazage de la résine dégrade le vide de la chambre d'implantation. Lorsque la pression dans la chambre dépasse ledit seuil prédéfini, la machine d'implantation peut s'arrêter, et donc retarder la fabrication du circuit intégré. Un dépassement du seuil prédéfini peut notamment intervenir au moment du pic de dégazage en début d'implantation.
- [0011] Un système de pompage est utilisé pour maintenir un vide poussé dans la machine d'implantation tout au long du procédé d'implantation. Néanmoins, un tel système de pompage peut ne pas être suffisant pour réagir rapidement à la montée rapide de pression au moment du pic de dégazage.
- [0012] Une solution pour réduire le dégazage d'atomes de la résine consiste à réduire le courant du faisceau d'ions. Néanmoins, cette solution augmente nécessairement la durée d'implantation, et donc le temps et le coût de fabrication du circuit intégré.
- [0013] Il existe donc un besoin de proposer une solution d'implantation d'ions dans une plaque semiconductrice qui soit simple et peu coûteuse à mettre en œuvre. Cette solution devra réduire l'intensité du dégazage, tout en assurant un bon dopage de la plaque semiconductrice.
- [0014] Selon un aspect, il est proposé un procédé d'implantation ionique dans une plaquette semiconductrice placée dans une chambre d'implantation sous vide, la plaquette semiconductrice présentant une zone de circuit intégré et une zone périphérique autour de cette zone de circuit intégré, l'implantation ionique permettant d'appliquer un dopage dans au moins une région, dite région d'implantation, de la zone de circuit intégré, le procédé comprenant :
- une formation d'un revêtement en résine photosensible servant de masque sur la plaquette semiconductrice, le revêtement en résine photosensible étant appliqué sur la zone de circuit intégré et sur la zone périphérique, puis
  - une formation d'une ouverture dans le revêtement en résine photosensible au niveau de ladite au moins une région d'implantation de la zone de circuit intégré, puis
  - une implantation des ions dans la plaquette semiconductrice,

le procédé comprenant en outre, avant ladite implantation des ions, une formation d'une ouverture dans le revêtement en résine photosensible au niveau d'au moins une région de la zone périphérique de façon à réduire une surface de couverture du revêtement en résine photosensible sur la plaquette semiconductrice.

- [0015] La zone périphérique est une zone utilisée uniquement pour faciliter la fabrication du circuit intégré. Cette zone périphérique peut être utile pour la mise en œuvre de gravures, de polissage mécano-chimique ou pour réaliser des chemins de découpe. Ladite au moins une région de la zone périphérique au-dessus de laquelle est formée une ouverture est avantageusement une région dépourvue de connexions électriques.
- [0016] Les ouvertures dans le revêtement en résine photosensible sont formées au niveau de régions de la zone périphérique dans lesquelles il est possible d'implanter des ions sans avoir aucun impact par la suite dans la fabrication du circuit intégré.
- [0017] La réduction du dégazage permet de réduire les interactions entre les atomes dégazés et les ions du faisceau d'implantation. Cela permet de garantir un bon comptage des ions par la cavité de Faraday, de façon à obtenir un circuit intégré conforme à celui attendu.
- [0018] Un tel procédé est adapté pour les implantations à puissance élevée, par exemple supérieure à 1000W.
- [0019] Avantageusement, la surface de couverture du revêtement en résine photosensible, après ladite formation d'une ouverture au niveau d'au moins une région de la zone périphérique, est suffisamment réduite pour réduire un dégazage d'atomes du revêtement en résine photosensible pendant ladite implantation des ions de sorte que la pression dans la chambre d'implantation reste inférieure à un seuil donné lors de cette implantation des ions.
- [0020] Un tel procédé permet de réduire la surface de couverture du masque pour réduire un dégazage du masque lors de l'implantation d'ions. En particulier, lors de l'implantation d'ions, la surface en résine photosensible du masque exposées aux ions est suffisamment limitée pour que la pression dans la chambre reste inférieure audit seuil pour éviter un arrêt de la machine d'implantation.
- [0021] Dans un mode de réalisation avantageux, la formation de l'ouverture au niveau de ladite au moins une région d'implantation de la zone de circuit intégré et la formation de l'ouverture au niveau de ladite au moins région de la zone périphérique sont effectuées simultanément. Un tel procédé présente l'avantage de ne pas augmenter le temps de fabrication du circuit intégré.
- [0022] De préférence, la surface de couverture du revêtement en résine photosensible, après avoir formé lesdites ouvertures au niveau de ladite au moins une région d'implantation de la zone de circuit intégré et au niveau de ladite au moins une région de la zone périphérique, est inférieure à 75% par rapport à une surface totale de la plaquette semicon-

ductrice.

- [0023] Avantageusement, lors de ladite implantation d'ions, les ions sont comptés à l'aide d'une cavité de Faraday, ladite implantation d'ions se terminant lorsque le nombre d'ions comptés atteint un nombre prédéfini.
- [0024] De préférence, ladite au moins une région dopée de la zone périphérique et ladite au moins une région d'implantation de la zone de circuit intégré sont dopées à une dose supérieure ou égale à  $1 \times 10^{15}$  atomes/cm<sup>2</sup>.
- [0025] Selon un autre aspect, il est proposé un dispositif semiconducteur comportant une zone de circuit intégré et une zone périphérique autour de ladite zone de circuit intégré, la zone périphérique comprenant au moins une région dopée de même nature qu'au moins une région d'implantation dopée de la zone de circuit intégré.
- [0026] Ainsi, il est proposé un dispositif semiconducteur obtenu à partir d'une plaquette semiconductrice pour laquelle un procédé d'implantation tel que décrit précédemment a été mis en œuvre.
- [0027] Avantageusement, ladite au moins une région dopée de la zone périphérique est dépourvue de connexions électriques.
- [0028] De préférence, ladite au moins une région dopée de la zone périphérique et ladite au moins une région d'implantation de la zone de circuit intégré ont une concentration de dopants supérieure ou égale à  $1 \times 10^{20}$  atomes/cm<sup>3</sup>.
- [0029] D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen de la description détaillée de modes de mise en œuvre et de réalisation, nullement limitatifs, et des dessins annexés sur lesquels :
- [0030] [Fig.1]
- [0031] [Fig.2]
- [0032] [Fig.3]
- [0033] [Fig.4]
- [0034] [Fig.5]
- [0035] [Fig.6] illustrent schématiquement des modes de réalisation et de mise en œuvre de l'invention.
- [0036] La [Fig.1] illustre un procédé d'implantation ionique selon un mode de mise en œuvre.
- [0037] Le procédé comprend une obtention 10 d'une plaquette semiconductrice PS (en anglais « wafer »). Cette plaquette semiconductrice est utilisée pour fabriquer un circuit intégré. Comme illustré à la [Fig.2] selon une vue en coupe, la plaquette comprend une zone de circuit intégré ZCI dédiée pour former des composants du circuit intégré, et une zone périphérique ZPR autour de ladite zone de circuit intégré ZCI. Cette zone périphérique ZPR n'est pas utilisée pour former des composants du circuit intégré mais est utile pour mettre en œuvre la fabrication du circuit intégré. En

particulier, la zone périphérique ZPR est utilisée uniquement pour faciliter la fabrication du circuit intégré. Cette zone périphérique peut être utile pour la mise en œuvre de gravures, de polissage mécano-chimique ou pour réaliser des chemins de découpe.

- [0038] Ici, à des fins de compréhension, la plaquette semiconductrice comprend qu'une seule zone de circuit intégré, et qu'une seule zone périphérique entourant la zone de circuit intégré. Néanmoins, il est possible de prévoir une plaquette semiconductrice PS comprenant plusieurs zones de circuit intégré pour former plusieurs circuits intégrés et plusieurs zones périphériques autour de ces zones de circuit intégré. La zone périphérique peut également entourer seulement partiellement la zone de circuit intégré.
- [0039] Comme illustré à la [Fig.3], la plaquette semiconductrice PS est placée dans une chambre d'implantation CHI sous vide d'une machine d'implantation MI. En particulier, la machine d'implantation MI comprend un système de pompage (non représenté) permettant de mettre sous vide la chambre d'implantation CHI. La machine d'implantation MI est configurée pour émettre dans la chambre d'implantation CHI un faisceau d'ions en direction de la plaquette semiconductrice PS pour réaliser une implantation d'ions dans la plaquette semiconductrice PS. L'implantation d'ions dans la plaquette semiconductrice PS permet d'appliquer un dopage dans des régions, dites régions d'implantation, de la zone de circuit intégré ZCI pour former des composants du circuit intégré.
- [0040] Avant de réaliser l'implantation, le procédé comprend une formation 11 d'un masque sur la plaquette semiconductrice PS pour l'implantation ionique. Le masque MSK permet alors de sélectionner les régions d'implantation à doper.
- [0041] En particulier, la formation 11 du masque MSK comprend une formation 11-1 d'un revêtement en résine photosensible RES sur la plaquette semiconductrice PS. La [Fig.4] illustre une vue en coupe d'un résultat de la formation 11-1 du revêtement en résine photosensible RES sur la plaque semiconductrice PS. La formation du masque MSK comprend également une formation 11-2 d'ouvertures ORGI et ORDM dans le revêtement en résine photosensible au niveau desdites régions d'implantation RGI (pour les ouvertures ORGI) de la zone de circuit intégré ZCI et au niveau d'au moins une région RDM (pour les ouvertures ORDM) de la zone périphérique ZPR. La [Fig.5] illustre une vue en coupe d'un résultat de la formation 11-2 d'ouvertures ORGI, ORDM dans le revêtement en résine photosensible.
- [0042] En particulier, les ouvertures ORDM sont formées au niveau de régions de la zone périphérique ZPR dans lesquelles il est possible d'implanter des ions sans avoir aucun impact par la suite dans la fabrication du circuit intégré. Les ouvertures ORDM formées au niveau de la zone périphérique ZPR permettent de réduire la surface de couverture du revêtement en résine photosensible RES. Il est important de chercher à

former le plus d'ouvertures ORDM possibles au niveau de la zone périphérique ZPR pour réduire au maximum la surface de couverture du revêtement en résine photosensible RES.

- [0043] Par exemple, des ouvertures ORDM sont formées au niveau de régions factices (en anglais « dummies ») de la zone périphérique. Ces régions factices sont des régions qui ne participent à aucun des éléments du circuit intégré mais qui sont utiles pour homogénéiser une densité de surface de la plaquette semiconductrice au niveau du circuit intégré. Ces régions RDM sont donc dépourvues de connexions électriques.
- [0044] Il est également possible de former des ouvertures ORDM au niveau de régions RDM de la zone périphérique ZPR dans un anneau d'étanchéité. L'anneau d'étanchéité (en anglais « seal ring ») sert de barrière protectrice entre le circuit intégré et des chemins de découpe sur la plaque semiconductrice. L'anneau d'étanchéité permet d'éviter la pollution du circuit intégré par des particules polluantes résultant de la découpe de la plaquette semiconductrice le long des chemins de découpe.
- [0045] La formation des ouvertures ORDM au niveau de la zone périphérique ZPR est effectuée simultanément avec la formation des ouvertures ORGI au niveau de la zone de circuit intégré ZCI. Ainsi, la formation des ouvertures ORDM au niveau de la zone périphérique ZPR n'augmente pas le temps de fabrication du circuit intégré.
- [0046] Le procédé comprend ensuite une implantation d'ions  $^{12}$  dans la plaquette semiconductrice. Les ions sont alors implantés dans les régions de la plaquette situées sous les ouvertures du masque. Le revêtement en résine photosensible empêche alors les ions d'atteindre les régions de la plaque semiconductrice recouvertes par ce revêtement RES. Les régions RDM de la zone périphérique ZPR et les régions RGI de la zone de circuit intégré ZCI peuvent être dopées à une dose supérieure ou égale à  $1 \times 10^{15}$  atomes/cm<sup>2</sup>, de façon à obtenir une concentration de dopants supérieure ou égale à  $1 \times 10^{20}$  atomes/cm<sup>3</sup> dans les régions RDM et RGI.
- [0047] L'implantation d'ions dans la plaquette semiconductrice permet d'appliquer un dopage dans lesdites régions d'implantation RGI de la zone de circuit intégré ZCI pour former des composants du circuit intégré.
- [0048] Par ailleurs, le fait d'implanter des ions dans les régions RDM de la zone périphérique ZPR sous les ouvertures du masque n'est pas gênant pour la fabrication du circuit intégré.
- [0049] En outre, le fait de réduire la surface de couverture du masque MSK grâce aux ouvertures ORDM formées au-dessus de la zone périphérique ZPR de la plaquette permet de réduire un dégazage d'atomes de la résine photosensible pendant l'implantation des ions. Ainsi, la pression dans la chambre reste alors limitée et n'entraîne pas un arrêt de la machine d'implantation pouvant survenir lorsque la pression dans la chambre est supérieure à un seuil donné.

- [0050] Lors de ladite implantation d'ions, les ions sont comptés à l'aide d'une cavité de Faraday (en anglais « Faraday cup »). L'implantation des ions se termine lorsque le nombre d'ions comptés atteint un nombre prédéfini. La réduction du dégazage permet de réduire les réactions entre les atomes dégazés et les ions d'implantation faisant perdre la charge des ions d'implantation. Ainsi, ladite quantité d'ions comptés par la cavité de Faraday correspond à la quantité d'ions implantés dans les régions d'implantation de la zone de circuit intégré.
- [0051] Un tel procédé est adapté pour les implantations à puissance élevée, par exemple supérieure à 1000W.
- [0052] La plaquette semiconductrice peut ensuite être utilisée pour obtenir un dispositif semiconducteur DIS, comme illustré à la [Fig.6]. Le dispositif semiconducteur DIS comporte la zone de circuit intégré ZCI et au moins une partie de la zone périphérique ZPR. La zone périphérique ZPR présente alors au moins une région dopée RDM de même nature qu'au moins une région d'implantation RGI de la zone de circuit intégré ZCI.

## Revendications

- [Revendication 1] Procédé d'implantation ionique dans une plaquette semiconductrice (PS) placée dans une chambre d'implantation (CHI) sous vide, la plaquette semiconductrice (PS) présentant une zone de circuit intégré (ZCI) et une zone périphérique (ZPR) autour de cette zone de circuit intégré (ZCI), l'implantation ionique permettant d'appliquer un dopage dans au moins une région, dite région d'implantation (RGI), de la zone de circuit intégré, le procédé comprenant :
- une formation (11-1) d'un revêtement en résine photosensible (RES) servant de masque sur la plaquette semiconductrice (PS), le revêtement en résine photosensible (RES) étant appliqué sur la zone de circuit intégré (ZCI) et sur la zone périphérique (ZPR), puis
  - une formation (11-2) d'une ouverture dans le revêtement en résine photosensible (RES) au niveau de ladite au moins une région d'implantation (RGI) de la zone de circuit intégré, puis
  - une implantation des ions (12) dans la plaquette semiconductrice (PS), le procédé comprenant en outre, avant ladite implantation des ions, une formation (11-2) d'une ouverture dans le revêtement en résine photosensible (RES) au niveau d'au moins une région (RDM) de la zone périphérique de façon à réduire une surface de couverture du revêtement en résine photosensible (RES) sur la plaquette semiconductrice (PS), la surface de couverture du revêtement en résine photosensible, après ladite formation d'une ouverture au niveau d'au moins une région de la zone périphérique, étant suffisamment réduite pour réduire un dégazage d'atomes du revêtement en résine photosensible (RES) pendant ladite implantation des ions de sorte que la pression dans la chambre d'implantation (CHI) reste inférieure à un seuil donné lors de cette implantation des ions.
- [Revendication 2] Procédé selon la revendication 1, dans lequel la formation de l'ouverture (ORGI) au niveau de ladite au moins une région d'implantation (RGI) de la zone de circuit intégré (ZCI) et la formation de l'ouverture (ORDM) au niveau de ladite au moins région (RDM) de la zone périphérique (ZPR) sont effectuées simultanément.
- [Revendication 3] Procédé selon l'une des revendications 1 ou 2, dans lequel la surface de couverture du revêtement en résine photosensible, après avoir formé lesdites ouvertures (ORGI, ORDM) au niveau de ladite au moins une région d'implantation (RGI) de la zone de circuit intégré (ZCI) et au

niveau de ladite au moins une région (RDM) de la zone périphérique (ZPR), est inférieure à 75% par rapport à une surface totale de la plaquette semiconductrice.

[Revendication 4] Procédé selon l'une des revendications 1 à 3, dans lequel lors de ladite implantation d'ions (12), les ions sont comptés à l'aide d'une cavité de Faraday, ladite implantation d'ions se terminant lorsque le nombre d'ions comptés atteint un nombre prédéfini.

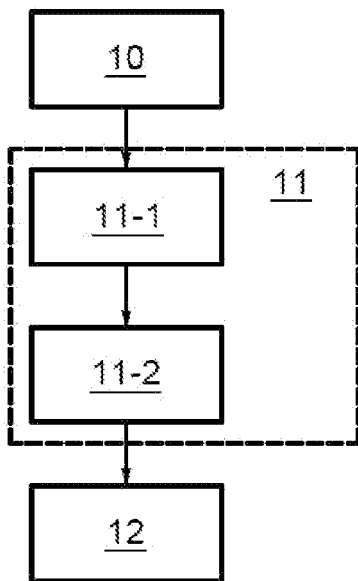
[Revendication 5] Procédé selon l'une des revendications 1 à 4, dans lequel ladite au moins une région (RDM) dopée de la zone périphérique (ZPR) et ladite au moins une région d'implantation (RGI) de la zone de circuit intégré (ZCI) sont dopées à une dose supérieure ou égale à  $1 \times 10^{15}$  atomes/cm<sup>2</sup>.

[Revendication 6] Dispositif semiconducteur obtenu à partir d'une plaquette semiconductrice (PS) pour laquelle un procédé d'implantation ionique selon l'une des revendications 1 à 5 a été mis en œuvre.

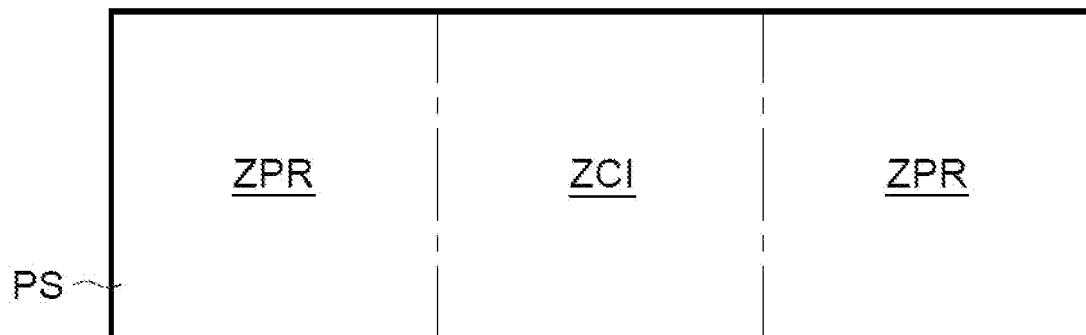
[Revendication 7] Dispositif selon la revendication 6 dans lequel ladite au moins une région (RDM) dopée de la zone périphérique (ZPR) est dépourvue de connexions électriques.

[Revendication 8] Dispositif selon l'une quelconque des revendications 6 ou 7, dans lequel ladite au moins une région (RDM) dopée de la zone périphérique (ZPR) et ladite au moins une région d'implantation (RGI) de la zone de circuit intégré (ZCI) ont une concentration de dopants supérieure ou égale à  $1 \times 10^{20}$  atomes/cm<sup>3</sup>.

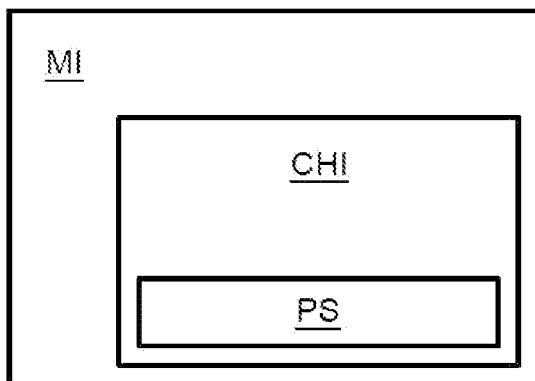
[Fig. 1]



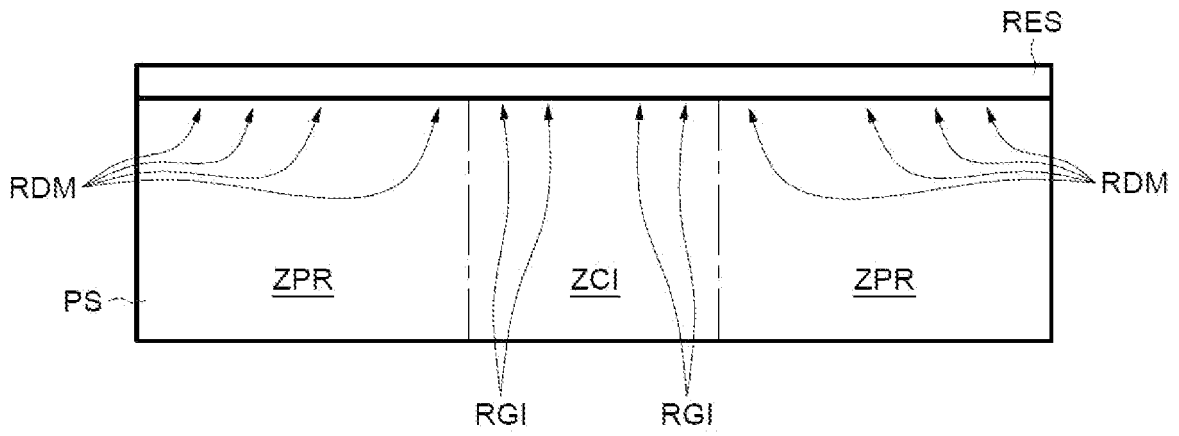
[Fig. 2]



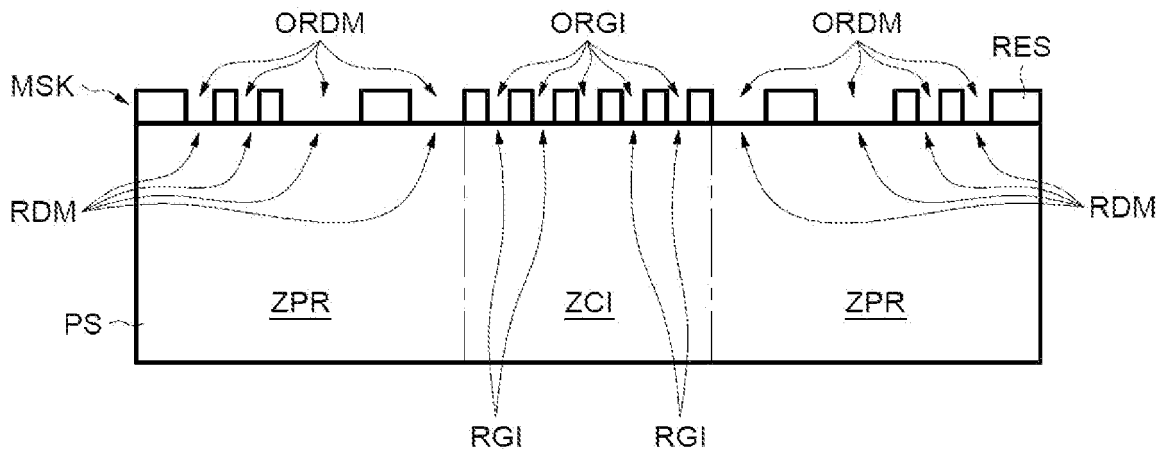
[Fig. 3]



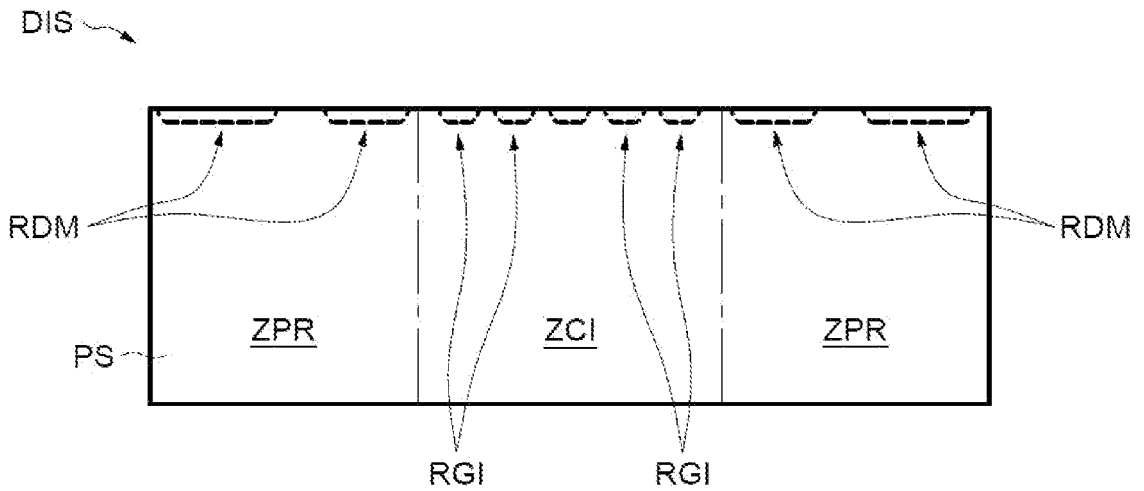
[Fig. 4]



[Fig. 5]



[Fig. 6]



# RAPPORT DE RECHERCHE

articles L.612-14, L.612-53 à 69 du code de la propriété intellectuelle

## OBJET DU RAPPORT DE RECHERCHE

---

L'I.N.P.I. annexe à chaque brevet un "RAPPORT DE RECHERCHE" citant les éléments de l'état de la technique qui peuvent être pris en considération pour apprécier la brevetabilité de l'invention, au sens des articles L. 611-11 (nouveau) et L. 611-14 (activité inventive) du code de la propriété intellectuelle. Ce rapport porte sur les revendications du brevet qui définissent l'objet de l'invention et délimitent l'étendue de la protection.

Après délivrance, l'I.N.P.I. peut, à la requête de toute personne intéressée, formuler un "AVIS DOCUMENTAIRE" sur la base des documents cités dans ce rapport de recherche et de tout autre document que le requérant souhaite voir prendre en considération.

## CONDITIONS D'ETABLISSEMENT DU PRESENT RAPPORT DE RECHERCHE

---

Le demandeur a présenté des observations en réponse au rapport de recherche préliminaire.

Le demandeur a maintenu les revendications.

Le demandeur a modifié les revendications.

Le demandeur a modifié la description pour en éliminer les éléments qui n'étaient plus en concordance avec les nouvelles revendications.

Les tiers ont présenté des observations après publication du rapport de recherche préliminaire.

Un rapport de recherche préliminaire complémentaire a été établi.

## DOCUMENTS CITES DANS LE PRESENT RAPPORT DE RECHERCHE

---

La répartition des documents entre les rubriques 1, 2 et 3 tient compte, le cas échéant, des revendications déposées en dernier lieu et/ou des observations présentées.

Les documents énumérés à la rubrique 1 ci-après sont susceptibles d'être pris en considération pour apprécier la brevetabilité de l'invention.

Les documents énumérés à la rubrique 2 ci-après illustrent l'arrière-plan technologique général.

Les documents énumérés à la rubrique 3 ci-après ont été cités en cours de procédure, mais leur pertinence dépend de la validité des priorités revendiquées.

Aucun document n'a été cité en cours de procédure.

**1. ELEMENTS DE L'ETAT DE LA TECHNIQUE SUSCEPTIBLES D'ETRE PRIS EN  
CONSIDERATION POUR APPRECIER LA BREVETABILITE DE L'INVENTION**

JP H04 249316 A (FUJITSU LTD)  
4 septembre 1992 (1992-09-04)

US 4 851 691 A (HANLEY PETER R [US])  
25 juillet 1989 (1989-07-25)

US 5 290 711 A (YANAGISAWA MASAYUKI [JP])  
1 mars 1994 (1994-03-01)

US 2006/270161 A1 (CHEN KO-TING [TW] ET  
AL) 30 novembre 2006 (2006-11-30)

EP 1 014 422 A1 (EATON CORP [US])  
28 juin 2000 (2000-06-28)

**2. ELEMENTS DE L'ETAT DE LA TECHNIQUE ILLUSTRANT L'ARRIERE-PLAN  
TECHNOLOGIQUE GENERAL**

NEANT

**3. ELEMENTS DE L'ETAT DE LA TECHNIQUE DONT LA PERTINENCE DEPEND  
DE LA VALIDITE DES PRIORITES**

NEANT