(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 118339651 A
(43)申请公布日 2024.07.12

(21)申请号 202280078821.X

(22)申请日 2022.11.14

(30)优先权数据
2021-192779 2021.11.29 JP

(85)PCT国际申请进入国家阶段日
2024.05.28

(86)PCT国际申请的申请数据
PCT/JP2022/042243 2022.11.14

(87)PCT国际申请的公布数据
WO2023/095659 JA 2023.06.01

(71)申请人 罗姆股份有限公司
地址 日本

(72)发明人 大角嘉藏 和田惠治

(74)专利代理机构 北京尚诚知识产权代理有限公司 11322
专利代理师 龙淳 徐飞跃

(51)Int.Cl.
H01L 25/00(2006.01)
H01L 25/07(2006.01)
H01L 25/18(2023.01)

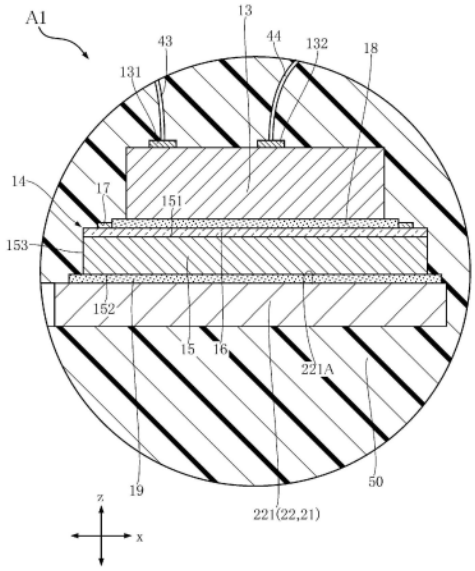
权利要求书2页 说明书18页 附图26页

(54)发明名称

半导体装置

(57)摘要

一种半导体装置,其包括:裸片焊盘;分别搭载于所述裸片焊盘之上的第一半导体元件和第二半导体元件;与所述第一半导体元件和所述第二半导体元件导通,并且使所述第一半导体元件和所述第二半导体元件相互绝缘的绝缘元件。另外,所述半导体装置还包括:与所述裸片焊盘接合的虚设元件;和将所述虚设元件与所述绝缘元件接合的第一接合层。所述虚设元件包含在厚度方向上位于所述裸片焊盘与所述第一接合层之间的绝缘层。



CN 118339651 A

1.一种半导体装置,其特征在于,包括:

裸片焊盘;

分别搭载于所述裸片焊盘之上的第一半导体元件和第二半导体元件;

与所述第一半导体元件和所述第二半导体元件导通,并且使所述第一半导体元件和所述第二半导体元件相互绝缘的绝缘元件;

与所述裸片焊盘接合的虚设元件;和

将所述虚设元件与所述绝缘元件接合的第一接合层,

所述虚设元件包含在厚度方向上位于所述裸片焊盘与所述第一接合层之间的绝缘层。

2.根据权利要求1所述的半导体装置,其特征在于:

所述虚设元件包括半导体基板,

所述绝缘层层叠于所述半导体基板。

3.根据权利要求2所述的半导体装置,其特征在于:

还包括将所述裸片焊盘与所述虚设元件接合的第二接合层。

4.根据权利要求3所述的半导体装置,其特征在于:

所述第一接合层和所述第二接合层为导电体。

5.根据权利要求3或4所述的半导体装置,其特征在于:

所述绝缘层位于所述半导体基板与所述第一接合层之间。

6.根据权利要求5所述的半导体装置,其特征在于:

在所述虚设元件形成有从所述绝缘层向所述厚度方向突出的凸部,

在所述厚度方向上观察,所述凸部位于所述第一接合层的外方。

7.根据权利要求6所述的半导体装置,其特征在于:

所述凸部包围所述第一接合层。

8.根据权利要求3或4所述的半导体装置,其特征在于:

所述绝缘层位于所述第二接合层与所述半导体基板之间。

9.根据权利要求3或4所述的半导体装置,其特征在于:

所述绝缘层包含第一层和位于与所述第一层分离的位置的第二层,

所述第一层位于所述半导体基板与所述第一接合层之间,

所述第二层位于所述第二接合层与所述半导体基板之间。

10.根据权利要求5~9中任一项所述的半导体装置,其特征在于:

所述半导体基板具有:朝向所述厚度方向且与所述第一接合层相对的第一面;在所述厚度方向上朝向与所述第一面相反侧的第二面;和朝向与所述厚度方向正交的方向的第三面,

在所述半导体基板上形成有从所述第二面和所述第三面凹陷的第一凹部。

11.根据权利要求10所述的半导体装置,其特征在于:

所述第一凹部包围所述第二面。

12.根据权利要求10或11所述的半导体装置,其特征在于:

在所述半导体基板形成有从所述第一面和所述第三面凹陷的第二凹部,

在所述厚度方向上观察,所述第二凹部与所述第一凹部重叠。

13.根据权利要求12所述的半导体装置,其特征在于:

所述第二凹部包围所述第一面。

14.根据权利要求10～13中任一项所述的半导体装置,其特征在于:

所述第二面的表面粗糙度比所述第三面的表面粗糙度大。

15.根据权利要求10～14中任一项所述的半导体装置,其特征在于:

在所述厚度方向上观察,所述第二接合层被所述虚设元件的周边缘包围。

16.根据权利要求1～15中任一项所述的半导体装置,其特征在于:

所述裸片焊盘包含:搭载有所述第一半导体元件的第一裸片焊盘;和位于与所述第一裸片焊盘分离的位置,并且搭载有所述第二半导体元件的第二裸片焊盘,

所述虚设元件接合于所述第一裸片焊盘。

17.根据权利要求16所述的半导体装置,其特征在于:

施加于所述第二半导体元件的电压比施加于所述第一半导体元件的电压高。

18.根据权利要求16或17所述的半导体装置,其特征在于:

还包括与所述第一半导体元件导通的多个第一端子和与所述第二半导体元件导通的多个第二端子,

所述多个第一端子以所述绝缘元件为基准位于与所述第二半导体元件相反侧,

所述多个第二端子以所述绝缘元件为基准位于与所述第一半导体元件相反侧。

半导体装置

技术领域

[0001] 本发明涉及半导体装置。

背景技术

[0002] 在用于电动汽车、家电设备等的逆变器装置中搭载有多个半导体元件。多个半导体元件包括多个开关元件(例如IGBT)、用于驱动该多个开关元件的驱动元件(栅极驱动器)和控制该驱动元件的控制元件(控制器)。在逆变器装置中,由与该逆变器装置不同的装置生成的电信号被输入到控制元件。控制元件将电信号转换为PWM(Pulse Width Modulation,脉冲宽度调制)控制信号后,传送至驱动元件。驱动元件基于PWM控制信号,例如按希望的时序对6个开关元件进行驱动。由此,直流电力被转换为电动机驱动用的三相交流电力。例如,在专利文献1中公开了构成逆变器装置的一部分的半导体装置的一例。

[0003] 在专利文献1所公开的半导体装置中搭载有控制元件和驱动元件。在此,向驱动元件供给的电源电压为向多个开关元件施加的电压以上,因此向控制元件供给的电源电压与向驱动元件供给的电源电压不同。因此,施加于控制元件及其导电路径的电压与施加于驱动元件及其导电路径的电压产生差异。因此,在专利文献1公开的半导体装置中,通过在控制元件与驱动元件之间的电信号的传输路径上插设绝缘元件,而使控制元件及其导电路径与驱动元件及其导电路径相互绝缘。由此,防止控制元件和驱动元件各自的绝缘击穿。绝缘元件搭载于搭载有控制元件和驱动元件中的任一者的裸片焊盘。因此,在施加于控制元件的导电路径的电压与施加于驱动元件的导电路径的电压的差异显著的情况下,绝缘元件绝缘击穿的风险变高。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2016-207714号公报。

发明内容

[0007] 发明要解决的问题

[0008] 本发明的一个目的在于提供一种与现有技术相比实施了改良的半导体装置。例如,鉴于上述情况,本发明的一个目的在于提供一种能够实现搭载有多个半导体元件的裸片焊盘与绝缘元件之间的绝缘耐压的提高的半导体装置。

[0009] 用于解决问题的技术手段

[0010] 本发明的一个方面提供的半导体装置,其包括:裸片焊盘;分别搭载于所述裸片焊盘之上的第一半导体元件和第二半导体元件;以及与所述第一半导体元件和所述第二半导体元件导通,并且使所述第一半导体元件和所述第二半导体元件相互绝缘的绝缘元件。另外,所述半导体装置还包括:与所述裸片焊盘接合的虚设元件;和将所述虚设元件与所述绝缘元件接合的第一接合层。所述虚设元件包含在厚度方向上位于所述裸片焊盘与所述第一接合层之间的绝缘层。

[0011] 发明效果

[0012] 根据上述结构,例如,能够实现搭载有多个半导体元件的裸片焊盘与绝缘元件之间的绝缘耐压的提高。

[0013] 本发明的其他特征和优点通过基于附图在以下进行的详细的说明而变得更加明确。

附图说明

[0014] 图1是本发明的第一实施方式的半导体器件的俯视图。

[0015] 图2是与图1对应的俯视图,密封树脂仅图示其外形。

[0016] 图3是图1所示的半导体装置的主视图。

[0017] 图4是图1所示的半导体装置的左侧面图。

[0018] 图5是图1所示的半导体装置的右侧面图。

[0019] 图6是沿着图2的VI-VI线的截面图。

[0020] 图7是沿着图2的VII-VII线的截面图。

[0021] 图8是图2的局部放大图。

[0022] 图9是沿着图8的IX-IX线的截面图。

[0023] 图10是图9所示的绝缘元件和虚设元件的示意图。

[0024] 图11是本发明的第一实施方式的第一变形例的半导体装置的局部放大截面图。

[0025] 图12是本发明的第一实施方式的第二变形例的半导体装置的局部放大截面图。

[0026] 图13是本发明的第一实施方式的第三变形例的半导体装置的局部放大截面图。

[0027] 图14是本发明的第二实施方式的半导体装置的局部放大俯视图,并且省略了密封树脂的图示。

[0028] 图15是图14所示的半导体装置的虚设元件的仰视图。

[0029] 图16是沿着图14的XVI-XVI线的截面图。

[0030] 图17是本发明的第三实施方式的半导体装置的局部放大俯视图,并且省略了密封树脂的图示。

[0031] 图18是沿着图17的XVIII-XVIII线的截面图。

[0032] 图19是本发明的第四实施方式的半导体器件的俯视图,并且仅表示了密封树脂的外形。

[0033] 图20是沿着图19的XX-XX线的截面图。

[0034] 图21是本发明的第五实施方式的半导体器件的俯视图,并且仅表示了密封树脂的外形。

[0035] 图22是沿着图21的XXII-XXII线的截面图。

[0036] 图23是图21的局部放大图。

[0037] 图24是沿着图23的XXIV-XXIV线的截面图。

[0038] 图25是图24所示的绝缘元件和虚设元件的示意图。

[0039] 图26是本发明的第六实施方式的半导体器件的俯视图,并且仅表示了密封树脂的外形。

[0040] 图27是沿着图26的XXVII-XXVII线的截面图。

[0041] 图28是图27的局部放大图。

具体实施方式

[0042] 基于附图对用于实施本发明的方式进行说明。

[0043] 第一实施方式:

[0044] 基于图1～图10,对本发明的第一实施方式的半导体装置A1进行说明。半导体装置A1包括第一半导体元件11、第二半导体元件12、绝缘元件13、裸片焊盘21、多个第一端子31、多个第二端子32、虚设元件14、第一接合层18、第二接合层19和密封树脂50。并且半导体装置A1包括多个第一导线41、多个第二导线42、多个第三导线43和多个第四导线44。半导体装置A1表面安装于例如电动汽车或混合动力汽车等逆变器装置的配线基板。半导体装置A1的封装形式是SOP(Small Outline Package)。但是,半导体装置A1的封装形式不限于SOP。在此,为了便于理解,图2仅图示了密封树脂50的外形。在图2中,用假想线(双点划线)表示密封树脂50的外形。

[0045] 在半导体装置A1的说明中,将第一半导体元件11的厚度方向称为“厚度方向z”。厚度方向z相当于后述的第一焊盘部221(第一裸片焊盘22)的第一搭载面221A的法线方向。将与厚度方向z正交的方向称为“第一方向x”。将与厚度方向z和第一方向x双方正交的方向称为“第二方向y”。

[0046] 第一半导体元件11、第二半导体元件12和绝缘元件13是成为半导体装置A1的功能中枢的元件。在半导体装置A1中,第一半导体元件11、第二半导体元件12和绝缘元件13由各个元件构成。在第一方向x上,第二半导体元件12相对于绝缘元件13位于与第一半导体元件11相反侧。在厚度方向z上观察,第一半导体元件11、第二半导体元件12和绝缘元件13是沿着第二方向y相对较长的矩形形状。

[0047] 第一半导体元件11是控制后述的栅极驱动器的控制器(控制元件)。第一半导体元件11包括:将从其他半导体装置输入的电信号转换为PWM控制信号的电路;用于将该PWM控制信号向第二半导体元件12传输的发送电路;和接收来自第二半导体元件12的电信号的接收电路。

[0048] 第二半导体元件12是用于驱动开关元件的栅极驱动器(驱动元件)。开关元件例如是IGBT(Insulated Gate Bipolar Transistor:绝缘栅双极晶体管)、MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor:金属氧化物半导体场效应晶体管)。第二半导体元件12包括接收PWM控制信号的接收电路、用于基于该PWM控制信号来驱动开关元件的电路和用于将电信号向第一半导体元件11传输的发送电路。该电信号例如可以举例来自配置于电动机附近的温度传感器的输出信号。

[0049] 绝缘元件13是用于以绝缘状态传输PWM控制信号、其他电信号的元件。在半导体装置A1中,绝缘元件13是电感型。作为电感型的绝缘元件13的一例,可以举例绝缘型变压器。绝缘型变压器通过使2个电感器(线圈)感应耦合,进行基于绝缘状态的电信号的传输。绝缘元件13具有由硅构成的基板。在该基板上形成有由铜(Cu)构成的电感器。该电感器包括发送侧电感器和接收侧电感器,这些电感器在厚度方向z上层叠。在发送侧电感器与接收侧电感器之间插设有由二氧化硅(SiO_2)等构成的电介质层。通过该电介质层,发送侧电感器和接收侧电感器被电绝缘。此外,绝缘元件13也可以是电容型。作为电容型的绝缘元件13的一

例,可以举例电容器。

[0050] 施加于第一半导体元件11的电压与施加于第二半导体元件12的电压相对不同。因此,在第一半导体元件11与第二半导体元件12之间产生电位差。在半导体装置A1中,施加于第二半导体元件12的电压比施加于第一半导体元件11的电压高。并且,在半导体装置A1中,向第二半导体元件12供给的电源电压比向第一半导体元件11供给的电源电压高。

[0051] 因此,在半导体装置A1中,在构成要素中包含第一半导体元件11的第一电路和在构成要素中包含第二半导体元件12的第二电路通过绝缘元件13相互绝缘。绝缘元件13与第一电路和第二电路电连接。第一电路的构成要素除了第一半导体元件11以外,还包含后述的第一裸片焊盘22、多个第一端子31、多个第一导线41和多个第三导线43。第二电路的构成要素除了第二半导体元件12以外,还包含后述的第二裸片焊盘23、多个第二端子32、多个第二导线42和多个第四导线44。第一电路和第二电路的电位相对不同。在半导体装置A1中,第二电路的电位比第一电路的电位高。在此基础上,绝缘元件13对第一电路和第二电路中的相互信号进行中继。例如,在电动汽车、混合动力汽车的逆变器装置中,施加于第一半导体元件11的地线的电压为0V左右,与此相对,施加于第二半导体元件12的地线的电压有时过渡性地成为600V以上。

[0052] 如图2和图6所示,第一半导体元件11具有多个第一电极111。多个第一电极111设置于第一半导体元件11的上表面(与后述的第一裸片焊盘22的第一焊盘部221的第一搭载面221A朝向相同方向的面)。多个第一电极111的组成例如包含铝(Al)。即,各第一电极111含有铝。多个第一电极111与构成于第一半导体元件11中的电路导通。

[0053] 如图2和图6所示,绝缘元件13在第一方向x上位于第一半导体元件11与第二半导体元件12之间。如图8和图9所示,绝缘元件13具有多个第一中继电极131和多个第二中继电极132。多个第一中继电极131和多个第二中继电极132设置于绝缘元件13的上表面(与前述的第一搭载面221A朝向相同方向的面)。多个第一中继电极131沿着第二方向y排列,且在第一方向x上位于相比第二半导体元件12更靠近第一半导体元件11的位置。多个第二中继电极132沿着第二方向y排列,且在第一方向x上位于相比第一半导体元件11更靠近第二半导体元件12的位置。

[0054] 如图10所示,绝缘元件13还具有第一接收发送部133、第二接收发送部134和中继部135。第一接收发送部133、第二接收发送部134和中继部135是电感器。第一接收发送部133和第二接收发送部134在第一方向x上位于彼此分离的位置。第一接收发送部133与多个第一中继电极131导通。并且,第一接收发送部133经由多个第三导线43与第一半导体元件11导通。第二接收发送部134与多个第二中继电极132导通。并且,第二接收发送部134经由多个第四导线44与第二半导体元件12导通。

[0055] 如图10所示,中继部135在厚度方向z上位于与第一接收发送部133和第二接收发送部134分离的位置。在中继部135与第一接收发送部133和第二接收发送部134之间插设有由二氧化硅等构成的电介质层(省略图示)。中继部135对第一接收发送部133与第二接收发送部134之间的信号进行接收发送。在厚度方向z上,中继部135位于相比第一接收发送部133和第二接收发送部134更靠近虚设元件14的位置。中继部135的电位取第一接收发送部133的电位与第二接收发送部134的电位之间的值。

[0056] 如图2和图6所示,第二半导体元件12具有多个第二电极121。多个第二电极121设

置于第二半导体元件12的上表面(与后述的第二裸片焊盘23的第二焊盘部231的第二搭载面231A朝向相同方向的面)。多个第二电极121的组成例如包含铝。多个第二电极121与构成于第二半导体元件12中的电路导通。

[0057] 裸片焊盘21、多个第一端子31和多个第二端子32构成第一半导体元件11、绝缘元件13和第二半导体元件12与安装半导体装置A1的配线基板的导通路径。裸片焊盘21、多个第一端子31和多个第二端子32由同一引线框架得到。该引线框架在组成中包含铜。在半导体装置A1中,裸片焊盘21包括第一裸片焊盘22和第二裸片焊盘23。

[0058] 如图1和图2所示,第一裸片焊盘22和第二裸片焊盘23在第一方向x上位于彼此分离的位置。在半导体装置A1中,第一半导体元件11搭载于第一裸片焊盘22之上,并且第二半导体元件12搭载于第二裸片焊盘23之上。施加于第二裸片焊盘23的电压与施加于第一裸片焊盘22的电压相对不同。在半导体装置A1中,施加于第二裸片焊盘23的电压比施加于第一裸片焊盘22的电压高。

[0059] 如图2所示,第一裸片焊盘22具有第一焊盘部221和2个第一悬吊引线部222。第一半导体元件11搭载于第一焊盘部221之上。如图6和图7所示,第一焊盘部221具有朝向厚度方向z的第一搭载面221A。第一半导体元件11经由未图示的导电性接合材料(焊料或金属膏等)接合于第一搭载面221A。第一焊盘部221被密封树脂50覆盖。第一焊盘部221的厚度例如为150μm以上且200μm以下。

[0060] 如图2和图6所示,在第一焊盘部221形成有多个贯通孔223。多个贯通孔223分别在厚度方向z上贯通第一焊盘部221,且在第二方向y上延伸。在厚度方向z上观察时,多个贯通孔223中的至少任一个位于第一半导体元件11与虚设元件14之间。多个贯通孔223沿着第二方向y排列。

[0061] 如图2所示,2个第一悬吊引线部222与第一焊盘部221的第二方向y的两侧相连。2个第一悬吊引线部222具有覆盖部222A和露出部222B。覆盖部222A与第一焊盘部221相连,并且被密封树脂50覆盖。覆盖部222A包括在第一方向x上延伸的区间。露出部222B与覆盖部222A相连,并且从密封树脂50露出。在厚度方向z上观察,露出部222B在第一方向x上延伸。如图3所示,在第二方向y上观察,露出部222B弯曲成鸥翼状。也可以对露出部222B的表面实施例如镀锡(Sn)。

[0062] 如图2所示,第二裸片焊盘23具有第二焊盘部231和2个第二悬吊引线部232。第二半导体元件12搭载于第二焊盘部231之上。如图6所示,第二焊盘部231具有朝向厚度方向z的第二搭载面231A。第二半导体元件12经由未图示的导电性接合材料(焊料或金属膏等)接合于第二搭载面231A。第二焊盘部231被密封树脂50覆盖。第二焊盘部231的厚度例如为150μm以上且200μm以下。第二焊盘部231的面积小于第一裸片焊盘22的第一焊盘部221的面积。在第一方向x上观察,第二焊盘部231与第一焊盘部221重叠。

[0063] 如图2所示,2个第二悬吊引线部232从第二焊盘部231的第二方向y的两侧延伸。2个第二悬吊引线部232具有覆盖部232A和露出部232B。覆盖部232A与第二焊盘部231相连,并且被密封树脂50覆盖。覆盖部232A包括在第一方向x上延伸的区间。露出部232B与覆盖部232A相连,且从密封树脂50露出。在厚度方向z上观察,露出部232B在第一方向x上延伸。如图3所示,在第二方向y上观察,露出部232B弯曲成鸥翼状。也可以对露出部232B的表面实施例如镀锡。

[0064] 如图2、图6和图7所示,虚设元件14接合于裸片焊盘21。在厚度方向z上观察,虚设元件14位于比裸片焊盘21的周边缘靠内侧的位置。在半导体装置A1中,虚设元件14接合于第一裸片焊盘22的第一焊盘部221的第一搭载面221A。绝缘元件13与虚设元件14接合。

[0065] 如图9所示,第一接合层18将虚设元件14与绝缘元件13接合。第一接合层18是导电体。第一接合层18例如由芯片贴装材料构成。此外,第一接合层18也可以是绝缘体。

[0066] 如图9所示,第二接合层19将裸片焊盘21与虚设元件14接合。第二接合层19是导电体。第二接合层19由与第一接合层18相同的材料构成。

[0067] 如图8和图9所示,虚设元件14包括半导体基板15和绝缘层16。绝缘层16层叠于半导体基板15。半导体基板15例如由包含p型掺杂剂的硅晶片构成。绝缘层16由选自二氧化硅、氮化硅(Si_3N_4)和聚酰亚胺等的绝缘材料构成。绝缘层16在厚度方向z上位于裸片焊盘21与第一接合层18之间。

[0068] 如图9所示,半导体基板15具有第一面151、第二面152和第三面153。第一面151朝向厚度方向z,并且与第一接合层18相对。第二面152在厚度方向z上朝向与第一面151相反侧,并且与第二接合层19相对。第三面153朝向与厚度方向z正交的方向。在半导体装置A1中,绝缘层16层叠于第一面151。因此,绝缘层16位于半导体基板15与第一接合层18之间。绝缘层16与第一接合层18相接。

[0069] 如图8和图9所示,在虚设元件14形成有从绝缘层16向厚度方向z突出的凸部17。在厚度方向z上观察时,凸部17位于第一接合层18的外侧。凸部17包围第一接合层18。凸部17与绝缘层16同样是绝缘体。与绝缘层16相同,凸部17由选自二氧化硅、氮化硅和聚酰亚胺等的绝缘材料构成。因此,凸部17也可以是与绝缘层16成为一体的结构。凸部17的厚度方向z的尺寸比第一接合层18的厚度方向z的尺寸小。

[0070] 如图1和图2所示,多个第一端子31在第一方向x上以绝缘元件13为基准位于与第二半导体元件12相反侧。多个第一端子31沿着第二方向y排列。多个第一端子31中的至少任一个经由第三导线43与第一半导体元件11导通。多个第一端子31在第二方向y上位于第一裸片焊盘22的2个第一悬吊引线部222之间。多个第一端子31包含多个第一中间端子31A和2个第一侧端子31B。2个第一侧端子31B位于多个第一中间端子31A的第二方向y的两侧。

[0071] 如图2和图6所示,多个第一端子31具有覆盖部311和露出部312。覆盖部311被密封树脂50覆盖。2个第一侧端子31B各自的覆盖部311的第一方向x的尺寸比多个第一中间端子31A各自的覆盖部311的第一方向x的尺寸大。

[0072] 如图2和图6所示,露出部312与覆盖部311相连,且从密封树脂50露出。在厚度方向z上观察,露出部312在第一方向x上延伸。在第二方向y上观察,露出部312弯曲成鸥翼状。露出部312的形状与第一裸片焊盘22的2个第一悬吊引线部222各自的露出部222B的形状同等。也可以对露出部312的表面实施例如镀锡。

[0073] 如图1和图2所示,多个第二端子32在第一方向x上以绝缘元件13为基准位于与第一半导体元件11相反侧。多个第二端子32沿着第二方向y排列。多个第二端子32中的至少任一个经由第四导线44与第二半导体元件12导通。多个第二端子32包含多个第二中间端子32A和2个第二侧端子32B。在多个第二中间端子32A的第二方向y的两侧设置第二裸片焊盘23的2个第二悬吊引线部232。2个第二侧端子32B位于在第二方向y上将多个第二中间端子32A和2个第二悬吊引线部232夹在中间的位置。

[0074] 如图2和图6所示,多个第二端子32具有覆盖部321和露出部322。覆盖部321被密封树脂50覆盖。2个第二侧端子32B各自的覆盖部321的第一方向x的尺寸比多个第二中间端子32A各自的覆盖部321的第一方向x的尺寸大。

[0075] 如图2和图6所示,露出部322与覆盖部321相连,并且从密封树脂50露出。在厚度方向z上观察,露出部322在第一方向x上延伸。如图3所示,在第二方向y上观察,露出部322弯曲成鸥翼状。露出部322的形状与第二裸片焊盘23的2个第二悬吊引线部232各自的露出部232B的形状同等。也可以对露出部322的表面实施例如镀锡。

[0076] 多个第一导线41、多个第二导线42、多个第三导线43和多个第四导线44与裸片焊盘21、多个第一端子31和多个第二端子32一起构成用于使第一半导体元件11、第二半导体元件12和绝缘元件13发挥规定的功能的导通路径。

[0077] 如图2和图6所示,多个第一导线41与第一半导体元件11的多个第一电极111和多个第一端子31的覆盖部311接合。由此,多个第一端子31中的至少任一个与第一半导体元件11导通。并且,多个第一导线41中的至少任一个与多个第一电极111中的任一个和第一裸片焊盘22的2个第一悬吊引线部222的覆盖部222A中的任一个接合。由此,2个第一悬吊引线部222中的至少任一个与第一半导体元件11导通。由此,2个第一悬吊引线部222中的至少任一个成为第一半导体元件11的接地端子。多个第一导线41的组成包含金(Au)。此外,多个第一导线41的组成也可以包含铜。

[0078] 如图2和图6所示,多个第二导线42与第二半导体元件12的多个第二电极121和多个第二端子32的覆盖部321接合。由此,多个第二端子32中的至少任一个与第二半导体元件12导通。并且,多个第二导线42中的至少任一个与多个第二电极121中的任一个和第二裸片焊盘23的2个第二悬吊引线部232的覆盖部232A中的任一个接合。由此,2个第二悬吊引线部232中的至少任一个与第二半导体元件12导通。由此,2个第二悬吊引线部232中的至少任一个构成第二半导体元件12的接地端子。多个第二导线42的组成包含金。此外,多个第二导线42的组成也可以包含铜。

[0079] 如图2和图6所示,多个第三导线43与绝缘元件13的多个第一中继电极131和第一半导体元件11的多个第一电极111接合。由此,第一半导体元件11与绝缘元件13相互导通。多个第三导线43沿着第二方向y排列。多个第三导线43的组成包含金。

[0080] 如图2和图6所示,多个第四导线44与绝缘元件13的多个第二中继电极132和第二半导体元件12的多个第二电极121接合。由此,第二半导体元件12与绝缘元件13相互导通。多个第四导线44沿着第二方向y排列。在半导体装置A1中,多个第四导线44跨第一裸片焊盘22的第一焊盘部221与第二裸片焊盘23的第二焊盘部231之间。多个第四导线44的组成包含金。

[0081] 如图1所示,密封树脂50覆盖第一半导体元件11、第二半导体元件12和绝缘元件13、以及裸片焊盘21、多个第一端子31和多个第二端子32各自的至少一部分。并且,密封树脂50覆盖多个第一导线41、多个第二导线42、多个第三导线43和多个第四导线44。密封树脂50具有电绝缘性。密封树脂50例如由包含环氧树脂的材料构成。在厚度方向z上观察,密封树脂50为矩形形状。

[0082] 如图3～图5所示,密封树脂50具有顶面51、底面52、一对第一侧面53和一对第二侧面54。

[0083] 如图3～图5所示,顶面51和底面52在厚度方向z上位于彼此分离的位置。顶面51和底面52在厚度方向z上彼此朝向相反侧。顶面51和底面52分别是平坦(或大致平坦)的。

[0084] 如图3～图5所示,一对第一侧面53与顶面51和底面52相连,并且在第一方向x上位于彼此分离的位置。从一对第一侧面53中的位于第一方向x的一侧的第一侧面53,露出第一裸片焊盘22的2个第一悬吊引线部222的露出部222B和多个第一端子31的露出部312。从一对第一侧面53中的位于第一方向x的另一侧的第一侧面53,露出第二裸片焊盘23的2个第二悬吊引线部232的露出部222B和多个第二端子32的露出部322。

[0085] 如图3～图5所示,一对第一侧面53分别包括第一上部531、第一下部532和第一中间部533。第一上部531的厚度方向z的一侧与顶面51相连,且厚度方向z的另一侧与第一中间部533相连。第一上部531相对于顶面51倾斜。第一下部532的厚度方向z的一侧与底面52相连,且厚度方向z的另一侧与第一中间部533相连。第一下部532相对于底面52倾斜。第一中间部533的厚度方向z的一侧与第一上部531相连,且厚度方向z的另一侧与第一下部532相连。第一中间部533的面内方向是厚度方向z和第二方向y。在厚度方向z上观察,第一中间部533位于比顶面51和底面52靠外方。从一对第一侧面53的第一中间部533,露出第一裸片焊盘22的2个第一悬吊引线部222的露出部222B、第二裸片焊盘23的2个第二悬吊引线部232的露出部222B、多个第一端子31的露出部312和多个第二端子32的露出部322。

[0086] 如图3～图5所示,一对第二侧面54与顶面51和底面52相连,并且在第二方向y上位于彼此分离的位置。如图1所示,第一裸片焊盘22、第二裸片焊盘23、多个第一端子31和多个第二端子32位于与一对第二侧面54分离的位置。

[0087] 如图3～图5所示,一对第二侧面54分别包括第二上部541、第二下部542和第二中间部543。第二上部541的厚度方向z的一侧与顶面51相连,且厚度方向z的另一侧与第二中间部543相连。第二上部541相对于顶面51倾斜。第二下部542的厚度方向z的一侧与底面52相连,且厚度方向z的另一侧与第二中间部543相连。第二下部542相对于底面52倾斜。第二中间部543的厚度方向z的一侧与第二上部541相连,且厚度方向z的另一侧与第二下部542相连。第二中间部543的面内方向是厚度方向z和第二方向y。在厚度方向z上观察时,第二中间部543位于比顶面51和底面52靠外方。

[0088] 在逆变器装置中的电动机驱动电路中,通常构成包含低侧(低电位侧)开关元件和高侧(高电位侧)开关元件的半桥电路。在以下的说明中,以这些开关元件为MOSFET的情况作为对象。在此,在低侧开关元件中,该开关元件的源极和驱动该开关元件的栅极驱动器的基准电位均成为接地。另一方面,在高侧开关元件中,该开关元件的源极和驱动该开关元件的栅极驱动器的基准电位均相当于半桥电路的输出节点处的电位。输出节点处的电位根据高侧开关元件和低侧开关元件的驱动而变化,因此驱动高侧开关元件的栅极驱动器的基准电位变化。在高侧开关元件接通的情况下,该基准电位与施加于高侧开关元件的漏极的电压等效(例如600V以上)。在半导体装置A1中,第一半导体元件11的地线与第二半导体元件12的地线成为分离的结构。因此,作为用于驱动高侧开关元件的栅极驱动器使用半导体装置A1的情况下,对第二半导体元件12的地线过渡性地施加与施加于高侧开关元件的漏极的电压等效的电压。

[0089] 第一实施方式的第一变形例:

[0090] 接着,基于图11,对作为半导体装置A1的第一变形例的半导体装置A11进行说明。

半导体装置A11中,虚设元件14的结构与半导体装置A1的该结构不同。在此,图11的截面位置与图9的截面位置对应。

[0091] 在半导体装置A11中,如图11所示,绝缘层16层叠于半导体基板15的第二面152。因此,绝缘层16在厚度方向z上位于第二接合层19与半导体基板15之间。绝缘层16与第二接合层19相接。凸部17与半导体基板15的第一面151相接地形成。

[0092] 第一实施方式的第二变形例:

[0093] 接着,基于图12,对作为半导体装置A1的第二变形例的半导体装置A12进行说明。半导体装置A12中,虚设元件14的结构与半导体装置A1的该结构不同。在此,图12的截面位置与图9的截面位置对应。

[0094] 在半导体装置A12中,如图12所示,绝缘层16包括第一层16A和第二层16B。第二层16B在厚度方向z上位于与第一层16A分离的位置。第一层16A层叠于半导体基板15的第一面151。因此,第一层16A在厚度方向z上位于半导体基板15与第一接合层18之间。第一层16A与第一接合层18相接。第二层16B层叠于半导体基板15的第二面152。因此,第二层16B在厚度方向z上位于第二接合层19与半导体基板15之间。第二层16B与第二接合层19相接。

[0095] 第一实施方式的第三变形例:

[0096] 接着,基于图13,对作为半导体装置A1的第三变形例的半导体装置A13进行说明。半导体装置A13中,虚设元件14的结构与半导体装置A1的该结构不同。在此,图13的截面位置与图9的截面位置对应。

[0097] 在半导体装置A13中,如图13所示,半导体基板15包括第一基板15A和第二基板15B。第二基板15B在厚度方向z上位于与第一基板15A分离的位置。第一基板15A与第一接合层18相接。第二基板15B在厚度方向z上位于第二接合层19与第一基板15A之间,并且与第二接合层19相接。绝缘层16在厚度方向z上位于第二基板15B与第一基板15A之间。绝缘层16包括层叠于第一基板15A的第一层16A和层叠于第二基板15B的第二层16B。第二层16B与第一层16A相对。此外,绝缘层16也可以是不包括第一层16A和第二层16B的单一的结构。

[0098] 接下来,对半导体装置A1的作用效果进行说明。

[0099] 半导体装置A1包括:裸片焊盘21;分别搭载于裸片焊盘21之上的第一半导体元件11和第二半导体元件12;以及使第一半导体元件11和第二半导体元件12相互绝缘的绝缘元件13。半导体装置A1还包括与裸片焊盘21接合的虚设元件14和将虚设元件14与绝缘元件13接合的第一接合层18。虚设元件14包括在厚度方向z上位于裸片焊盘21与第一接合层18之间的绝缘层16。这里,绝缘元件13的绝缘击穿是由于带电的载流子从裸片焊盘21向绝缘元件13移动而产生的。因此,通过采用本结构,从裸片焊盘21的上表面(第一裸片焊盘22的第一焊盘部221的第一搭载面221A)到与该上表面相对的绝缘元件13的下表面的该载流子的移动被绝缘层16阻碍。由此,不易导致绝缘元件13发生绝缘击穿。因此,根据半导体装置A1,能够实现搭载有多个半导体元件(第一半导体元件11和第二半导体元件12)的裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。

[0100] 虚设元件14除了绝缘层16以外还包括半导体基板15。绝缘层16层叠于半导体基板15。通过采用本结构,在经由第二接合层19将虚设元件14接合于裸片焊盘21的工序和经由第一接合层18将绝缘元件13接合于虚设元件14的工序中,能够使用相同的安装装置。由此,能够实现半导体装置A1的制造设备的省力化。

[0101] 在半导体装置A12中,绝缘层16包括第一层16A和位于与第一层16A分离的位置的第二层16B。第一层16A位于半导体基板15与第一接合层18之间。第二层16B位于第二接合层19与半导体基板15之间。通过采用本结构,与半导体装置A1的结构相比,带电的载流子被绝缘层16更有效地阻碍。本结构在第一接合层18是与第一层16A相接的导电体且第二接合层19是与第二层16B相接的导电体的情况下特别有效。

[0102] 在虚设元件14形成有从绝缘层16向厚度方向z突出的凸部17。在厚度方向z上观察,凸部17位于第一接合层18的外方。通过采用本结构,在经由第一接合层18将绝缘元件13与虚设元件14接合时,第一接合层18的扩展被凸部17限制。因此,能够防止第一接合层18达到半导体基板15的第三面153。并且,采用凸部17包围第一接合层18的结构时,能够更有效地发挥本作用效果。本结构在第一接合层18是与绝缘层16相接的导电体的情况下特别有效。

[0103] 绝缘元件13具有第一接收发送部133、第二接收发送部134和中继部135。在厚度方向z上,中继部135位于相比第一接收发送部133和第二接收发送部134更靠近虚设元件14的位置。采用本结构时,在绝缘元件13中,能够将第一接收发送部133与中继部135之间的电位差和第二接收发送部134与中继部135之间的电位差分别设定得较小。由此,能够实现绝缘元件13的绝缘耐压的提高。并且,裸片焊盘21的上表面与绝缘元件13的下表面之间的电位差缩小。因此,能够更有效地实现裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。

[0104] 在厚度方向z上观察,虚设元件14位于比裸片焊盘21的周边缘靠内方。由此,能够避免导致半导体装置A1的大型化。

[0105] 在半导体装置A1中,裸片焊盘21、多个第一端子31和多个第二端子32各自的一部分从密封树脂50的一对第一侧面53中的任一个露出。本结构通过第一裸片焊盘22的2个第一悬吊引线部222从密封树脂50的第一方向x的一侧露出,且第二裸片焊盘23的2个第二悬吊引线部232从密封树脂50的第一方向x的另一侧露出而得到。在该情况下,裸片焊盘21、多个第一端子31和多个第二端子32位于与密封树脂50的一对第二侧面54分离的位置。由此,成为裸片焊盘21、多个第一端子31和多个第二端子32全部不从一对第二侧面54露出的结构。本结构对半导体装置A1的绝缘耐压的提高有贡献。

[0106] 在半导体装置A1中,在面积比第二裸片焊盘23的第二焊盘部231大的第一裸片焊盘22的第一焊盘部221形成有多个贯通孔223。由此,在半导体装置A1的制造中,流动化的密封树脂50通过多个贯通孔223,因此能够防止密封树脂50的填充不良。因此,能够有效地抑制在密封树脂50产生空隙。这对抑制半导体装置A1的绝缘耐压的降低有贡献。

[0107] 第二实施方式:

[0108] 基于图14～图16,对本发明的第二实施方式的半导体装置A2进行说明。在这些图中,对与上述半导体装置A1相同或类似的要素标注相同的附图标记,并省略重复的说明。在此,为了便于理解,图14省略了密封树脂50的图示。

[0109] 在半导体装置A2中,虚设元件14的结构与半导体装置A1的该结构不同。

[0110] 如图15和图16所示,在半导体基板15形成有第一凹部154。第一凹部154从半导体基板15的第二面152和第三面153凹陷。第一凹部154包围第二面152。通过对成为半导体基板15的基础的硅晶片实施半切割,从而能够形成第一凹部154。

[0111] 如图16所示,半导体基板15的第二面152的表面粗糙度大于半导体基板15的第三

面153的表面粗糙度。本结构的第二面152通过对成为半导体基板15的基础的硅晶片实施机械磨削而得到。

[0112] 如图14所示,在厚度方向z上观察,第二接合层19被虚设元件14的周边缘包围。

[0113] 接着,对半导体装置A2的作用效果进行说明。

[0114] 半导体装置A2包括:裸片焊盘21;分别搭载于裸片焊盘21之上的第一半导体元件11和第二半导体元件12;以及使第一半导体元件11和第二半导体元件12相互绝缘的绝缘元件13。半导体装置A2还包括与裸片焊盘21接合的虚设元件14和将虚设元件14与绝缘元件13接合的第一接合层18。虚设元件14包括在厚度方向z上位于裸片焊盘21与第一接合层18之间的绝缘层16。因此,通过半导体装置A2,也能够实现搭载有多个半导体元件(第一半导体元件11和第二半导体元件12)的裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。并且,半导体装置A2通过采用与半导体装置A1共通的结构,起到与半导体装置A1同等的效果。

[0115] 在半导体装置A2中,在半导体基板15形成有从第二面152和第三面153凹陷的第一凹部154。通过采用本结构,从第一接合层18到第二接合层19的虚设元件14的沿面距离(沿着虚设元件14的表面的距离)变得更长。由此,从裸片焊盘21的上表面到绝缘元件13的下表面的带电的载流子的移动距离变得更长,因此与半导体装置A1的结构相比,裸片焊盘21与绝缘元件13之间的绝缘耐压进一步提高。并且,采用第一凹部154包围第二面152的结构时,能够更有效地发挥本作用效果。

[0116] 在厚度方向z上观察,第二接合层19被虚设元件14的周边缘包围。本结构通过在经由第二接合层19将虚设元件14接合于裸片焊盘21时,利用第一凹部154抑制第二接合层19爬上虚设元件14而得到。若抑制了第二接合层19爬上虚设元件14,则能够避免从第一接合层18到第二接合层19的虚设元件14的沿面距离的缩短化。本结构在第二接合层19为与半导体基板15相接的导电体的情况下特别有效。

[0117] 半导体基板15的第二面152的表面粗糙度大于半导体基板15的第三面153的表面粗糙度。通过采用本结构,能够在第二接合层19相对于半导体基板15发挥锚固效应。因此,能够实现虚设元件14相对于裸片焊盘21的接合强度的提高。

[0118] 第三实施方式:

[0119] 基于图17和图18,对本发明的第三实施方式的半导体装置A3进行说明。在这些图中,对与上述半导体装置A1相同或类似的要素标注相同的附图标记,并省略重复的说明。在此,为了便于理解,图17省略了密封树脂50的图示。

[0120] 在半导体装置A3中,虚设元件14的结构与上述的半导体装置A2的该结构不同。

[0121] 如图18所示,在半导体基板15,除了第一凹部154之外,还形成有第二凹部155。第一凹部154的结构与半导体装置A2的结构相同。第二凹部155从半导体基板15的第一面151和第三面153凹陷。在厚度方向z上观察,第二凹部155与第一凹部154重叠。如图17所示,第二凹部155包围第一面151。通过对成为半导体基板15的基础的硅晶片实施半切割,从而能够形成第一凹部154和第二凹部155。

[0122] 接着,对半导体装置A3的作用效果进行说明。

[0123] 半导体装置A3包括:裸片焊盘21;分别搭载于裸片焊盘21之上的第一半导体元件11和第二半导体元件12;以及使第一半导体元件11和第二半导体元件12相互绝缘的绝缘元件13。半导体装置A3还包括与裸片焊盘21接合的虚设元件14和将虚设元件14与绝缘元件13

接合的第一接合层18。虚设元件14包括在厚度方向z上位于裸片焊盘21与第一接合层18之间的绝缘层16。因此,通过半导体装置A3,也能够实现搭载有多个半导体元件(第一半导体元件11和第二半导体元件12)的裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。并且,半导体装置A3通过采用与半导体装置A1共通的结构,起到与半导体装置A1同等的效果。

[0124] 在半导体装置A3中,在半导体基板15形成有从第二面152和第三面153凹陷的第一凹部154和从第一面151和第三面153凹陷的第二凹部155。在厚度方向z上观察,第二凹部155与第一凹部154重叠。通过采用本结构,从第一接合层18到第二接合层19的虚设元件14的沿面距离,与半导体装置A2的结构相比变长。由此,从裸片焊盘21的上表面到绝缘元件13的下表面的带电的载流子的移动距离进一步变长,因此与半导体装置A1的结构相比,裸片焊盘21与绝缘元件13之间的绝缘耐压进一步提高。并且,采用第一凹部154包围第一面151的结构时,能够更有效地发挥本作用效果。

[0125] 实施方式四:

[0126] 基于图19和图20,对本发明的第四实施方式的半导体装置A4进行说明。在这些图中,对与上述半导体装置A1相同或类似的要素标注相同的附图标记,并省略重复的说明。在此,为了便于理解,图19仅图示了密封树脂50的外形。在图19中,用假想线表示密封树脂50的外形。

[0127] 在半导体装置A4中,绝缘元件13和虚设元件14的结构与半导体装置A1的该结构不同。

[0128] 如图19和图20所示,虚设元件14接合于第二裸片焊盘23的第二焊盘部231的第二搭载面231A。因此,绝缘元件13与第二半导体元件12一起位于第二焊盘部231之上。与半导体装置A1同样地,虚设元件14经由第二接合层19接合于第二搭载面231A(参照图9)。并且,与半导体装置A1同样地,绝缘元件13经由第一接合层18接合于虚设元件14。因此,在半导体装置A4中,多个第三导线43跨第一裸片焊盘22的第一焊盘部221与第二焊盘部231之间。这样,即使在第二焊盘部231的电位比第一焊盘部221的电位高的情况下,也能够将绝缘元件13搭载于第二焊盘部231上。

[0129] 接着,对半导体装置A4的作用效果进行说明。

[0130] 半导体装置A4包括:裸片焊盘21;分别搭载于裸片焊盘21之上的第一半导体元件11和第二半导体元件12;以及使第一半导体元件11和第二半导体元件12相互绝缘的绝缘元件13。半导体装置A4还包括接合于裸片焊盘21的虚设元件14和将虚设元件14与绝缘元件13接合的第一接合层18。虚设元件14包括在厚度方向z上位于裸片焊盘21与第一接合层18之间的绝缘层16。因此,通过半导体装置A4,也能够实现搭载有多个半导体元件(第一半导体元件11和第二半导体元件12)的裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。并且,半导体装置A4通过采用与半导体装置A1共通的结构,起到与半导体装置A1同等的效果。

[0131] 第五实施方式:

[0132] 基于图21～图25,对本发明的第五实施方式的半导体装置A5进行说明。在这些图中,对与上述半导体装置A1相同或类似的要素标注相同的附图标记,并省略重复的说明。在此,为了便于理解,图21仅图示了密封树脂50的外形。在图21中,用假想线表示密封树脂50的外形。

[0133] 在半导体装置A5中,绝缘元件13的结构与半导体装置A1的该结构不同。半导体装

置A5还包括多个第五导线45。

[0134] 如图21～图24所示,绝缘元件13包括位于彼此分离的位置的第一绝缘元件13A和第二绝缘元件13B。在半导体装置A5中,第一绝缘元件13A和第二绝缘元件13B以第一绝缘元件13A比第二绝缘元件13B更靠近第一半导体元件11的方式在第一方向x上彼此分离地配置。第一绝缘元件13A和第二绝缘元件13B经由第一接合层18与虚设元件14接合。如图23和图24所示,在半导体装置A5中,第一接合层18构成为一体。此外,第一接合层18也可以是与第一绝缘元件13A和第二绝缘元件13B同样地相互分离的结构。在半导体装置A5中,虚设元件14经由第二接合层19与第一裸片焊盘22的第一焊盘部221的第一搭载面221A接合。此外,与上述的半导体装置A4同样地,也可以是虚设元件14与第二裸片焊盘23的第二焊盘部231的第二搭载面231A接合的结构。

[0135] 如图23所示,第一绝缘元件13A具有多个第一中继电极131和多个第二中继电极132。多个第三导线43与多个第一中继电极131和第一半导体元件11的多个第一电极111接合。因此,多个第一中继电极131与第一半导体元件11导通。

[0136] 如图25所示,第一绝缘元件13A具有第一接收发送部133和第二接收发送部134。在半导体装置A5中,第一接收发送部133和第二接收发送部134是电感器。第一接收发送部133和第二接收发送部134在厚度方向z上位于彼此分离的位置。在第一绝缘元件13A中,在第一接收发送部133与第二接收发送部134之间插设有由二氧化硅等构成的电介质层(省略图示)。第一接收发送部133与多个第一中继电极131导通。因此,第一接收发送部133与第一半导体元件11导通。第二接收发送部134进行与第一接收发送部133的信号的接收发送。第二接收发送部134与多个第二中继电极132导通。在厚度方向z上,第二接收发送部134相比第一接收发送部133位于靠近虚设元件14的位置。

[0137] 如图23所示,第二绝缘元件13B具有多个第三中继电极136和多个第四中继电极137。多个第四导线44与多个第四中继电极137和第二半导体元件12的多个第二电极121接合。因此,多个第四中继电极137与第二半导体元件12导通。

[0138] 如图25所示,第二绝缘元件13B具有第三接收发送部138和第四接收发送部139。在半导体装置A5中,第三接收发送部138和第四接收发送部139是电感器。第三接收发送部138和第四接收发送部139在厚度方向z上位于彼此分离的位置。在第二绝缘元件13B中,由二氧化硅等构成的电介质层(省略图示)插设于第三接收发送部138与第四接收发送部139之间。第四接收发送部139与多个第四中继电极137导通。因此,第四接收发送部139与第二半导体元件12导通。第三接收发送部138进行与第四接收发送部139的信号的接收发送。第三接收发送部138与多个第三中继电极136导通。在厚度方向z上,第三接收发送部138相比第四接收发送部139位于更靠近虚设元件14的位置。

[0139] 如图23和图24所示,多个第五导线45与第二绝缘元件13B的多个第三中继电极136和第一绝缘元件13A的多个第一中继电极131接合。多个第五导线45的组成包含金。由此,多个第二中继电极132与多个第三中继电极136相互导通。因此,第二绝缘元件13B的第三接收发送部138与第一绝缘元件13A的第二接收发送部134导通。因此,第三接收发送部138的电位与第二接收发送部134的电位相等。如上所述,第二接收发送部134和第三接收发送部138的电位,取第一绝缘元件13A的第一接收发送部133的电位与第二绝缘元件13B的第四接收发送部139的电位之间的值。

[0140] 接着,对半导体装置A5的作用效果进行说明。

[0141] 半导体装置A5包括:裸片焊盘21;分别搭载于裸片焊盘21之上的第一半导体元件11和第二半导体元件12;以及使第一半导体元件11和第二半导体元件12相互绝缘的绝缘元件13。半导体装置A5还包括与裸片焊盘21接合的虚设元件14和将虚设元件14与绝缘元件13接合的第一接合层18。虚设元件14包括在厚度方向z上位于裸片焊盘21与第一接合层18之间的绝缘层16。因此,通过半导体装置A5,也能够实现搭载有多个半导体元件(第一半导体元件11和第二半导体元件12)的裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。并且,半导体装置A5通过采用与半导体装置A1共通的结构,起到与半导体装置A1同等的效果。

[0142] 半导体装置A5的绝缘元件13包括位于彼此分离的位置的第一绝缘元件13A和第二绝缘元件13B。第一绝缘元件13A具有第一接收发送部133和第二接收发送部134。第二绝缘元件13B具有第三接收发送部138和第四接收发送部139。第三接收发送部138与第二接收发送部134导通。在厚度方向z上,第二接收发送部134和第三接收发送部138相比第一接收发送部133和第四接收发送部139位于靠近虚设元件14的位置。由此,在第一绝缘元件13A中,能够将第一接收发送部133与第二接收发送部134之间的电位差设定得小。并且,在第二绝缘元件13B中,能够将第三接收发送部138与第四接收发送部139的电位差设定得小。即,在第一绝缘元件13A和第二绝缘元件13B的各自产生的电位差缩小。并且,裸片焊盘21与绝缘元件13之间的电位差也缩小。因此,能够更有效地实现裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。在半导体装置A5中,与半导体装置A1不同,不需要将中继部135设置于绝缘元件13。

[0143] 第六实施方式:

[0144] 基于图26～图28,对本发明的第六实施方式的半导体装置A6进行说明。在这些图中,对与上述半导体装置A1相同或类似的要素标注相同的附图标记,并省略重复的说明。在此,为了便于理解,图26仅图示了密封树脂50的外形。在图26中,用假想线表示密封树脂50的外形。

[0145] 在半导体装置A6中,第二半导体元件12和裸片焊盘21的结构与上述半导体装置A1的该结构不同。

[0146] 如图26和图27所示,裸片焊盘21是不包含第一裸片焊盘22和第二裸片焊盘23的单一部件。裸片焊盘21具有焊盘部211和2个悬吊引线部212。第一半导体元件11和第二半导体元件12位于焊盘部211之上。焊盘部211具有朝向厚度方向z的搭载面211A。第一半导体元件11经由未图示的导电性接合材料(焊料或金属膏等)与搭载面211A接合。如图28所示,虚设元件14经由第二接合层19与搭载面211A接合。焊盘部211被密封树脂50覆盖。焊盘部211的厚度例如为150μm以上且200μm以下。

[0147] 如图26和图27所示,在焊盘部211形成有多个贯通孔213。多个贯通孔213分别在厚度方向z上贯通焊盘部211,并且在第二方向y上延伸。在厚度方向z上观察时,多个贯通孔213中的至少任一个位于第一半导体元件11与虚设元件14之间。多个贯通孔213沿着第二方向y排列。

[0148] 如图26所示,2个悬吊引线部212与焊盘部211的第二方向y的两侧相连。2个悬吊引线部212具有覆盖部212A和露出部212B。覆盖部212A与焊盘部211相连,且被密封树脂50覆盖。覆盖部212A包括在第一方向x上延伸的区间。露出部212B与覆盖部222A相连,并且从密

封树脂50的一对第一侧面53中的露出多个第一端子31的露出部312的第一侧面53露出。在厚度方向z上观察,露出部222B在第一方向x上延伸。从第二方向y观察,露出部222B弯曲成鸥翼状。也可以对露出部222B的表面实施例如镀锡。

[0149] 如图26所示,多个第一导线41的至少任一个,与第一半导体元件11的多个第一电极111的任一个和2个悬吊引线部212的覆盖部212A的任一个接合。由此,2个悬吊引线部212的至少任一个成为与第一半导体元件11导通的接地端子。

[0150] 如图26～图28所示,第二半导体元件12经由第一接合层18与虚设元件14接合。由此,在半导体装置A6中构成为,虚设元件14插设于裸片焊盘21与第二半导体元件12和绝缘元件13之间,并且第二半导体元件12和绝缘元件13与虚设元件14接合的结构。在厚度方向z上观察,虚设元件14的面积比半导体装置A1的虚设元件14的面积大。并且,在厚度方向z上观察,多个第四导线44位于虚设元件14的周边缘241的内方。

[0151] 如图26所示,多个第二导线42中的至少任一个与第二半导体元件12的多个第二电极121中的任一个和2个第二侧端子32B(多个第二端子32)的覆盖部321中的任一个接合。由此,2个第二侧端子32B中的至少任一个形成与第二半导体元件12导通的接地端子。

[0152] 接着,对半导体装置A6的作用效果进行说明。

[0153] 半导体装置A6包括:裸片焊盘21;分别搭载于裸片焊盘21之上的第一半导体元件11和第二半导体元件12;以及使第一半导体元件11和第二半导体元件12相互绝缘的绝缘元件13。半导体装置A6还包括与裸片焊盘21接合的虚设元件14和将虚设元件14与绝缘元件13接合的第一接合层18。虚设元件14包括在厚度方向z上位于裸片焊盘21与第一接合层18之间的绝缘层16。因此,通过半导体装置A6,也能够实现搭载有多个半导体元件(第一半导体元件11和第二半导体元件12)的裸片焊盘21与绝缘元件13之间的绝缘耐压的提高。进而,半导体装置A6通过采用与半导体装置A1共通的结构,起到与半导体装置A1同等的效果。

[0154] 在半导体装置A6中,第一半导体元件11接合于裸片焊盘21的焊盘部211,并且第二半导体元件12接合于虚设元件14。由此,第一半导体元件11和第二半导体元件12能够采用通过绝缘元件13和虚设元件14而相互绝缘的结构。并且,由于裸片焊盘21为单一部件,因此能够简化裸片焊盘21的形状。

[0155] 本发明不限于上述实施方式。本发明的各部分的具体结构能够自由地进行各种设计变更。

[0156] 本发明包括以下的附记所记载的实施方式。

[0157] 附记1.

[0158] 一种半导体装置,其包括:

[0159] 裸片焊盘;

[0160] 分别搭载于所述裸片焊盘之上的第一半导体元件和第二半导体元件;

[0161] 与所述第一半导体元件和所述第二半导体元件导通,并且使所述第一半导体元件和所述第二半导体元件相互绝缘的绝缘元件;

[0162] 与所述裸片焊盘接合的虚设元件;和

[0163] 将所述虚设元件与所述绝缘元件接合的第一接合层,

[0164] 所述虚设元件包含在厚度方向上位于所述裸片焊盘与所述第一接合层之间的绝缘层。

[0165] 附记2.

[0166] 根据附记1记载的半导体装置,其中,所述虚设元件包括半导体基板,

[0167] 所述绝缘层层叠于所述半导体基板。

[0168] 附记3.

[0169] 根据附记2记载的半导体装置,其中,还包括将所述裸片焊盘与所述虚设元件接合的第二接合层。

[0170] 附记4.

[0171] 根据附记3记载的半导体装置,其中,所述第一接合层和所述第二接合层为导电体。

[0172] 附记5.

[0173] 根据附记3或4记载的半导体装置,其中,所述绝缘层位于所述半导体基板与所述第一接合层之间。

[0174] 附记6.

[0175] 根据附记5记载的半导体装置,其中,在所述虚设元件形成有从所述绝缘层向所述厚度方向突出的凸部,

[0176] 在所述厚度方向上观察,所述凸部位于所述第一接合层的外方。

[0177] 附记7.

[0178] 根据附记6记载的半导体装置,其中,所述凸部包围所述第一接合层。

[0179] 附记8.

[0180] 根据附记3或4记载的半导体装置,其中,所述绝缘层位于所述第二接合层与所述半导体基板之间。

[0181] 附记9.

[0182] 根据附记3或4记载的半导体装置,其中,所述绝缘层包含第一层和位于与所述第一层分离的位置的第二层,

[0183] 所述第一层位于所述半导体基板与所述第一接合层之间,

[0184] 所述第二层位于所述第二接合层与所述半导体基板之间。

[0185] 附记10.

[0186] 根据附记5~9中任一项记载的半导体装置,其中,所述半导体基板具有:朝向所述厚度方向且与所述第一接合层相对的第一面;在所述厚度方向上朝向与所述第一面相反侧的第二面;和朝向与所述厚度方向正交的方向的第三面,

[0187] 在所述半导体基板上形成有从所述第二面和所述第三面凹陷的第一凹部。

[0188] 附记11.

[0189] 根据附记10记载的半导体装置,其中,所述第一凹部包围所述第二面。

[0190] 附记12.

[0191] 根据附记10或11记载的半导体装置,其中,在所述半导体基板形成有从所述第一面和所述第三面凹陷的第二凹部,

[0192] 在所述厚度方向上观察,所述第二凹部与所述第一凹部重叠。

[0193] 附记13.

[0194] 根据附记12记载的半导体装置,其中,所述第二凹部包围所述第一面。

[0195] 附记14.

[0196] 根据附记10～13中任一项记载的半导体装置,其中,所述第二面的表面粗糙度比所述第三面的表面粗糙度大。

[0197] 附记15.

[0198] 根据附记10～14中任一项记载的半导体装置,其中,在所述厚度方向上观察,所述第二接合层被所述虚设元件的周边缘包围。

[0199] 附记16.

[0200] 根据附记1～15中的任一项记载的半导体装置,其中,所述裸片焊盘包含:搭载有所述第一半导体元件的第一裸片焊盘;和位于与所述第一裸片焊盘分离的位置,并且搭载有所述第二半导体元件的第二裸片焊盘,

[0201] 所述虚设元件接合于所述第一裸片焊盘。

[0202] 附记17.

[0203] 根据附记16记载的半导体装置,其中,施加于所述第二半导体元件的电压比施加于所述第一半导体元件的电压高。

[0204] 附记18.

[0205] 根据附记16或17记载的半导体装置,其中,还包括与所述第一半导体元件导通的多个第一端子和与所述第二半导体元件导通的多个第二端子,

[0206] 所述多个第一端子以所述绝缘元件为基准位于与所述第二半导体元件相反侧,

[0207] 所述多个第二端子以所述绝缘元件为基准位于与所述第一半导体元件相反侧。

[0208] 附图标记说明

[0209] A1、A2、A3、A4、A5、A6:半导体装置

[0210] 11:第一半导体元件111:第一电极

[0211] 12:第二半导体元件121:第二电极

[0212] 13:绝缘元件13A:第一绝缘元件

[0213] 13B:第二绝缘元件131:第一中继电极

[0214] 132:第二中继电极133:第一接收发送部

[0215] 134:第二接收发送部135:中继部

[0216] 136:第三中继电极137:第四中继电极

[0217] 138:第三接收发送部139:第四接收发送部

[0218] 14:虚设元件15:半导体基板

[0219] 15A:第一基板15B:第二基板

[0220] 151:第一面 152:第二面

[0221] 153:第三面 154:第一凹部

[0222] 155:第二凹部16:绝缘层

[0223] 16A:第一层16B:第二层

[0224] 17:凸部18:第一接合层

[0225] 19:第二接合层21:裸片焊盘

[0226] 211:焊盘部211A:搭载面

[0227] 212:悬吊引线部212A:覆盖部

[0228] 212B:露出部213:贯通孔

[0229] 22:第一裸片焊盘221:第一焊盘部

[0230] 221A:第一搭载面222:第一悬吊引线部

[0231] 222A:覆盖部 222B:露出部

[0232] 223:贯通孔 23:第二裸片焊盘

[0233] 231:第二焊盘部231A:第二搭载面

[0234] 232:第二悬吊引线部232A:覆盖部

[0235] 232B:露出部31:第一端子

[0236] 31A:第一中间端子31B:第一侧端子

[0237] 311:覆盖部312:露出部

[0238] 32:第二端子32A:第二中间端子

[0239] 32B:第二侧端子321:覆盖部

[0240] 322:露出部41:第一导线

[0241] 42:第二导线43:第三导线

[0242] 44:第四导线45:第五导线

[0243] 50:密封树脂51:顶面

[0244] 52:底面53:第一侧面

[0245] 531:第一上部532:第一下部

[0246] 533:第一中间部54:第二侧面

[0247] 541:第二上部542:第二下部

[0248] 543:第二中间部z:厚度方向

[0249] x:第一方向y:第二方向。

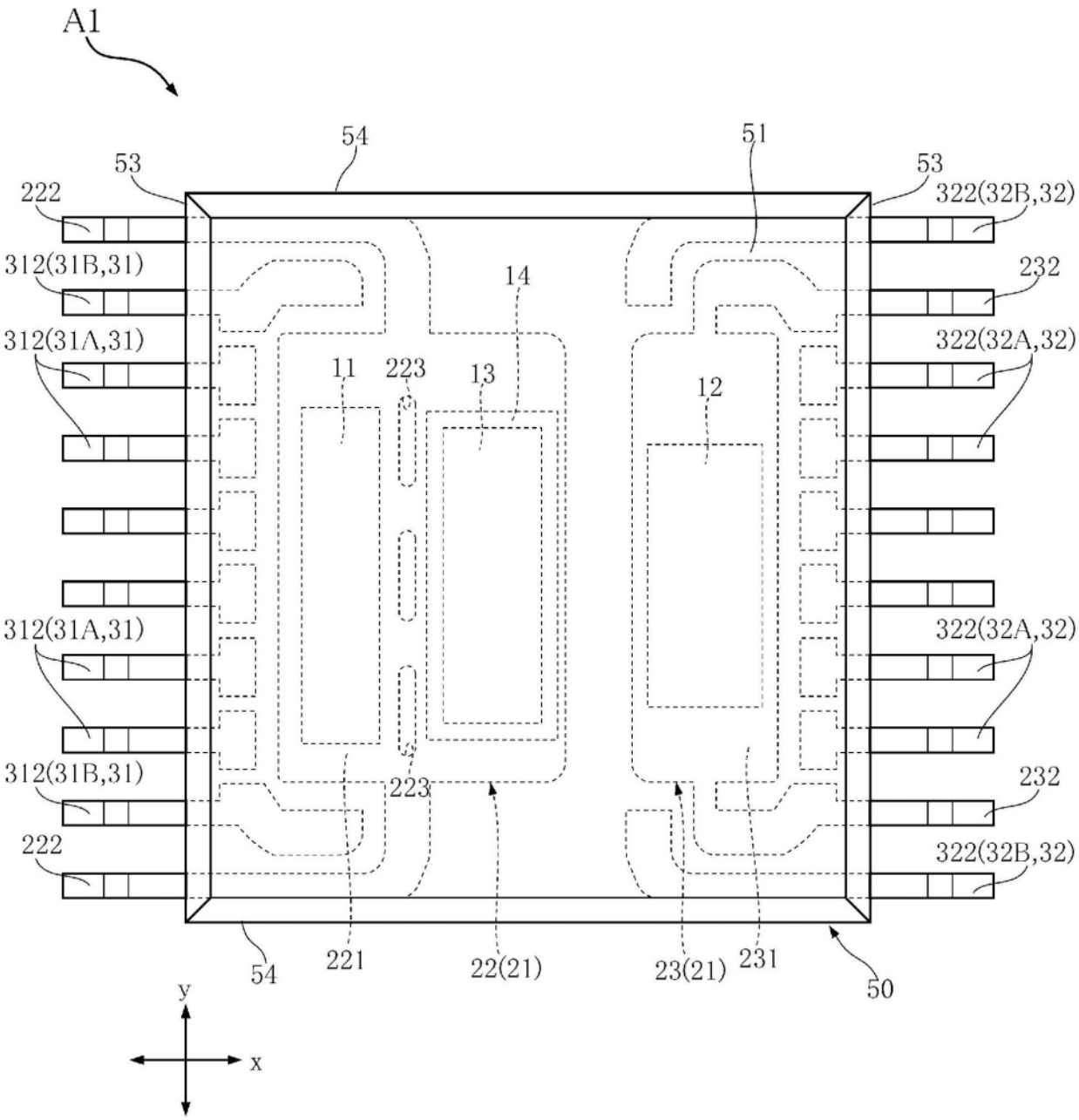

A1
54
51
53
53
222
322(32B,32)
312(31B,31)
232
14
312(31A,31)
322(32A,32)
11
223
13
12
312(31A,31)
322(32A,32)
312(31B,31)
223
232
222
322(32B,32)
54
221
22(21)
23(21)
231
50
y
x

图1

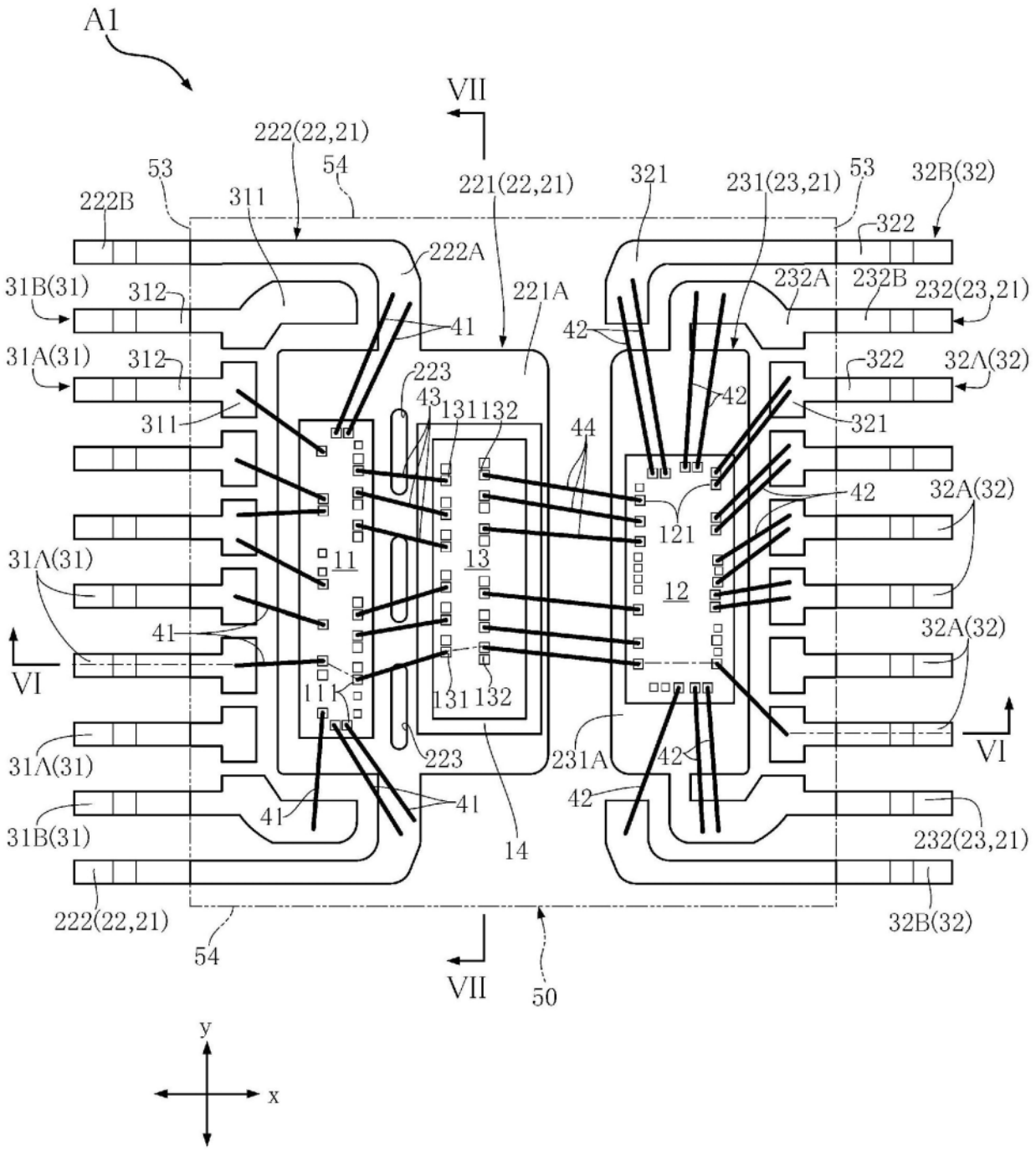

A1
VII
222(22,21)
53
54
221(22,21)
321
231(23,21)
53
32B(32)
222B
311
322
222A
232A
232B
232(23,21)
31B(31)
312
221A
41
42
31A(31)
312
223
322
32A(32)
43
131
132
42
311
321
44
42
32A(32)
121
31A(31)
11
13
12
41
32A(32)
VI
111
131
132
VI
31A(31)
223
231A
42
41
41
42
31B(31)
14
232(23,21)
222(22,21)
32B(32)
54
VII
50
y
x

图2

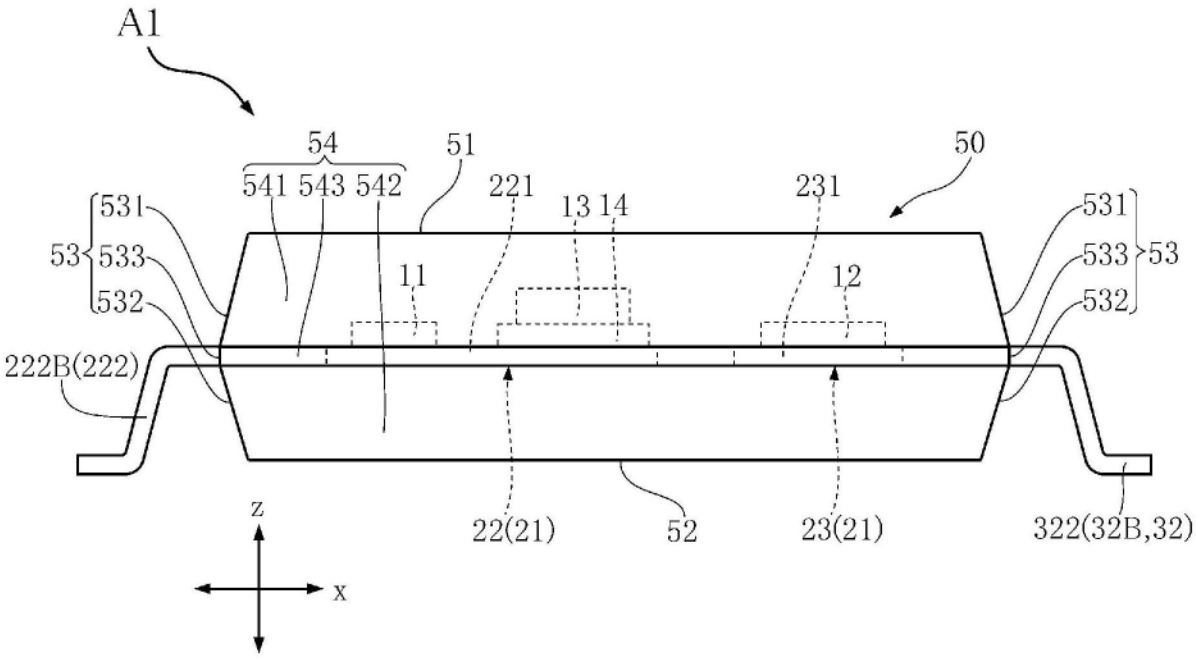

A1
54
541 543 542
51
221
13 14
231
50
531
533
532
53
11
12
222B(222)
z
x
22(21)
52
23(21)
322(32B,32)

图3

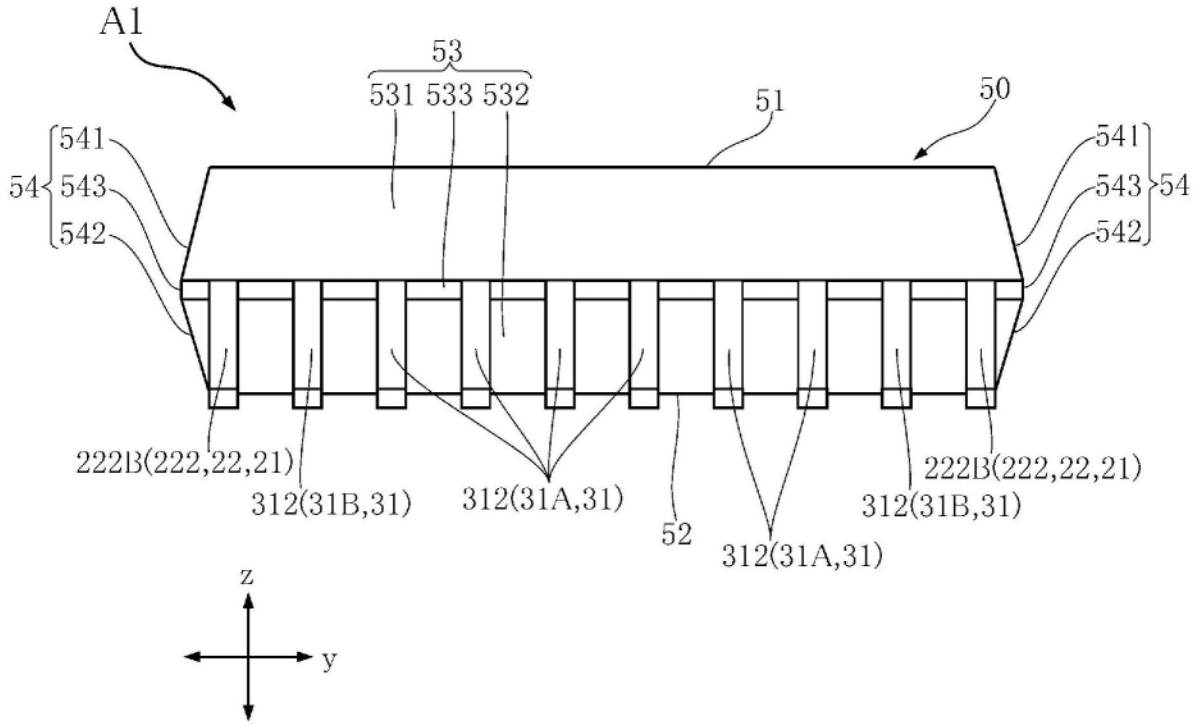

A1
53
531 533 532
51
50
541
543
542
54
222B(222,22,21)
312(31B,31)
312(31A,31)
52
z
y

图4

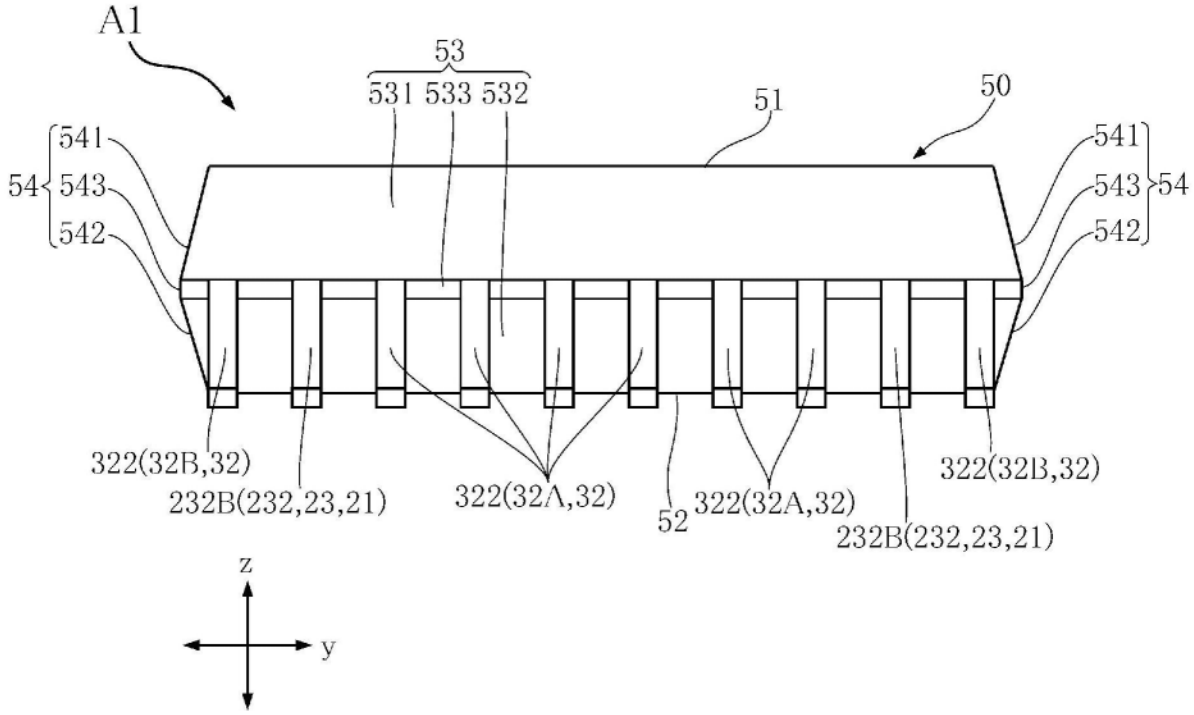

A1
53
531 533 532
51
50
541
54 543
542
541
543 54
542
322(32B,32)
232B(232,23,21)
322(32A,32)
52
322(32A,32)
322(32B,32)
232B(232,23,21)
z
y

图5

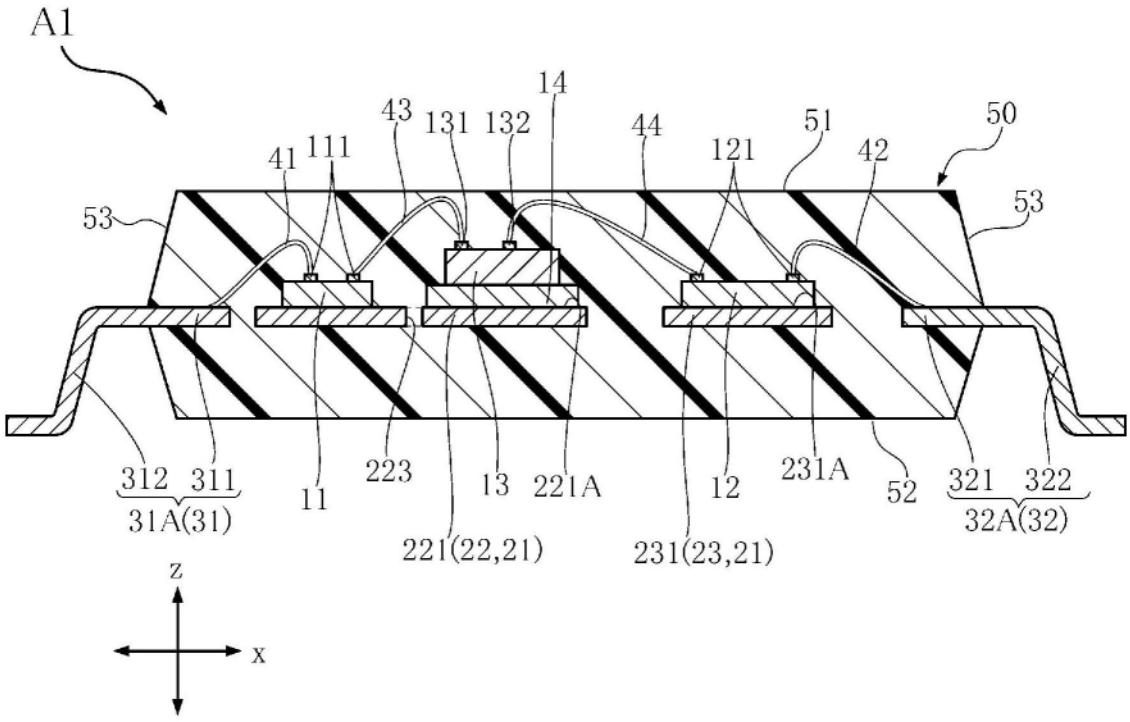

A1
14
43
131 132
44
51
50
41
111
121
42
53
53
312 311
31A(31)
11
223
221(22,21)
13
221A
231(23,21)
12
231A
52
321 322
32A(32)
z
x

图6

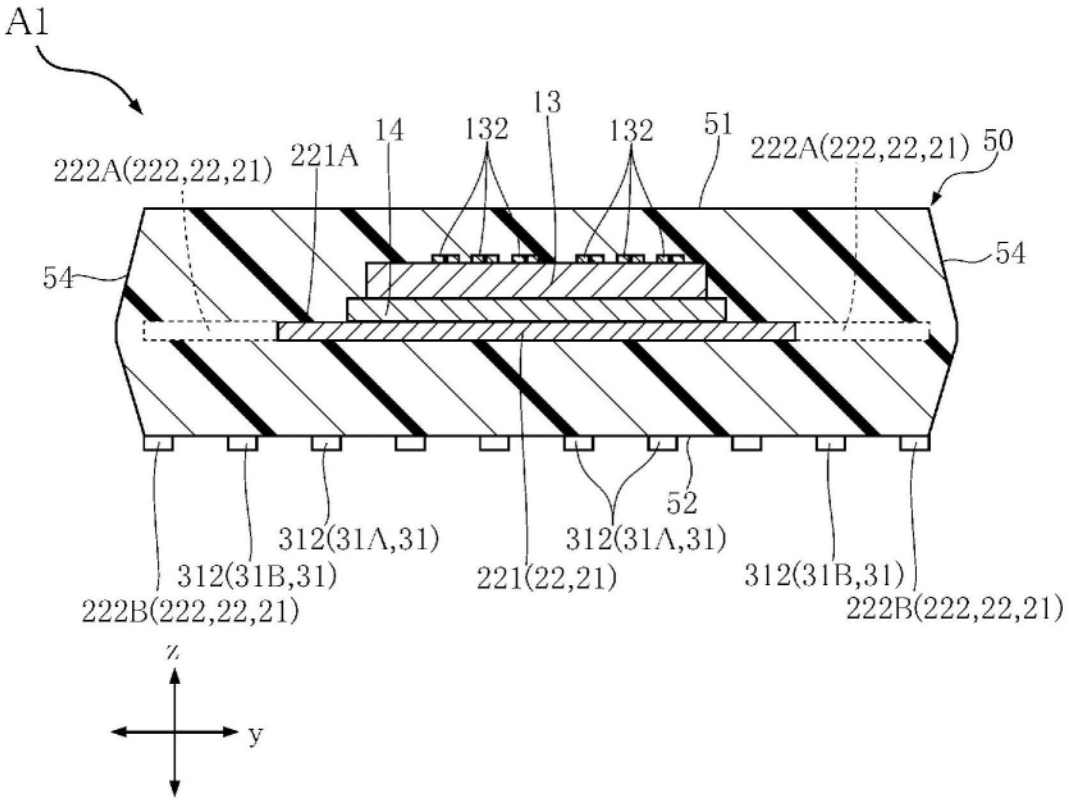

A1
222A(222,22,21)
221A
14
132
13
132
51
222A(222,22,21)
50
54
54
52
312(31A,31)
312(31A,31)
312(31B,31)
221(22,21)
312(31B,31)
222B(222,22,21)
222B(222,22,21)
z
y

图7

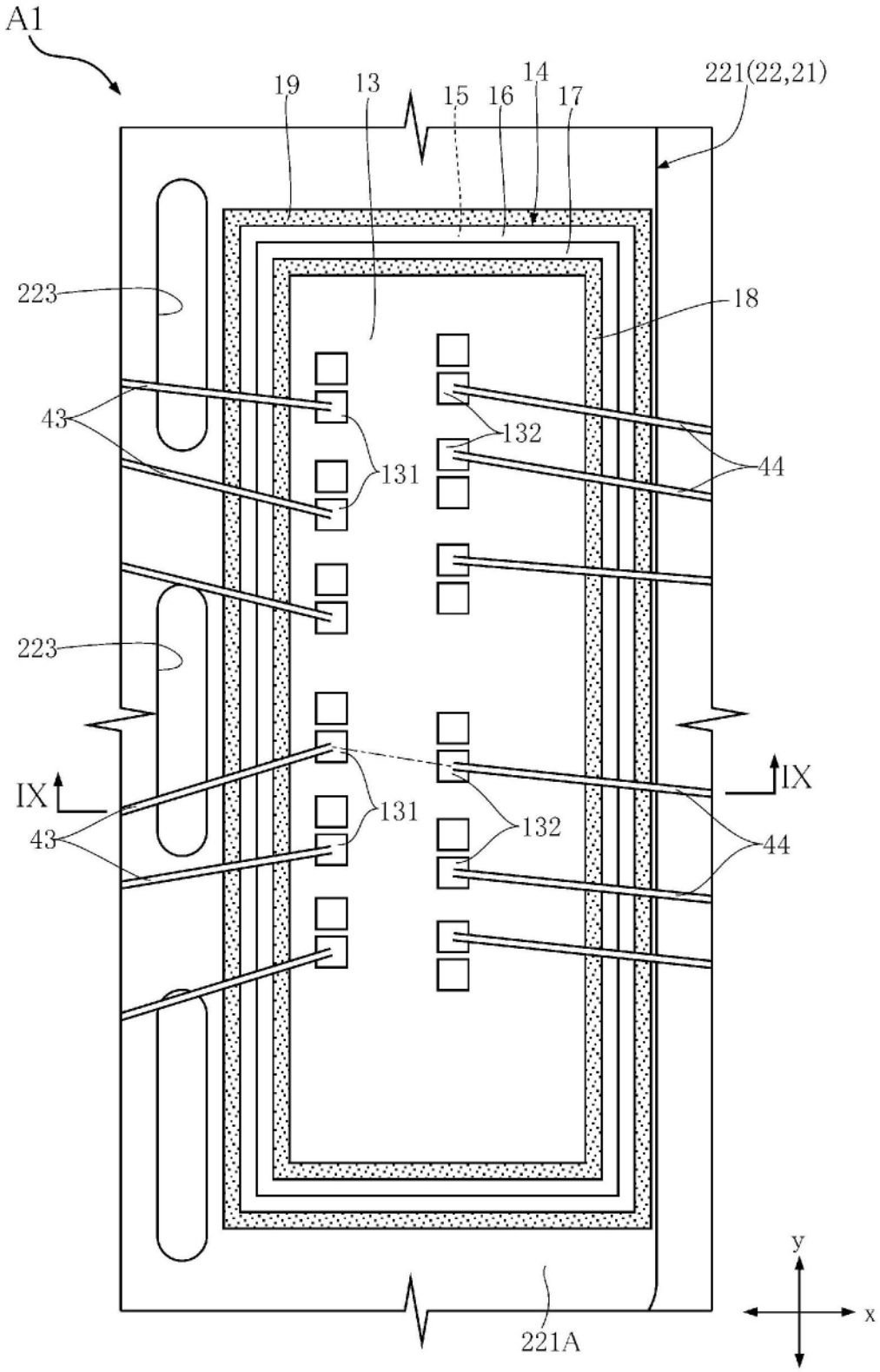

A1
19
13
15
16
14
17
221(22,21)
223
18
43
131
132
44
223
IX
IX
131
132
43
44
221A
y
x

图8

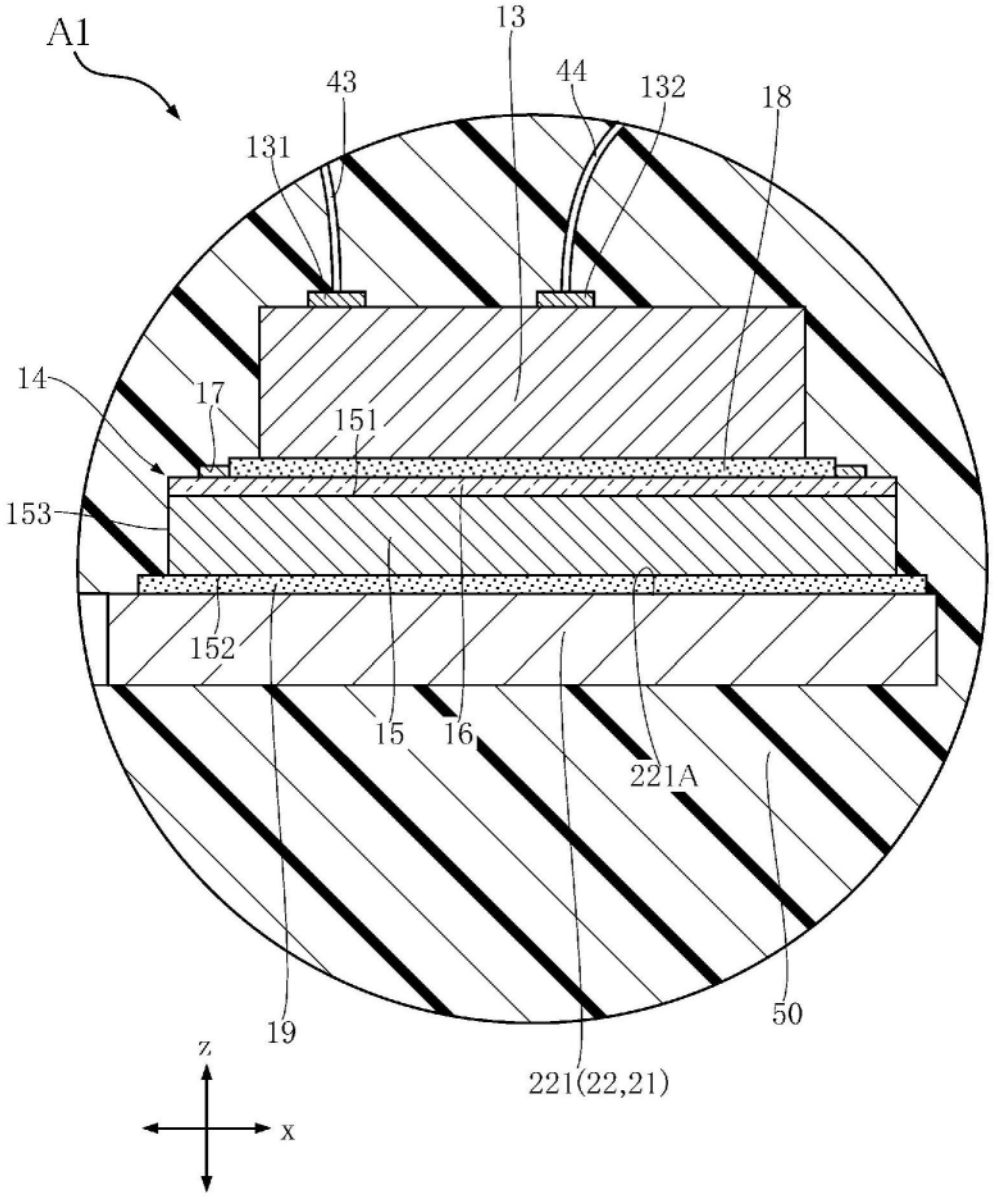

A1
13
43
44
132
18
131
14
17
151
153
152
15
16
221A
50
19
221(22,21)
z
x

图9

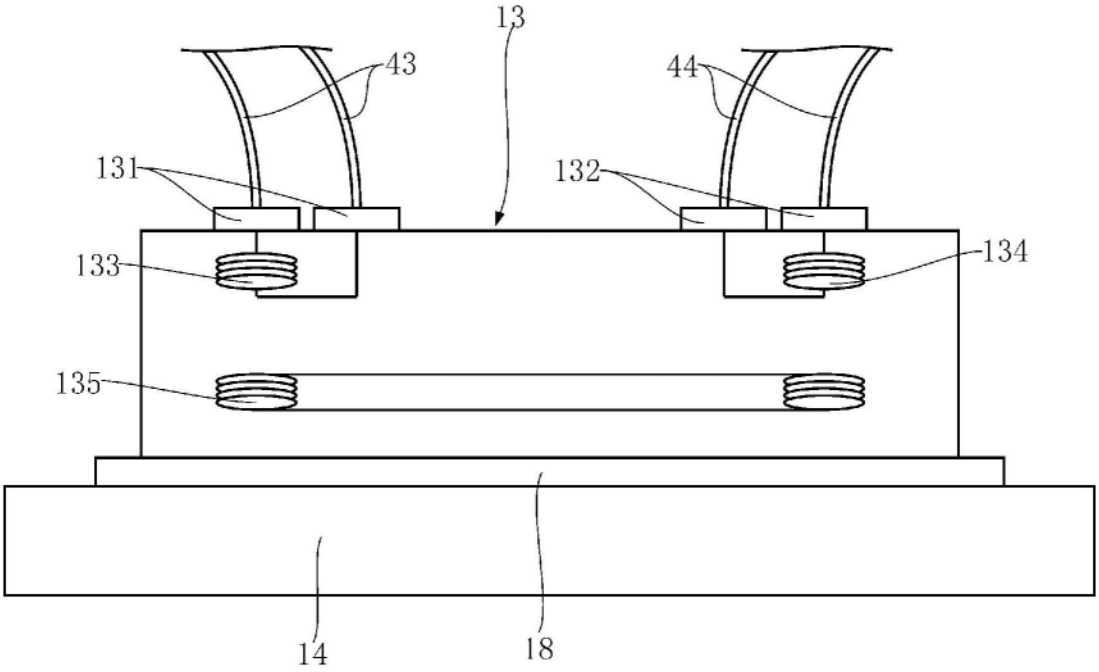


图10

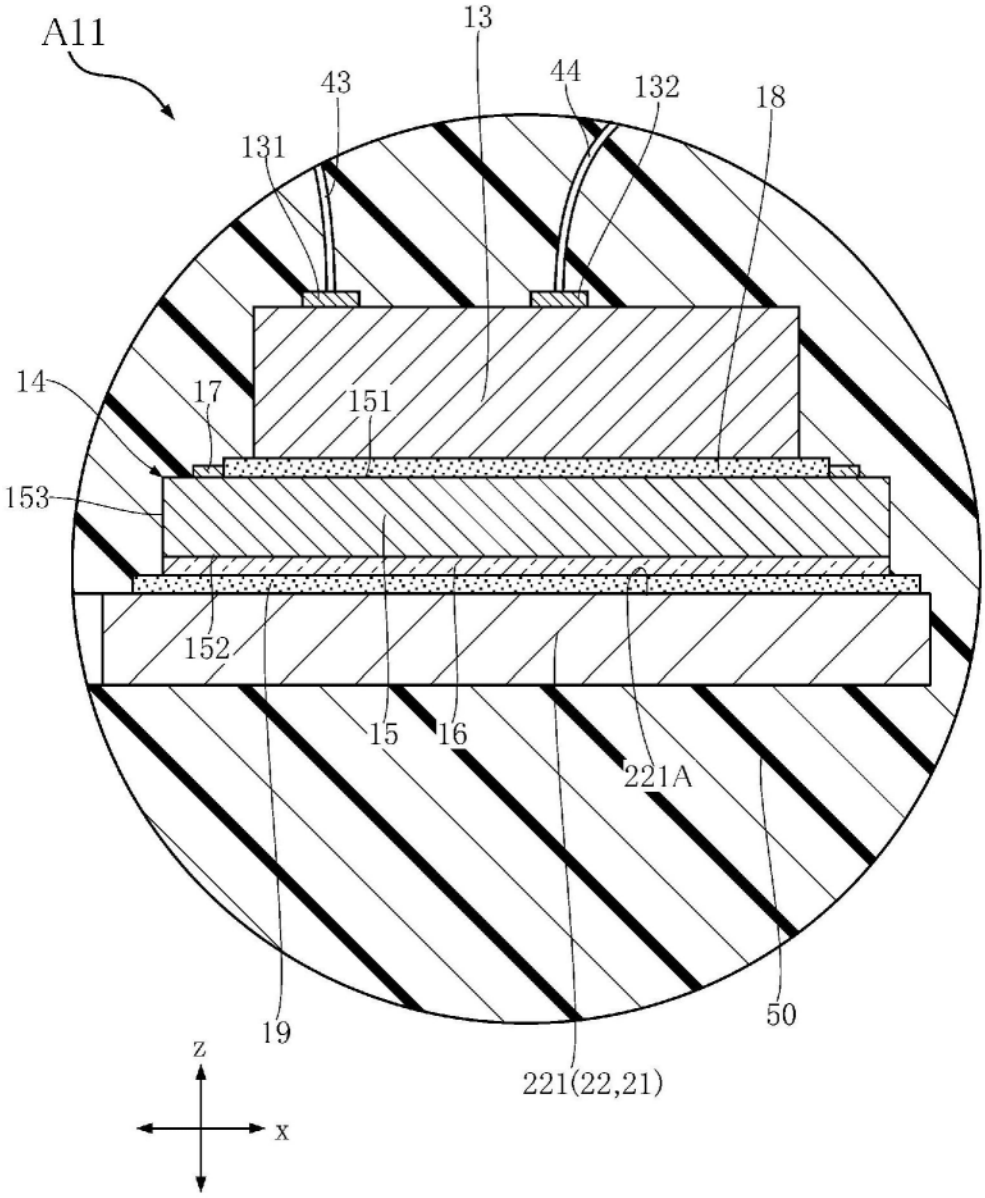

A11
13
43
44
132
18
131
14
17
151
153
152
15
16
221A
19
50
221(22,21)
z
x

图11

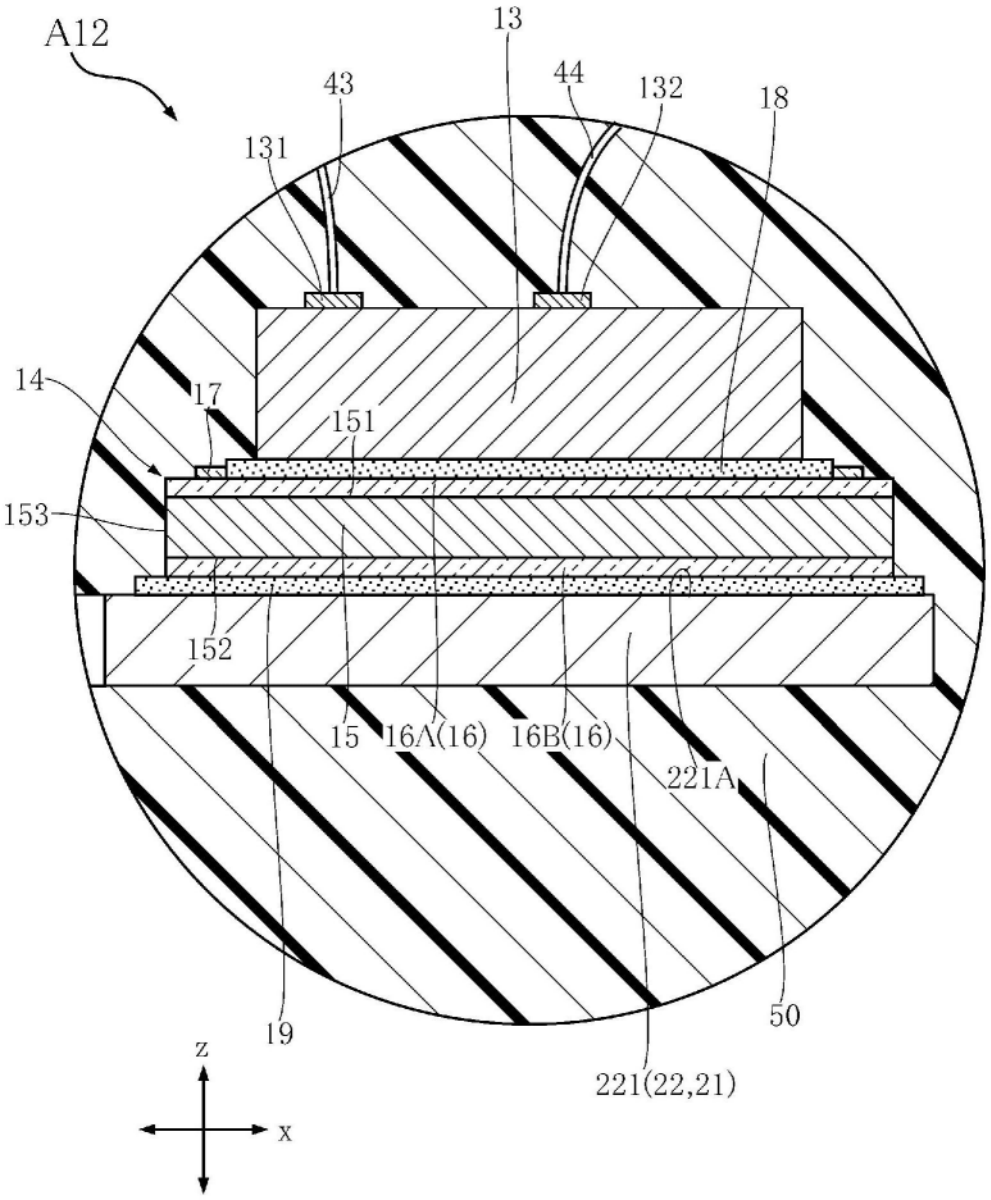

A12
13
43
44
132
18
131
14
17
151
153
152
15
16A(16)
16B(16)
221A
50
19
221(22,21)
z
x

图12

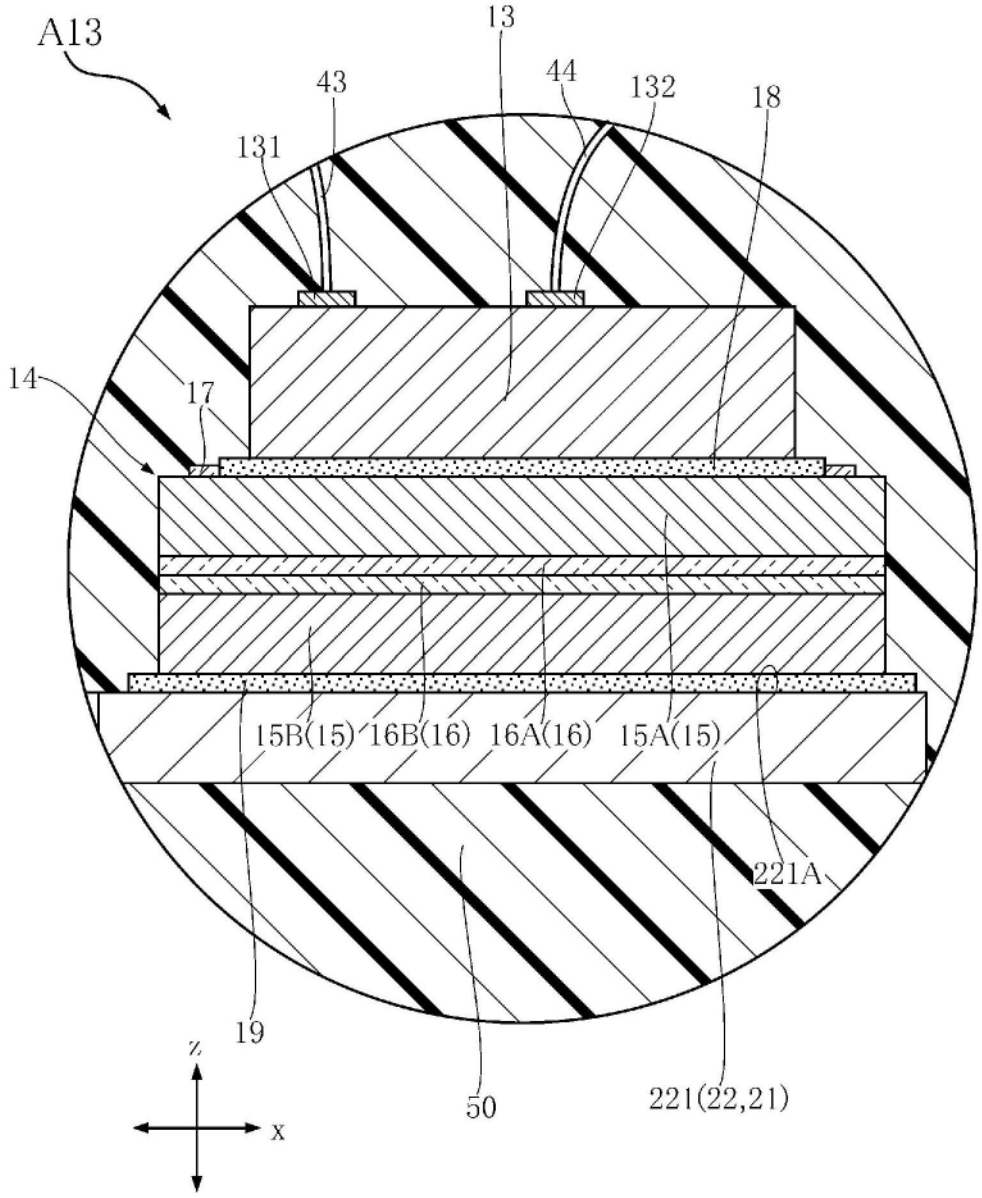

A13
13
43
44
132
18
131
14
17
15B(15)
16B(16)
16A(16)
15A(15)
221A
19
50
221(22,21)
z
x

图13

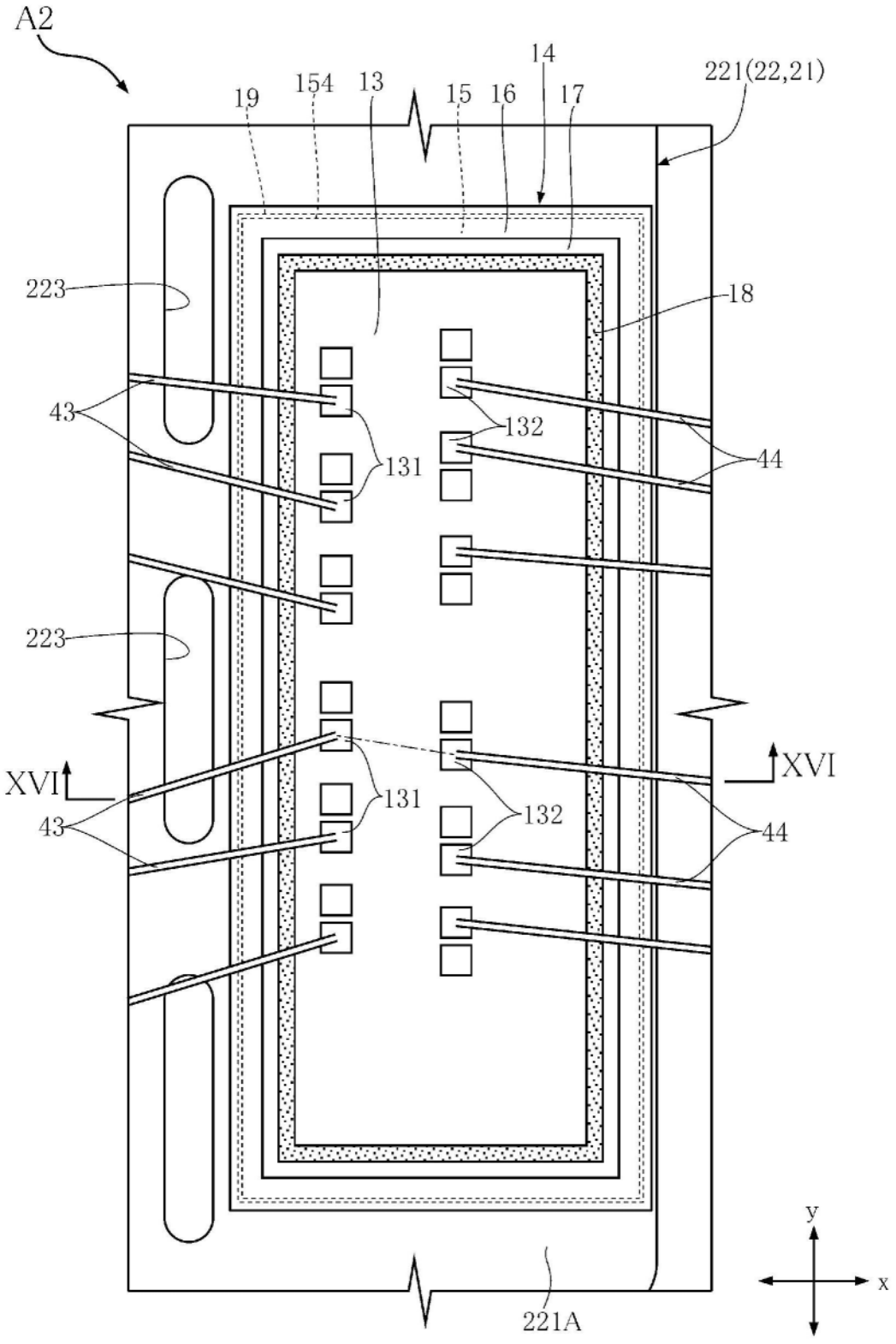

A2
14
221(22,21)
19
154
13
15
16
17
223
18
43
132
131
44
223
XVI
XVI
131
132
43
44
y
x
221A

图14

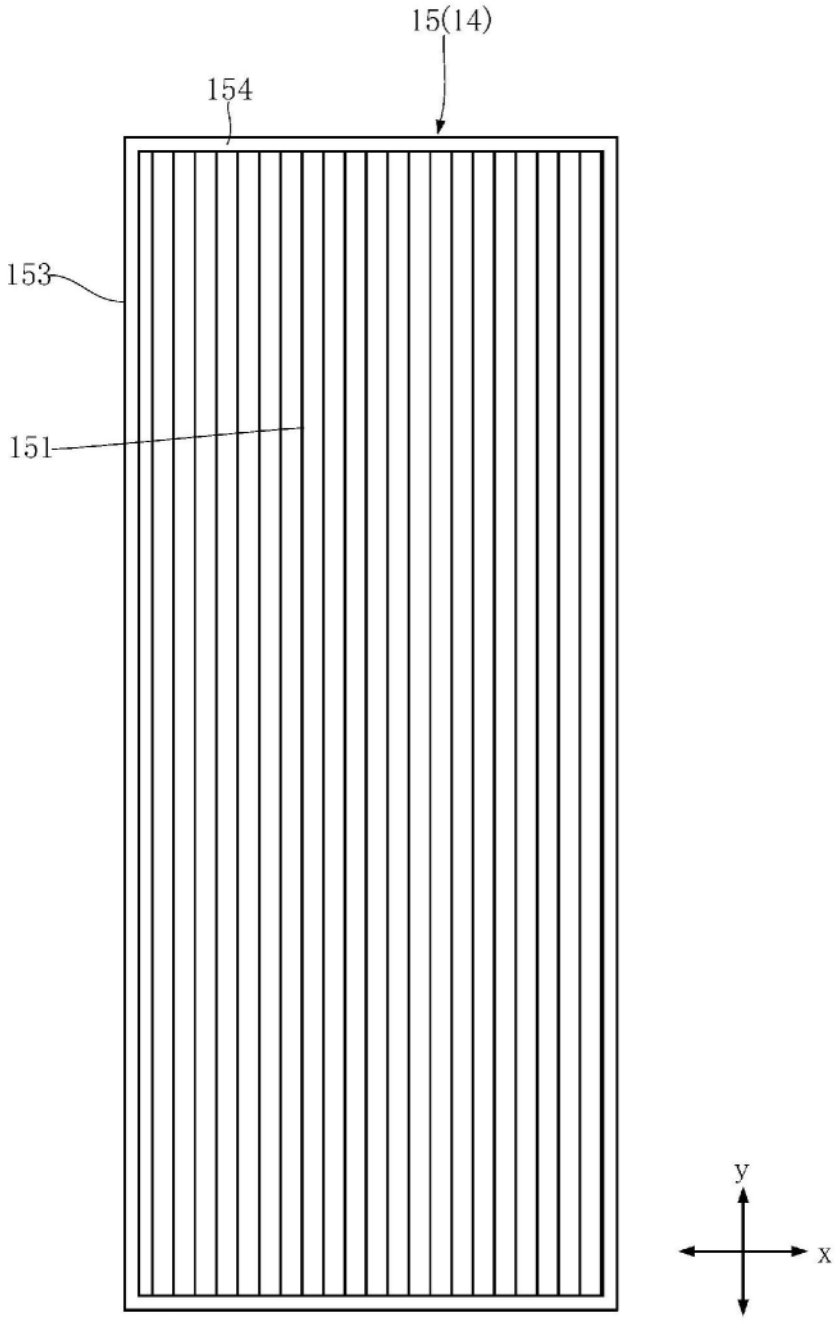


图15

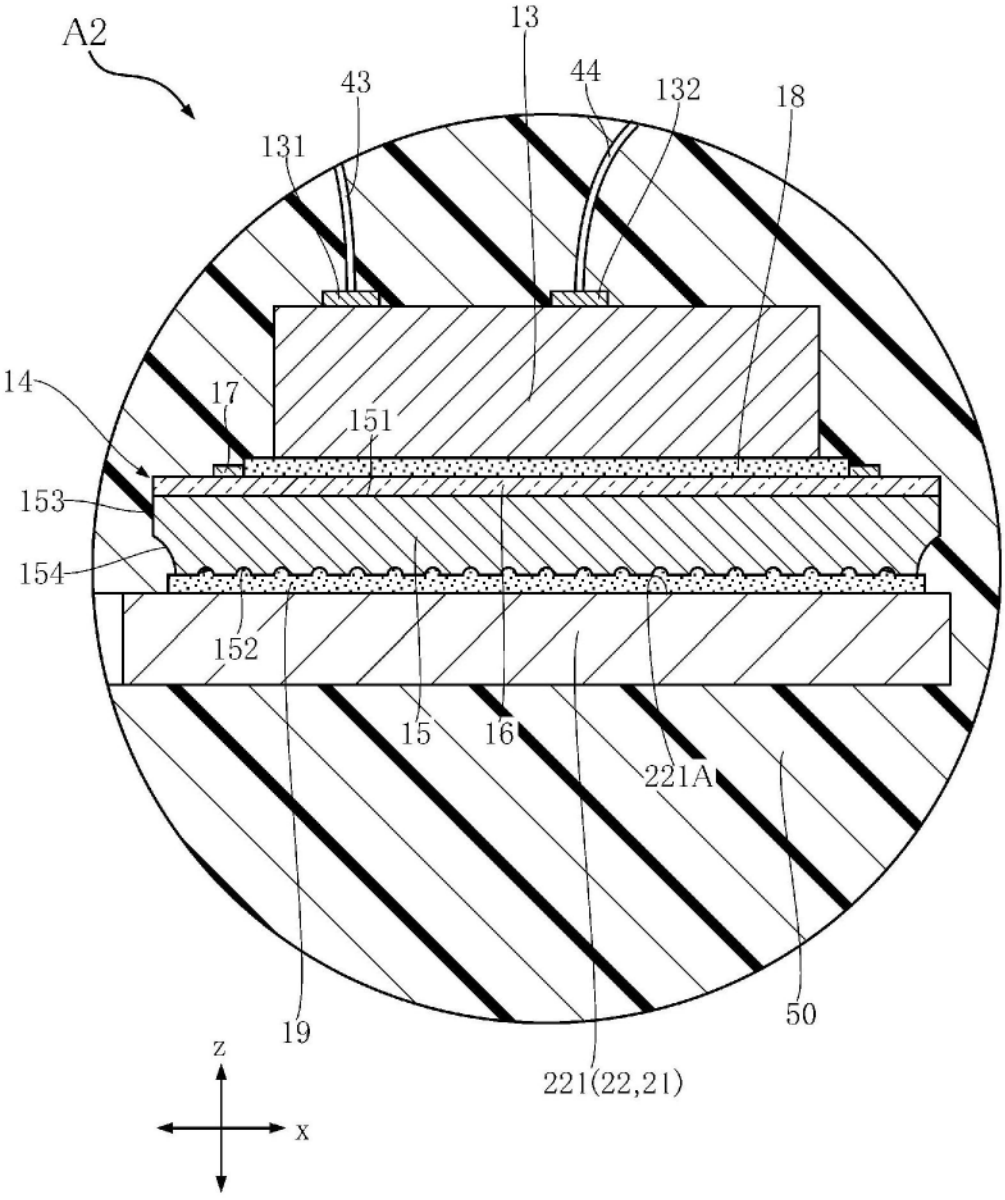

A2
13
43
44
132
18
131
14
17
151
153
154
152
15
16
221A
50
19
221(22,21)
z
x

图16

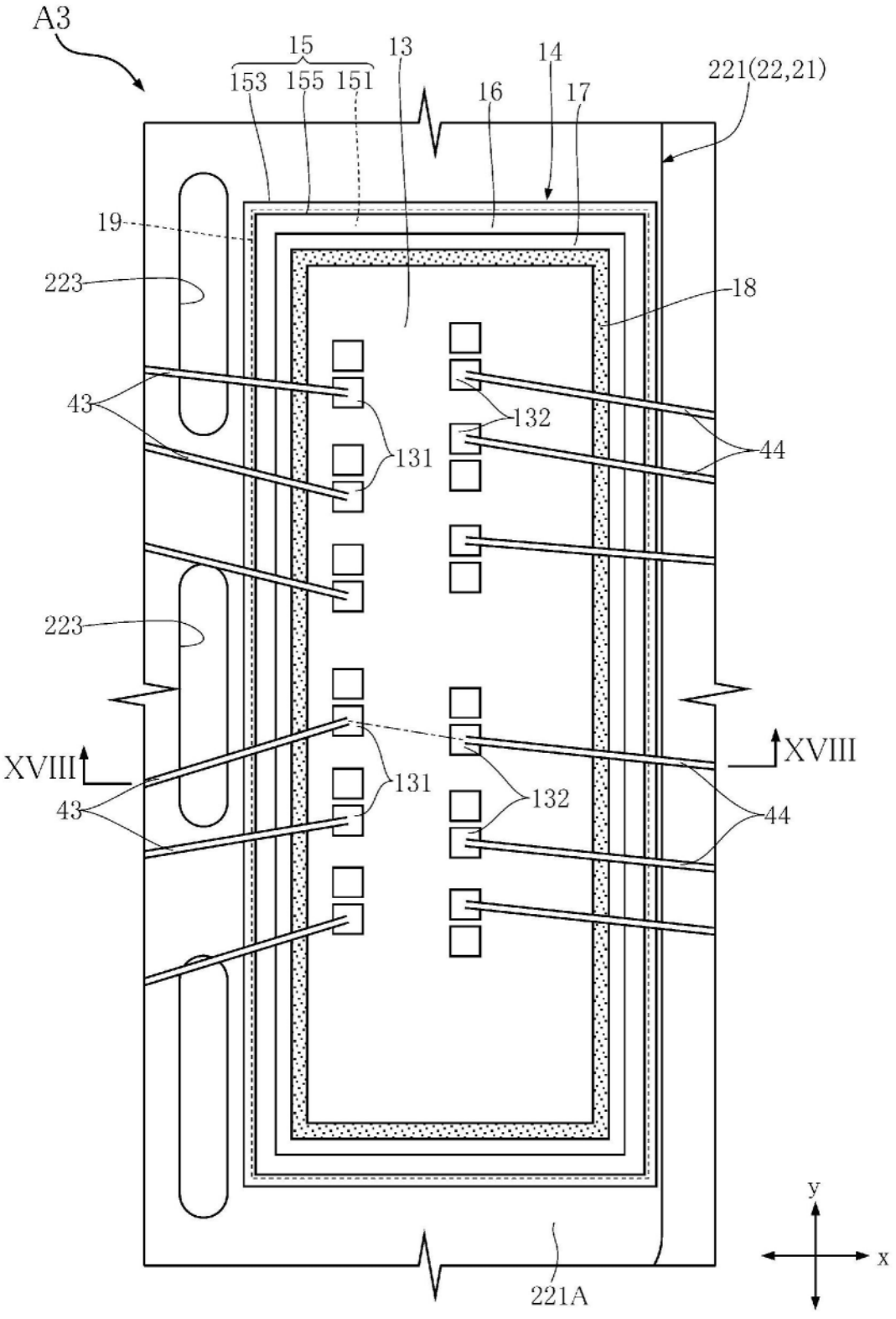

A3
15
153 155 151
13
14
16
17
221(22,21)
19
223
18
43
131
132
44
223
XVIII
XVIII
43
131
132
44
y
x
221A

图17

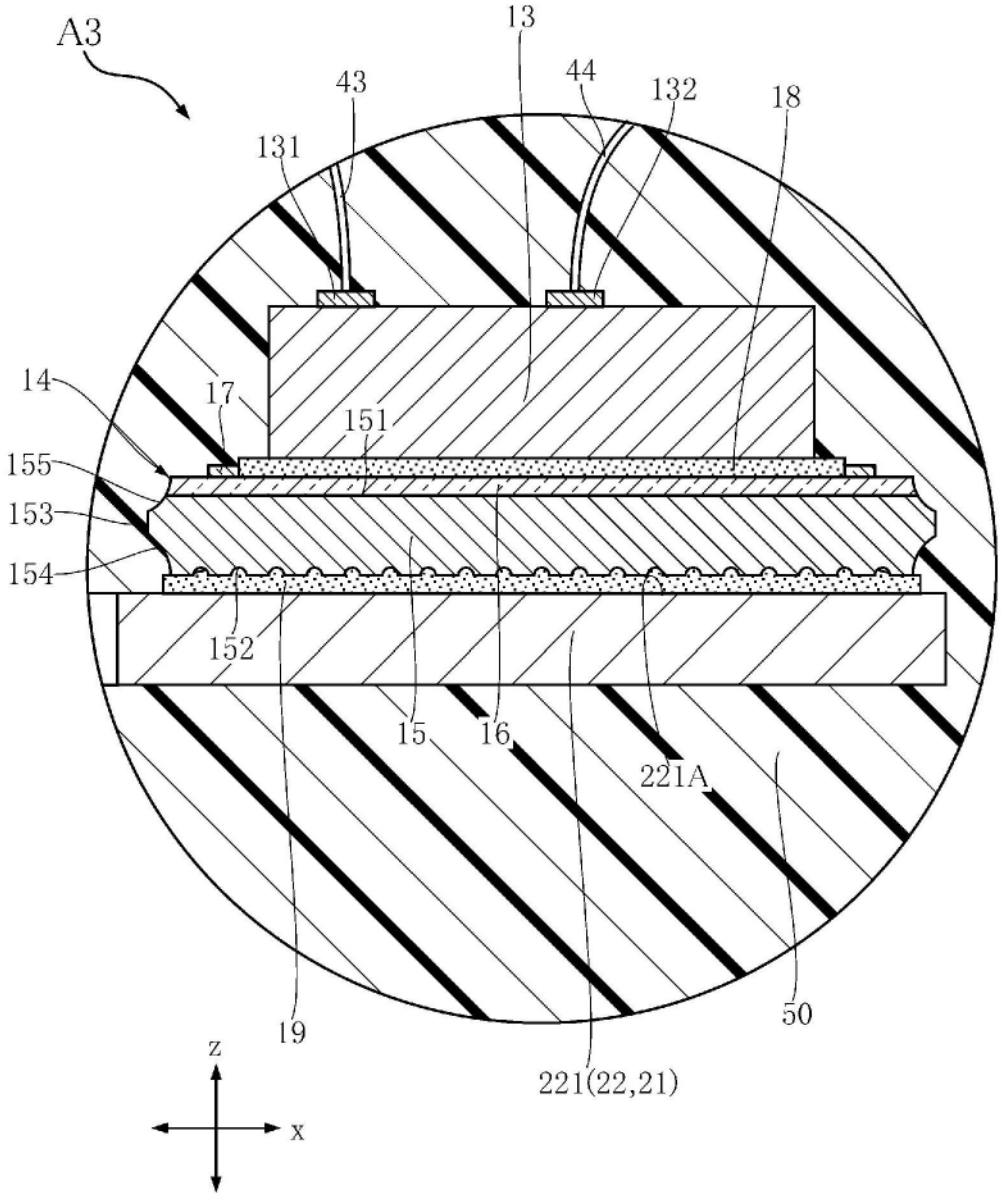

A3
13
43
44
132
18
131
14
17
151
155
153
154
152
15
16
221A
50
19
221(22,21)
z
x

图18

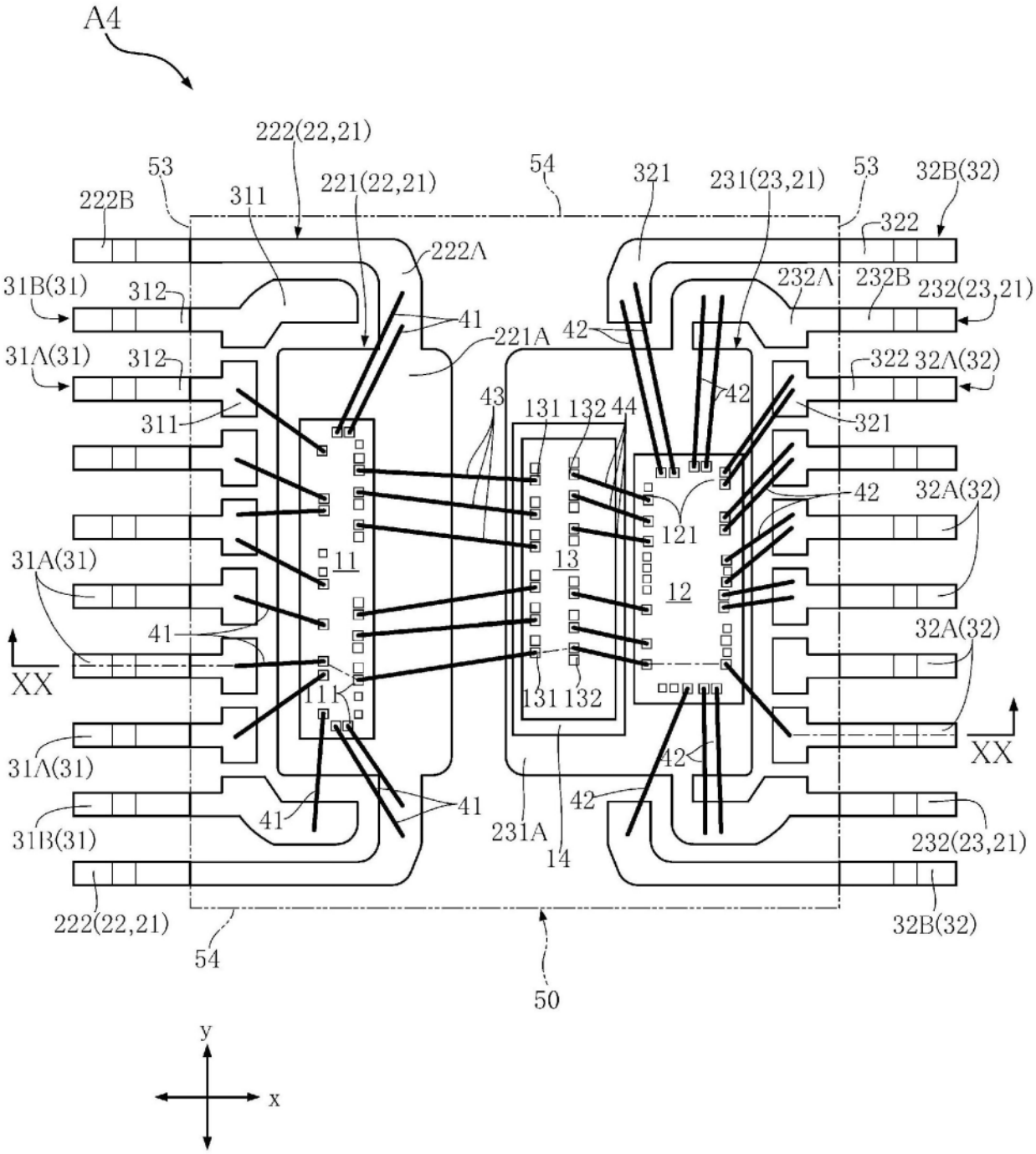

A4
222(22,21)
53
54
321
231(23,21)
53
32B(32)
222B
311
221(22,21)
322
222A
232A
232B
232(23,21)
31B(31)
312
41
221A
42
31A(31)
312
322
32A(32)
43
131
132
44
42
311
321
42
32A(32)
121
31A(31)
11
13
12
41
32A(32)
XX
111
131
132
XX
31A(31)
42
41
42
41
231A
232(23,21)
31B(31)
14
222(22,21)
32B(32)
54
50
y
x

图19

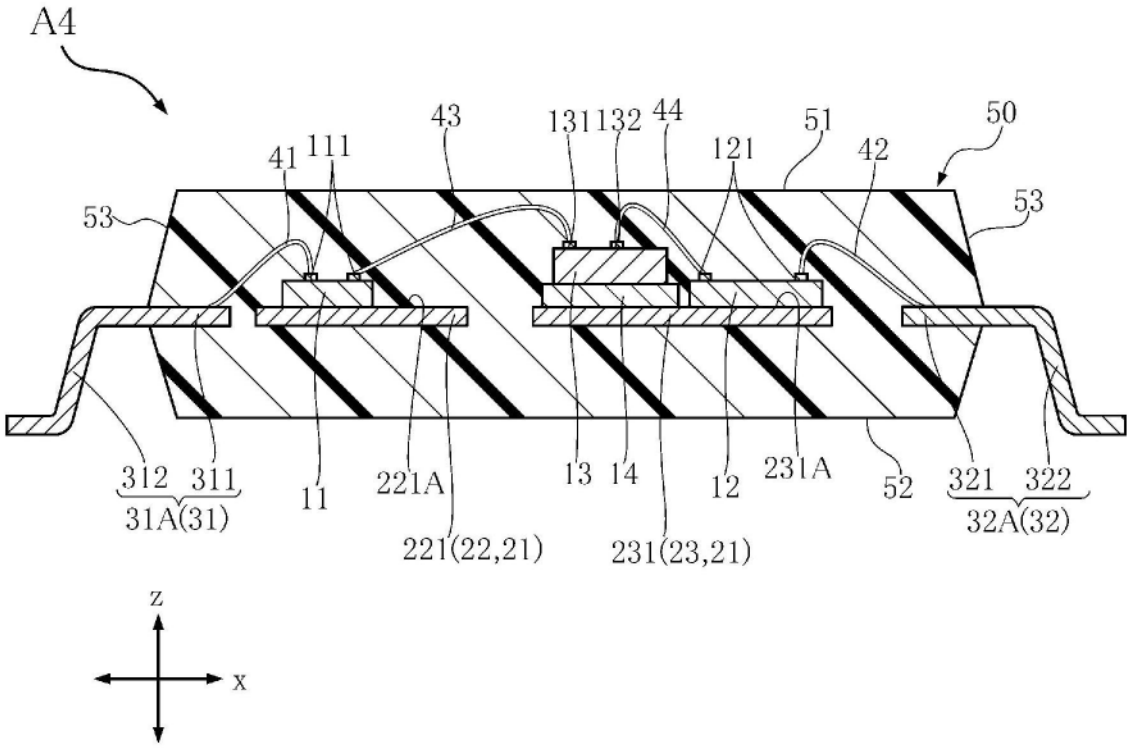

A4
43
131
132
44
51
50
41
111
121
42
53
53
312
311
31A(31)
11
221A
13
14
12
231A
52
321
322
32A(32)
221(22,21)
231(23,21)
z
x

图20

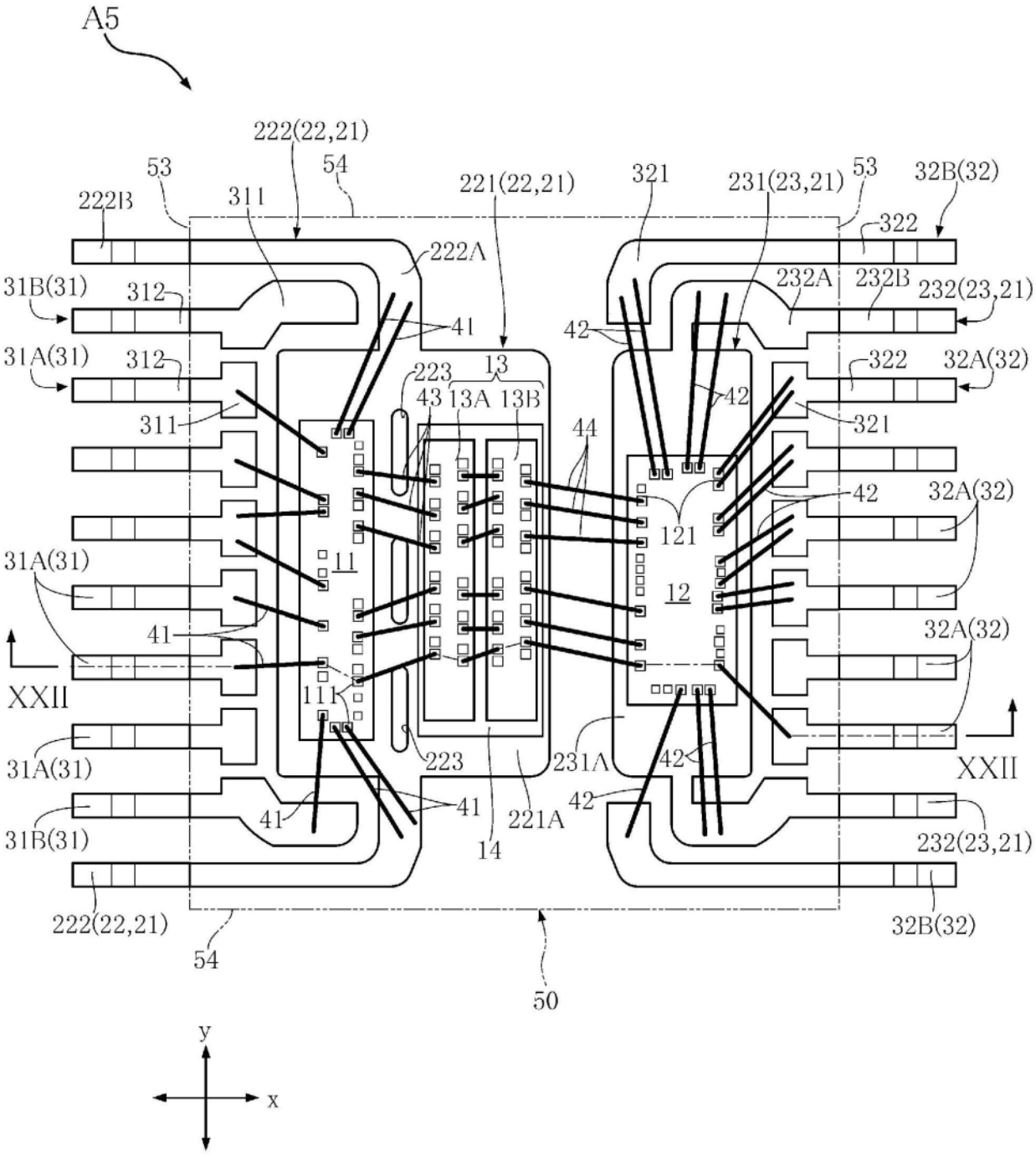

A5
222(22,21)
53
54
221(22,21)
321
231(23,21)
53
32B(32)
222B
311
322
222A
232A
232B
232(23,21)
31B(31)
312
41
42
31A(31)
312
223
13
322
32A(32)
43
13A
13B
42
311
321
44
42
32A(32)
121
31A(31)
11
12
41
32A(32)
XXII
111
XXII
31A(31)
223
231A
42
41
41
42
221A
31B(31)
14
232(23,21)
222(22,21)
32B(32)
54
50
y
x

图21

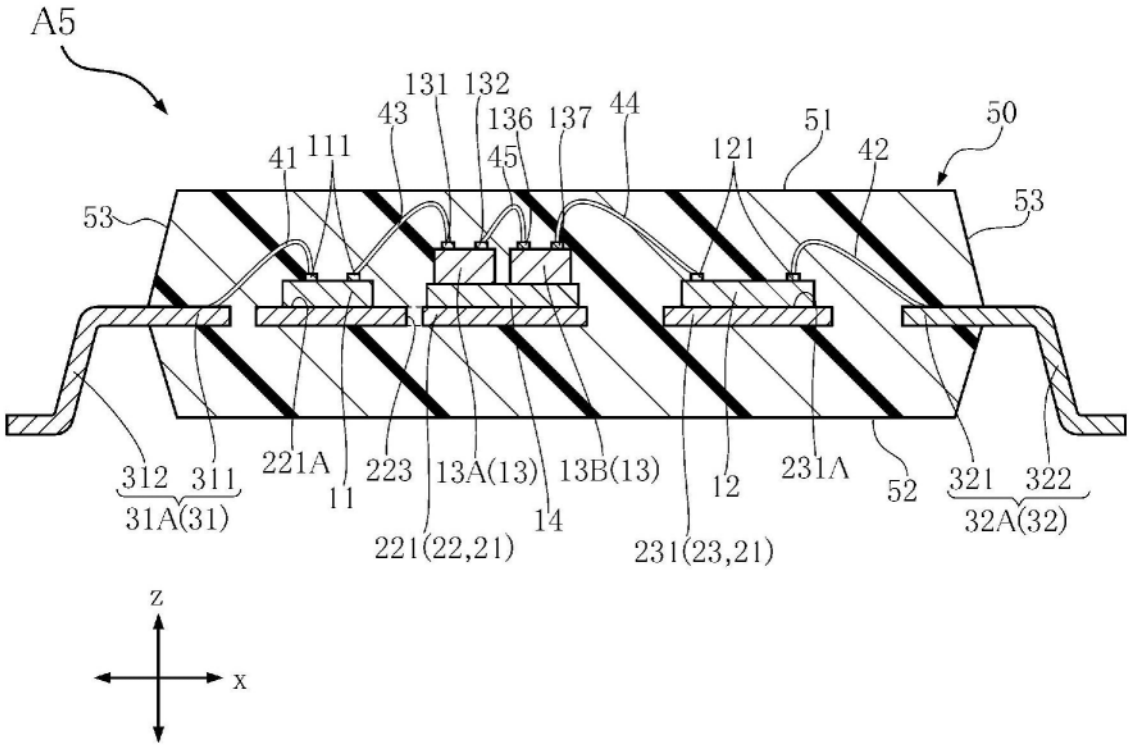

A5
131
132
43
136
137
44
51
50
41
111
45
121
42
53
53
312
311
31A(31)
221A
11
223
221(22,21)
13A(13)
14
13B(13)
12
231(23,21)
231A
52
321
322
32A(32)
z
x

图22

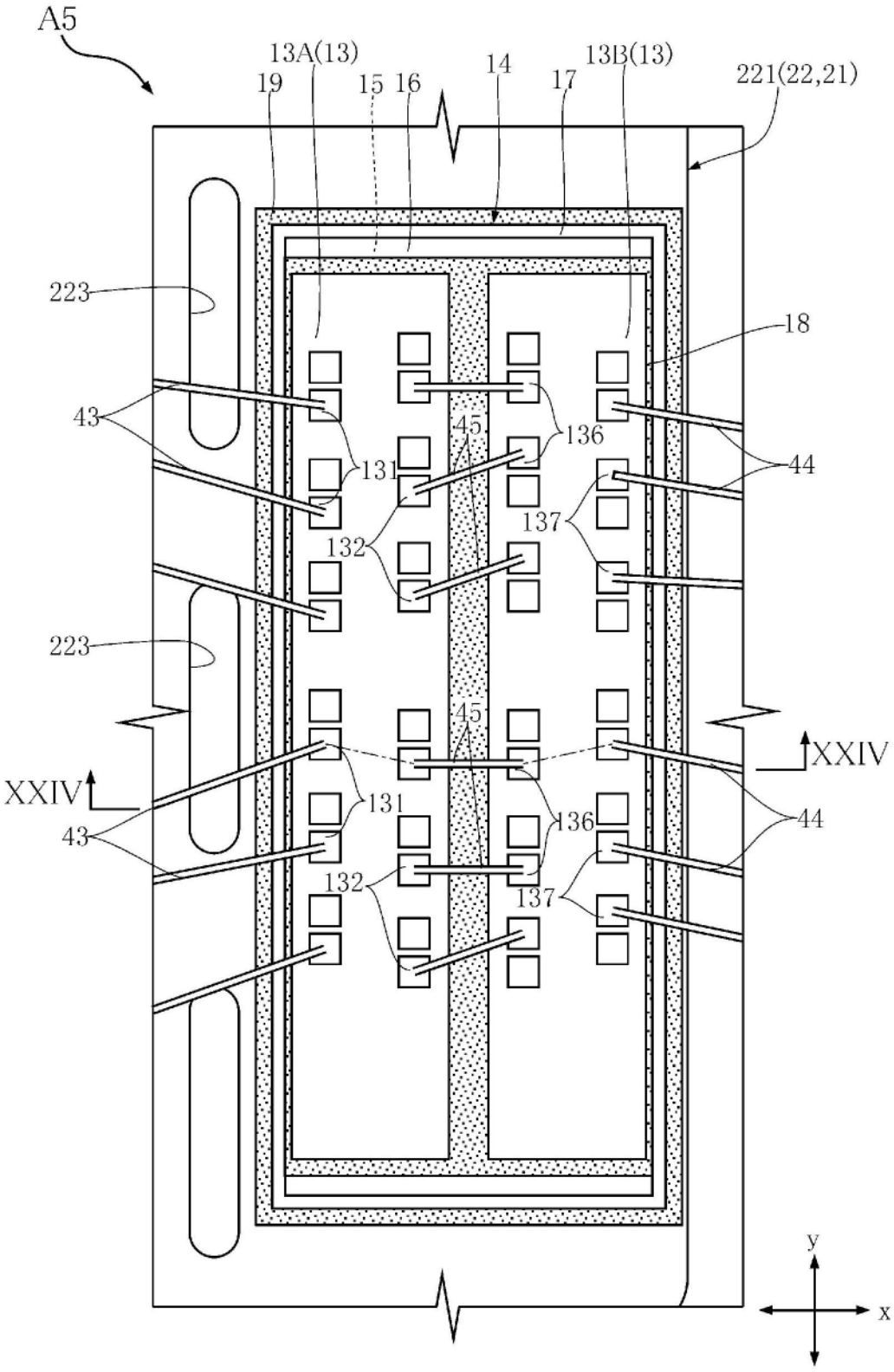

A5
13A(13)
19
15
16
14
17
13B(13)
221(22,21)
223
18
43
45
136
131
44
137
132
223
45
XXIV
XXIV
131
136
44
43
132
137
y
x

图23

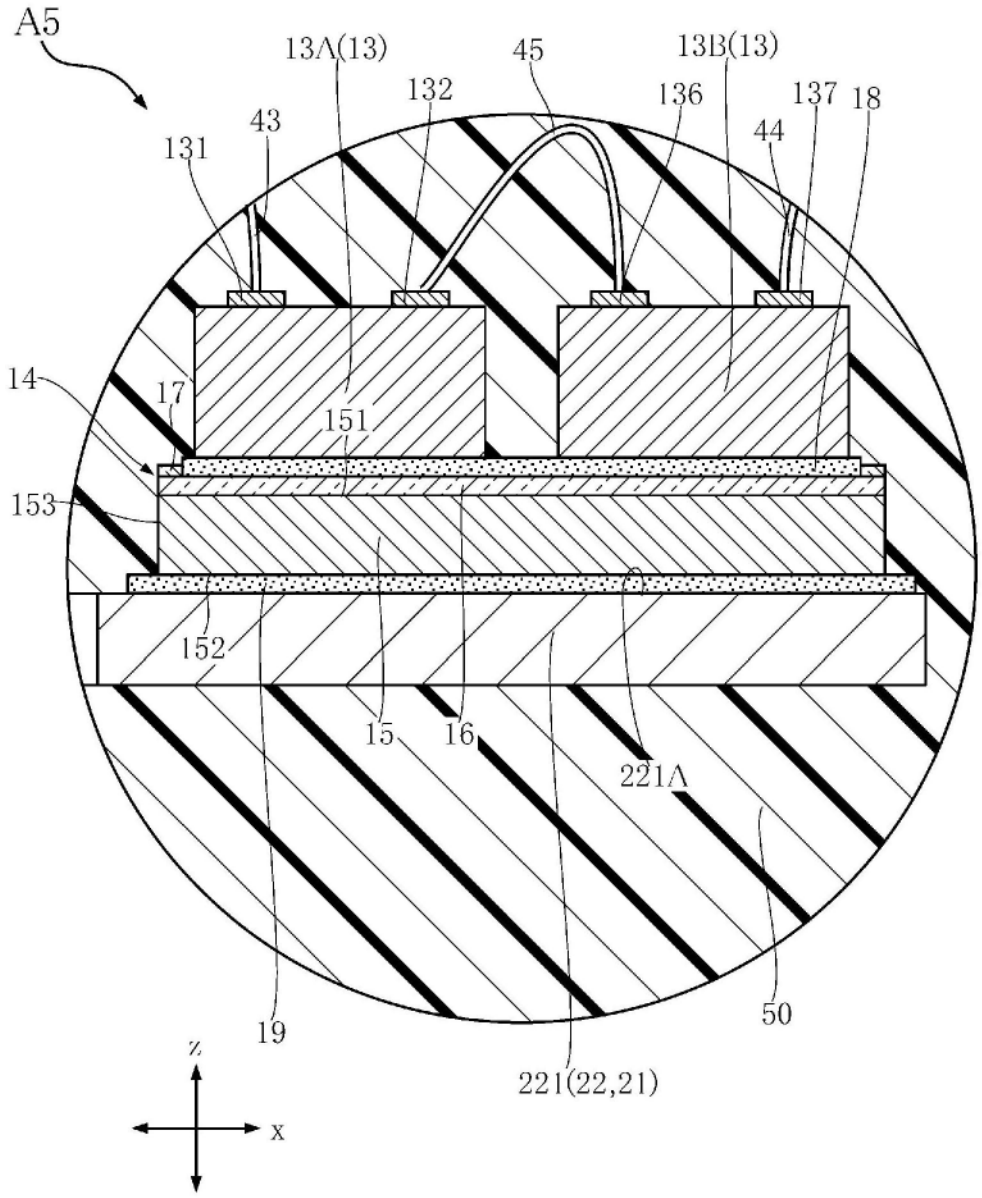

A5
13A(13)
45
13B(13)
132
136
137
18
43
44
131
14
17
151
153
152
15
16
221A
50
19
221(22,21)
z
x

图24

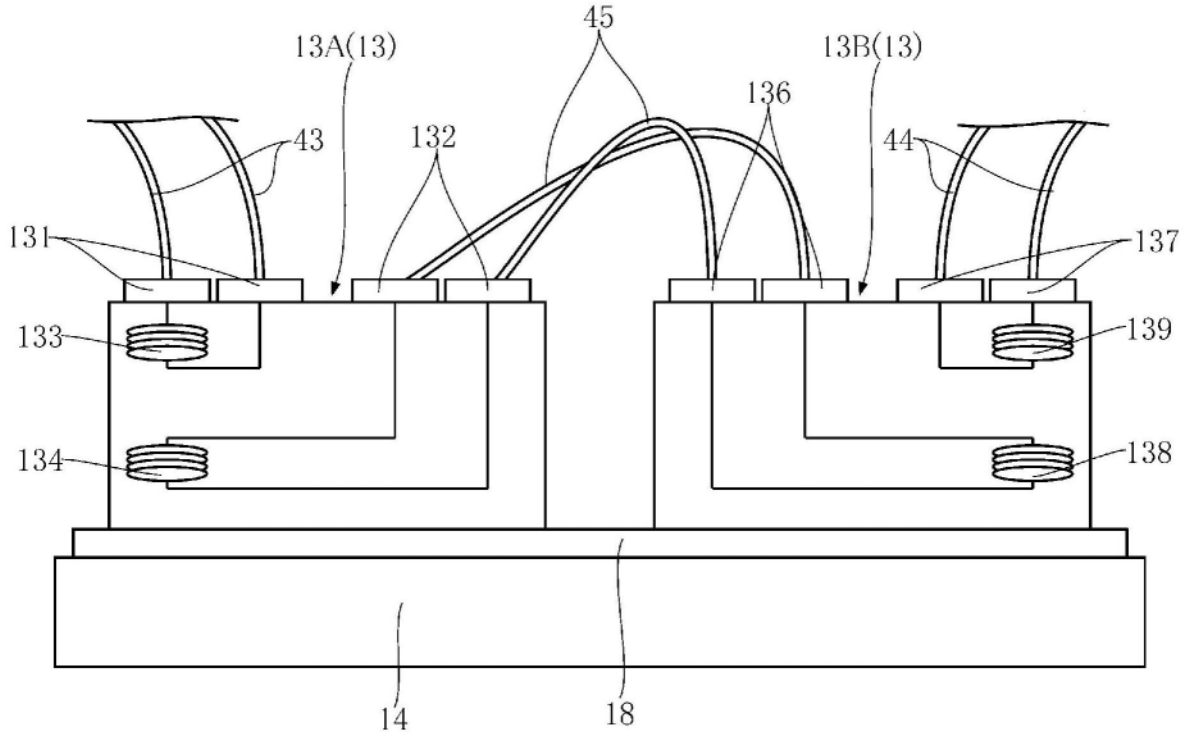


图25

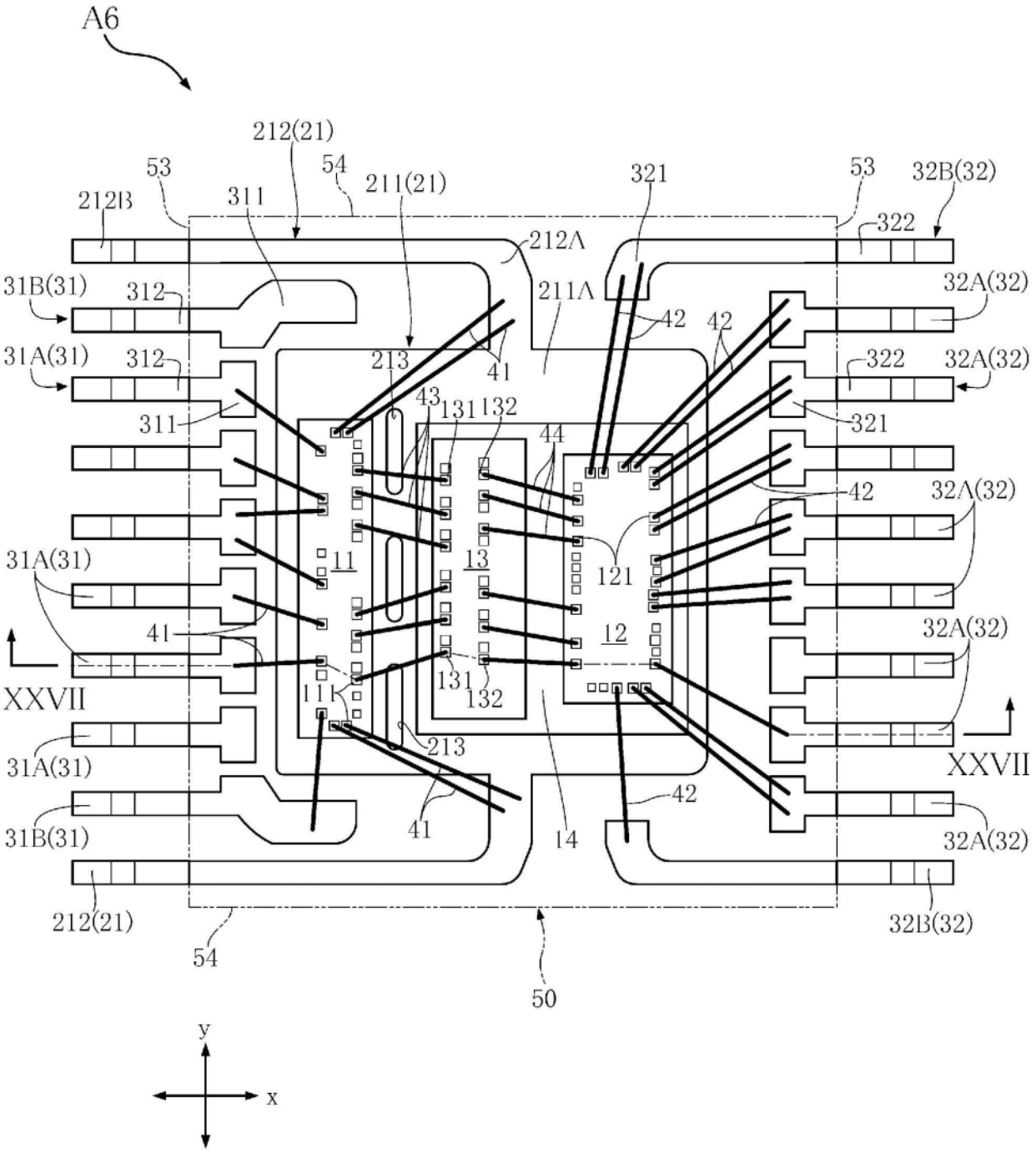

A6
212(21)
53
54
211(21)
321
53
32B(32)
212B
311
322
212A
211A
31B(31)
312
42
42
32A(32)
31A(31)
312
213
41
322
32A(32)
43
131
132
311
321
44
42
32A(32)
31A(31)
11
13
121
41
12
32A(32)
XXVII
111
131
132
XXVII
213
31A(31)
42
31B(31)
41
14
32A(32)
212(21)
32B(32)
54
50
y
x

图26

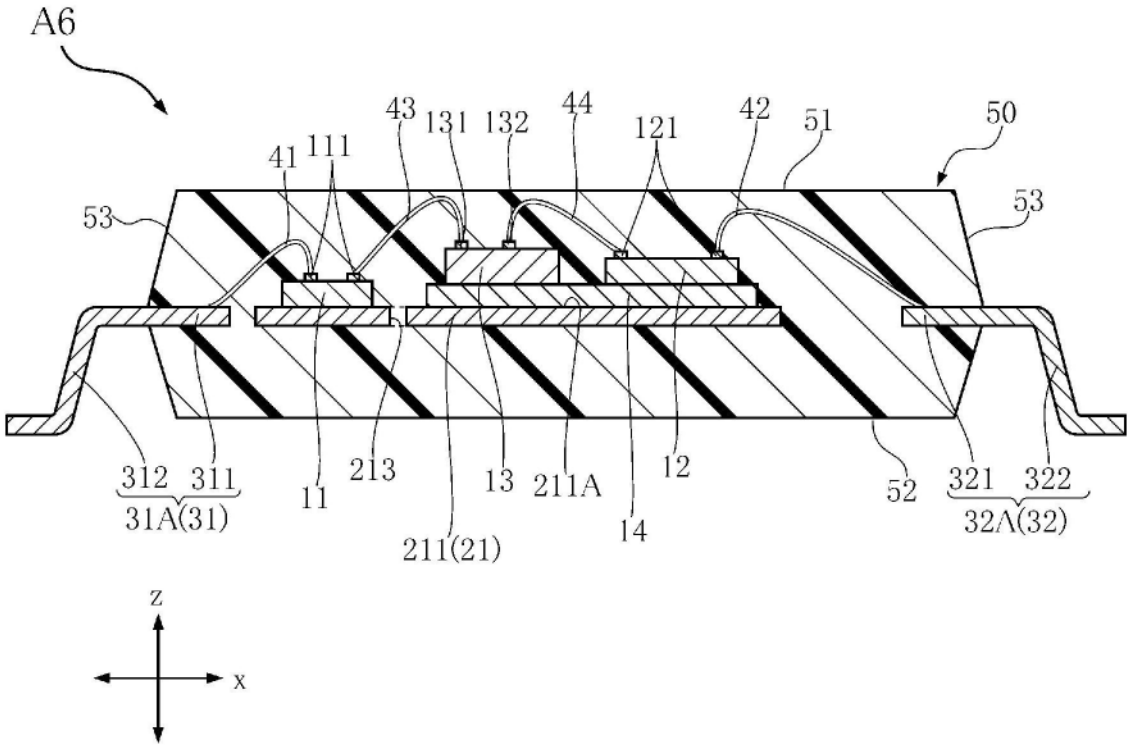

A6
43
131
132
44
121
42
51
50
41
111
53
53
312
311
31A(31)
11
213
211(21)
13
211A
14
12
52
321
322
32A(32)
z
x

图27

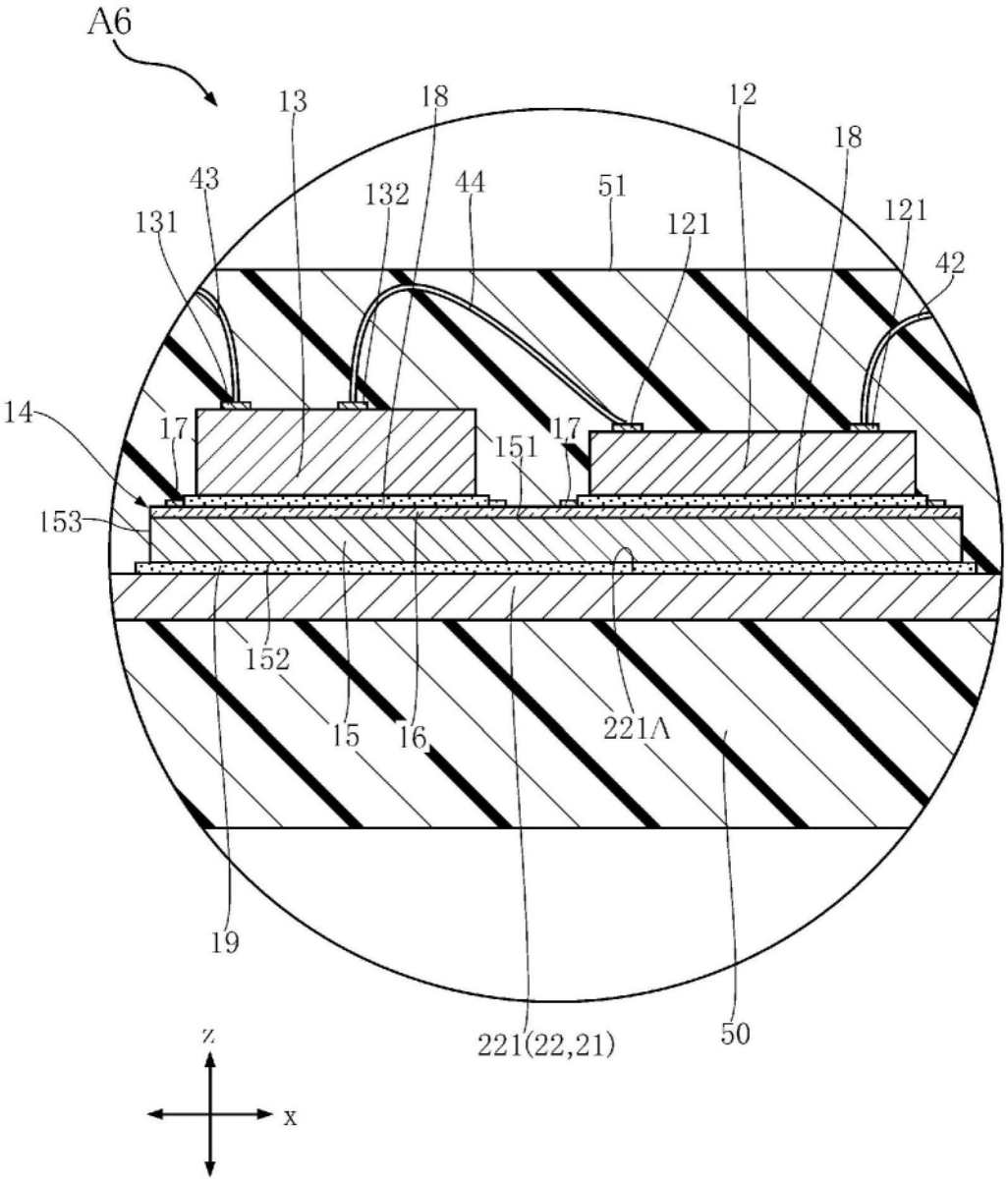

A6
13
18
12
18
43
132
44
51
121
121
131
42
14
17
151
17
153
152
15
16
221A
19
221(22,21)
50
z
x

图28