(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 119024065 A
(43)申请公布日 2024.11.26

(21)申请号 202410973454.0

(22)申请日 2024.07.19

(71)申请人 中国电子信息产业集团有限公司第六研究所
地址 102209 北京市昌平区未来科技城南区中国电子信息产业基地

(72)发明人 魏骁 陈鹤天 范晶 赵哲 白雪丽 段冉阳 赵世超 赵城

(74)专利代理机构 北京超凡宏宇知识产权代理有限公司 11463
专利代理师 高燕

(51)Int.Cl.
G01R 31/00(2006.01)
G05B 19/042(2006.01)
G06F 13/42(2006.01)

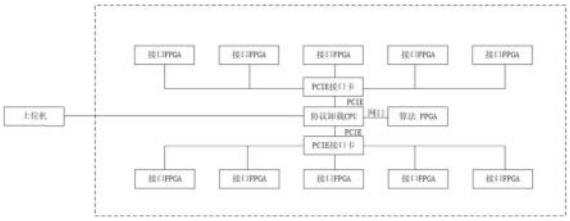
权利要求书1页 说明书4页 附图1页

(54)发明名称

一种嵌入式设备的测试系统

(57)摘要

本申请提供一种嵌入式设备的测试系统,系统包括中央处理器和与中央处理器连接的多个接口单元,其中,每个接口单元用于与嵌入式设备连接;中央处理器用于响应上位机发送的测试指令,根据测试指令所指示的测试模式,完成对所连接的嵌入式设备的测试,用以提高测试系统的稳定性和安全性。



CN 119024065 A

1.一种嵌入式设备的测试系统,其特征在于,所述系统包括中央处理器和与中央处理器连接的多个接口单元,其中,

每个接口单元用于与嵌入式设备连接;

中央处理器用于响应上位机发送的测试指令,根据所述测试指令所指示的测试模式,完成对所连接的嵌入式设备的测试。

2.根据权利要求1所述的测试系统,其特征在于,所述系统还包括多个网卡,所述中央处理器与多个网卡连接,每个网卡与多个接口单元连接。

3.根据权利要求2所述的测试系统,其特征在于,所述测试模式包括透传模式,其中,

当测试模式为透传模式时,所述中央处理器基于所述测试指令所指示的目标测试程序,对目标嵌入式设备进行测试。

4.根据权利要求3所述的测试系统,其特征在于,所述测试模块还包括业务模式,所述系统还包括算法模块,

当测试模式为业务模式时,所述中央处理器根据所述测试指令所指示的目标测试程序,调用算法模块中的目标算法;

所述中央处理器基于所述目标测试程序和目标算法,对目标嵌入式设备进行测试。

5.根据权利要求3所述的测试系统,其特征在于,所述中央处理器基于所述测试指令所指示的目标测试程序,对目标嵌入式设备进行测试的步骤,具体包括:

所述中央处理器通过第一通讯协议将所述目标测试程序发送至网卡;

所述网卡通过第二通讯协议将接收到的目标测试程序由对应的接口单元发送至嵌入式设备;

所述嵌入式设备执行所述目标测试程序后,生成测试日志;

所述嵌入式设备通过第二通讯协议将所述测试日志发送至网卡;

所述网卡通过第一通讯协议将接收到的测试日志发送给中央处理器。

6.根据权利要求4所述的测试系统,其特征在于,所述中央处理器基于所述目标测试程序和目标算法,对目标嵌入式设备进行测试的步骤,具体包括:

所述中央处理器通过第一通讯协议将所述目标测试程序和目标算法发送至网卡;

所述网卡通过第二通讯协议将接收到的目标测试程序和目标算法由对应的接口单元发送至嵌入式设备;

所述嵌入式设备执行所述目标测试程序和目标算法后,生成测试日志;

所述嵌入式设备通过第二通讯协议将所述测试日志发送至网卡;

所述网卡通过第一通讯协议将接收到的测试日志发送给中央处理器。

7.根据权利要求1所述的测试系统,其特征在于,所述接口单元为现场可编程逻辑门阵列。

8.根据权利要求1所述的测试系统,其特征在于,所述网卡为PCIE网卡。

9.根据权利要求1所述的测试系统,其特征在于,所述系统还包括存储单元,所述存储单元与中央处理器连接。

10.根据权利要求1所述的测试系统,其特征在于,所述接口单元与嵌入式设备之间通过缆线连接。

一种嵌入式设备的测试系统

技术领域

[0001] 本申请涉及嵌入式技术领域,具体而言,涉及一种嵌入式设备的测试系统。

背景技术

[0002] 对于一些特殊嵌入式设备通用性测试中,采用常规的通用工装进行测试适配性差,需要飞线连接,部分接口速率难以满足测试需求,并且通用工装的CPU直接对外连接被测设备,存在被“木马程序”绕过应用层,从底层发起攻击,进而获取内网业务数据或算法参数的风险。

发明内容

[0003] 本申请实施例的目的在于提供一种嵌入式设备的测试系统,用以提高测试系统的稳定性和安全性。

[0004] 第一方面,本申请提供了一种嵌入式设备的测试系统,系统包括中央处理器和与中央处理器连接的多个接口单元,其中,每个接口单元用于与嵌入式设备连接;中央处理器用于响应上位机发送的测试指令,根据测试指令所指示的测试模式,完成对所连接的嵌入式设备的测试。

[0005] 优选的,系统还包括多个网卡,中央处理器与多个网卡连接,每个网卡与多个接口单元连接。

[0006] 优选的,测试模式包括透传模式,其中,当测试模式为透传模式时,中央处理器基于测试指令所指示的目标测试程序,对目标嵌入式设备进行测试。

[0007] 优选的,测试模块还包括业务模式,系统还包括算法模块,当测试模式为业务模式时,中央处理器根据测试指令所指示的目标测试程序,调用算法模块中的目标算法;中央处理器基于目标测试程序和目标算法,对目标嵌入式设备进行测试。

[0008] 优选的,中央处理器基于测试指令所指示的目标测试程序,对目标嵌入式设备进行测试的步骤,具体包括:

[0009] 中央处理器通过第一通讯协议将目标测试程序发送至网卡;网卡通过第二通讯协议将接收到的目标测试程序由对应的接口单元发送至嵌入式设备;嵌入式设备执行目标测试程序后,生成测试日志;嵌入式设备通过第二通讯协议将测试日志发送至网卡;网卡通过第一通讯协议将接收到的测试日志发送给中央处理器。

[0010] 优选的,中央处理器基于目标测试程序和目标算法,对目标嵌入式设备进行测试的步骤,具体包括:

[0011] 中央处理器通过第一通讯协议将目标测试程序和目标算法发送至网卡;网卡通过第二通讯协议将接收到的目标测试程序和目标算法由对应的接口单元发送至嵌入式设备;嵌入式设备执行目标测试程序和目标算法后,生成测试日志;嵌入式设备通过第二通讯协议将测试日志发送至网卡;网卡通过第一通讯协议将接收到的测试日志发送给中央处理器。

[0012] 优选的,接口单元为现场可编程逻辑门阵列。

[0013] 优选的,网卡为PCIE网卡。

[0014] 优选的,系统还包括存储单元,存储单元与中央处理器连接。

[0015] 优选的,接口单元与嵌入式设备之间通过缆线连接。

[0016] 本申请提供的一种嵌入式设备的测试系统,其中,系统包括中央处理器和与中央处理器连接的多个接口单元,其中,每个接口单元用于与嵌入式设备连接;中央处理器用于响应上位机发送的测试指令,根据测试指令所指示的测试模式,完成对所连接的嵌入式设备的测试。通过在中央处理器和嵌入式设备之间增设接口单元,可以提高测试系统的安全性和稳定性,避免被“木马程序”攻击,丢失内网系统数据。

附图说明

[0017] 为了更清楚地说明本申请实施例的技术方案,下面将对本申请实施例中所需要使用的附图作简单地介绍,应当理解,以下附图仅示出了本申请的某些实施例,因此不应被看作是对范围的限定,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他相关的附图。

[0018] 图1为本申请实施例提供的一种嵌入式设备的测试系统的结构示意图。

具体实施方式

[0019] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行描述。

[0020] 图1为本申请实施例提供的一种嵌入式设备的测试系统的结构示意图。如图1所示,在本申请的一个实施例中,本申请提供的一种嵌入式设备的测试系统,包括中央处理器和与中央处理器连接的多个接口单元,其中,每个接口单元用于与嵌入式设备连接。中央处理器用于响应上位机发送的测试指令,根据测试指令所指示的测试模式,完成对所连接的嵌入式设备的测试。

[0021] 这里的接口单元为现场可编程逻辑门阵列,具体为接口FPGA。接口单元与嵌入式设备之间通过缆线连接。其中,缆线的一端为可以为专用接口与嵌入式设备的业务接口连接,缆线的另一端可以为通用接口与接口单元的接口连接。在本申请的一个具体实施例中,接口单元的数量可以为十个。

[0022] 这里的中央处理器具体为协议卸载CPU。

[0023] 这里的测试模式可以为透传模式和业务模式。

[0024] 其中,当测试模式为透传模式时,中央处理器基于测试指令所指示的目标测试程序,对目标嵌入式设备进行测试。

[0025] 系统还包括算法模块,当测试模式为业务模式时,中央处理器根据测试指令所指示的目标测试程序,调用算法模块中的目标算法。中央处理器基于目标测试程序和目标算法,对目标嵌入式设备进行测试。

[0026] 这里的算法模块可以为FPGA,具体为算法FPGA,预存了算法,用于辅助被测的嵌入式设备完成测试。算法FPGA可以通过网口与CPU连接。

[0027] 本申请提供的一种嵌入式设备的测试系统,通过在中央处理器和嵌入式设备之间增设接口单元,可以提高测试系统的安全性和稳定性,避免被“木马程序”攻击,丢失内网系

统数据。同时,本申请提供的测试系统还可以满足多种测试的接口速率要求,无需额外添加转接模块,降低了通用性测试的难度。

[0028] 在本申请的一个实施例中,中央处理器基于测试指令所指示的目标测试程序,对目标嵌入式设备进行测试的步骤,具体包括:

[0029] 中央处理器通过第一通讯协议将目标测试程序发送至网卡。网卡通过第二通讯协议将接收到的目标测试程序由对应的接口单元发送至嵌入式设备。嵌入式设备执行目标测试程序后,生成测试日志。嵌入式设备通过第二通讯协议将测试日志发送至网卡。网卡通过第一通讯协议将接收到的测试日志发送给中央处理器。

[0030] 中央处理器基于目标测试程序和目标算法,对目标嵌入式设备进行测试的步骤,具体包括:

[0031] 中央处理器通过第一通讯协议将目标测试程序和目标算法发送至网卡。网卡通过第二通讯协议将接收到的目标测试程序和目标算法由对应的接口单元发送至嵌入式设备。嵌入式设备执行目标测试程序和目标算法后,生成测试日志。嵌入式设备通过第二通讯协议将测试日志发送至网卡。网卡通过第一通讯协议将接收到的测试日志发送给中央处理器。

[0032] 这里的通讯协议可以为UART、SPI、CAN、Modbus、CANopen、Profibus、Profinet、EtherCAT等等。

[0033] 本申请所提供的测试系统,在进行测试时,测试指令可以指示测试模式、所要测试的目标嵌入式设备的标识、测试形式。可以是单独对目标嵌入式设备A进行测试,也可以对目标嵌入式设备B和目标嵌入式设备C之间的数据传输等性能进行测试。

[0034] 在本申请的一个实施例中,测试系统还包括多个网卡,中央处理器与多个网卡连接,每个网卡与多个接口单元连接。这里的网卡具体为PCIE接口卡。网卡与CPU可以通过PCIE连接。

[0035] 系统还包括存储单元,存储单元与中央处理器连接。用于存储测试日志等。

[0036] 本申请提供的一种嵌入式设备的测试系统,可以同时连接10台测试设备,完成单台测试或组合测试。

[0037] 在本申请所提供的实施例中,应该理解到,所揭露装置和方法,可以通过其它的方式实现。以上所描述的装置实施例仅仅是示意性的,例如,所述单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,又例如,多个单元或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些通信接口,装置或单元的间接耦合或通信连接,可以是电性,机械或其它的形式。

[0038] 另外,作为分离部件说明的单元可以是或者也可以不是物理上分开的,作为单元显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

[0039] 再者,在本申请各个实施例中的各功能模块可以集成在一起形成一个独立的部分,也可以是各个模块单独存在,也可以两个或两个以上模块集成形成一个独立的部分。

[0040] 需要说明的是,功能如果以软件功能模块的形式实现并作为独立的产品销售或使

用时,可以存储在一个计算机可读取存储介质中。基于这样的理解,本申请的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等)执行本申请各个实施例所述方法的全部或部分步骤。而前述的存储介质包括:U盘、移动硬盘、只读存储器(Read-Only Memory,ROM)随机存取存储器(Random Access Memory,RAM)、磁碟或者光盘等各种可以存储程序代码的介质。

[0041] 在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。

[0042] 以上所述仅为本申请的实施例而已,并不用于限制本申请的保护范围,对于本领域的技术人员来说,本申请可以有各种更改和变化。凡在本申请的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本申请的保护范围之内。

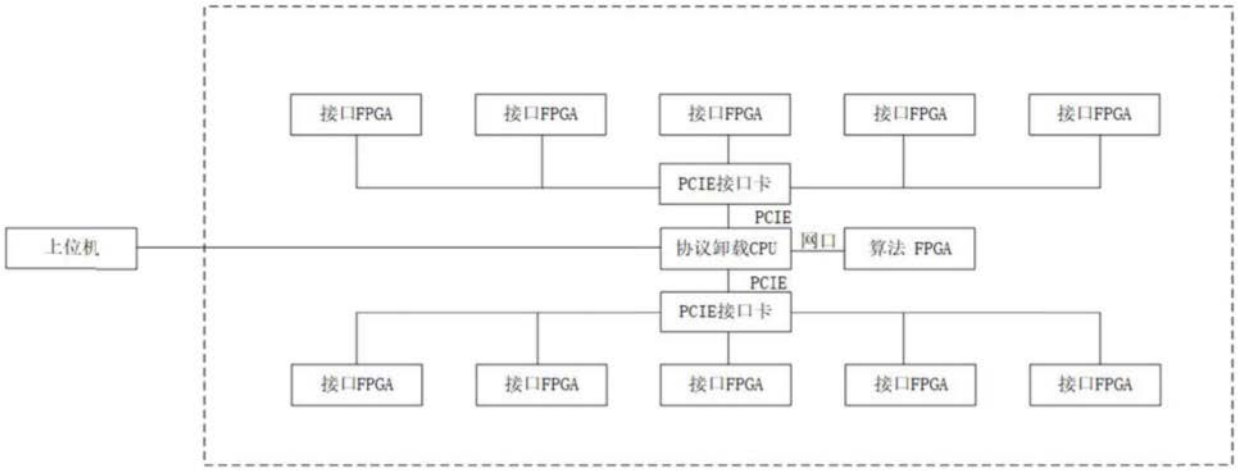

接口FPGA
接口FPGA
接口FPGA
接口FPGA
接口FPGA
PCIE接口卡
PCIE
上位机
协议卸载CPU
网口
算法 FPGA
PCIE
PCIE接口卡
接口FPGA
接口FPGA
接口FPGA
接口FPGA
接口FPGA

图1