

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 12 月 17 日(17.12.2015)



(10) 国際公開番号

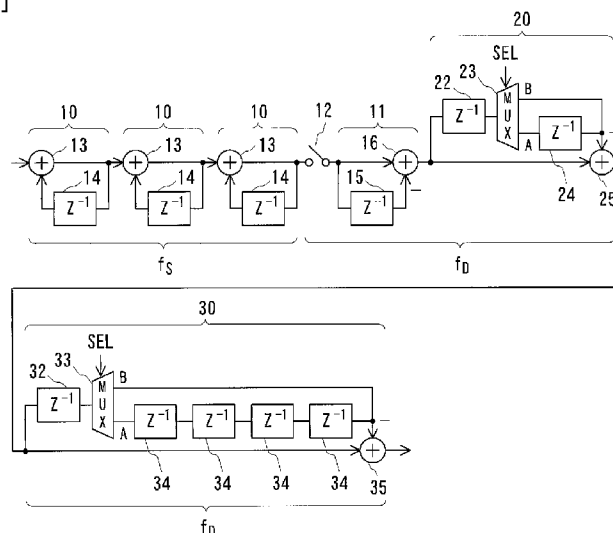
WO 2015/190216 A1

- (51) 国際特許分類:
H03H 17/00 (2006.01) *H03M 3/02* (2006.01)
- (21) 国際出願番号: PCT/JP2015/063979
- (22) 国際出願日: 2015 年 5 月 15 日(15.05.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-122174 2014 年 6 月 13 日(13.06.2014) JP
- (71) 出願人: アズビル株式会社 (AZBIL CORPORATION) [JP/JP]; 〒1006419 東京都千代田区丸の内 2 丁目 7 番 3 号 Tokyo (JP).
- (72) 発明者: 梶田 徹矢 (KAJITA, Tetsuya); 〒1006419 東京都千代田区丸の内 2 丁目 7 番 3 号 アズビル株式会社内 Tokyo (JP).
- (74) 代理人: 山川 政樹, 外 (YAMAKAWA, Masaki et al.); 〒1006104 東京都千代田区永田町 2 丁目 1 番 1 号 山王パークタワー 4 階 山川国際特許事務所内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: DIGITAL FILTER

(54) 発明の名称: デジタルフィルタ

[図3]



(57) Abstract: A digital filter is provided with: a summation calculation unit (10) which operates by a clock having the same sampling frequency (f_s) as the sampling frequency of input data, and adds up the input data on a sample-by-sample basis; a frequency conversion unit (12) which thins out data of the sampling frequency (f_s) at a sampling frequency ($f_D=f_s/N$); a difference calculation unit (11) which operates by a clock having the sampling frequency (f_D), and subtracts data of one sample before from the input data; a difference calculation unit for removing 50 Hz (20) which operates by the clock having the sampling frequency (f_D), and subtracts data of two or more samples before from the input data; and a difference calculation unit for removing 60 Hz (30) which operates by the clock having the sampling frequency (f_D), and subtracts data of two or more samples before from the input data.

(57) 要約:

[続葉有]

WO 2015/190216 A1



デジタルフィルタは、入力データのサンプリング周波数と同じサンプリング周波数 f_s のクロックで動作し、入力データを1サンプル毎に積算する積算計算部（10）と、サンプリング周波数 f_s のデータをサンプリング周波数 $f_D = f_s / N$ で間引く周波数変換部（12）と、サンプリング周波数 f_D のクロックで動作し、入力データから1サンプル前のデータを減算する差分計算部（11）と、サンプリング周波数 f_D のクロックで動作し、入力データから複数サンプル前のデータを減算する50Hz除去用の差分計算部（20）と、サンプリング周波数 f_D のクロックで動作し、入力データから複数サンプル前のデータを減算する60Hz除去用の差分計算部（30）とを備える。

明 細 書

発明の名称： デジタルフィルタ

技術分野

[0001] 本発明は、デジタルフィルタに係り、特にSINCフィルタとノッチフィルタを組み合わせたデジタルフィルタに関するものである。

背景技術

[0002] $\Delta\Sigma$ AD変換器で用いられるデシメーションフィルタとして、SINCフィルタが良く知られている。SINCフィルタは、 $(1 - z^{-N}) / (1 - z^{-1})$ という伝達関数で表すことができる。 $\Delta\Sigma$ AD変換器内で用いる $\Delta\Sigma$ 変調器の次数を高くすることで、ノイズシェーピングの効果を高めることができるが、後段のデシメーションフィルタ（SINCフィルタ）の次数を $\Delta\Sigma$ 変調器の次数よりも高くする必要があることはよく知られている。

[0003] 例えばここで2次の $\Delta\Sigma$ 変調器を用いたAD変換器を考える。SINCフィルタとしては、図7に示すように3次のフィルタが必要になる。このSINCフィルタを伝達関数で表現するならば、 $\{(1 - z^{-N}) / (1 - z^{-1})\}^3$ になる。ここで、伝達関数の分母部分を構成する積算計算部と伝達関数の分子部分を構成する差分計算部とを分離し、 $1/N$ の周波数でダウンサンプリングさせた後に差分計算部を置くことも良く知られている。図7の例では、SINCフィルタは、積算計算部100を3段縦続接続したものと差分計算部101を3段縦続接続したものとを周波数変換部102で接続した構成からなる。積算計算部100はサンプリング周波数 f_s で動作し、差分計算部101と周波数変換部102とはサンプリング周波数 $f_D = f_s / N$ で動作する。

[0004] ところで、産業用途など工業系のアプリケーションでは、商用周波数である50Hz／60Hzを除去するためのフィルタが必要になる場合が多い。50Hz／60Hzといった特定の周波数を取り除くフィルタとして、バンドリミットフィルタやノッチフィルタが知られている。これらのフィルタは

アナログ回路でも実現できるが、図8、図9のようにデジタル回路でノッチフィルタを実現できる。

- [0005] 入力データに含まれる50Hzの成分を除去するノッチフィルタは、図8に示すように差分計算部200と積算計算部201とからなる。図8の例では、サンプリング周波数100Hz、つまり周期10msのデータに対して、差分計算部200を構成する遅延部を2段縦続接続の構成とし、2サンプル前のデータとの差分を求めるようにすることにより、50Hz（=20ms）の周波数成分を除去することができる（文献「中村尚五，“ビギナーズデジタルフィルタ”，東京電機大学出版局，p.154-165，1989年」参照）。
- [0006] 入力データに含まれる60Hzの成分を除去するノッチフィルタは、図9に示すように差分計算部300と積算計算部301とからなる。図9の例では、周期10msのデータに対して、差分計算部300を構成する遅延部を5段縦続接続の構成とし、5サンプル前のデータとの差分を求めるようにすることにより、60Hzの周波数成分を除去することができる。
- [0007] 図7に示したSINCフィルタの後段に、図8、図9に示した両方のノッチフィルタ、またはどちらかのノッチフィルタを組み合わせることで、商用周波数を除去した変換結果を得ることができる。我国のように50Hzと60Hzの商用周波数が混在する国では、50Hzと60Hzのどちらも除去できるようにする必要がある。このため、図10に示すように、50Hz除去のノッチフィルタと60Hz除去のノッチフィルタとを直列接続する必要がある。商用周波数が50Hzか60Hzかを自動で判別してノッチフィルタの特性を選択したり、利用者が切り替えスイッチ等でノッチフィルタの特性を設定することも可能であるが、余分な検出回路やユーザへの負担が追加されることは好ましくない。
- [0008] 図10の構成では、積算計算部も差分計算部もデジタル回路で構成するため、信号線は複数ビット幅を持つ。ビット幅は内部飽和を起こさないように、選択する必要がある。ビット幅はダウンサンプリングする周波数比Nに依存し、 $K \times \log_2(N) + 1$ [bit] が必要になる（文献「J.C.Candy a

nd G.C.Temes, "Oversampling Delta-Sigma Data Converters", IEEE Press, p.1-29, 1991」参照)。ここで、 K はフィルタの段数であり、図7、図10のようにSINCフィルタが3次のフィルタであれば、 $K=3$ になる。例えば、 $N=256$ の時に16ビット精度が欲しい場合は、25ビット必要になる。よって、そのビット幅に応じたレジスタが必要になる。

発明の概要

発明が解決しようとする課題

[0009] 以上のように、デジタルフィルタでは、データのビット幅に応じたレジスタが必要になるが、レジスタ内のデータとの加算回路および減算回路もビット幅が増えるに従って回路規模が大きくなる。産業用途では高ビット分解能や高精度要求が強いため、デジタルフィルタの出力は16ビット～24ビットになることが多い。このため、回路規模の増加は著しくなる。集積回路によって $\Delta\Sigma AD$ 変換器を実現する場合においても、チップ面積の増大になるために、チップ単価の上昇を招くことで経済的な負担を強いられてきた。

[0010] 本発明は、上記課題を解決するためになされたもので、SINCフィルタとノッチフィルタを組み合わせたデジタルフィルタの回路規模を削減することを目的とする。

課題を解決するための手段

[0011] 本発明のデジタルフィルタは、入力データのサンプリング周波数と同じサンプリング周波数 f_s のクロックで動作し、入力データを1サンプル毎に積算する複数段縦続接続構成の積算計算部と、前記複数段縦続接続構成の積算計算部のうちの最終段の積算計算部から入力されるサンプリング周波数 f_s のデータをサンプリング周波数 $f_D = f_s / N$ (N は2以上の整数)で間引く周波数変換部と、サンプリング周波数 f_D のクロックで動作し、前記周波数変換部から入力されるデータから1サンプル前のデータを減算する複数段縦続接続構成ないしは1段の第1の差分計算部と、サンプリング周波数 f_D のクロックで動作し、前記複数段縦続接続構成の第1の差分計算部のうちの最終段の第1の差分計算部または前記1段の第1の差分計算部から入力されるデータから

複数サンプル前のデータを減算する特定周波数除去用の第2の差分計算部とを備えることを特徴とするものである。

発明の効果

[0012] 本発明によれば、デジタルフィルタを複数段縦続接続構成の積算計算部と、周波数変換部と、複数段縦続接続構成ないしは1段の第1の差分計算部と、第2の差分計算部とから構成することにより、SINCフィルタとノッチフィルタを組み合わせたデジタルフィルタの回路規模を削減することができる。

図面の簡単な説明

[0013] [図1A-1B]図1A、図1Bは、本発明においてSINCフィルタの差分計算部とノッチフィルタの積算計算部を合成する原理を説明する図である。

[図2]図2は、本発明においてノッチフィルタの有効／無効を切り替える原理を説明する図である。

[図3]図3は、本発明の第1実施例に係るデジタルフィルタの構成を示すブロック図である。

[図4A-4C]図4A、図4B、図4Cは、本発明の第2実施例において構成を簡素化する原理を説明する図である。

[図5]図5は、本発明の第2実施例に係るデジタルフィルタの構成を示すブロック図である。

[図6]図6は、本発明の第2実施例に係るデジタルフィルタの積算計算および周波数変換部の構成を示すブロック図である。

[図7]図7は、従来のSINCフィルタの構成を示すブロック図である。

[図8]図8は、50Hzを除去する従来のノッチフィルタの構成を示すブロック図である。

[図9]図9は、60Hzを除去する従来のノッチフィルタの構成を示すブロック図である。

[図10]図10は、SINCフィルタとノッチフィルタを組み合わせた構成を示すブロック図である。

発明を実施するための形態

[0014] [発明の原理]

図 1 A、図 1 B は本発明の原理を説明する図である。図 1 A は、S I N C フィルタの差分計算部 1 1 と、この S I N C フィルタの後段に接続された差分計算部 2 0 と積算計算部 2 1 とからなるノッチフィルタとを表している。本発明では、S I N C フィルタの差分計算部 1 1 とノッチフィルタの積算計算部 2 1 とを合成（相殺）することにより、デジタルフィルタの回路規模を削減する。図 1 B の例では、差分計算部 1 1 と積算計算部 2 1 とを合成したことにより、5 0 H z 除去のノッチフィルタの差分計算部 2 0 のみが残る形となっている。この合成を伝達関数で表すと、次式のようにになる。

$$(1 - z^{-1}) \cdot \{ (1 - z^{-2}) / (1 - z^{-1}) \} = 1 - z^{-2}$$

[0015] 図 1 A、図 1 B の例のノッチフィルタでは、1 0 m s 周期でのサンプリングを前提としている。フィルタのカットオフ周波数などはサンプリング周波数によって変えることができるが、ノッチフィルタの構成は商用周波数で決まるために周波数の絶対値で決まってしまう。そのため、サンプリング周波数は、ハードウェア構成によって一意に決まってしまう。

[0016] つまり、サンプリング周波数を別の周波数にする必要があるときは、5 0 / 6 0 H z 除去のノッチフィルタを使用しない構成にする必要がある。このようなアプリケーションの場合、図 1 A、図 1 B の構成のままでは、本来の S I N C フィルタの結果も得られなくなってしまう。そこで、図 2 のようにノッチフィルタの仕様有無に応じた選択信号 S E L を用いることで、ノッチフィルタを利用するか否かを選択することができる。

[0017] すなわち、選択信号 S E L によりマルチプレクサ 2 3 に A 側を選択させると、遅延部 2 2 と遅延部 2 4 とが直列に接続されるので、図 2 の 2 0 は 5 0 H z 除去のノッチフィルタの差分計算部として機能する。一方、マルチプレクサ 2 3 に B 側を選択させると、遅延部 2 4 が信号経路から外れるので、ノッチフィルタとして機能しなくなり、図 2 の 2 0 は S I N C フィルタの差分計算部として機能する。

[0018] 60Hz除去のノッチフィルタについても同様に、ノッチフィルタの積算計算部とSINCフィルタの差分計算部とを合成することが可能である。

[0019] [第1実施例]

以下、本発明の実施例について図面を参照して説明する。図3は本発明の第1実施例に係るデジタルフィルタの構成を示すブロック図である。本実施例のデジタルフィルタは、デジタルフィルタに入力されるデータのサンプリング周波数と同じサンプリング周波数 f_s のクロックで動作し、入力データを1サンプル毎に積算する複数段縦続接続構成の積算計算部10と、サンプリング周波数 $f_D = f_s / N$ のクロックで動作し、入力データから1サンプル前のデータを減算する複数段縦続接続構成ないしは1段の差分計算部11と、最終段の積算計算部10の出力と初段の差分計算部11の入力との間に設けられ、最終段の積算計算部10から入力されるサンプリング周波数 f_s のデータをサンプリング周波数 f_D で間引く周波数変換部12と、サンプリング周波数 f_D のクロックで動作し、差分計算部11から入力されるデータから複数サンプル前のデータを減算する50Hz除去用の差分計算部20と、サンプリング周波数 f_D のクロックで動作し、差分計算部20から入力されるデータから複数サンプル前のデータを減算する60Hz除去用の差分計算部30とを備えている。

[0020] 各積算計算部10は、積算計算部10に入力されるサンプリング周波数 f_s のデータと1サンプル前の積算結果とを加算する加算部13と、加算部13から出力される積算結果を1サンプル分（サンプリング周波数 f_s のクロックの周期分）だけ遅延させて加算部13に入力する遅延部14とから構成される。こうして、各積算計算部10は、積算計算部10に入力されるデータをサンプリング周波数 f_s のクロック毎に積算する。

[0021] 例えば本実施例のデジタルフィルタを $\Delta\Sigma$ 変調器の後段のデシメーションフィルタとして用いる場合、積算計算部10の段数 i （すなわち、SINCフィルタの次数、 i は2以上の整数で、本実施例では $i=3$ ）は、 $\Delta\Sigma$ 変調器の次数よりも高くする必要がある。また、本実施例では、SINCフィル

タの差分計算部と50Hz除去のノッチフィルタの積算計算部とを相殺し、SINCフィルタの差分計算部と60Hz除去のノッチフィルタの積算計算部とを相殺しているので、SINCフィルタの相殺する差分計算部に応じた数の積算計算部10が最低限必要となる。したがって、積算計算部10の段数（次数） i の最低値は2である。

[0022] 周波数変換部12は、サンプリング周波数 $f_D = f_s / N$ （ダウンサンプリングする周波数比 N は2以上の整数）のクロックと同期してオンシデータを間引き（ダウンサンプリング）することにより、最終段の積算計算部10から出力されるサンプリング周波数 f_s のデータをサンプリング周波数 f_D のデータに変換する。

[0023] 差分計算部11は、周波数変換部12から差分計算部11に入力されるサンプリング周波数 f_D のデータを1サンプル分（サンプリング周波数 f_D のクロックの周期分）だけ遅延させる遅延部15と、差分計算部11に入力されるデータから遅延部15の出力データを減算する減算部16とから構成される。こうして、差分計算部11は、差分計算部11に入力されるデータから1サンプル前のデータを減算する。

[0024] 積算計算部10と差分計算部11と周波数変換部12とはSINCフィルタを構成しているが、上記のとおりSINCフィルタの差分計算部と50Hz除去のノッチフィルタの積算計算部とを相殺し、SINCフィルタの差分計算部と60Hz除去のノッチフィルタの積算計算部とを相殺しているので、差分計算部11の段数は $(i - 2)$ である。したがって、 $i = 2$ のときは差分計算部11は不要となる。この場合は周波数変換部12の出力と差分計算部20の入力とを接続すればよい。差分計算部11を設ける場合は、積算計算部10の段数 i は3以上となる。

[0025] 差分計算部20は、差分計算部11から差分計算部20に入力されるサンプリング周波数 f_D のデータを1サンプル分（サンプリング周波数 f_D のクロックの周期分）だけ遅延させる遅延部22と、遅延部22の出力データを選択信号SELに応じて第1の出力端子または第2の出力端子のいずれかに出力

するマルチプレクサ23と、マルチプレクサ23の第1の出力端子の出力データを1サンプル分（サンプリング周波数 f_D のクロックの周期分）だけ遅延させる1段ないしは複数段連続接続構成の遅延部24と、差分計算部20に入力されるデータと遅延部24の出力データとマルチプレクサ23の第2の出力端子の出力データとを加算する加算部25とから構成される。複数段連続接続構成の差分計算部11を設ける場合は、最終段の差分計算部11の出力データが差分計算部20に入力される。また、図3に示したように1段の差分計算部11を設ける場合は、この差分計算部11の出力データが差分計算部20に入力される。また、複数段連続接続構成の遅延部24を設ける場合は、最終段の遅延部24の出力データが加算部25に入力される。また、図3に示したように1段の遅延部24を設ける場合は、この遅延部24の出力データが加算部25に入力される。

[0026] 上記のとおり、選択信号SELによりマルチプレクサ23にA側（第1の出力端子側）を選択させると、遅延部22と遅延部24とが直列に接続されるので、差分計算部20は50Hz除去のノッチフィルタの差分計算部として機能する。一方、選択信号SELによりマルチプレクサ23にB側（第2の出力端子側）を選択させると、ノッチフィルタとして機能しなくなり、差分計算部20はSINCフィルタの差分計算部として機能する。

[0027] 遅延部22の段数は常に1である。一方、遅延部22と遅延部24の合計の段数 j （ j は2以上の整数で、本実施例では $j=2$ ）は、入力データに含まれる50Hzの成分を除去可能なように設定すればよい。したがって、段数 j はサンプリング周波数 f_D に応じて変化する。

[0028] 差分計算部30は、差分計算部20から差分計算部30に入力されるサンプリング周波数 f_D のデータを1サンプル分（サンプリング周波数 f_D のクロックの周期分）だけ遅延させる遅延部32と、遅延部32の出力データを選択信号SELに応じて第1の出力端子または第2の出力端子のいずれかに出力するマルチプレクサ33と、マルチプレクサ33の第1の出力端子の出力データを1サンプル分（サンプリング周波数 f_D のクロックの周期分）だけ遅延

させる複数段縦続接続構成ないしは1段の遅延部34と、差分計算部30に入力されるデータと遅延部34の出力データとマルチプレクサ33の第2の出力端子の出力データとを加算する加算部35とから構成される。複数段縦続接続構成の遅延部34を設ける場合は、最終段の遅延部34の出力データが加算部35に入力される。また、1段の遅延部34を設ける場合は、この遅延部34の出力データが加算部35に入力される。

[0029] 選択信号SELによりマルチプレクサ33にA側（第1の出力端子側）を選択させると、遅延部32と遅延部34とが直列に接続されるので、差分計算部30は60Hz除去のノッチフィルタの差分計算部として機能する。一方、選択信号SELによりマルチプレクサ33にB側（第2の出力端子側）を選択させると、ノッチフィルタとして機能しなくなり、差分計算部30はSINCフィルタの差分計算部として機能する。

[0030] 遅延部32の段数は常に1である。一方、遅延部32と遅延部34の合計の段数 k （ k は2以上の整数で、本実施例では $k=5$ ）は、入力データに含まれる60Hzの成分を除去可能なように設定すればよい。したがって、段数 k はサンプリング周波数 f_D に応じて変化する。

[0031] 以上のように、本実施例では、SINCフィルタの差分計算部と50Hz除去のノッチフィルタの積算計算部とを相殺し、SINCフィルタの差分計算部と60Hz除去のノッチフィルタの積算計算部とを相殺することにより、SINCフィルタとノッチフィルタを組み合わせたデジタルフィルタの回路規模を削減することができる。

[0032] また、本実施例では、差分計算部20、30にマルチプレクサ23、33を設けることにより、サンプリング周波数 f_D を設計時の周波数（本実施例では100Hz）とは別の周波数にする必要があるときに、選択信号SELによりマルチプレクサ23、33にB側を選択させることで、50Hz除去のノッチフィルタおよび60Hz除去のノッチフィルタを使用しない構成にすることができる。

[0033] [第2実施例]

次に、本発明の第2実施例について説明する。第1実施例のデジタルフィルタにおいて、最終段の積算計算部10と周波数変換部12と差分計算部11の部分の構成(図4A)は、図4Bのように変換することができ、最終的に図4Cのように変換することができる。このような変換の原理を用いることにより、第1実施例のデジタルフィルタを図5のように簡素化することができる。

[0034] 本実施例では、図3の最終段の積算計算部10と周波数変換部12と差分計算部11の代わりに、積算計算および周波数変換部17を用いる。複数段縦続接続構成の差分計算部11を設ける場合は、最終段の積算計算部10と周波数変換部12と初段の差分計算部11の代わりに、積算計算および周波数変換部17を設けるようにすればよい。

積算計算および周波数変換部17は、前段の積算計算部10から入力されるサンプリング周波数 f_s のデータをサンプリング周波数 f_s のクロック毎に積算し、積算結果をサンプリング周波数 f_D のクロック毎に差分計算部20に出力する。

[0035] 図6は積算計算および周波数変換部17の構成を示すブロック図である。積算計算および周波数変換部17は、積算計算および周波数変換部17に入力されるサンプリング周波数 f_s のデータと1サンプル前の積算結果とを加算する加算部26と、加算部26から出力される積算結果を1サンプル分(サンプリング周波数 f_s のクロックの周期分)だけ遅延させて加算部26に入力する遅延部であるフリップフロップ27と、加算部26の出力データをサンプリング周波数 f_D のクロック毎に保持して出力するフリップフロップ28とから構成される。フリップフロップ27には、サンプリング周波数 f_D のクロックに同期したリセット信号Rが入力され、サンプリング周波数 f_D のクロック毎にフリップフロップ27がリセットされる。

[0036] こうして、本実施例では、第1実施例のデジタルフィルタを更に簡素化することができる。なお、本実施例では、図3の最終段の積算計算部10と周波数変換部12と差分計算部11の代わりに積算計算および周波数変換部1

7を用いるので、 $(i - 2 - 1) \geq 0$ とする必要があり、積算計算部10と積算計算および周波数変換部17の合計の段数*i*を3以上とする必要がある。

[0037] また、積算計算部10と積算計算および周波数変換部17の合計の段数*i*が4以上の場合には、 $(i - 2 - 1) \geq 1$ となるので、複数段縦続接続構成ないしは1段の差分計算部11を設ける必要がある。この場合には、積算計算および周波数変換部17の出力と差分計算部20の入力との間に、 $(i - 2 - 1)$ 個の差分計算部11を直列に挿入すればよい。

[0038] 第1、第2実施例のデジタルフィルタは、 $\Delta\Sigma$ AD変換器に設けられるデシメーションフィルタに限らず、SINCフィルタとノッチフィルタの組み合わせが必要な分野であれば適用することができる。

また、第1、第2実施例では、図3、図5のデジタルフィルタの入力から出力までの各信号線のビット幅について言及していないが、各信号線のビット幅は例えば16ビット～24ビットである。

[0039] また、第1、第2実施例では、差分計算部11の後ろに50Hz除去用の差分計算部20を接続し、50Hz除去用の差分計算部20の後ろに60Hz除去用の差分計算部30を接続しているが、これに限るものではなく、差分計算部11の後ろに60Hz除去用の差分計算部30を接続し、60Hz除去用の差分計算部30の後ろに50Hz除去用の差分計算部20を接続するようにしてもよい。

[0040] また、第1、第2実施例では、50Hz除去用の差分計算部20と60Hz除去用の差分計算部30の両方を設けるようにしているが、差分計算部20と差分計算部30のうちどちらか一方のみを設けるようにしてもよい。第1実施例において差分計算部20と差分計算部30のうちどちらか一方のみを設ける場合、差分計算部11の段数は $(i - 1)$ となる。また、第2実施例において差分計算部20と差分計算部30のうちどちらか一方のみを設ける場合、積算計算部10と積算計算および周波数変換部17の合計の段数*i*が3以上の場合には、積算計算および周波数変換部17の出力と、差分計算

部 20 または差分計算部 30 の入力との間に、 $(i - 2)$ 個の差分計算部 11 を直列に挿入すればよい。

[0041] また、第 1、第 2 実施例では、特定周波数除去用のノッチフィルタとして、商用周波数除去用のノッチフィルタを設けているが、これに限るものではない。差分計算部 20 に用いる遅延部 22, 24 の段数 j を、入力データに含まれる特定周波数の成分を除去可能なように設定すれば、所望の周波数を除去可能なノッチフィルタを実現することができる。差分計算部 30 についても同様である。

産業上の利用可能性

[0042] 本発明は、デジタルフィルタに適用することができる。

符号の説明

[0043] 10…積算計算部、11, 20, 30…差分計算部、12…周波数変換部、13, 25, 26, 35…加算部、14, 15, 22, 24, 32, 34…遅延部、16…減算部、23, 33…マルチプレクサ、17…積算計算および周波数変換部、27, 28…フリップフロップ。

請求の範囲

- [請求項1] 入力データのサンプリング周波数と同じサンプリング周波数 f_s のクロックで動作し、入力データを1サンプル毎に積算する複数段縦続接続構成の積算計算部と、
- 前記複数段縦続接続構成の積算計算部のうちの最終段の積算計算部から入力されるサンプリング周波数 f_s のデータをサンプリング周波数 $f_D = f_s / N$ (N は2以上の整数) で間引く周波数変換部と、
- サンプリング周波数 f_D のクロックで動作し、前記周波数変換部から入力されるデータから1サンプル前のデータを減算する複数段縦続接続構成ないしは1段の第1の差分計算部と、
- サンプリング周波数 f_D のクロックで動作し、前記複数段縦続接続構成の第1の差分計算部のうちの最終段の第1の差分計算部または前記1段の第1の差分計算部から入力されるデータから複数サンプル前のデータを減算する特定周波数除去用の第2の差分計算部とを備えることを特徴とするデジタルフィルタ。
- [請求項2] 請求項1記載のデジタルフィルタにおいて、
- 前記特定周波数は、商用周波数であることを特徴とするデジタルフィルタ。
- [請求項3] 請求項2記載のデジタルフィルタにおいて、
- 2つの前記第2の差分計算部が縦続接続され、一方の第2の差分計算部が第1の特定周波数除去用で、他方の第2の差分計算部が前記第1の特定周波数と異なる第2の特定周波数除去用であることを特徴とするデジタルフィルタ。
- [請求項4] 請求項3記載のデジタルフィルタにおいて、
- 前記第1の特定周波数が50Hzで、前記第2の特定周波数が60Hzであることを特徴とするデジタルフィルタ。
- [請求項5] 請求項1記載のデジタルフィルタにおいて、
- 前記第2の差分計算部は、

前段の第1の差分計算部から入力されるデータを1サンプル分遅延させる第1の遅延部と、

この第1の遅延部の出力データを選択信号に応じて第1の出力端子または第2の出力端子のいずれかに出力するマルチプレクサと、

このマルチプレクサの第1の出力端子の出力データを1サンプル分遅延させる1段ないしは複数段縦続接続構成の第2の遅延部と、

前段の第1の差分計算部から入力されるデータと前記1段の第2の遅延部または前記複数段縦続接続構成の第2の遅延部のうちの最終段の第2の遅延部の出力データと前記マルチプレクサの第2の出力端子の出力データとを加算する加算部とから構成されることを特徴とするデジタルフィルタ。

[請求項6] 請求項1記載のデジタルフィルタにおいて、

前記複数段縦続接続構成の積算計算部のうちの最終段の積算計算部と、前記周波数変換部と、前記複数段縦続接続構成の第1の差分計算部のうちの初段の第1の差分計算部または前記1段の第1の差分計算部との代わりに、

前段の前記積算計算部から入力されるサンプリング周波数 f_s のデータをサンプリング周波数 f_s のクロック毎に積算し、積算結果をサンプリング周波数 f_D のクロック毎に出力する積算計算および周波数変換部を備えることを特徴とするデジタルフィルタ。

[請求項7] 請求項3記載のデジタルフィルタにおいて、

2つの前記第2の差分計算部のうち前記第1の差分計算部の後ろに接続される第2の差分計算部は、

前段の第1の差分計算部から入力されるデータを1サンプル分遅延させる第1の遅延部と、

この第1の遅延部の出力データを選択信号に応じて第1の出力端子または第2の出力端子のいずれかに出力する第1のマルチプレクサと

、

この第1のマルチプレクサの第1の出力端子の出力データを1サンプル分遅延させる1段ないしは複数段縦続接続構成の第2の遅延部と

、

前段の第1の差分計算部から入力されるデータと前記1段の第2の遅延部または前記複数段縦続接続構成の第2の遅延部のうちの最終段の第2の遅延部の出力データと前記第1のマルチプレクサの第2の出力端子の出力データとを加算する第1の加算部とから構成され、

2つの前記第2の差分計算部のうち残りの第2の差分計算部は、

前段の第2の差分計算部から入力されるデータを1サンプル分遅延させる第3の遅延部と、

この第3の遅延部の出力データを選択信号に応じて第1の出力端子または第2の出力端子のいずれかに出力する第2のマルチプレクサと

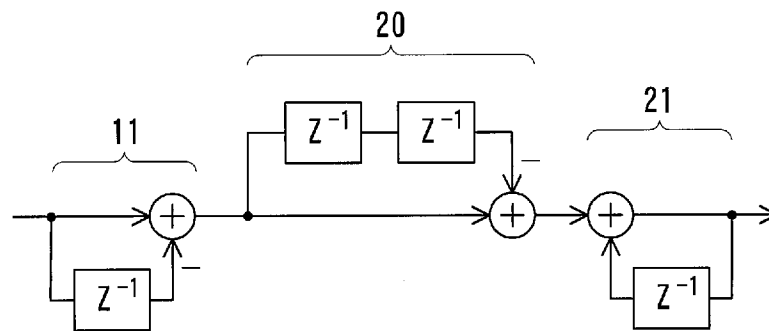
、

この第2のマルチプレクサの第1の出力端子の出力データを1サンプル分遅延させる1段ないしは複数段縦続接続構成の第4の遅延部と

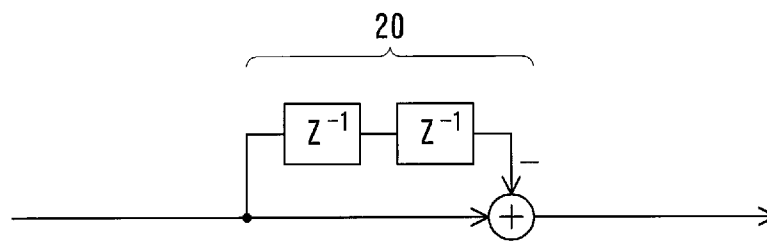
、

前段の第2の差分計算部から入力されるデータと前記1段の第4の遅延部または前記複数段縦続接続構成の第4の遅延部のうちの最終段の第4の遅延部の出力データと前記第2のマルチプレクサの第2の出力端子の出力データとを加算する第2の加算部とから構成されることを特徴とするデジタルフィルタ。

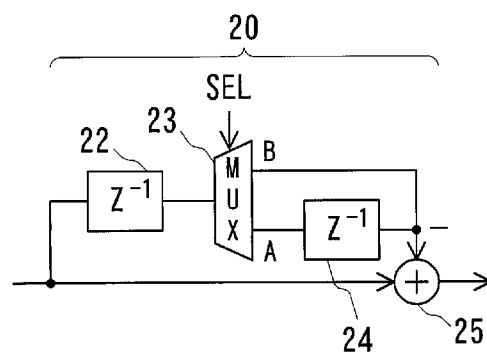
[図1A]



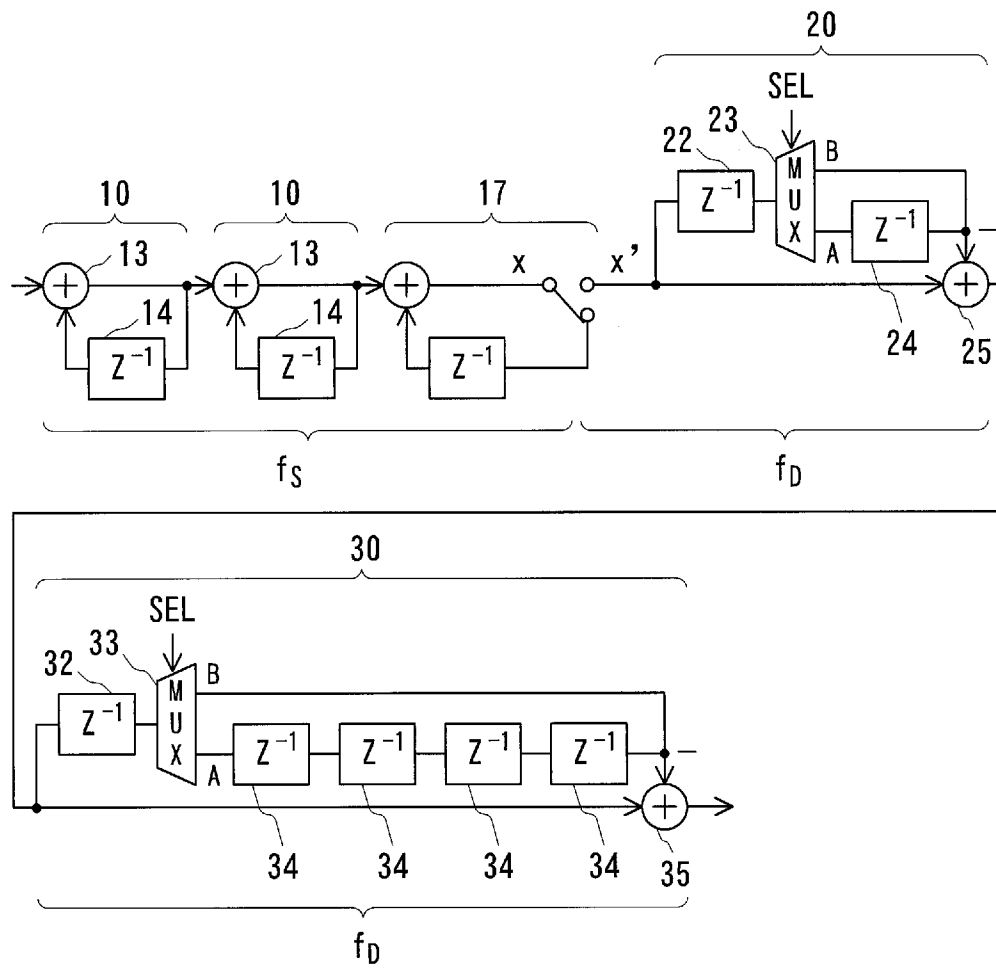
[図1B]



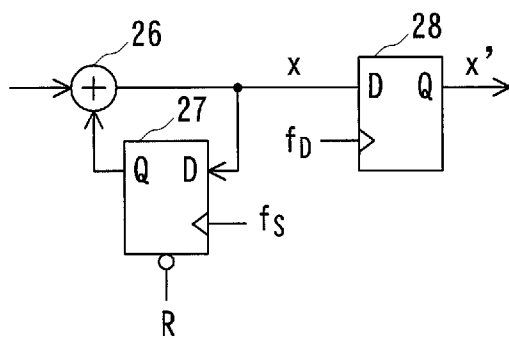
[図2]



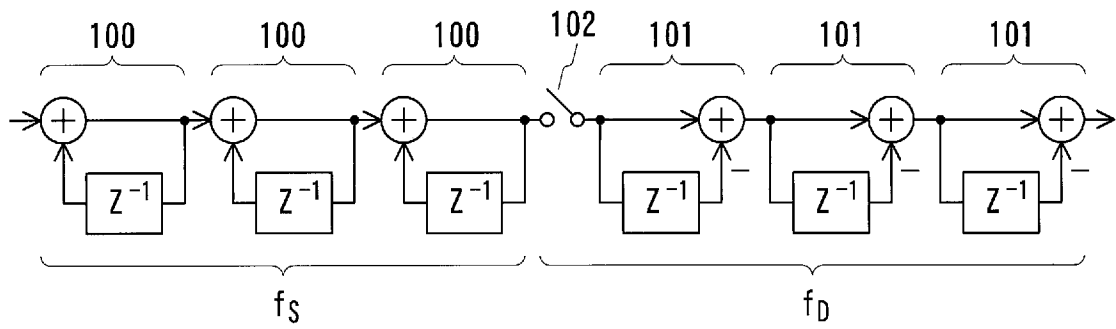
[図5]



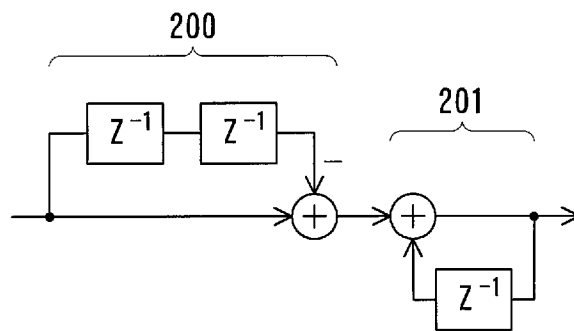
[図6]



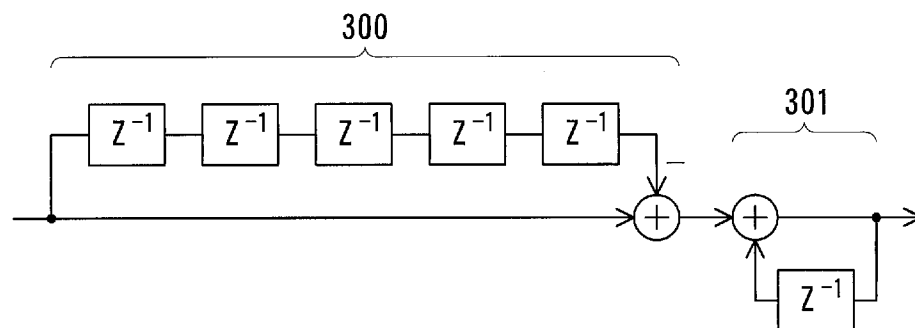
[図7]



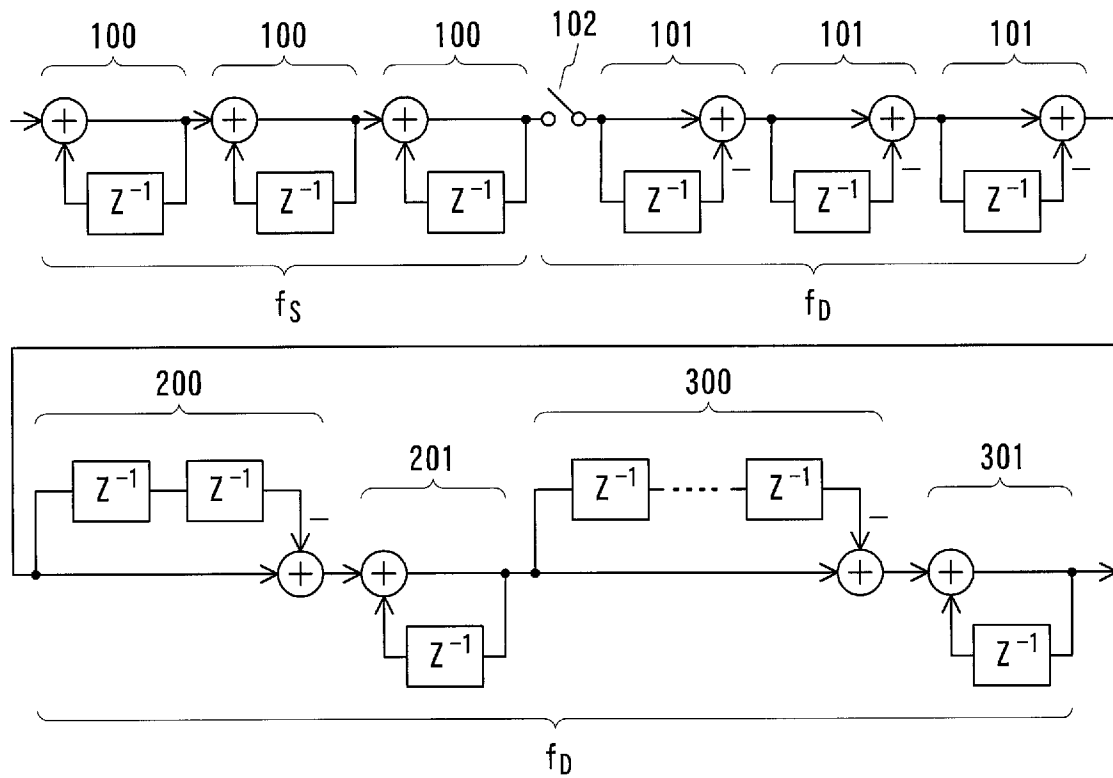
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/063979

A. CLASSIFICATION OF SUBJECT MATTER

H03H17/00(2006.01)i, H03M3/02(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H17/00, H03M3/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	Chen Rujun; He Zhanxiang; He Lanfang; Liu Xuejun, Customized Decimation and Multi-Fold Notch Filters Realized by DSP56309, ICCEE 2008. International Conference on Computer and Electrical Engineering, 2008.12.22, p.327-330	1-4, 6 5, 7
Y	JP 04-360410 A (Yokogawa Electric Corp.), 14 December 1992 (14.12.1992), paragraphs [0002], [0003], [0007]; fig. 3(a) (Family: none)	1-4, 6
Y	JP 04-313908 A (Yokogawa Electric Corp.), 05 November 1992 (05.11.1992), paragraphs [0002], [0003]; fig. 5 (Family: none)	1-4, 6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
28 May 2015 (28.05.15)

Date of mailing of the international search report
09 June 2015 (09.06.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/063979

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Shogo NAKAMURA, Beginners Digital Filter, Tokyo Denki University Press, 30 November 1989 (30.11.1989), pages 154 to 165	1-4, 6
Y	JP 62-043205 A (Hitachi, Ltd.), 25 February 1987 (25.02.1987), page 2, lower left column, line 13 to page 3, upper right column, line 8; fig. 2 (Family: none)	6

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H03H17/00(2006.01)i, H03M3/02(2006.01)n

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H03H17/00, H03M3/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

IEEE Xplore

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	Chen Rujun ; He Zhanxiang ; He Lanfang ; Liu Xuejun, Customized Decimation and Multi-Fold Notch Filters Realized by DSP56309, ICCEE 2008. International Conference on Computer and Electrical Engineering, 2008.12.22, p.327 - 330	1-4, 6 5, 7
Y	JP 04-360410 A（横河電機株式会社）1992.12.14, 段落 [0002]、[0003]、[0007]、図3（a）（ファミリーなし）	1-4, 6

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 8 . 0 5 . 2 0 1 5

国際調査報告の発送日

0 9 . 0 6 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

畑中 博幸

5 W

9 1 8 0

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 7 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 04-313908 A (横河電機株式会社) 1992. 11. 05, 段落 [0 0 0 2], [0 0 0 3], 図 5 (ファミリーなし)	1-4, 6
Y	中村尚五, ビギナーズ デジタルフィルタ, 東京電機大学出版局, 1989. 11. 30, p. 154-165	1-4, 6
Y	JP 62-043205 A (株式会社日立製作所) 1987. 02. 25, 2 頁左下欄 1 3 行- 3 頁右上欄 8 行、第 2 図 (ファミリーなし)	6