



(19)中華民國智慧財產局

(12)新型說明書公告本

(11)證書號數：TW M611036 U

(45)公告日：中華民國 110 (2021) 年 04 月 21 日

(21)申請案號：110200484

(22)申請日：中華民國 110 (2021) 年 01 月 15 日

(51)Int. Cl. : **G09G3/30 (2006.01)**

(71)申請人：凌巨科技股份有限公司(中華民國) GIANTPLUS TECHNOLOGY CO., LTD (TW)

苗栗縣頭份市蘆竹里 4 鄰工業路 15 號

(72)新型創作人：吳哲耀 WU, CHE-YAO (TW)；周凱茹 CHOU, KAI-JU (TW)

(74)代理人：葉璟宗；卓俊傑

(NOTE)備註：相同的創作已於同日申請發明專利(Another patent application for invention in respect of the same creation has been filed on the same date)

申請專利範圍項數：10 項 圖式數：5 共 33 頁

(54)名稱

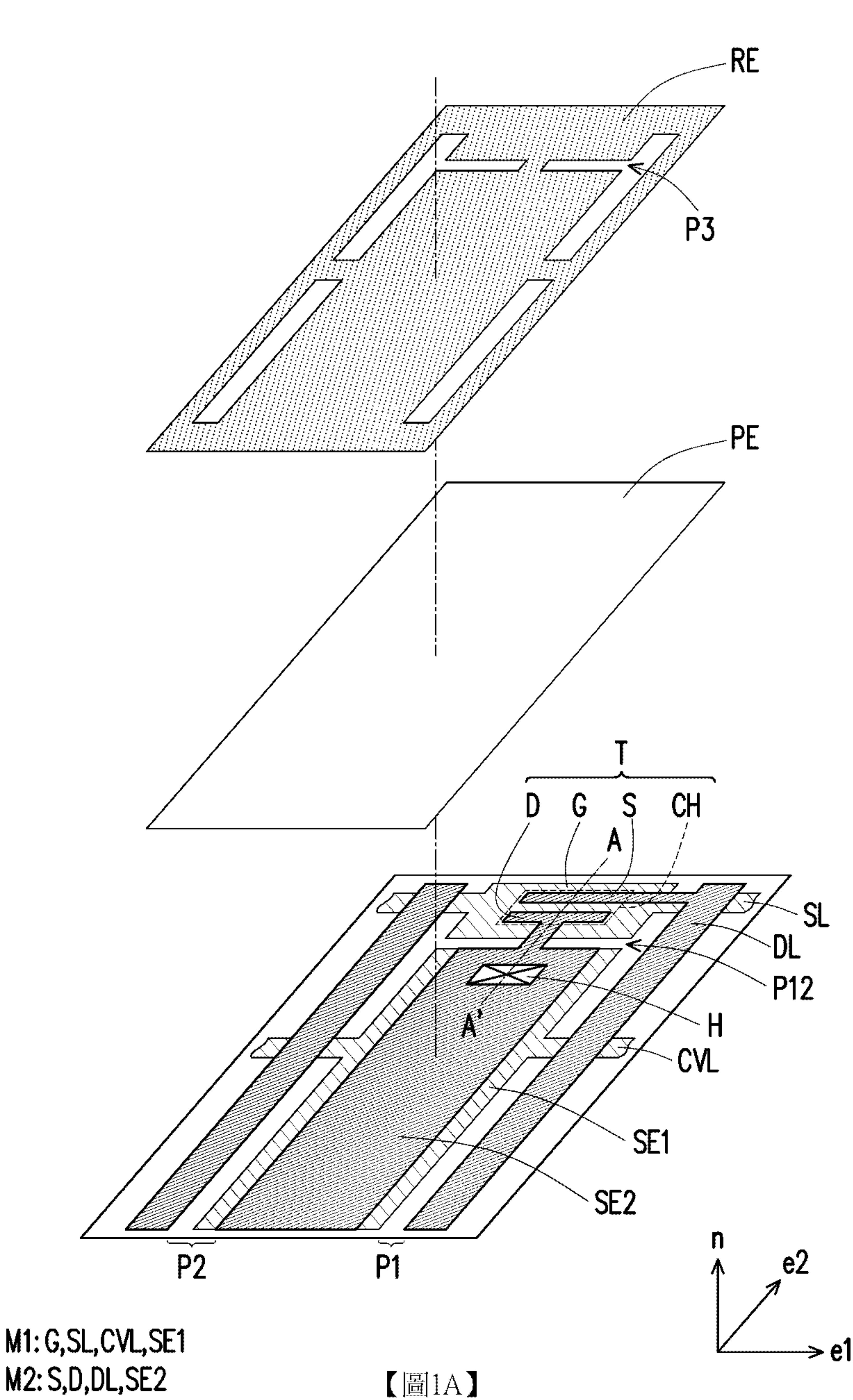
畫素結構

(57)摘要

本新型創作提供一種畫素結構，其具有穿透區以及反射區，且包括基板、第一金屬層、第一絕緣層、第二金屬層、第二絕緣層、平坦層、畫素電極以及反射電極。第一金屬層設置於基板上且包括多個第一圖案化區域以及第一儲存電極。第一絕緣層設置於基板上且覆蓋第一金屬層。第二金屬層設置於第一絕緣層上且包括多個第二圖案化區域以及第二儲存電極。第二絕緣層設置於第一絕緣層上且覆蓋第二金屬層。平坦層設置於第二絕緣層上。畫素電極藉由貫穿第二絕緣層與平坦層的接觸窗與第二金屬層電性連接。反射電極設置於畫素電極上且包括多個第三圖案化區域。多個第三圖案化部份在基板的法線方向上與多個第一圖案化區域和多個第二圖案化區域重疊的區域實質對應，以定義出穿透區。

A pixel structure having a transmitting region and a reflecting region and including a substrate, a first metal layer, a first insulating layer, a second metal layer, a second insulating layer, a planarization layer, a pixel electrode and a fourth metal layer is provided. The first metal layer is disposed on the substrate and includes a plurality of first patterned areas and a first storage electrode. The first insulating layer is disposed on the substrate and covers the first metal layer. The second metal layer is disposed on the first insulating layer and includes a plurality of second patterned areas and a second storage electrode. The second insulating layer is disposed on the first insulating layer and covers the second metal layer. The planarization layer is disposed on the second insulating layer. The pixel electrode is electrically connected to the second metal layer by a contact window penetrating the second insulating layer and the planarization layer. The reflective electrode is disposed on the pixel electrode and includes a plurality of third patterned areas. The third patterned areas substantially correspond an area which is an overlapped area of the first patterned areas and the second patterned areas in a normal direction of the substrate, so that the transmitting region is defined.

指定代表圖：



符號簡單說明：

A-A':剖線

CH:半導體層

CVL:共用電極線

D:汲極

e1:第一方向

e2:第二方向

DL:資料線

G:閘極

H:接觸窗

M1:第一金屬層

M2:第二金屬層

n:法線方向

P1:第一圖案化部份

P12:重疊的區域

P2:第二圖案化部份

P3:第三圖案化部份

PE:畫素電極

RE:反射電極

S:源極

SE1:第一儲存電極

SE2:第二儲存電極

SL:掃描線

T:主動元件



M611036

【新型摘要】

【中文新型名稱】 畫素結構

【英文新型名稱】 PIXEL STRUCTURE

【中文】本新型創作提供一種畫素結構，其具有穿透區以及反射區，且包括基板、第一金屬層、第一絕緣層、第二金屬層、第二絕緣層、平坦層、畫素電極以及反射電極。第一金屬層設置於基板上且包括多個第一圖案化區域以及第一儲存電極。第一絕緣層設置於基板上且覆蓋第一金屬層。第二金屬層設置於第一絕緣層上且包括多個第二圖案化區域以及第二儲存電極。第二絕緣層設置於第一絕緣層上且覆蓋第二金屬層。平坦層設置於第二絕緣層上。畫素電極藉由貫穿第二絕緣層與平坦層的接觸窗與第二金屬層電性連接。反射電極設置於畫素電極上且包括多個第三圖案化區域。多個第三圖案化部份在基板的法線方向上與多個第一圖案化區域和多個第二圖案化區域重疊的區域實質對應，以定義出穿透區。

【英文】 A pixel structure having a transmitting region and a reflecting region and including a substrate, a first metal layer, a first insulating layer, a second metal layer, a second insulating layer, a planarization layer, a pixel electrode and a fourth metal layer is provided. The first metal layer is disposed on the substrate and

includes a plurality of first patterned areas and a first storage electrode. The first insulating layer is disposed on the substrate and covers the first metal layer. The second metal layer is disposed on the first insulating layer and includes a plurality of second patterned areas and a second storage electrode. The second insulating layer is disposed on the first insulating layer and covers the second metal layer. The planarization layer is disposed on the second insulating layer. The pixel electrode is electrically connected to the second metal layer by a contact window penetrating the second insulating layer and the planarization layer. The reflective electrode is disposed on the pixel electrode and includes a plurality of third patterned areas. The third patterned areas substantially correspond an area which is an overlapped area of the first patterned areas and the second patterned areas in a normal direction of the substrate, so that the transmitting region is defined.

【指定代表圖】圖1A。

【代表圖之符號簡單說明】

A-A'：剖線

CH：半導體層

CVL：共用電極線

D：汲極

e1：第一方向

- e2：第二方向
- DL：資料線
- G：閘極
- H：接觸窗
- M1：第一金屬層
- M2：第二金屬層
- n：法線方向
- P1：第一圖案化部份
- P12：重疊的區域
- P2：第二圖案化部份
- P3：第三圖案化部份
- PE：畫素電極
- RE：反射電極
- S：源極
- SE1：第一儲存電極
- SE2：第二儲存電極
- SL：掃描線
- T：主動元件

【新型說明書】

【中文新型名稱】 畫素結構

【英文新型名稱】 PIXEL STRUCTURE

【技術領域】

【0001】 本新型創作是有關於一種畫素結構，且特別是有關於一種用於半穿反顯示面板的畫素結構。

【先前技術】

【0002】 在習知的半穿反顯示面板中，定義出穿透區的方式是藉由選出一塊特定區域以使反射電極、第一金屬層以及第二金屬層在此特定區域被移除而形成；然而，用於形成第一儲存電極的第一金屬層以及用於形成第二儲存電極的第二金屬層將因此種穿透區的定義方式而被移除而造成其面積縮減。因此，此穿透區的定義方式將造成顯示面板的一個畫素結構中的儲存電容降低，進而使顯示面板的電壓穩定性下降。

【新型內容】

【0003】 本新型創作提供一種畫素結構，其具有的儲存電容經提升而可儲存具有較大的電壓，藉此具有良好的電性。

【0004】 本新型創作的一實施例的畫素結構，具有穿透區以及反射區，且包括基板、第一金屬層、第一絕緣層、第二金屬層、第

二絕緣層、平坦層、畫素電極以及反射電極。第一金屬層設置於基板上且包括多個第一圖案化區域以及第一儲存電極。第一絕緣層設置於基板上且覆蓋第一金屬層。第二金屬層設置於第一絕緣層上且包括多個第二圖案化區域以及第二儲存電極。第二絕緣層設置於第一絕緣層上且覆蓋第二金屬層。平坦層設置於第二絕緣層上。畫素電極設置於平坦層上且藉由貫穿第二絕緣層與平坦層的接觸窗與第二金屬層電性連接。反射電極設置於畫素電極上且包括多個第三圖案化區域。多個第三圖案化部份在基板的法線方向上與多個第一圖案化區域和多個第二圖案化區域重疊的區域實質對應，以定義出穿透區。

【0005】 在本新型創作的一實施例中，上述的穿透區由反射電極所定義出。

【0006】 在本新型創作的一實施例中，上述的穿透區由第一金屬層所定義出。

【0007】 在本新型創作的一實施例中，上述的穿透區由第二金屬層所定義出。

【0008】 在本新型創作的一實施例中，上述的畫素結構更包括設置於第二絕緣層與平坦層之間的第三金屬層，其中穿透區由第三金屬層所定義出。

【0009】 在本新型創作的一實施例中，上述的穿透區由反射電極以及第一金屬層所定義出。

【0010】 在本新型創作的一實施例中，上述的穿透區由反射電極

以及第二金屬層所定義出。

【0011】 在本新型創作的一實施例中，上述的穿透區由反射電極、第一金屬層、第二金屬層以及第三金屬層所定義出。

【0012】 在本新型創作的一實施例中，上述的畫素結構具有第一灰階顯示區以及第二灰階顯示區，第一灰階顯示區包括一個第一顯示區塊，且第二灰階顯示區包括兩個第二顯示區塊。

【0013】 在本新型創作的一實施例中，上述的在定義出多個第一圖案化區域時用作第一儲存電極的第一金屬層未有其他區域被移除，且在定義出多個第二圖案化區域時用作第二儲存電極的第二金屬層未有其他區域被移除。

【0014】 基於上述，本新型創作的畫素結構藉由使在定義出多個第一圖案化區域時用作第一儲存電極的第一金屬層未有其他區域被移除，且在定義出多個第二圖案化區域時用作第二儲存電極的第二金屬層未有其他區域被移除，本新型創作的畫素結構可不縮減用於形成第一儲存電極的第一金屬層以及用於形成第二儲存電極的第二金屬層的面積以作為穿透區。在此情況下，本新型創作的顯示面板的一個畫素結構中具有儲存電容可提升而可儲存具有較大的電壓，藉此具有良好的電性。

【圖式簡單說明】

【0015】

圖 1A 為本新型創作的第一實施例的畫素結構的俯視示意圖。

圖 1B 為圖 1A 中的剖線 A-A'的剖面示意圖。

圖 1C 為本新型創作的第一實施例的畫素結構的穿透區與反射區的示意圖。

圖 2A 為本新型創作的第二實施例的畫素結構的俯視示意圖。

圖 2B 為本新型創作的第二實施例的畫素結構的穿透區與反射區的示意圖。

圖 3A 為本新型創作的第三實施例的畫素結構的俯視示意圖。

圖 3B 為本新型創作的第三實施例的畫素結構的穿透區與反射區的示意圖。

圖 4A 為圖 3B 中的剖線 B-B'的第一實施例的剖面示意圖。

圖 4B 為圖 3B 中的剖線 B-B'的第二實施例的剖面示意圖。

圖 4C 為圖 3B 中的剖線 B-B'的第三實施例的剖面示意圖。

圖 4D 為圖 3B 中的剖線 B-B'的第四實施例的剖面示意圖。

圖 5A 為圖 3B 中的區域 X 的第一實施例的放大示意圖。

圖 5B 為圖 3B 中的區域 X 的第二實施例的放大示意圖。

圖 5C 為圖 3B 中的區域 X 的第三實施例的放大示意圖。

圖 5D 為圖 3B 中的區域 X 的第四實施例的放大示意圖。

【實施方式】

【0016】 以下將參照本實施例之圖式以更全面地闡述本新型創作。然而，本新型創作亦可以各種不同的形式體現，而不應限於本文中所述之實施例。圖式中的層與區域的厚度會為了清楚起見

而放大。相同或相似之參考號碼表示相同或相似之元件，以下段落將不再一一贅述。另外，實施例中所提到的方向用語，例如：上、下、左、右、前或後等，僅是參考附加圖式的方向。因此，使用的方向用語是用來說明並非用來限制本新型創作。

【0017】 圖 1A 為本新型創作的第一實施例的畫素結構的俯視示意圖。圖 1B 為圖 1A 中的剖線 A-A'的剖面示意圖。圖 1C 為本新型創作的第一實施例的畫素結構的穿透區與反射區的示意圖。

【0018】 請同時參照圖 1A、圖 1B 以及圖 1C，本實施例的畫素結構 10 包括基板 SB、第一金屬層 M1、第一絕緣層 IL1、第二金屬層 M2、第二絕緣層 IL2、畫素電極 PE 以及反射電極 RE。基板 SB 例如為可撓性基板，其可為聚合物基板或塑膠基板，但本新型創作不限於此。在其他實施例中，基板 SB 也可例如為剛性基板，其可為玻璃基板、石英基板或矽基板。

【0019】 第一金屬層 M1 例如設置於基板 SB 上。第一金屬層 M1 的形成方法例如是利用物理氣相沉積法或金屬化學氣相沉積法後再進行微影蝕刻製程而形成。舉例來說，可先利用物理氣相沉積法或金屬化學氣相沉積法於基板 SB 上形成第一金屬材料層（未繪示）。接著，於第一金屬材料層上形成圖案化光阻層（未繪示）。之後，以圖案化光阻層為罩幕，對第一金屬材料層進行蝕刻製程，以形成第一金屬層 M1。

【0020】 第一金屬層 M1 可例如包括閘極 G、掃描線 SL、共用電極線 CVL 以及第一儲存電極 SE1。掃描線 SL 以及共用電極線 CVL

例如朝第一方向 $e1$ 延伸。閘極 G 例如與對應的掃描線 SL 電性連接以接收相應的閘極訊號。第一儲存電極 $SE1$ 可例如與後續將介紹的第二金屬層 $M2$ 與介於上述兩之間的第一絕緣層 $IL1$ 構成儲存電容 $Cst1$ 。共用電極線 CVL 可例如用於供應共用電壓。儲存電容 $Cst1$ 可電性連接於共用電極線 CVL ，而接收經由共用電極線 CVL 供應的共用電壓。

【0021】 在本實施例中，第一金屬層 $M1$ 在形成的過程中會歷經微影蝕刻製程，因此形成後的第一金屬層 $M1$ 會包括多個第一圖案化部分 $P1$ 。多個第一圖案化部分 $P1$ 於此意指第一金屬材料層被蝕刻掉的部分，即，未設置有閘極 G 、掃描線 SL 、共用電極線 CVL 以及第一儲存電極 $SE1$ 的任一者的區域。值得一提的是，在定義出多個第一圖案化部分 $P1$ 時，用作第一儲存電極 $SE1$ 的第一金屬層 $M1$ 未有其他區域被移除，此原因為後續的反射電極 RE 具有的圖案化部分將會部份地對應第一金屬層 $M1$ 具有的多個第一圖案化部分 $P1$ ，使得本實施例無需刻意地移除用作第一儲存電極 $SE1$ 的第一金屬層 $M1$ 的其他區域。

【0022】 第一絕緣層 $IL1$ 例如設置於基板 SB 上且覆蓋第一金屬層 $M1$ 。亦即，第一絕緣層 $IL1$ 可覆蓋閘極 G 、掃描線 SL 、共用電極線 CVL 以及第一儲存電極 $SE1$ 。第一絕緣層 $IL1$ 的形成方法例如是利用物理氣相沉積法或化學氣相沉積法而形成。在本實施例中，第一絕緣層 $IL1$ 的材料可為無機材料（例如：氧化矽、氮化矽、氮氧化矽或上述至少二種材料的堆疊層）、有機材料（例如：

聚醯亞胺系樹脂、環氧系樹脂或壓克力系樹脂)或上述之組合，但本新型創作不限於此。第一絕緣層 IL1 可為單層結構，但本新型創作不限於此。在其他實施例中，第一絕緣層 IL1 也可為多層結構。

【0023】 第二金屬層 M2 例如設置於第一絕緣層 IL1 上。第二金屬層 M2 的形成方法例如是利用物理氣相沉積法或金屬化學氣相沉積法後再進行微影蝕刻製程而形成。舉例來說，可先利用物理氣相沉積法或金屬化學氣相沉積法於第一絕緣層 IL1 上形成第二金屬材料層(未繪示)。接著，於第二金屬材料層上形成圖案化光阻層(未繪示)。之後，以圖案化光阻層為罩幕，對第二金屬材料層進行蝕刻製程，以形成第二金屬層 M2。

【0024】 第二金屬層 M2 可例如包括資料線 DL、源極 S、汲極 D 以及第二儲存電極 SE2。資料線 DL 例如朝與第一方向 e_1 正交的第二方向 e_2 延伸。源極 S 例如與對應的資料線 DL 電性連接以接收相應的資料訊號。第二儲存電極 SE2 例如與第一儲存電極 SE1 以及位於第一儲存電極 SE1 與第二儲存電極 SE2 之間的第一絕緣層 IL1 形成儲存電容 Cst1。儲存電容 Cst1 可用於儲存電壓，其儲存的電壓大小可影響液晶分子(未繪示)的偏轉狀態。

【0025】 在本實施例中，第二金屬層 M2 在形成的過程中會歷經微影蝕刻製程，因此形成後的第二金屬層 M2 會包括多個第二圖案化部分 P2。多個第二圖案化部分 P2 於此意指第二金屬材料層被蝕刻掉的部分，即，未設置有資料線 DL、源極 S、汲極 D 以及第

二儲存電極 SE2 的任一者的區域。值得一提的是，在定義出多個第二圖案化部分 P2 時，用作第二儲存電極 SE2 的第二金屬層 M2 未有其他區域被移除，此原因為後續的反射電極 RE 具有的圖案化部分將會部份地對應第二金屬層 M2 具有的多個第二圖案化部分 P2，使得本實施例無需刻意地移除用作第二儲存電極 SE2 的第二金屬層 M2 的其他區域。

【0026】 在一實施例中，畫素結構 10 可更包括半導體層 CH。半導體層 CH 可例如在形成第一絕緣層 IL1 後形成。亦即，半導體層 CH 例如設置於第一絕緣層 IL1 上。

【0027】 半導體層 CH 的形成方法例如是利用微影蝕刻製程而形成。舉例來說，可先利用物理氣相沉積法或金屬化學氣相沉積法於第一絕緣層 IL1 上形成半導體材料層（未繪示）。接著，於半導體材料層上形成圖案化光阻層（未繪示）。之後，以圖案化光阻層為罩幕，對半導體材料層進行蝕刻製程，以形成半導體層 CH。半導體層 CH 的材料可例如為非晶矽，但本新型創作不以此為限。半導體層 CH 的材料亦可例如為多晶矽、微晶矽、單晶矽、奈米晶矽或其它具有不同晶格排列之半導體材料或金屬氧化物半導體材料。

【0028】 在本實施例中，閘極 G、源極 S、汲極 D 以及半導體層 CH 可構成主動元件 T。半導體層 CH 例如可與閘極 G 對應地設置，且被源極 S 以及汲極 D 部分地覆蓋。未被源極 S 以及汲極 D 覆蓋的半導體層 CH 可作為主動元件 T 的通道層。主動元件 T 例

如為所屬領域中具有通常知識者所周知的任一種底部閘極型薄膜電晶體。然而，本實施例雖然是以底部閘極型薄膜電晶體為例，但本新型創作不限於此。在其他實施例中，主動元件 T 也例如為頂部閘極型薄膜電晶體或是其它合適類型的薄膜電晶體。

【0029】 第二絕緣層 IL2 例如設置於第一絕緣層 IL1 上且覆蓋第二金屬層 M2。亦即，第二絕緣層 IL2 可覆蓋資料線 DL、源極 S、汲極 D 以及第二儲存電極 SE2。第二絕緣層 IL2 的形成方法例如是利用物理氣相沉積法或化學氣相沉積法而形成。在本實施例中，第二絕緣層 IL2 的材料可為無機材料（例如：氧化矽、氮化矽、氮氧化矽或上述至少二種材料的堆疊層）、有機材料（例如：聚醯亞胺系樹脂、環氧系樹脂或壓克力系樹脂）或上述之組合，但本新型創作不限於此。第二絕緣層 IL2 可為單層結構，但本新型創作不限於此。在其他實施例中，第二絕緣層 IL2 也可為多層結構。

【0030】 平坦層 PL 例如設置於第二絕緣層 IL2 上。平坦層 PL 的形成方法例如是利用物理氣相沉積法或化學氣相沉積法而形成。在本實施例中，平坦層 PL 的材料可為無機材料（例如：氧化矽、氮化矽、氮氧化矽或上述至少二種材料的堆疊層）、有機材料（例如：聚醯亞胺系樹脂、環氧系樹脂或壓克力系樹脂）或上述之組合，但本新型創作不限於此。平坦層 PL 可為單層結構，但本新型創作不限於此。在其他實施例中，平坦層 PL 也可為多層結構。平坦層 PL 可使得後續形成於其上的膜層具有良好的穩定性。

【0031】 畫素電極 PE 例如設置於平坦層 PL 上。畫素電極 PE 的形成方法例如是利用物理氣相沉積法或金屬化學氣相沉積法後再進行微影蝕刻製程而形成。舉例來說，可先利用物理氣相沉積法或金屬化學氣相沉積法於平坦層 PL 上形成畫素電極材料層（未繪示）。接著，於畫素電極材料層上形成圖案化光阻層（未繪示）。之後，以圖案化光阻層為罩幕，對畫素電極材料層進行蝕刻製程，以形成畫素電極 PE。畫素電極 PE 的材料可例如是金屬氧化物導電材料（例如：銦錫氧化物、銦鋅氧化物、鋁錫氧化物、鋁鋅氧化物、銦銻鋅氧化物）。在一實施例中，畫素電極 PE 藉由貫穿第二絕緣層 IL2 以及平坦層 PL 的接觸窗 H 與第二金屬層 M2 電性連接。詳細地說，畫素電極 PE 例如與主動元件 T 的汲極 D 電性連接。

【0032】 反射電極 RE 例如設置於畫素電極 PE 上。反射電極 RE 的形成方法例如是利用物理氣相沉積法或金屬化學氣相沉積法後再進行微影蝕刻製程而形成。舉例來說，可先利用物理氣相沉積法或金屬化學氣相沉積法於畫素電極 PE 上形成反射電極材料層（未繪示）。接著，於反射電極材料層上形成圖案化光阻層（未繪示）。之後，以圖案化光阻層為罩幕，對反射電極材料層進行蝕刻製程，以形成反射電極 RE。

【0033】 反射電極 RE 可例如選用反射率 $\geq 90\%$ 的金屬材料來形成。在本實施例中，反射電極 RE 的材料為鋁、銀或其合金，但本新型創作不限於此。反射電極 RE 例如用以反射外界的環境光或背

光源發出的光。

【0034】 在本實施例中，反射電極 RE 包括多個第三圖案化部份 P3，其中多個第三圖案化部份 P3 由未設置有任何金屬層（至少包括第一金屬層 M1 與第二金屬層 M2）的區域定義出，即，其是由多個第一圖案化區域 P1 和多個第二圖案化區域 P2 重疊的區域 P12 所定義出。換句話說，反射電極 RE 具有的多個第三圖案化部份 P3 在基板 SB 的法線方向 n 上與多個第一圖案化區域 P1 和多個第二圖案化區域 P2 重疊的區域 P12 實質對應，以定義出穿透區 TR。舉例而言，反射電極 RE 具有的多個第三圖案化部份 P3 在基板 SB 的法線方向 n 上僅與第一絕緣層 IL1、第二絕緣層 IL2 以及平坦層 PL 對應。因此，反射電極 RE 的多個第三圖案化部份 P3 可作為穿透區 TR，而反射電極 RE 自身則作為反射區 RR。從另一個角度來看，於穿透區 TR 中例如僅設置有絕緣層（至少包括第一絕緣層 IL1、第二絕緣層 IL2 以及平坦層 PL）或透明電極（至少包括畫素電極 PE）因此可允許外界的環境光或背光源通過。總的來說，反射電極 RE 的設置位置可定義出反射區 RR 以及穿透區 TR。

【0035】 基於此，本實施例的畫素結構 10 藉由將反射電極 RE 具有的多個圖案化部份 P 在基板 SB 的法線方向 n 上與未設置有任何金屬層的區域實質對應地設置，因此可不縮減用於形成第一儲存電極 SE1 的第一金屬層 M1 以及用於形成第二儲存電極 SE2 的第二金屬層 M2 的面積以作為穿透區 TR。在此情況下，本新型創作的顯示面板的一個畫素結構中具有儲存電容可提升而可儲存具

有較大的電壓，藉此具有良好的電性。

【0036】 圖 2A 為本新型創作的第二實施例的畫素結構的俯視示意圖。圖 2B 為本新型創作的第二實施例的畫素結構的穿透區與反射區的示意圖。在此必須說明的是，圖 2A 以及圖 2B 繪示的實施例各自沿用圖 1A 以及圖 1C 的實施例的元件標號與部分內容，其中採用相同或近似的標號來表示相同或近似的元件，並且省略了相同技術內容的說明。關於省略部分的說明可參考前述實施例描述與效果，下述實施例不再重複贅述，而圖 2A 以及圖 2B 繪示的實施例中至少一部份未省略的描述可參閱後續內容。

【0037】 請同時參照圖 2A 以及圖 2B，在圖 2A 以及圖 2B 所繪示的實施例中，畫素結構 20 具有第一灰階顯示區 GS1 以及第二灰階顯示區 GS2。對第一灰階顯示區 GS1 或第二灰階顯示區 GS2 施加電壓可驅動位於第一灰階顯示區 GS1 或第二灰階顯示區 GS2 上的液晶分子（未繪示）轉動。詳細地說，可例如藉由對第一灰階顯示區 GS1 或第二灰階顯示區 GS2 施加電壓與否，來決定與第一灰階顯示區 GS1 及第二灰階顯示區 GS2 對應的液晶分子呈現亮態（即，允許光通過）或呈現暗態（即，阻擋光通過）。由於本實施例的畫素結構 20 具有第一灰階顯示區 GS1 以及第二灰階顯示區 GS2，因此，畫素結構 20 包括第一主動元件 T1 以及第二主動元件 T2。在一些實施例中，第一主動元件 T1 位於基板 SB 上且包括第一閘極 G1、第一源極 S1、第一汲極 D1 以及第一半導體層 SE1，第二主動元件 T2 亦位於基板 SB 上且包括第二閘極 G2、第二源極

S2、第二汲極 D2 以及第二半導體層 SE2。在一些實施例中，第一主動元件 T1 的尺寸可大於第二主動元件 T2 的尺寸，但本新型創作不以此為限。

【0038】 圖 3A 為本新型創作的第三實施例的畫素結構的俯視示意圖。圖 3B 為本新型創作的第三實施例的畫素結構的穿透區與反射區的示意圖。在此必須說明的是，圖 3A 以及圖 3B 繪示的實施例各自沿用圖 2A 以及圖 2B 的實施例的元件標號與部分內容，其中採用相同或近似的標號來表示相同或近似的元件，並且省略了相同技術內容的說明。關於省略部分的說明可參考前述實施例描述與效果，下述實施例不再重複贅述，而圖 3A 以及圖 3B 繪示的實施例中至少一部份未省略的描述可參閱後續內容。

【0039】 請同時參照圖 3A 以及圖 3B，本新型創作的畫素結構 30 具有的第一灰階顯示區 GS1 包括一個第一顯示區塊 GS11 而第二灰階顯示區 GS2 包括兩個第二顯示區塊 GS21、GS22，使得畫素結構 30 具有三個顯示區塊。本實施例的畫素結構 30 的操作方式如下，當同時開啟第一主動元件 T1 以及第二主動元件 T2 時，可使三個顯示區塊（一個第一顯示區塊 GS11 以及兩個第二顯示區塊 GS21、GS22）呈亮態，當關閉第一主動元件 T1 且開啟第二主動元件 T2 時，可使兩個顯示區塊（兩個第二顯示區塊 GS21、GS22）呈亮態，當開啟第一主動元件 T1 且關閉第二主動元件 T2 時，可使一個顯示區塊（一個第一顯示區塊 GS11）呈亮態，而當關閉第一主動元件 T1 以及第二主動元件 T2 時，可使上述的三個顯示區

塊呈暗態。

【0040】 圖 4A 為圖 3B 中的剖線 B-B' 的第一實施例的剖面示意圖。圖 4B 為圖 3B 中的剖線 B-B' 的第二實施例的剖面示意圖。圖 4C 為圖 3B 中的剖線 B-B' 的第三實施例的剖面示意圖。圖 4D 為圖 3B 中的剖線 B-B' 的第四實施例的剖面示意圖。

【0041】 在本新型創作的實施例中，畫素結構 10、20、30 藉由將反射電極 RE 具有的多個圖案化部份 P3 在基板 SB 的法線方向 n 上與未設置有任何金屬層的區域實質對應地設置，以在不縮減第一儲存電極 SE1 與第二儲存電極 SE2 的面積的情況下定義出穿透區 TR。然而，反射電極 RE 具有的多個圖案化部份 P 與未設置有任何金屬層的區域實質對應地設置並非確切地表示反射電極 RE 具有的多個圖案化部份 P3 與未設置有任何金屬層的區域完整地對應。即，在一些實施例中，穿透區 TR 可因畫素結構 10、20、30 的設計來藉由特定金屬層定義出，其中圖 4A 至圖 4D 更詳細地繪示出穿透區 TR 由哪一金屬層定義出。在圖 4A 中，穿透區 TR 是由反射電極 RE 所定義出。在圖 4B 中，穿透區 TR 是由第一金屬層 M1 所定義出。在圖 4C 中，穿透區 TR 是由第二金屬層 M2 所定義出。在圖 4D 中，穿透區 TR 是由第三金屬層 M3 所定義出。

【0042】 圖 5A 為圖 3B 中的區域 X 的第一實施例的放大示意圖。圖 5B 為圖 3B 中的區域 X 的第二實施例的放大示意圖。圖 5C 為圖 3B 中的區域 X 的第三實施例的放大示意圖。圖 5D 為圖 3B 中的區域 X 的第四實施例的放大示意圖。

【0043】 請參照前述的實施例，穿透區 TR 可因畫素結構 10、20、30 的設計來藉由特定金屬層定義出，其中圖 5A 至圖 5D 更詳細地繪示出穿透區 TR 由哪一或哪些金屬層定義出。在圖 5A 中，穿透區 TR 是由反射電極 RE 所定義出。在圖 5B 中，穿透區 TR 是由反射電極 RE 以及第一金屬層 M1 所定義出。在圖 5C 中，穿透區 TR 是由反射電極 RE 以及第二金屬層 M2 所定義出。在圖 5D 中，穿透區 TR 是由反射電極 RE、第一金屬層 M1、第二金屬層 M2 以及第三金屬層 M3 所定義出。

【0044】 綜上所述，本新型創作的畫素結構藉由將反射電極具有的多個第三圖案化部份由未設置有任何金屬層（至少包括第一金屬層與第二金屬層）的區域定義出，即，其是由多個第一圖案化區域和多個第二圖案化區域重疊的區域所定義出。換句話說，反射電極具有的多個第三圖案化部份在基板的法線方向上與多個第一圖案化區域和多個第二圖案化區域重疊的區域實質對應，以定義出穿透區。基於此，本新型創作的畫素結構可不縮減用於形成第一儲存電極的第一金屬層以及用於形成第二儲存電極的第二金屬層的面積以作為穿透區。在此情況下，本新型創作的顯示面板的一個畫素結構中具有儲存電容可提升而可儲存具有較大的電壓，藉此具有良好的電性。

【符號說明】

【0045】

10、20、30：畫素結構

A-A'、B-B'：剖線

CH：半導體層

Cst1：儲存電容

CVL：共用電極線

D：汲極

e1：第一方向

e2：第二方向

DL：資料線

G：閘極

GS1：第一灰階顯示區

GS11：第一顯示區塊

GS2：第二灰階顯示區

GS21、GS22：第二顯示區塊

H：接觸窗

IL1：第一絕緣層

IL2：第二絕緣層

M1：第一金屬層

M2：第二金屬層

M3：第三金屬層

n：法線方向

P1：第一圖案化部份

P12：重疊的區域

P2：第二圖案化部份

P3：第三圖案化部份

PE：畫素電極

PL：平坦層

RE：反射電極

RR：反射區

S：源極

SB：基板

SE1：第一儲存電極

SE2：第二儲存電極

SL：掃描線

T：主動元件

T1：第一主動元件

T2：第二主動元件

TR：穿透區

X：區域

【新型申請專利範圍】

【請求項1】 一種畫素結構，具有穿透區以及反射區，包括：

基板；

第一金屬層，設置於所述基板上且包括多個第一圖案化區域以及第一儲存電極；

第一絕緣層，設置於所述基板上且覆蓋所述第一金屬層；

第二金屬層，設置於所述第一絕緣層上且包括多個第二圖案化區域以及第二儲存電極；

第二絕緣層，設置於所述第一絕緣層上且覆蓋所述第二金屬層；

平坦層，設置於所述第二絕緣層上；

畫素電極，藉由貫穿所述第二絕緣層與所述平坦層的接觸窗與所述第二金屬層電性連接；以及

反射電極，設置於所述畫素電極上且包括多個第三圖案化區域，

其中所述多個第三圖案化部份在所述基板的法線方向上與所述多個第一圖案化區域和所述多個第二圖案化區域重疊的區域實質對應，以定義出所述穿透區。

【請求項2】 如請求項1所述的畫素結構，其中所述穿透區由所述反射電極所定義出。

【請求項3】 如請求項1所述的畫素結構，其中所述穿透區由所述第一金屬層所定義出。

【請求項4】 如請求項1所述的畫素結構，其中所述穿透區由所述第二金屬層所定義出。

【請求項5】 如請求項1所述的畫素結構，其更包括設置於所述第二絕緣層與所述平坦層之間的第三金屬層，其中所述穿透區由所述第三金屬層所定義出。

【請求項6】 如請求項1所述的畫素結構，其中所述穿透區由所述反射電極以及所述第一金屬層所定義出。

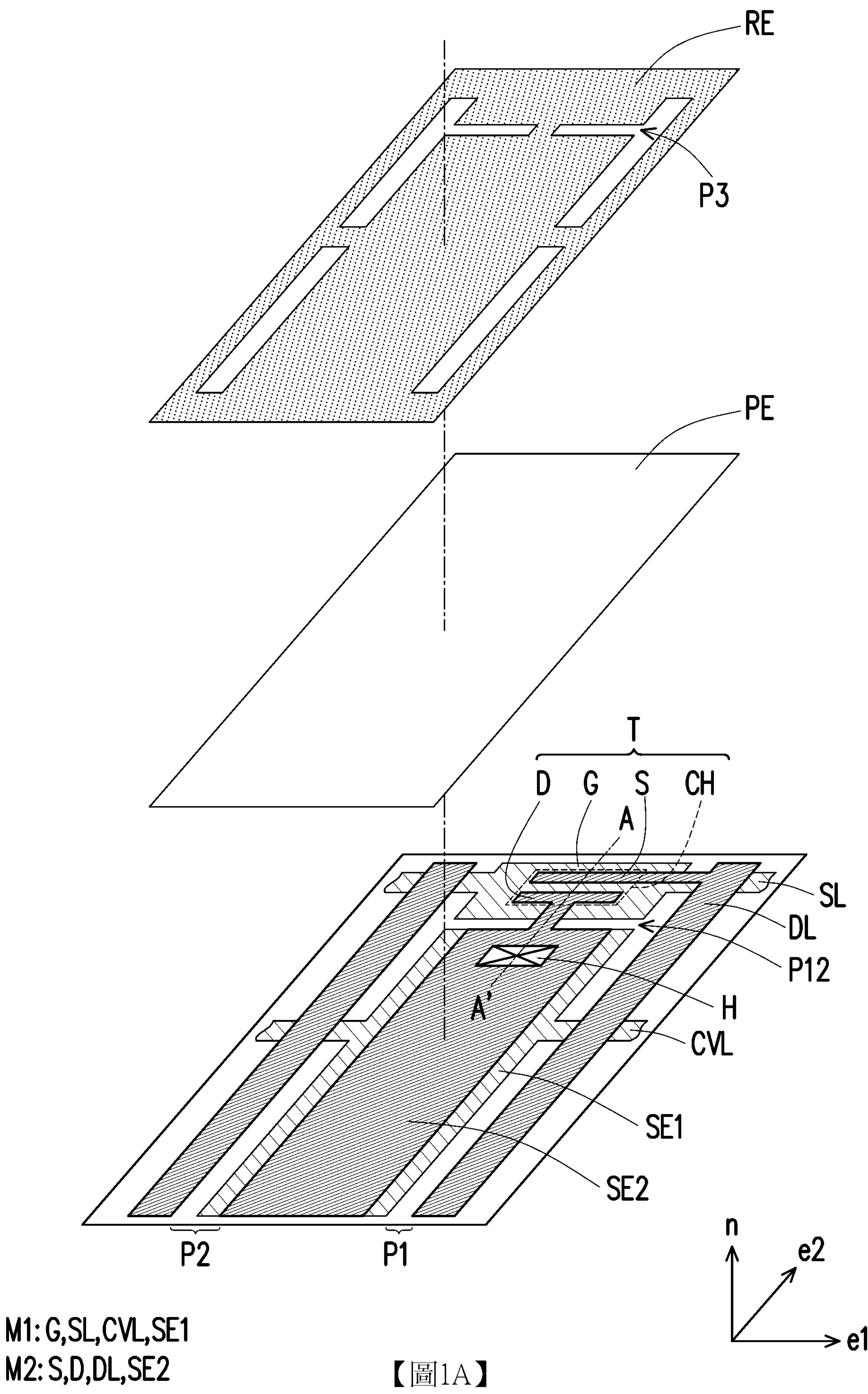
【請求項7】 如請求項1所述的畫素結構，其中所述穿透區由所述反射電極以及所述第二金屬層所定義出。

【請求項8】 如請求項5所述的畫素結構，其中所述穿透區由所述反射電極、所述第一金屬層、所述第二金屬層以及所述第三金屬層所定義出。

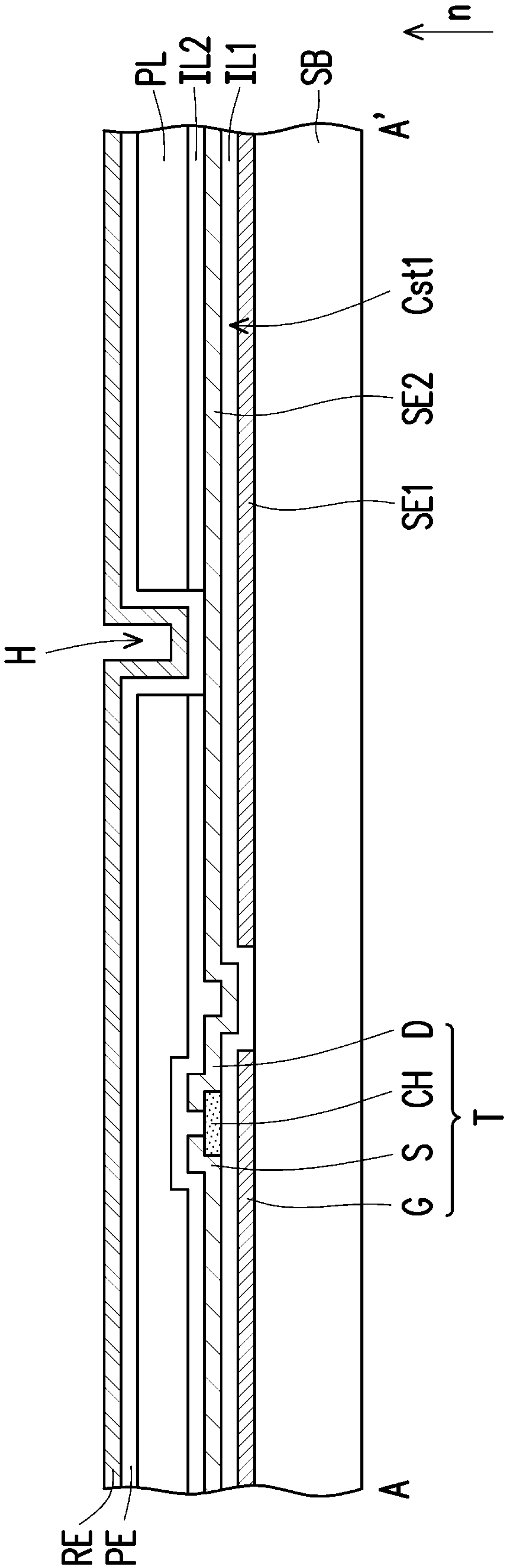
【請求項9】 如請求項1所述的畫素結構，其具有第一灰階顯示區以及第二灰階顯示區，其中所述第一灰階顯示區包括一個第一顯示區塊，且所述第二灰階顯示區包括兩個第二顯示區塊。

【請求項10】 如請求項1所述的畫素結構，其中在定義出所述多個第一圖案化區域時用作所述第一儲存電極的所述第一金屬層未有其他區域被移除，且在定義出所述多個第二圖案化區域時用作所述第二儲存電極的所述第二金屬層未有其他區域被移除。

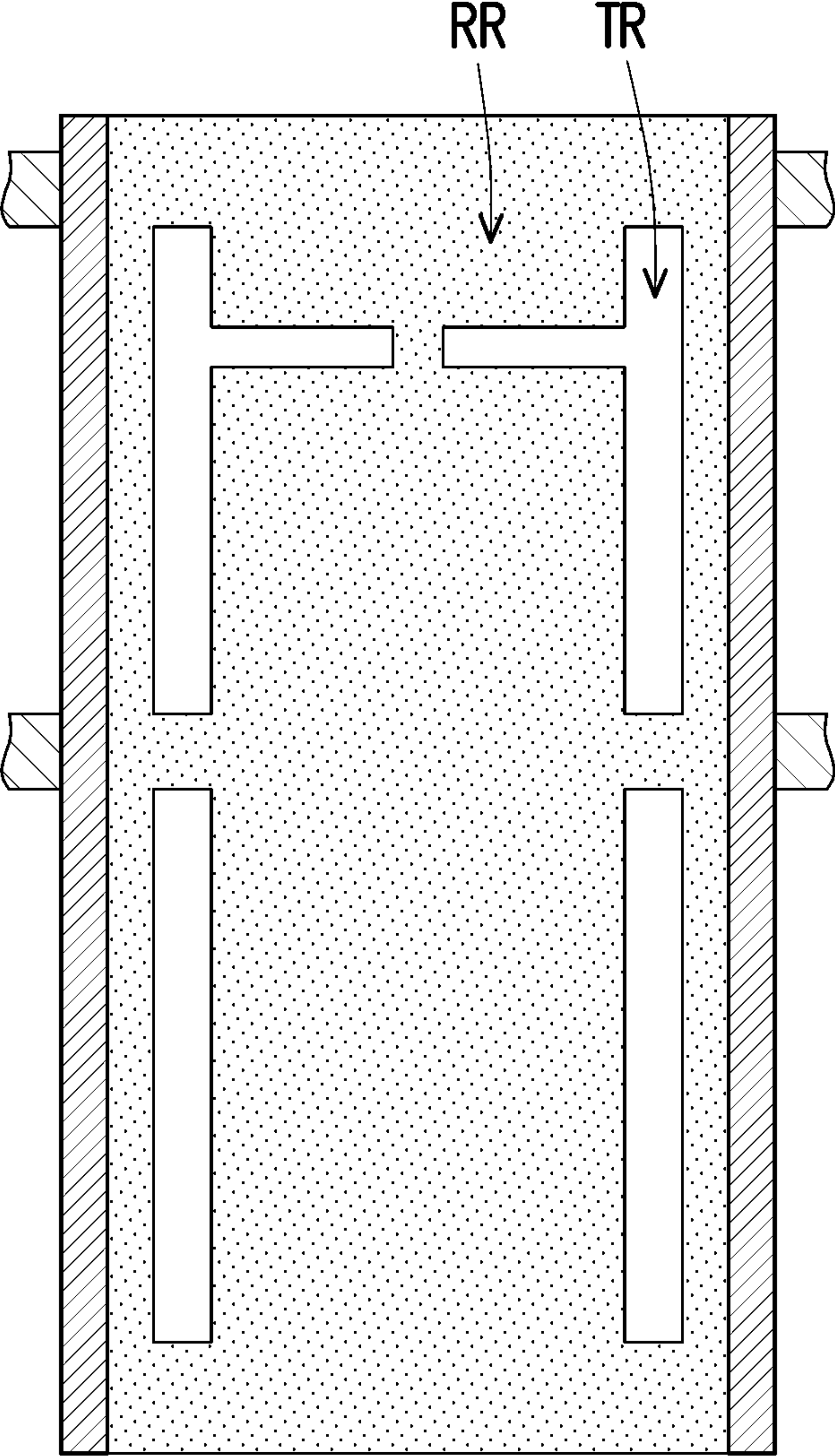
【新型圖式】



M1: G, SE1
M2: S, D, SE2

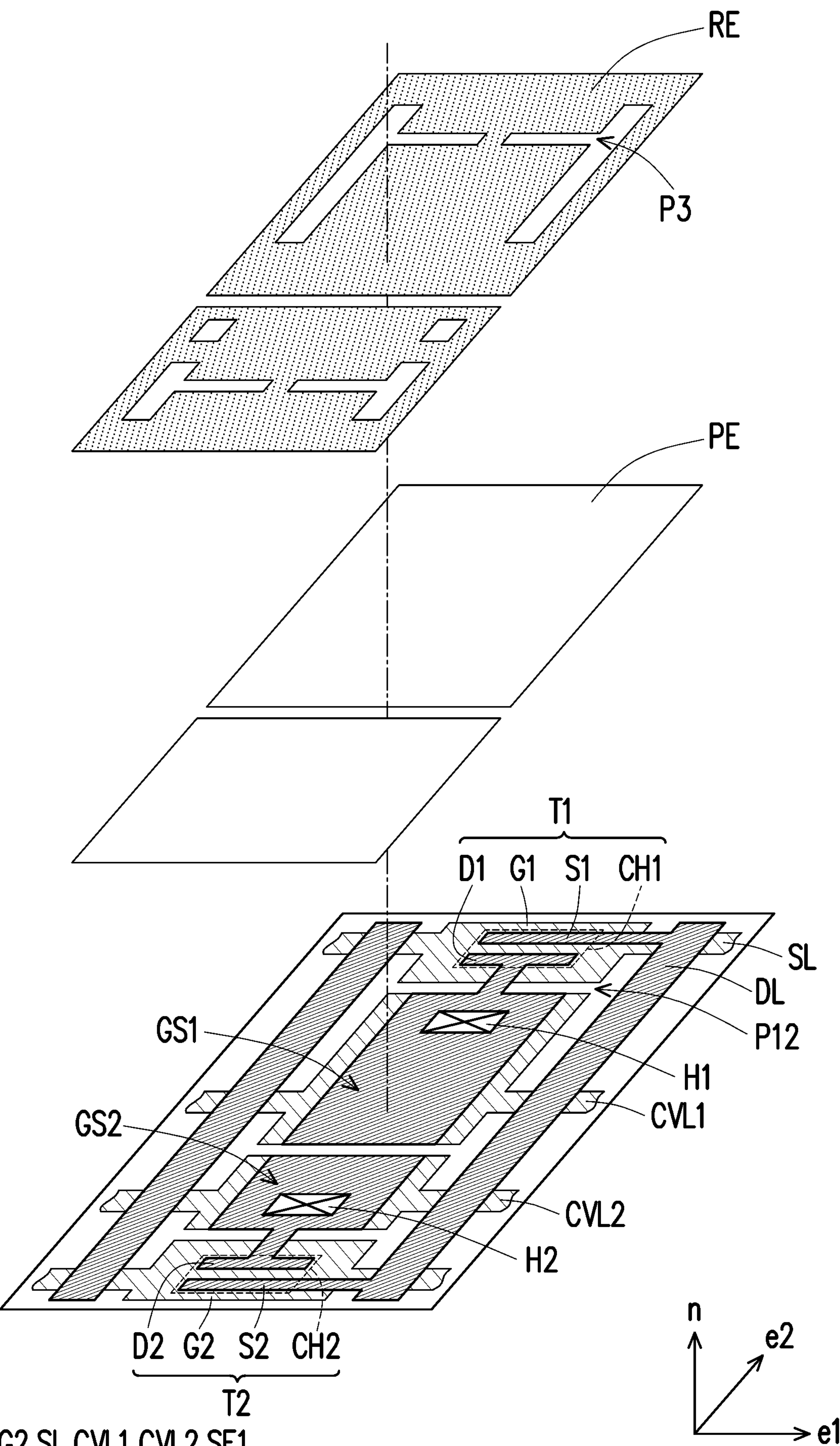


【圖1B】



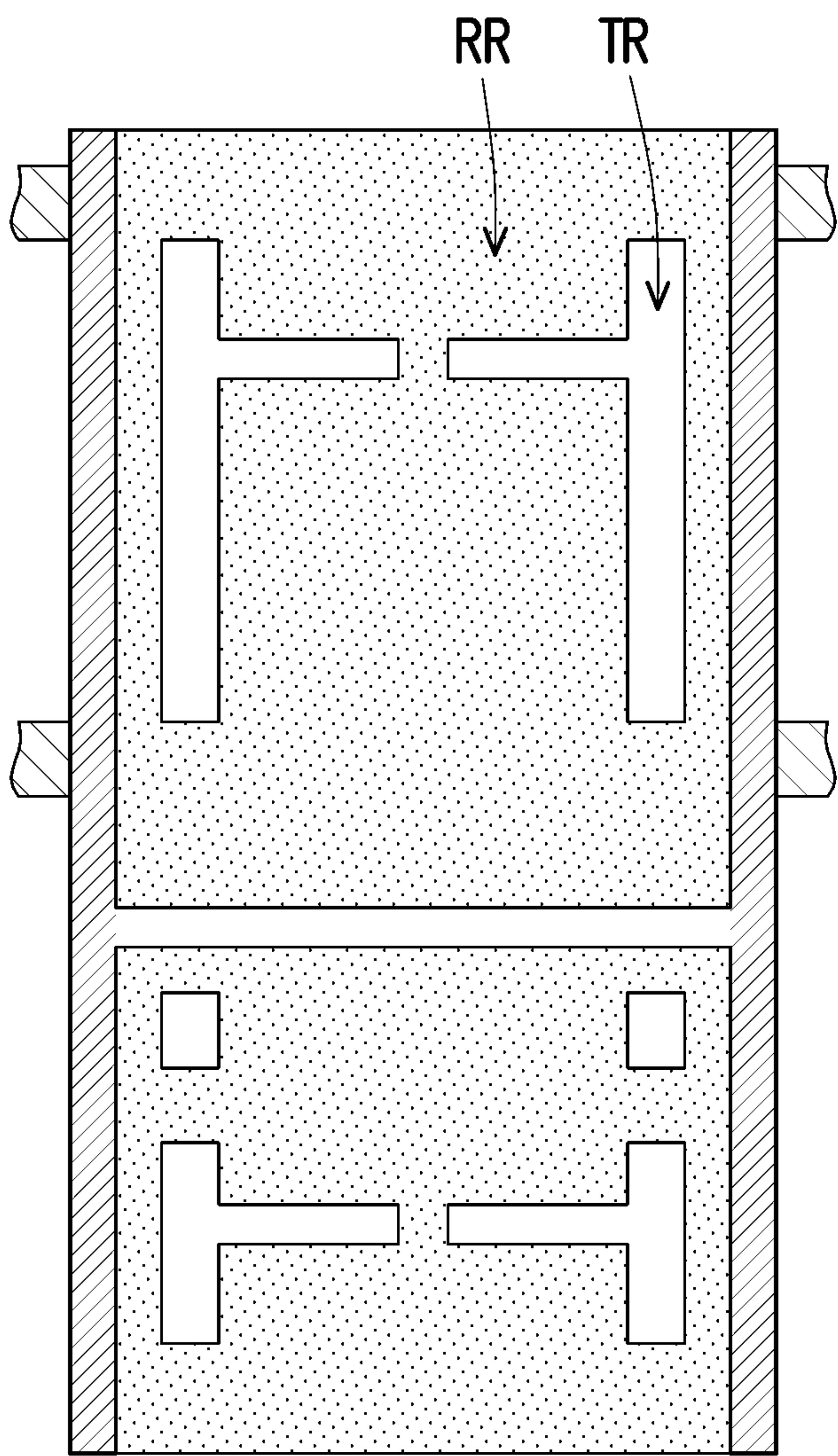
10

【圖1C】



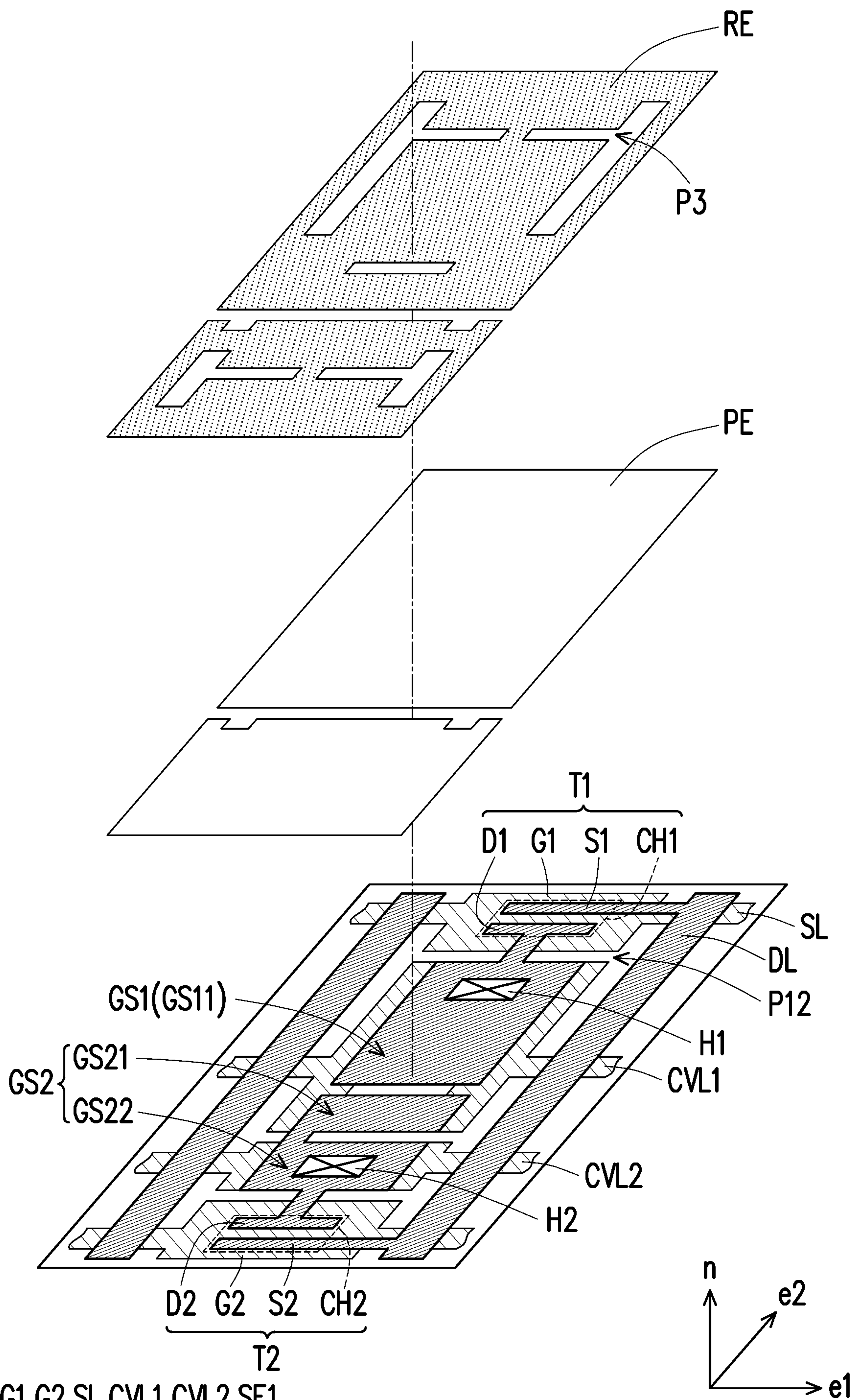
M1: G1,G2,SL,CVL1,CVL2,SE1
M2: S1,S2,D1,D2,DL,SE2

【圖2A】



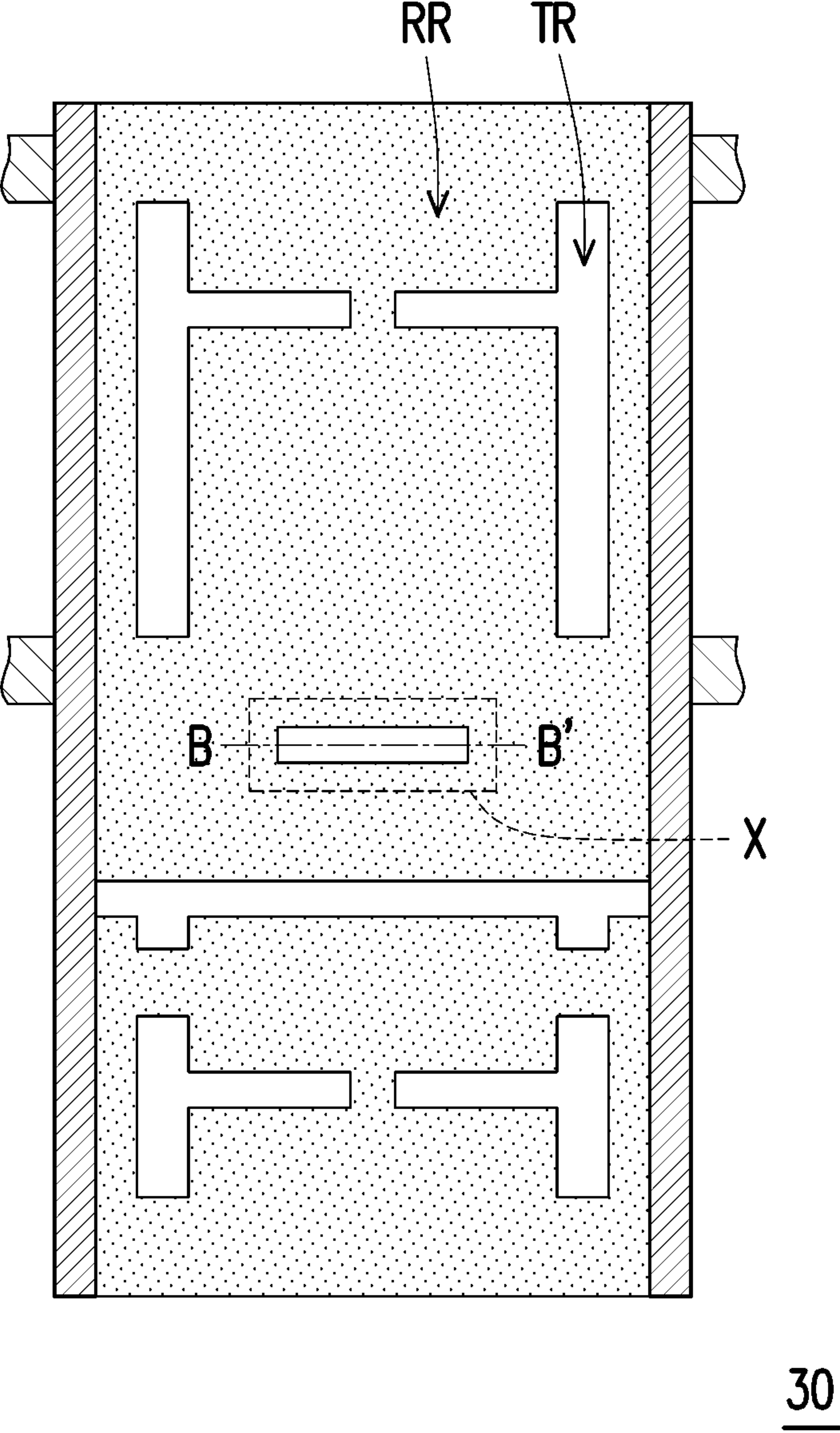
20

【圖2B】

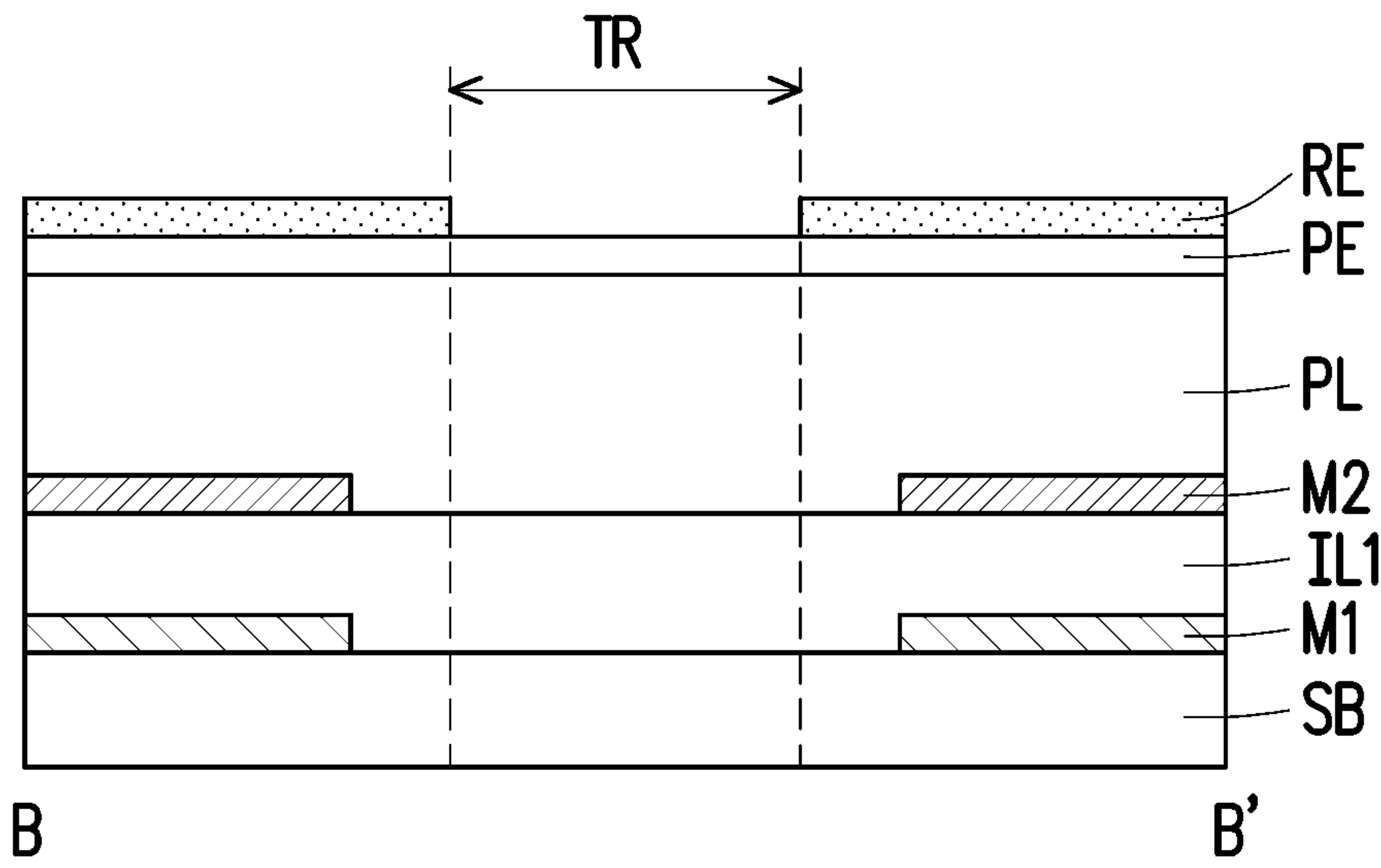


【圖3A】

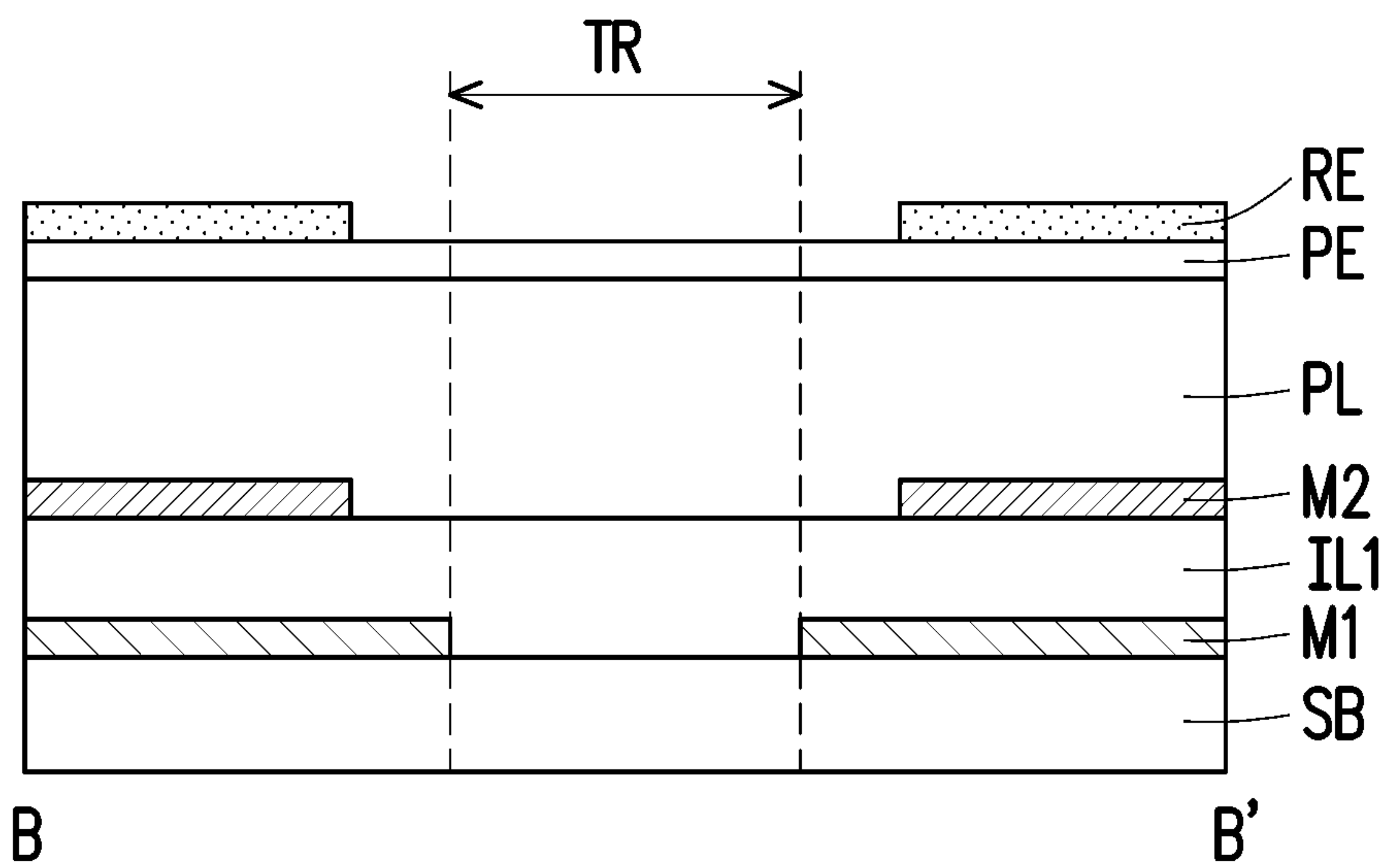
M1: G1,G2,SL,CVL1,CVL2,SE1
M2: S1,S2,D1,D2,DL,SE2



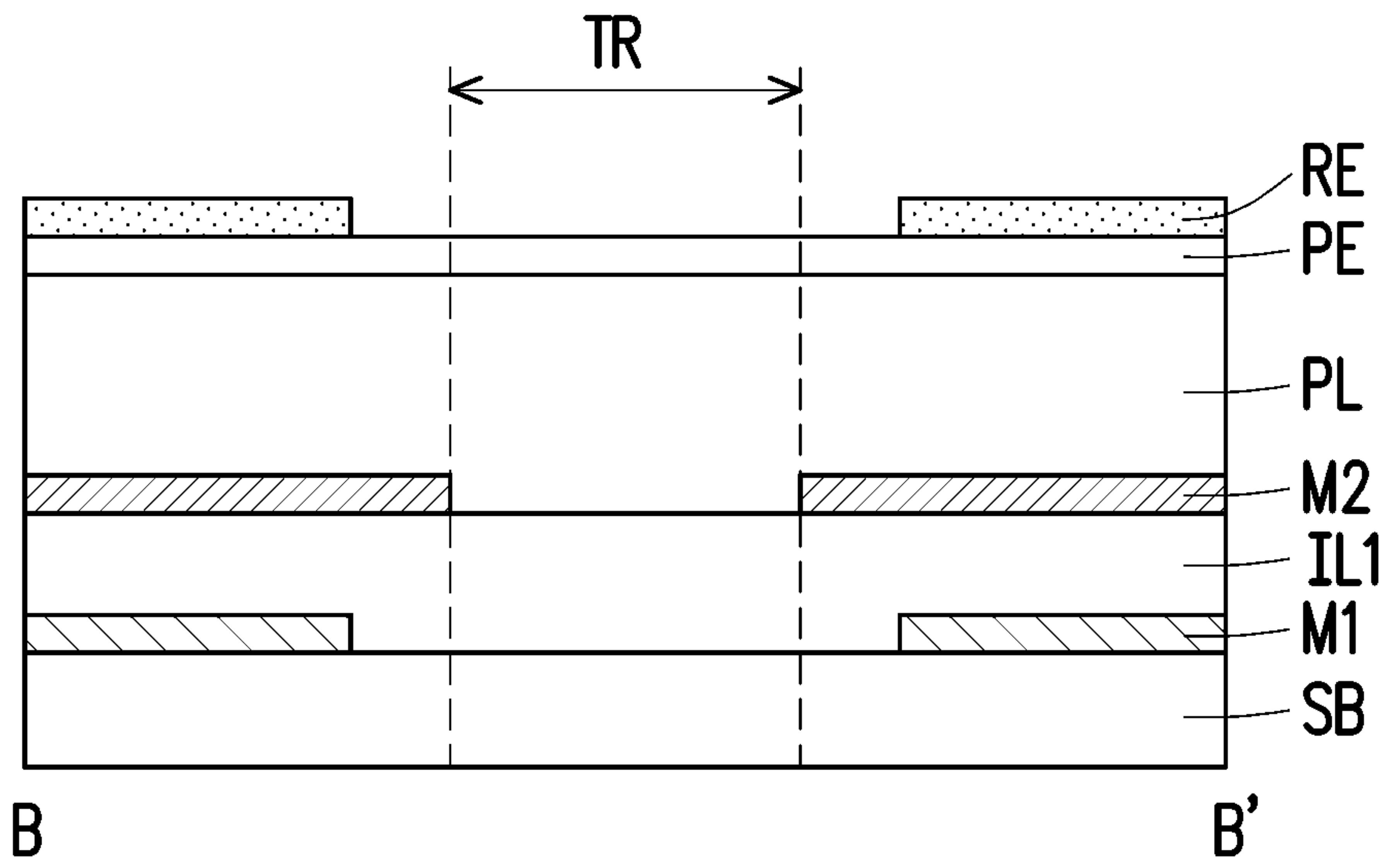
【圖3B】



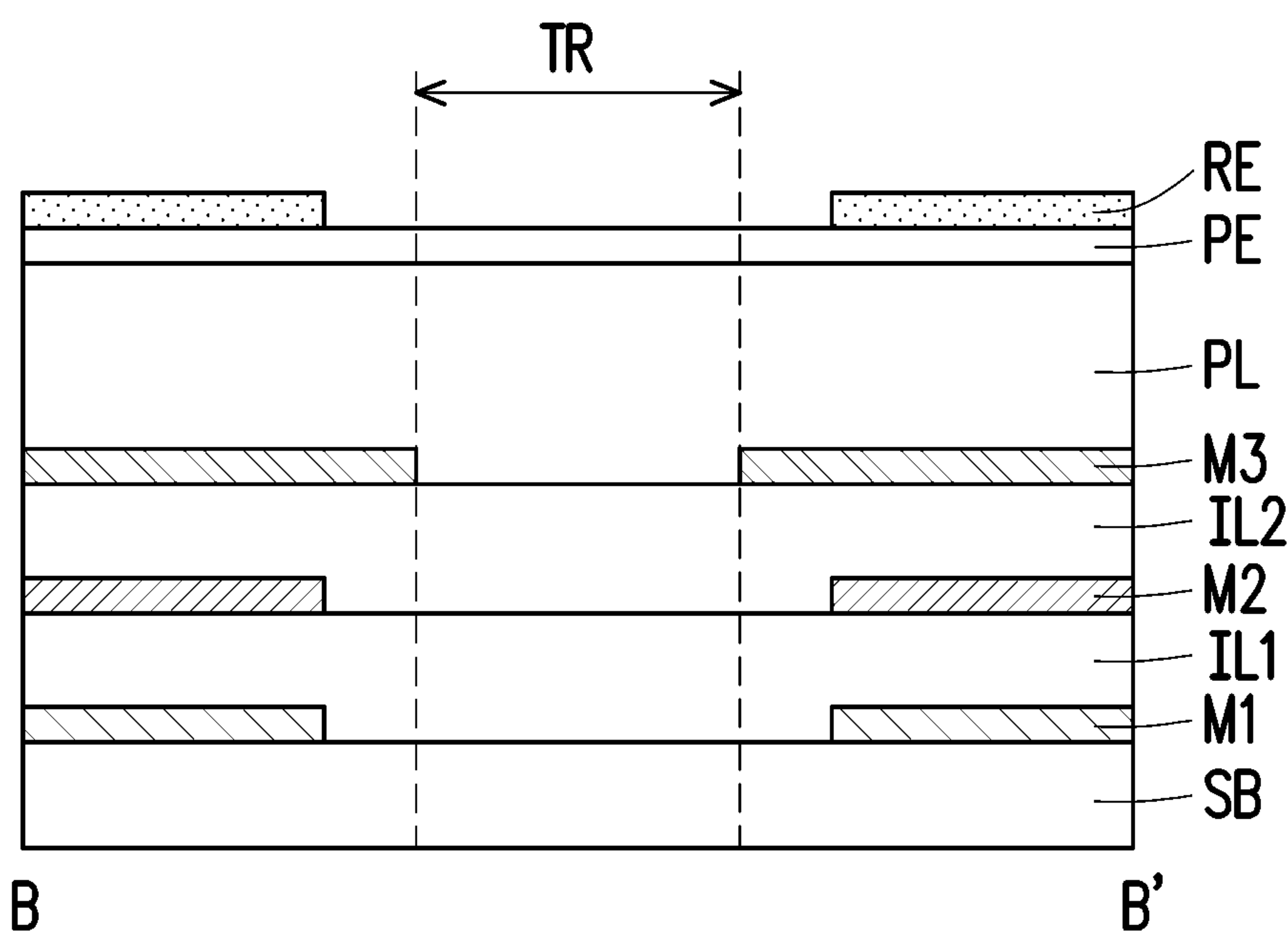
【圖4A】



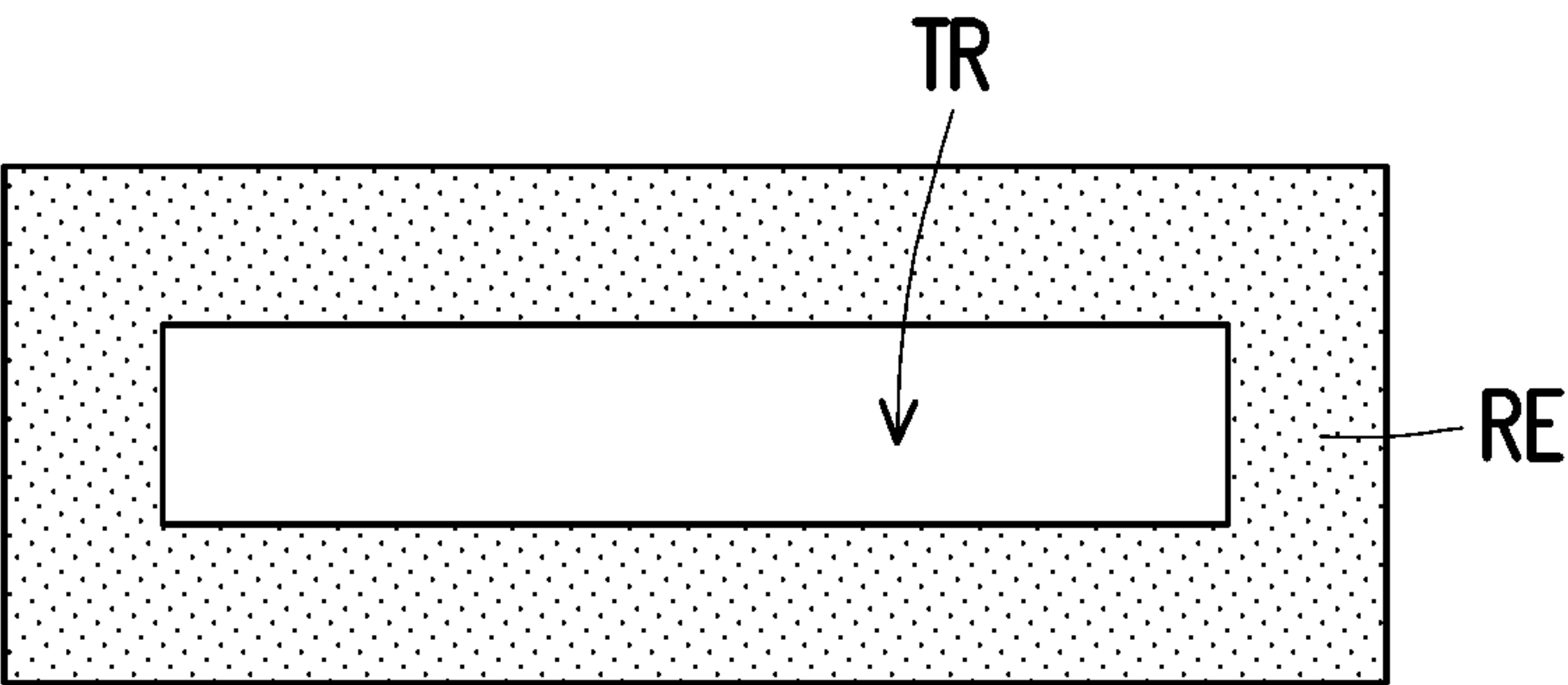
【圖4B】



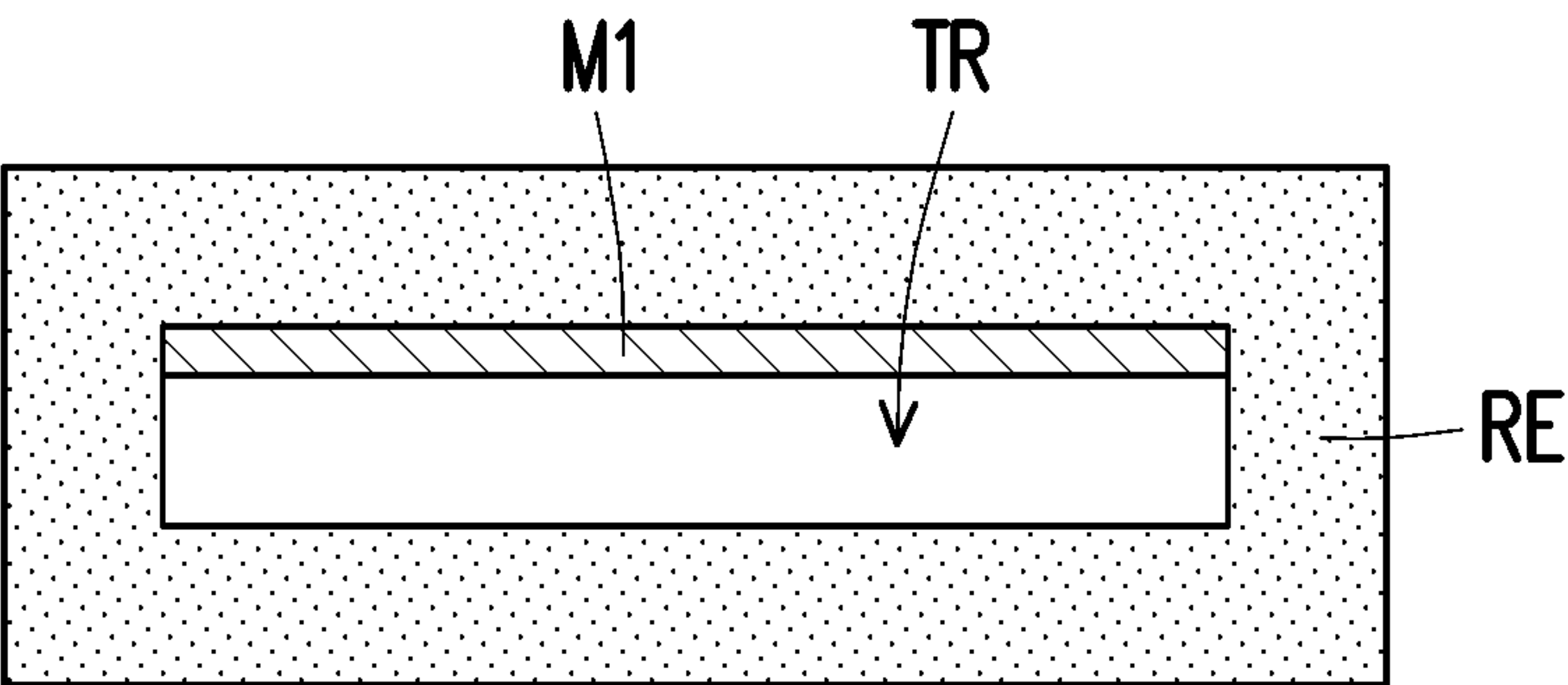
【圖4C】



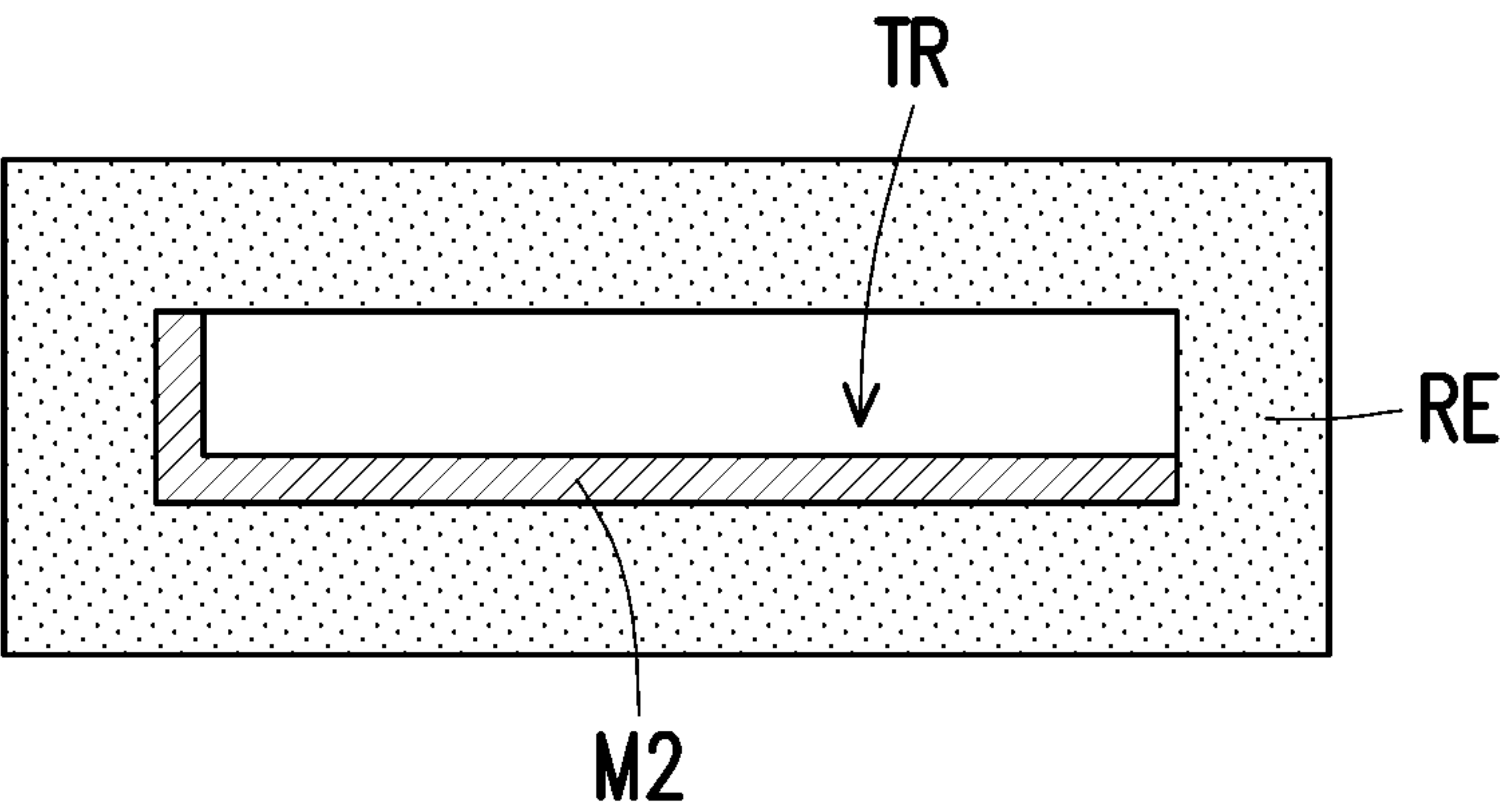
【圖4D】



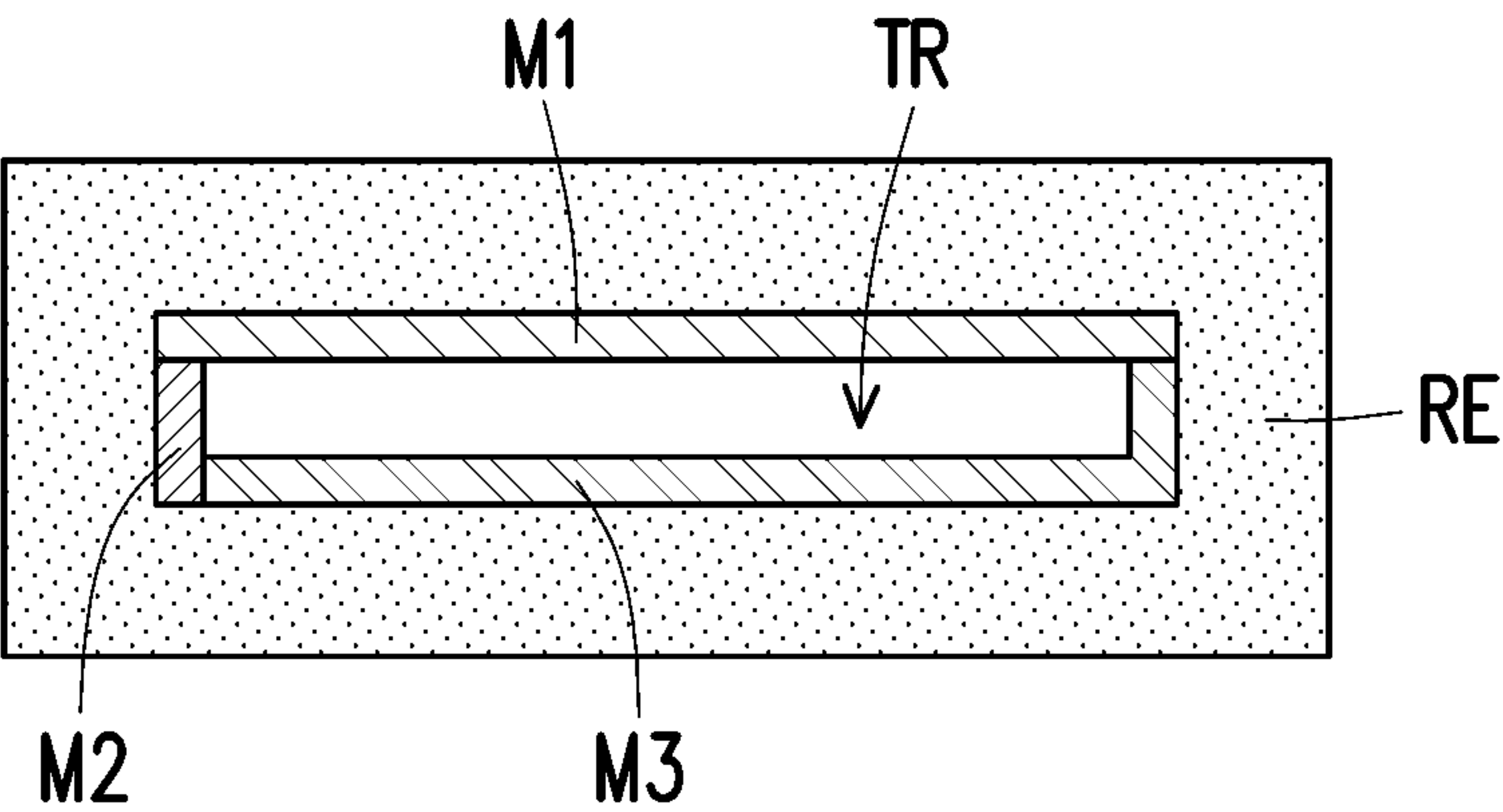
【圖5A】



【圖5B】



【圖5C】



【圖5D】