(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
H01L 21/60 (2006.01)

(45) 공고일자 2007년02월27일
(11) 등록번호 10-0687994
(24) 등록일자 2007년02월21일

(21) 출원번호 10-2000-0078613
(22) 출원일자 2000년12월19일
심사청구일자 2004년12월17일

(65) 공개번호 10-2001-0067448
(43) 공개일자 2001년07월12일

(30) 우선권주장 09/467,253 1999년12월20일 미국(US)

(73) 특허권자 루센트 테크놀러지스 인크
미합중국 뉴저지 머레이 힐 마운틴 애비뉴 600 (우편번호 : 07974-0636)

(72) 발명자 치티페디세일러쉬
미국펜실바니아주18104알렌타운레나페트레일308

머찬트세일러쉬만신
미국플로리다주32835올랜도바인랜드오크스불러바드8214

(74) 대리인 김창세
장성구

심사관 : 박준영

전체 청구항 수 : 총 11 항

(54) 반도체 장치의 구리 상호 접속을 위한 와이어 본딩 방법 및 반도체 장치

(57) 요약

본 발명은 와이어 본딩 기술(wire bonding technology)을 이용하여 안정적 산화 특성(stable oxidation qualities)을 갖는 와이어를 이용하여 쉽게 산화되는 상호 접속 물질을 본딩한다. 와이어가 상호 접속 물질이 아닌 패시베이션층 자체와 본딩되도록 상호 접속 물질로 이루어진 본딩 패드를 밀봉하기 위해 패시베이션층이 반도체 기판 상에 형성된다. 패시베이션층은 상호 접속 물질로 본딩될 때 금속적으로 안정한 물질이 되도록 선택된다. 와이어가 상호 접속 물질에 비해 안정적, 즉, 쉽게 부식되지 않기 때문에 반도체 장치(상호 접속 물질)와 와이어 사이에 배치된 패시베이션층에 신뢰할만한 기계적 전기적 상호 접속이 제공된다.

대표도

도 4

특허청구의 범위

청구항 1.

와이어 본딩 방법(a wire bonding method)으로서,

구리(Cu) 상호 접속 물질(a copper interconnect material)을 갖는 반도체 기판을 형성하는 단계와,

상기 구리 상호 접속 물질로부터 구리(Cu) 본딩 패드(a copper bond pad)를 제조하는 단계와,

상기 기판 위 및 상기 구리(Cu) 본딩 패드 위에 동질의 탄탈(Ta)층을 증착하는 단계와,

상기 탄탈(Ta)층을 패터닝 및 에칭하여, 상기 탄탈(Ta)층이 상기 구리(Cu) 본딩 패드를 밀봉(encapsulating)하도록 하는 단계와,

알루미늄(Al) 와이어를 상기 본딩 패드 위의 상기 탄탈(Ta)층에 본딩하는 단계를 포함하되,

상기 탄탈(Ta)층의 일부는 상기 구리(Cu) 본딩 패드와 금속간 본딩을 형성하고, 상기 탄탈(Ta)층의 다른 일부는 탄탈 알루미나이드($TaAl_3$) 화합물을 형성하여, 상기 알루미늄 와이어를 상기 탄탈(Ta)층과 금속간 본딩하는

와이어 본딩 방법.

청구항 2.

제 1 항에 있어서,

상기 와이어는 알루미늄 와이어, 알루미늄 합금(an aluminum alloy) 와이어 및 알루미늄 피복(an aluminum-coated) 금 와이어로 구성된 그룹으로부터 선택되는 와이어인

와이어 본딩 방법.

청구항 3.

제 1 항에 있어서,

상기 탄탈(Ta)층의 두께는 상기 탄탈(Ta)층의 일부가 상기 구리(Cu) 본딩 패드와 본딩되고, 상기 탄탈(Ta)층의 다른 일부가 탄탈 알루미나이드($TaAl_3$) 화합물을 형성하도록 제어되는

와이어 본딩 방법.

청구항 4.

제 1 항에 있어서,

상기 탄탈(Ta)층 증착 단계에서 상기 구리(Cu) 본딩 패드를 밀봉하는

와이어 본딩 방법.

청구항 5.

와이어 본딩 방법으로서,

상호 접속 금속으로 이루어진 본딩 패드를 반도체 기판 상에 형성하는 단계와,

상기 본딩 패드를 동질의 금속 패시베이션층(a passivation layer)으로 밀봉하는 단계와,

상기 금속 패시베이션층 상에 이 패시베이션층과 다른 금속을 포함하는 와이어를 본딩하는 단계를 포함하되,

상기 금속 패시베이션층의 일부는 상기 상호 접속 물질과 금속간 본딩을 형성하고, 상기 금속 패시베이션층의 다른 일부는 상기 와이어 다른 금속간 본딩을 형성하며,

상기 상호 접속 금속과 상기 와이어 사이에 배치되는 상기 금속 패시베이션층에 기계적 전기적 접속이 제공되는

와이어 본딩 방법.

청구항 6.

제 5 항에 있어서,

상기 와이어는 알루미늄 와이어, 알루미늄 합금 와이어 및 알루미늄 피복 금 와이어로 구성된 그룹으로부터 선택되는 와이어인

와이어 본딩 방법.

청구항 7.

제 5 항에 있어서,

상기 패시베이션층은 탄탈(Ta)층인

와이어 본딩 방법.

청구항 8.

반도체 장치로서,

기판과,

상기 기판에 형성되는 구리(Cu) 본딩 패드와,

상기 구리(Cu) 본딩 패드를 밀봉하는 탄탈(Ta)층을 포함하되,

상기 탄탈(Ta)층의 일부는 상기 구리(Cu) 본딩 패드와 본딩되고, 상기 탄탈(Ta)층의 다른 일부는 탄탈 알루미나이드($TaAl_3$) 화합물을 형성하는

반도체 장치.

청구항 9.

제 8 항에 있어서,

상기 기판은 다층 상호 접속 구조인

반도체 장치.

청구항 10.

제 8 항에 있어서,

상기 탄탈 알루미나이드($TaAl_3$) 화합물은 알루미늄(Al) 와이어를 상기 기판에 본딩하는 웨지 본딩(wedge bond)의 일부인

반도체 장치.

청구항 11.
삭제

청구항 12.
삭제

청구항 13.
삭제

청구항 14.
삭제

청구항 15.
삭제

청구항 16.
삭제

청구항 17.
삭제

청구항 18.
삭제

청구항 19.
삭제

청구항 20.
삭제

청구항 21.

제 10 항에 있어서,

상기 알루미늄(Al) 와이어는 상기 구리(Cu) 본딩 패드상의 상기 탄탈(Ta)층에 본딩되고, 상기 탄탈(Ta)층의 상기 일부는 상기 구리(Cu) 본딩 패드와 금속간 본딩을 형성하며, 상기 탄탈(Ta)층의 상기 다른 일부는 상기 알루미늄(Al) 와이어와 제 2 금속간 본딩을 형성하는

반도체 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 집적 회로(IC) 및 반도체 장치에 관한 것이다. 구체적으로, 본 발명은 마이크로전자 회로를 반도체 장치에 집적하는 경우에 구리 상호 접속의 와이어 본딩(wire bonding of copper interconnect)에 관한 것이다.

패키징은 반도체 제조의 기본적 처리 과정이다. 전자 회로의 패키징은 소자간 상호 접속 및 주요 전기 회로가 정보를 처리하고 저장하는데 적합한 동작 환경을 제공한다. 전자 패키지는, 예컨대, 저항기(resistor), 캐패시터(capacitor), 다이오드(diode) 및 트랜지스터(transistor) 등 다수의 전기 회로 소자를 포함한다. 회로를 형성하기 위해서, 이러한 소자들이 서로 상호 접속될 필요가 있다.

정보 시스템이 많은 양의 정보를 저장하고 처리함에 따라, 더 많은 회로 및 상호 접속을 필요로 한다. 그러한 필요성을 충족시키기 위하여, 칩은 플라스틱(plastic), 세라믹(ceramic) 또는 피복 금속(coated-metal) 제 1 레벨 패키지 상에서 상호 접속된다. 칩 레벨 상호 접속이라고 하는 칩과 패키지간의 전기적 상호 접속은 대개 와이어 본딩 및 플립칩 기술과 같은 다양한 칩 본딩 기술을 이용하여 수행된다. 어떤 칩 본딩 기술을 선택할 것인지는 허용 비용뿐만 아니라 칩과 기판상의 입출력 접속 수 및 간격, 상호 접속 물질 선택에 달려 있다.

와이어 본딩에서는, 반도체 소자를 서로 상호 접속하거나 패키지 리드(package lead)와 상호 접속하기 위해 매우 미세한 와이어들이 그 반도체 소자에 부착된다. 이 기술은 많은 수의 또는 고 밀도의 칩 상호 접속을 성취할 수 있으며 동시에 접속당 저 비용을 제공한다는 사실때문에 널리 이용된다. 사용되는 와이어 본딩은 일반적으로 알루미늄형 상호 접속 물질 칩 본딩으로 제한된다.

플립칩 기술은 상호 접속 지연(interconnect delay)을 최소화하므로 IC상에서 증가된 입출력 효율 및 더 큰 속도를 얻고자 종종 와이어 본딩보다 더 이용된다. 플립칩 본딩에서, 무 리드 모놀리식 구조(leadless, monolithic structure)는 도전성 본딩 물질(conductive bonding agent)로 피복된 칩 표면상에 위치한 적절한 수의 범프(bump)에 의해서 회로에 전기적 기계적으로 상호 접속되도록 설계된 회로 구성 요소를 포함한다.

종래의 설계는 칩 본딩의 본딩 패드를 위한 기본적 상호 접속 물질로 알루미늄(Al) 또는 알루미늄 합금을 이용한다. 그러나, 본 기술 분야의 최근 경향은 알루미늄형 상호 접속 물질로부터 구리와 같은 다른 물질로 옮겨가는 추세이다. 저 저항률(resistivity)을 갖는 구리는 집적 회로의 아무리 작은 와이어로서도 매우 우수한 물질이며, 보다 우수한 회로 성능(circuit performance)과 장치 신뢰성(device reliability)을 제공한다. 그럼에도 불구하고 구리는 통상의 조작 온도의 공기중에서 쉽게 산화되기 때문에 반도체 장치에 불리한 특성을 갖는다. 구리는 또한 부식성이 매우 높아 반도체상에서 다른 물질로부터 격리되지 않으면 그 반도체 장치를 빠르게 오염시킨다. 이러한 구리의 화학적 활성 특성으로 인해, 구리 상호 접속 물질 칩 본딩에서 와이어 본딩을 이용하는 것은 적당하지 않다. 결과적으로, 종래 기술은 구리 상호 접속 칩 본딩에 플립칩 방법을 이용하였다.

도 1은 종래의 플립칩 본딩 처리를 도시한다. 종래의 플립칩 본딩 처리는 Rao R. Tummala 및 Eugene J. Rymaszewski (eds)의 Microelectronics Packaging Handbook, Van Nostrand Reinhold, New York(1989) 366 내지 382쪽에 설명되어 있다. 도 1을 참조하여, 플립칩 본딩은 칩(14)상의 습윤성 금속 단자(wettable metal terminal)에 증착된 땜납 범프

(solder bump)(12)와 기판(18)상의 땜납 습윤성 단자(16)의 정합 배열(matching array) 또는 배치(arrangement)를 이용한다. 상하가 바뀐 칩(14)은 기판(18)상에 정렬되며, 땜납 범프(12)를 가열하고 동시에 리플로잉(reflowing)함으로써 땜납 범프(12) 및 금속 단자(16)에 의해 형성된 땜납 접속부(solder joint)가 형성된다.

플립칩 기술은 와이어 본딩보다 고가이고 처리 장비에 보다 고 자본 비용을 필요로 한다. 더욱이, 와이어 본딩에 비해 플립칩 기술은 부가적 처리 단계를 필요로 한다. 예를 들어, 플립칩 본딩은 땜납 범프를 형성하기 전에 증착되고 패터닝되어야 하는 언더범프 금속화 구조(underbump metallization structure)를 필요로 한다. 언더범프 금속(underbump metallurgy) 구조에 있어서는 종종 셋 이상의 복합 금속층이 증착되고 패터닝되어야만 한다. 부가적인 증착 처리는 반도체 장비 제조 비용을 증가시키고 조직 내부(in-house) 또는 외부 업체(outside contractor)가 부가적 어셈블리 작업을 수행하는 것을 필요로 하기도 한다. 이에 더하여, 패터닝 처리는 제조 비용을 증가시키는 복합 리소그래피 및 에칭 처리 단계를 필요로 한다. 나아가, 땜납 증착(solder deposition), 패터닝(patterning) 및 리플로잉(reflowing) 처리 단계를 필요로 하는 복잡한 처리가 땜납 범프의 제조를 위해 필요하다.

그러므로, 본 기술 분야에서는 구리 상호 접속을 갖는 반도체 장치를 제조하는 최적화된 방법을 필요로 하고, 보다 구체적으로는, 종래 본 기술 분야에서 공통적으로 이용되는 제조 장비(종래 와이어 본딩에서 이용되는 장비등)를 이용하면서 플립칩 기술보다 비용 효율적인 방법에 대한 필요성이 제기된다.

발명이 이루고자 하는 기술적 과제

본 발명은 쉽게 산화되는 상호 접속 물질 본딩을 위해 안정적 산화 특성(stable oxidation qualities)을 갖는 와이어를 사용하는 와이어 본딩 기술을 이용한다. 와이어를 상호 접속 물질이 아닌 패시베이션층 자체에 본딩하도록 상호 접속 물질로 이루어진 본딩 패드를 밀봉하기 위해 패시베이션층(passivation layer)을 기판 상에 형성한다. 상호 접속 물질에 본딩될 때 금속적으로 안정한 물질이 되도록 패시베이션층이 선택된다. 와이어가 상호 접속 물질에 비해 안정적, 즉, 쉽게 부식되지 않으므로, 반도체 장비(상호 접속 물질)와 와이어 사이에 배치되는 패시베이션층에 신뢰할 만한 기계적 전기적 상호 접속이 제공된다.

본 발명은 부가적 장비나 자본 투자를 필요로 하지 않는 비교적 저 비용의 와이어 본딩 기술을 이용하므로 경제적으로 유리하다. 나아가, 본 발명은 부가적 금속화(metallization) 단계를 필요로 하지 않고, 칩 본딩 처리를 효율적으로 완성한다.

삭제

발명의 구성

본 발명의 또 다른 특성 및 이점은 다음 상세한 설명 및 첨부된 도면으로부터 명확해질 것이다. 도면은 본 발명에 따라 제조된 집적 회로의 일부만을 도시하며, 특별히 언급되지 않은 한 실제 축적대로 도시된 것이 아니며, 대신에 본 발명의 주요 원리를 도시하는데 역점을 두었다.
종래의 설계는 칩 본딩에서 본딩 패드의 기본 상호 접속 물질로서 알루미늄(Al)이나 알루미늄 합금을 이용한다. 산화/패시베이션(oxidation/passivation) 특성 및 와이어 본딩과 같은 경제적인 기술을 이용하여 구성하기 쉽기 때문에 알루미늄형 물질이 이용된다. 그러나, 본 기술에서의 오늘날에는 알루미늄형 상호 접속 물질로부터 구리(Cu)와 같은 다른 물질로 옮겨가는 추세이다. 저 저항률을 갖는 구리는 집적 회로 내의 아무리 작은 와이어로서도 매우 좋은 물질이며, 보다 우수한 회로 성능 및 장치 신뢰성을 제공한다. 상호 접속 물질로서 구리를 사용하는 것은 상호 접속 시스템의 저항을 크게 낮춘다는 점에서 바람직하다.

그럼에도 불구하고, 구리는 통상의 조작 온도의 공기 중에서 쉽게 산화되기 때문에 반도체 장치에 해로운 특성을 갖는다. 구리는 또한 빨리 부식되고 반도체 상에서 다른 물질로부터 격리되지 않으면 반도체 장치를 매우 빨리 오염시킨다. 이러한 구리의 화학적 활성 특성 때문에, 구리 상호 접속 칩 본딩을 하는 경우 와이어 본딩을 이용하는 것이 꼭 알맞다고는 할 수 없다. 결과적으로 와이어 본딩이 더 경제적이지만, 종래의 본 기술 분야에서는 구리 상호 접속 물질을 칩 본딩을 하는 경우 플립칩 기술을 이용한다.

도 2a, 2b, 2c 및 2d는 본딩 처리에서 이용되는 종래의 와이어 본딩 방법을 나타낸다. 본딩은 일반적으로 금(Au) 와이어를 이용하여 수행된다. 와이어를 한 번에 하나씩 기판에 본딩한다. 도 2a는 기판(24)에 본딩할 캐필러리(capillary)(22)내의 금 와이어(20)를 도시한다. 도 2b를 참조하면, 종래의 웨지 본딩(wedge bonding) 방법에 따라 기판(24)을 가열하고 금 와이어(20)를 기판(24)상에 웨지 본딩한다. 도 2c 및 2d는 종래 처리 과정으로 형성된 볼 본드(ball bond)와 웨지 본드의 정면도(top view) 및 측면도(side view)를 각각 도시한다. 수직 부하(vertical load)를 인가하는 동시에 또는 금 와이어를 초

음파적으로 여기시킴으로써 본딩이 이루어질 수 있다. 도 2d를 참조하면, 접속 와이어(20)는 좌측 제 1 본딩 위치, 즉, 반도체 장치(26)의 입출력(I/O) 패드의 볼 본드(25) 및 우측 제 2 본딩 위치, 즉, 패키지 상의 입출력 패드, 리드 프레임(lead frame) 또는 다른 기판(28)의 웨지 본드(27)를 상호 접속시킨다.

보다 우수한 회로 성능과 비용 효과를 위해, 기판의 본딩 패드를 위한 상호 접속 물질로서 알루미늄 대신에 구리가 이용될 수 있다. 그러나, 금 또는 알루미늄형 와이어 본딩 기술에서 구리는 반도체 장치를 쉽게 오염시키고 침투될 수 없는 두꺼운 산화층을 빠르게 형성하므로 와이어를 구리에 직접 본딩하는 것이 알맞지 않다. 종래 기술은 금 와이어 또는 알루미늄 와이어 중 하나를 알루미늄 상호 접속에 본딩하도록 한다. 그러나, 구리는 쉽게 산화되기 때문에 기존의 기술은 금이나 알루미늄 와이어를 구리 상호 접속에 본딩하도록 하지는 않는다. 종래 기술은 구리 상호 접속 물질과 와이어를 본딩하는데 있어서 와이어 본딩을 완전히 포기하고 플립칩 기술을 이용한다.

본 발명을 실시하는데 있어서 현재 발명자가 고려할 수 있는 최선의 모드를 도시하는 본 발명의 실시예를 상세히 참조한다. 다른 실시예도 본 명세서에서 설명된다.

본 발명은 와이어를 구리와 같은 쉽게 산화하는 상호 접속 물질과 본딩하는 와이어 본딩 기술 이용의 새로운 방법을 제공한다. 본 발명에 따라서, 와이어를 상호 접속 물질이 아닌 패시베이션층과 본딩하도록 상호 접속 물질을 밀봉하기 위해 패시베이션층이 형성된다. 상호 접속 물질과 안정적 금속 본딩을 형성하기 위해 패시베이션층이 선택된다. 결과적으로, 반도체 장치(상호 접속 물질)와 와이어 사이에 배치된 패시베이션층으로 신뢰할만한 기계적 전기적 상호 접속이 제공된다.

본 발명의 구체적 실시예에서, 탄탈(Ta)이 구리 상호 접속 물질을 밀봉하는데 이용된다. 금 와이어 대신에 알루미늄(또는 알루미늄 합금) 와이어가 와이어 본딩 처리에 이용된다. 알루미늄(Al) 와이어는 구리 상호 접속 대신에 Ta층과 잘 본딩되고 금속간 화합물 탄탈 알루미나이드($TaAl_3$)를 형성한다. Al 와이어로 와이어 본딩을 하기 위하여 당해 기술 분야의 공지된 기법을 이용하여 구리 본딩 패드가 제조된다. 이어서 Ta층이 기판 상에 배치되고, 패터닝 및 에칭되어 Cu 본딩 패드를 밀봉한다. Ta층은 패시베이션층 기능을 수행하고, 기초가 되는 구리 본딩 패드 및 상호 접속 물질을 보호한다. 이어서, 안정적 금속 화합물, $TaAl_3$가 Ta층과 Al 와이어 사이에 형성된다.

도 3a, 3b, 3c 및 3d는 본 발명에 따른 웨지 본딩 처리를 도시한다. 도 3a에 도시한 바와 같이, 이 웨지 본딩 처리에서 사용되는 와이어(30)는 Al 와이어이다. 본 발명에 따르면 알루미늄 합금 와이어도 웨지 본딩 처리에 이용될 수 있다. 패시베이션층(32)이 기판(34)의 표면에 겹쳐 놓여 구리 상호 접속(31)을 밀봉한다. 도 3b을 참조하면, Al 와이어(30)와 기판(34) 사이의 웨지 본드(36)가 과소 부하(under load) 또는 초음파 여기(ultrasonic excitation)로 형성된다. 웨지 본드(36)가 구리 상호 접속(31)의 표면에 직접 형성되지는 않는다. 대신에, 웨지 본드(36)는 구리 상호 접속(31)을 밀봉하는 Ta 패시베이션층(32)에 형성된다. Ta층(32)은 Al 와이어(30)와 잘 본딩되어 구리 상호 접속(31)과 강한 금속 본딩 형성(즉, 웨지 본드(36))을 용이하게 하는 금속간 화합물 $TaAl_3$를 형성한다.

도 3c 및 3d는 웨지 본드(36) 및 Ta 패시베이션층(32)의 정면과 측면 각각을 도시한다. Al 와이어(30)를 따라서 양 본딩 위치에 형성된 웨지 본드는 좌측의 제 1 본딩 위치, 즉, 반도체 장치(38)상의 입출력 패드와 우측의 제 2 본딩 위치, 즉, 패키지 상의 입출력 패드, 리드 프레임 또는 기타 다른 기판(34)을 접속시킨다.

금속 본딩을 이루도록 구리 본딩 패드와 반응하고 또한 Al 와이어(30)와 반응하도록 Ta층(32)의 두께가 선택된다. 본 발명의 바람직한 실시예에서, Ta층의 두께는 300 내지 1000 옹스트롬(A)이다. Ta층(32)의 일부가 Cu 본딩 패드와 본딩되는 반면 다른 일부는 $TaAl_3$를 형성하는데 이용된다. Ta층(32)의 비반응 부분은 구리 본딩 패드와 우수한 금속적 기계적 본딩을 이룬다.

본 발명의 또 다른 실시예에서, 알루미늄 피복된 금(Au) 와이어(Al-coated gold wire)가 또한 웨지 본딩 처리에 이용될 수 있다. 또 다른 실시예에서는, 와이어 본딩 처리 이후 즉시 섭씨 200 내지 400 도의 외부적 열 처리를 행하여 우수한 본딩 형성을 보장한다.

도 4는 본 발명의 방법론을 도시하는 흐름도이다. 도 4를 참조하면, 단계(401)에서는 구리 상호 접속을 갖는 기판을 우선 형성한다. 단계(402)에서 구리 본딩 패드를 제조한다. 단계(403)에서 기판상에 Ta층이 증착된다. 그런 다음 단계(404)에서 Ta층을 패터닝하고 에칭하여 구리 본딩 패드를 밀봉한다. 패터닝 기법에는 음성 톤 패드 마스크(negative tone pad

masking) 및 포토 레지스트 패터닝(photoresist patterning)이 있다. 금속 마스크(metal masks)나 리프트오프 기법(lift-off techniques)을 이용하는 증착 과정 중에 패터닝 처리를 수행할 수 있다. 패터닝은 또한 블랭킷 증착(blanket deposition)의 포토리소그래피(photolithography) 및 에칭에 의해 이루어질 수 있다.

단계(405)를 참조하면, Al 와이어를 Ta층과 웨지 본딩한다. 단계(406)에서 금속간 화합물 $TaAl_3$를 형성한다. Ta층의 일부분은 구리 본딩 패드와 본딩되는 반면, 그 다른 일부는 $TaAl_3$ 화합물을 형성한다(단계(406)). Ta층의 많은 부분이 $TaAl_3$를 이루는데 이용된다. Ta층의 비반응 부분은 구리 본딩 패드와 우수한 금속적 기계적 본딩을 이루는데 이용된다. Al 와이어와 구리 상호 접속을 포함하는 기판 사이에 Ta층 및 $TaAl_3$ 화합물이 배치되어 그 사이에 강한 와이어 본딩이 이루어진다. 본 발명의 방법론을 구현하기 위해 막의 다수의 변형예(얇거나 두꺼운 막 처리 등) 및 물질의 다수의 변형예가 이용될 수 있다.

도 5a 및 5b는 와이어 본딩을 위한 본딩 패드로서 구리 상호 접속 물질을 이용하는 반도체 장치에 적용될 본 발명의 특정 실시예를 도시한다. 도 5a를 참조하면, 본딩 패드로서 금속(예컨대, 구리) 상호 접속을 이용하여 본딩 패드(50)를 기판(52)(어떠한 IC구조도 가능) 상에 형성한다. 이어서 Ta 패시베이션층(54)을 기판(52)상에 증착시켜 구리 상호 접속을 밀봉한다. 기판(52)은 그 안에 장치들이 형성된 반도체 기판일 수 있다. 기판(52)은 또한 장치들을 접속시키는 반도체 기판상에 형성된 다층 상호 접속 구조(multi-layered interconnect structure)일 수 있다. 나아가, 다층 상호 접속 구조는 금속 상호 접속, 예를 들어, 구리 상호 접속의 다층을 포함할 수 있다. 구리 상호 접속은 물결 무늬 처리(damascene process) 또는 건식 에칭(dry etching)에 의해 형성될 수 있다.

도 5b는 본딩 패드로서 구리 상호 접속을 이용하는 반도체 장치에 적용될 본 발명의 웨지 본딩을 도시한다. 본딩(58)은 Al 와이어(56)와 기판(52) 아래에 있는 본딩 패드(50) 사이의 접촉점에서 이루어진다. 본딩 패드(50)에 대한 직접적 와이어 본딩을 이루는 대신에, Al 와이어(56) 및 Ta의 패시베이션층(54)이 $TaAl_3$ 금속간 화합물을 형성한다. 웨지 본딩(58)의 일부분을 이루는 $TaAl_3$ 화합물이 패시베이션층(54)의 윗부분에 형성되어 Al 와이어(56)를 기판(52)에 본딩한다. 기판(52)은 플라스틱(plastic) 또는 밀폐(hermetic) 패키지에 패키징될 수 있다.
본 발명은 부가적 장비나 자본 투자를 필요로 하지 않는 비교적 저 비용의 본딩 기술을 이용하는 점에서 경제적 이점이 있다. 또한, 본 발명은 부가적 금속화 단계를 필요로 하지 않고 칩 본딩 처리를 효율적으로 완성할 수 있다. 그러므로, 비용면에서 효과적이고 처리면에서 효율적인 방법에 의해 상호 접속 물질의 부식성 산화 효과(erosive oxidation effect)가 방지된다.
본 발명이 그 바람직한 실시예를 참조하여 특정적으로 도시하고 설명하였으나, 실시예는 본 명세서에 설명한 동일한 형태에 국한되는 것이 아니다. 당업자라면 본 발명의 사상과 청구 범위를 이탈하지 않는 범위에서 그 형태 및 세부 사항에 다양한 변형이 이루어질 수 있음을 이해할 수 있을 것이다. 이와 같이, 설명한 처리는 실제로 동일한 결과를 달성하기 위하여 다른 단계로 교체될 수 있다. 본 발명의 청구 범위는 다음의 청구항에 의해 정해진다.

발명의 효과

본 발명은 부가적 장비나 자본 투자를 필요로 하지 않는 비교적 저 비용의 본딩 기술을 이용하는 점에서 경제적 이점이 있고 비용면에서 효과적이고 처리면에서 효율적인 방법에 의해 상호 접속 물질의 부식성 산화 효과(erosive oxidation effect)가 방지된다.

삭제

도면의 간단한 설명

도 1은 종래의 플립칩 본딩 처리(flip-chip bonding process)를 도시하는 도면,

도 2a, 2b 및 2c는 종래의 와이어 본딩 처리를 도시하는 도면,

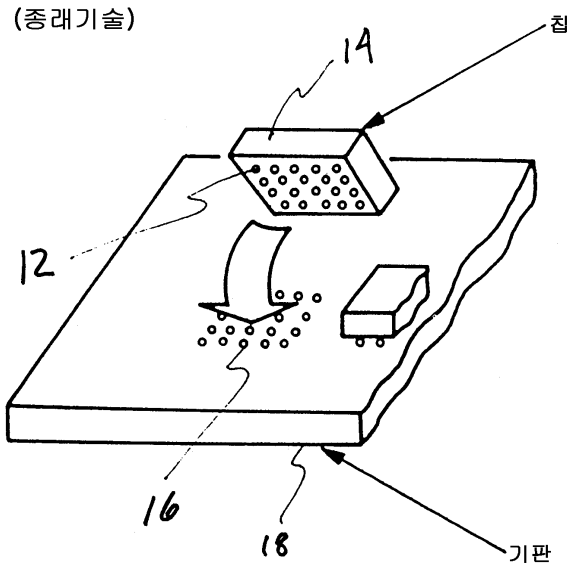
도 3a, 3b, 3c 및 3d는 웨지 본딩 처리에 이용된 본 발명의 실시 방법을 도시하는 도면,

도 4는 본 발명의 실시 방법을 도시하는 흐름도,

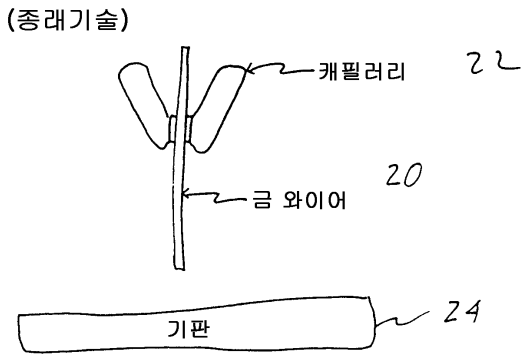
도 5a 및 5b는 본 발명의 실시 방법이 본딩 패드를 이용하는 반도체 장치에 응용되는 본 발명의 또 다른 실시예를 도시하는 도면.

도면

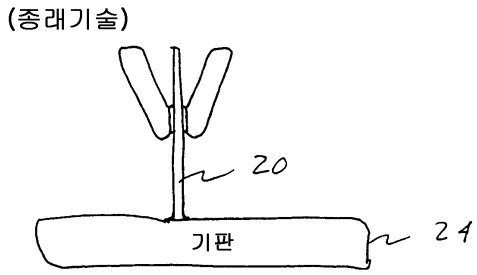
도면1



도면2a

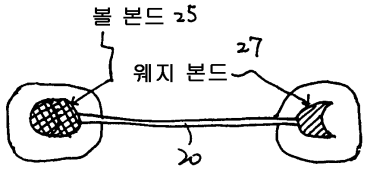


도면2b



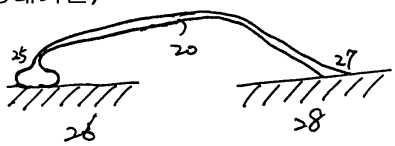
도면2c

(종래기술)

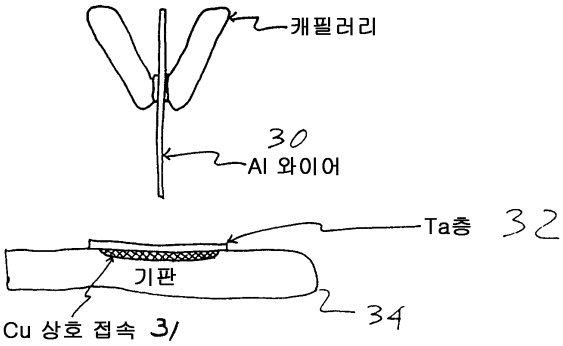


도면2d

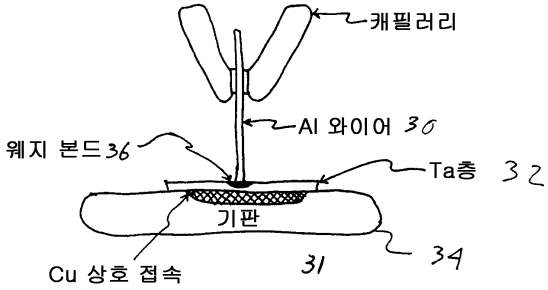
(종래기술)



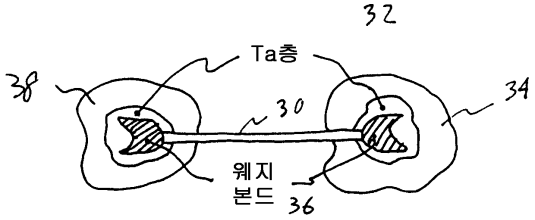
도면3a



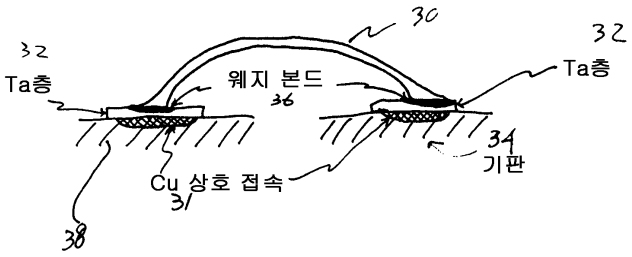
도면3b



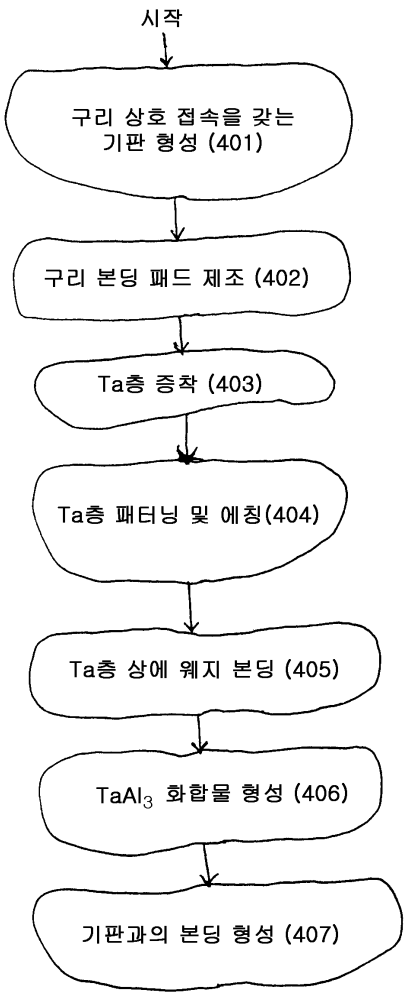
도면3c



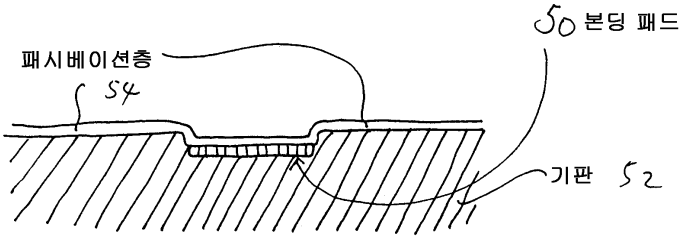
도면3d



도면4



도면5a



도면5b

