

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4357718号
(P4357718)

(45) 発行日 平成21年11月4日(2009.11.4)

(24) 登録日 平成21年8月14日(2009.8.14)

(51) Int.Cl.		F I			
G09G	3/32	(2006.01)	G09G	3/32	A
G09G	3/20	(2006.01)	G09G	3/20	642A
H04N	5/66	(2006.01)	H04N	5/66	103

請求項の数 2 (全 14 頁)

(21) 出願番号	特願2000-242859 (P2000-242859)	(73) 特許権者	506200186
(22) 出願日	平成12年8月10日 (2000.8.10)		アバゴ・テクノロジーズ・イーシーピーユ ー・アイピー (シンガポール) プライベ ー・リミテッド
(65) 公開番号	特開2001-92414 (P2001-92414A)		シンガポール国シンガポール768923 、イーシュン・アベニュー・7・ナンバー 1
(43) 公開日	平成13年4月6日 (2001.4.6)	(74) 代理人	100087642
審査請求日	平成16年6月17日 (2004.6.17)		弁理士 古谷 聡
(31) 優先権主張番号	09/372359	(74) 代理人	100076680
(32) 優先日	平成11年8月11日 (1999.8.11)		弁理士 溝部 孝彦
(33) 優先権主張国	米国 (US)	(74) 代理人	100121061
前置審査			弁理士 西山 清春

最終頁に続く

(54) 【発明の名称】 照射源を較正するためのシステム

(57) 【特許請求の範囲】

【請求項 1】

眼鏡型マイクロディスプレイ装置の照射源を較正するためのシステムであって、
 イメージングアレイ、及び光検出器を有する集積回路と、
 前記イメージングアレイに光学的に結合され、異なる色の発光ダイオード (LED) からなる照射源と、
 前記集積回路上に設けられ、前記光検出器に結合された強度検知回路と前記照射源に結合された制御回路とを有する回路とを含み、
 前記強度検知回路が、
 前記光検出器に結合された第1の増幅器と、
 前記第1の増幅器の出力、及び前記照射源の第1の強度レベルを表す信号を受けよう
 に構成された第2の増幅器と、
 前記第1の増幅器の出力、及び前記照射源の第2の強度レベルを表す信号を受けよう
 に構成された第3の増幅器とを含み、
 前記制御回路が、
 前記第2の増幅器の出力に結合された第1の入力、前記第3の増幅器の出力に結合され
 た第2の入力を有するカウンタと、
 前記カウンタに結合され、前記異なる色の発光ダイオードのそれぞれの強度に対応する
 値を記憶するレジスタと、
 前記カウンタの出力に結合されたデジタル/アナログ変換器 (DAC) と、

前記デジタル/アナログ変換器、及び前記照射源に、前記カウンタの出力に応じて前記照射源の供給電流を制御するように結合されたトランジスタとを含み、

リセット信号に基づいて、発光を行う色に対応する値が前記レジスタから前記カウンタにロードされて当該色に対応するLEDが照射を開始し、当該LEDの照射期間の終了時に当該色に対応するLEDの補正が実行されて、当該色に関する新しい値が前記レジスタに記憶される動作を各色で順次に行う、システム。

【請求項2】

前記光検出器が前記照射源の強度を検出する、請求項1に記載のシステム。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、ディスプレイに関し、特に、集積回路ディスプレイ用の照射源をオン・チップ較正するための照射源較正方法に関する。

【0002】

【従来の技術】

新たな集積回路マイクロ・ディスプレイは、反射イメージング素子に向けられた照射源を使用して、質の高い画像を再生するようにしている。典型的なカラー・マイクロ・ディスプレイは、赤、緑、及び青の発光ダイオード(LED)光源を備えているが、他の照射源も可能である。各色光源は、しばしば、均一な照射フィールドが生じるように空間的に配列された、同じ公称波長の光を発生する複数のLEDから構成される。公称では同じ仕様に合わせて製造されている市販のLEDは、一般に、ターン・オン電圧及び強度対電流特性の両方に関して、互いにかかなりの量の不整合を示す。さらに、同じ仕様に合わせて製造されたLEDの光出力は、装置のエージングや、装置の保管温度及び動作温度といった要素によって変動する可能性がある。

20

【0003】

【発明が解決しようとする課題】

あいにく、この不整合のため、各マイクロ・ディスプレイ・モジュールの照射源を製造時に較正することが必要になる。照射源は、例えば、各LEDを駆動する回路に微調整を施すか、または、ディスプレイに関連した不揮発性メモリにプログラミングを施すことによって、較正することが可能である。これらの「ユニット毎の」調整によって、各マイクロ・ディスプレイの製造コストが大幅に増大することになる。さらに、製造時の較正では、エージング及び/または温度変動による長期のLED不整合問題に対処することはできない。

30

【0004】

本発明は、このような従来の問題点を鑑みて為されたものであり、マイクロ・ディスプレイのイメージング素子を構成する装置に、照射源の連続自動較正機能を直接組み込むことができるような照射源較正方法を提供することを目的としている。

【0005】

【課題を解決するための手段】

本発明によれば、集積回路マイクロ・ディスプレイ用照射源にオン・チップ較正を施すための方法が得られる。

40

【0006】

本発明は、照射源を較正するための方法として概念化することが可能であり、この方法には、少なくとも1つの光検出器と強度検知・制御回路を有する集積回路を設けるステップと、照射源を用いて1つの光検出器を照射するステップと、光検出器を用いて前記照射源の強度を測定するステップと、該強度を前記強度検知・制御回路に伝達するステップと、前記強度検知・制御回路を用いて前記照射源を所定のレベルに調整するステップとが含まれている。

【0007】

【発明の実施の形態】

50

以下の説明には、個別構成要素及び回路ブロックに対する言及が含まれるが、マイクロ・ディスプレイ用照射源をオン・チップ較正するためのシステム及び方法の部分は、単一シリコン・ダイ上において実施可能である。さらに、以下の説明では、反射マイクロ・ディスプレイに言及するが、本発明は、それに限定するわけではないが、放射ディスプレイを含む他のタイプのディスプレイにも等しく適用可能である。

【0008】

次に図面を参照すると、図1は、本発明に従って構成された、照射源12a及び12b、マイクロ・ディスプレイ装置14、及び強度検知・制御回路50を含むマイクロ・ディスプレイ・システム10を示す概略図である。マイクロ・ディスプレイ装置14は、その開示が参考までに本明細書において援用されている、1998年4月30日に提出され、出願番号09/070,487(特開平11-338402号)が付与された、「Electro-Optical Material-Based Display Device Having Analog Pixel Drivers」と題された、同時係属の米国特許出願の開示内容に従って構成されている。上述のマイクロ・ディスプレイ装置14の場合、照射源12a及び12bは、マイクロ・ディスプレイ装置14から遠隔の場所にあり、基板を使用して、装置を見る者に光を向けるマイクロ・ディスプレイ装置14を照射するために用いられる。マイクロ・ディスプレイ装置14には、照射源12a及び12bによって照射される図示しないピクセル・アレイを有するイメージング・アレイ16が含まれている。照射源12a及び12bは、発光ダイオード(LED)とすることが可能である。本実施形態では、LEDを用いて、イメージング・アレイ16を照射するように示されているが、本発明の概念に従って、他の照射源を使用することも可能である。

【0009】

本発明によれば、マイクロ・ディスプレイ装置14には、照射源12a及び12bの連続オン・チップ較正を可能にする強度検知・制御回路50が含まれている。マイクロ・ディスプレイ装置14は、例えば、集積回路とすることが可能である。強度検知・制御回路50は、各種電子回路を含んでおり、照射源12a及び12bの強度に関する、光検出器11a及び11bからの入力を受ける。光検出器11a及び11bは、1998年6月23日にBaumgartner他に対して発行された、「LOW DIFFERENTIAL LIGHT LEVEL PHOTORECEPTORS」と題された米国特許第5,769,384号の開示内容に従って構成されている。2つの照射源12a及び12bと、2つの光検出器11a及び11bを用いて説明されているが、本発明の概念は、使用される照射源及び光検出器の数をもっと多いか、または、少ないシステムにも適用可能である。さらに、照射源が一時的に変調される場合、センサ数を照射源数に対して増減させることが可能である。実際の実施形態では、イメージング・アレイ16は、例えば、1024×768ピクセル(画素)から構成されている。しかしながら、イメージング・アレイ16は、他の任意の許容可能な2次元ピクセル配列から構成することも可能である。

【0010】

マイクロ・ディスプレイ・システム10において、各光検出器は、照射源との整合が図られている。上述のように、光検出器と照射源との整合を図ることは必要ではない。光検出器及び照射源は、図示のためにそのように描かれている。例示の実施形態の場合、光検出器11a及び11bは、それぞれ、照射源12a及び12bの強度を測定するために用いられている。測定された強度は、接続17を介して、強度検知・制御回路50に伝達される。強度検知・制御回路50は、マイクロ・ディスプレイ装置14に配置されており、マイクロ・ディスプレイ装置14に入射する光強度をシステムの指定レベルに保つため、必要に応じて、接続18を介して、照射源12a及び照射源12bに対する駆動電流を増減させる働きをする。強度検知・制御回路50については、図3を参照しながらさらに詳細に後述することにする。コントローラ51は、強度検知・制御回路50にタイミング信号及び制御信号を供給する。

【0011】

本発明の利点の1つは、強度検知・制御回路50及びコントローラ51は、同時に、また

10

20

30

40

50

、イメージング・アレイ 16 の製作に使用されるのと同じ製作プロセスを使用して製作することが可能であり、従って、本発明の構成に必要な資源が最小限に抑えられるということである。さらに、強度検知・制御回路 50 及びコントローラ 51 は、同じ基板上にイメージング・アレイ 16 と一体化して製作することが可能である。

【0012】

上述の理由から、各照射源の強度を較正し、制御する能力を備えることが望ましい。例えば、赤、緑、及び青の LED を備えたカラー・ディスプレイ・システムの場合、赤、緑、及び青の各 LED の出力を較正して、組み合わせると、それらの出力によって白色光が形成されるようにするのが望ましい場合もある。この例では、各 LED を較正して、適切な光の強度が得られない限り、赤、緑、及び青の光を組み合わせても、所望の白色光を得ることはできない。ホワイト・バランスは、白色光の全ての強度において維持されるべきである。例えば、3つの LED 全てのバランスがとれない限り、各 LED の温度変動による光強度の変化のために、ホワイト・バランスの正しくない白色光が生じる可能性がある。図 2 は、本発明を示す略機能ブロック回路図である。

10

【0013】

本発明によれば、電流を発生するフォトダイオードとして概略が示されているが、それに入射する光を電気信号に変換することができる任意のデバイスとすることが可能な光検出器 11a は、LED 12a からの光を受ける。光検出器 11a は、LED 12a からそれに入射する光子数に比例した電流を発生する。この例においては積分器として構成されている演算増幅器 22 は、光検出器 11a から電流を受け取り、指定の時間にわたって積分を行い、接続 26 に出力電圧を発生させる。この電圧は、光検出器 11a に入射する光の強度に比例しており、光検出器 11a によって供給される電荷を表している。

20

【0014】

積分器 22 の出力は、コンパレータ 27a 及び 27b に供給される。この値は、測定期間にわたる光検出器における平均光強度を表している。コンパレータ 27a 及び 27b は、接続 26 の信号値と設定値 VSET の比較を行うウィンドウ・コンパレータを構成している。設定値は、照射源、この場合、LED 12a の所望の強度を表すアナログ値である。接続 29 を介してコンパレータ 27b に供給される設定値には、値 VSET にオフセット電圧値 V を加えた値が含まれており、これを使用して、照射源の調整が行われない範囲が判定される。設定値を調整することによって、ディスプレイの輝度を制御することが可能である。

30

【0015】

コンパレータ 27a は、積分器 22 から接続 26 を介して供給される LED 12a の測定強度と、接続 28 を介した VSET 信号によって表される所望の強度とを比較する。これら 2つの信号の相対値に基づいて、コンパレータ 27a の出力は、論理的に高または論理的に低になる。例えば、測定強度を表す電圧が、VSET 値より低い場合、コンパレータ 27a の出力は、論理的に高になる。逆に、測定強度を表す電圧が、設定値 VSET、すなわち、所望の強度より高い場合、コンパレータ 27a の出力は、論理的に低になる。コンパレータ 27b は、コンパレータ 27a とは逆の意味の働きをする。

40

【0016】

回路の残りの部分について述べる前に、コンパレータ 27b に供給される設定値 $VSET + V$ の機能について簡単に説明しておくことにする。本質的に、コンパレータ 27a 及び 27b は、ウィンドウ・コンパレータを構成している。これは、積分器 22 の出力電圧範囲には、設定値 VSET にオフセット電圧 V が加算されることによって形成される領域が含まれており、その領域内では、コンパレータ 27a 及び 27b による出力は、両方も、論理的に高にならないということの意味している。ウィンドウ・コンパレータが用いられるのは、測定強度を表す電圧が設定値 VSET か、または、それに近い場合、LED 12a の強度を補正するのは望ましくないためである。

【0017】

接続 31 を介したコンパレータ 27a の出力、及び、接続 32 を介したコンパレータ 27

50

bの出力は、カウンタ34に供給される。接続31を介した論理的高信号によって、カウンタ34はインクリメントし、接続32を介した論理的高信号によって、カウンタ34はデクリメントする。コンパレータ27aによっても、コンパレータ27bによっても、論理的高出力が得られない場合、すなわち、積分器22の出力が、設定値VSETからVの範囲内にある場合、カウンタ34の状態は不変のままである。

【0018】

説明のため、LED12aによって生じる光の強度が、光検出器11aによる測定時に低すぎたと仮定する。このような場合、接続26を介してコンパレータ27aに供給される積分器22の出力は、接続28における設定値VSETより低くなる。この状態は、コンパレータ27aの出力が論理的高になり、その結果、カウンタ34がインクリメントすること
10
を表している。カウンタ34がインクリメントすると、カウンタ34の出力36によって、接続36を介してDAC(デジタル/アナログ変換器)37に供給されるデジタル値が増加することになる。接続36の信号は、照射源12aの駆動に用いられる電流を表すnビットのデジタル・ワードである。接続38を介したDAC37のアナログ出力は、電流源MOSFETトランジスタ39を介してLED12aを直接駆動する。従って、DAC37の出力が増大するにつれて、トランジスタ39を流れる電流が増加し、よって、LED12aによって生じる光の強度が増すことになる。

【0019】

あるいはまた、LED12aによって生じる光が明るすぎる場合には、積分器22の出力は、接続28における設定値VSETを超えることになり、従って、積分器22の出力が
20
VSET+Vの値を超えると、コンパレータ27aの出力は論理的低になり、コンパレータ27bの出力は論理的高になる。LED12aによって生じる光が明るすぎる上述の例の場合、接続32におけるコンパレータ27bの出力は、論理的高になる。これにより、カウンタ34はデクリメントする。接続36におけるカウンタ34の出力がデクリメントすると、DAC37に対する入力
は減少する。これにより、DAC37は、LED12aを流れる電流量を減少させ、従って、LED12aによって生じる光の強度が低下する。

【0020】

最後に、LED12aがほぼ所望の明るさであれば、積分器22の出力は、設定値VSETからVの範囲内に含まれ、コンパレータ27aの出力も、コンパレータ27bの出力
30
も論理的高にはならない。このような場合、カウンタ34の出力及び回路の動作状態は、不変のままである。

【0021】

図3は、図1のオン・チップ較正回路の第1の実施形態を示す概略ブロック回路図である。図3には、それぞれ、単一LEDの強度を制御する、2つのチャンネルを使用する強度検知・制御回路50が例示されている。チャンネル1には、LED12a、図1の光検出器11a、積分器57a、トランジスタ54a及び72a、カウンタ82a、DAC(デジタル/アナログ変換器)86a、及びトランジスタ88aが含まれている。チャンネル2には、LED12b、図1の光検出器11b、積分器57b、トランジスタ54b及び72b、カウンタ82b、DAC86b、及びトランジスタ88bが含まれている。コン
40
パレータ78a及び78bは、両チャンネルに共通であり、後述することにする。さらに、コントローラ51、ラッチ64、及びDAC67も、両チャンネルに共通である。留意すべきは、2つのチャンネルを用いて示されているが、強度検知・制御回路50を用いて、多くの追加照射源及び光検出器を制御することも可能である、ということである。さらに、光検出器11a及び11bと照射源12a及び12bは、図3においては強度検知・制御回路50の一部として概略が示されているが、必ずしも物理的にその内部に配置されるとは限らない。

【0022】

本発明によれば、電流を発生するフォトダイオードとして概略が示されているが、それに
50
入射する光を電気信号に変換することができる任意のデバイスとすることが可能な光検出

器 1 1 a は、L E D 1 2 a から光を受ける。光検出器 1 1 a は、L E D 1 2 a からそれに入射する光子数に比例した電流を発生する。この例においては積分器として構成されている演算増幅器 5 7 a は、光検出器 1 1 a から電流を受け取り、指定の時間にわたって積分を行い、接続 5 5 a に出力電圧を発生させる。この電圧は、光検出器 1 1 a に入射する光の強度に比例している。測定サイクルを開始するため、リセット信号が、接続 5 2 a を介して、コントローラ 5 1 からリセット・トランジスタ 5 4 a に加えられる。コントローラ 5 1 は、強度検知・制御回路 5 0 の要素に対してタイミング信号及び制御信号を供給する装置である。リセット・トランジスタ 5 4 a は、金属酸化物半導体電界効果トランジスタ (M O S F E T)、または、コントローラ 5 1 から制御信号を受けると、コンデンサ 5 6 a を短絡させることが可能な他の任意のデバイスとすることが可能である。コンデンサ 5 6 a を短絡させると、光検出器 1 1 a が L E D 1 2 a から光を受ける前に、積分器 5 7 a の出力がゼロにリセットされる。

10

【 0 0 2 3 】

同様に、光検出器 1 1 b は、L E D 1 2 b から光を受けて、光検出器 1 1 b に入射する光子数に比例した電流を発生し、この電流を積分器 5 7 b に供給する。積分器 5 7 b は、上述の方法と同様の方法で、接続 5 2 b を介してコントローラ 5 1 からリセット・トランジスタ 5 4 b に供給されるリセット信号によってリセットされると、光検出器 1 1 b から接続 5 5 b を介して供給される電流を表す電圧を発生する。

【 0 0 2 4 】

積分器 5 7 a 及び 5 7 b が、光検出器 1 1 a 及び 1 1 b に入射する光に応じて発生される電流を測定している時間に、設定値がラッチ 6 4 にロードされる。設定値は、照射源、この場合、L E D 1 2 a 及び 1 2 b の所望の強度を表すデジタル値である。設定値は、ユーザまたはシステムによる定義が可能であり、固定値を表す。例えば、設定値の調整によって、ディスプレイをより明るく、または、より暗くすることが可能である。この調整は、コントローラ 5 1 に対する図示しないユーザ・インターフェイスを用いて実行可能である。コントローラ 5 1 に記憶され、適時にラッチ 6 4 にロードされるデフォルト時設定値を設けることも可能である。接続 6 1 を介して受け取られる設定値は、接続 5 9 を介したコントローラ 5 1 からのロード信号、及び、接続 6 2 を介したコントローラ 5 1 からのイネーブル信号が受け取られると、ラッチ 6 4 にロードされる。設定値が固定のままであれば、ラッチ 6 4 に新たな設定値がロードされることはない。

20

30

【 0 0 2 5 】

接続 6 6 を介したラッチ 6 4 の出力は、設定値であり、D A C (デジタル / アナログ変換器) 6 7 に供給される。接続 6 8 を介した D A C 6 7 のアナログ出力電圧 V S E T は、接続 6 6 のデジタル設定値のアナログ表現である。接続 6 9 を介した D A C 6 7 のもう一つの出力 V S E T + V は、図 2 を参照して上述したように、接続 6 6 の設定値にあるオフセット電圧を加えた値のアナログ表現である。

【 0 0 2 6 】

次に、トランジスタ 7 2 a と 7 2 b のいずれが、接続 9 1 a または 9 1 b を介したコントローラ 5 1 からの C H 1 _ _ A C T I V E 信号または C H 2 _ _ A C T I V E 信号によってアクティブとなるかによって、コンパレータ 7 8 a 及び 7 8 b は、接続 7 1 を介した積分器 5 7 a の出力または接続 7 4 を介した積分器 5 7 b の出力と、接続 6 8 の設定値 V S E T 及び接続 6 9 の V S E T + V 値との比較を行う。コンパレータ 7 8 a 及び 7 8 b の機能は、上述のコンパレータ 2 7 a 及び 2 7 b の機能と同様である。

40

【 0 0 2 7 】

次に、チャンネル 1 がアクティブである場合、すなわち、コントローラ 5 1 によって接続 9 1 a を介してトランジスタ 7 2 a が起動された場合の、強度検知・制御回路 5 0 の動作について述べることにする。チャンネル 2 がアクティブである場合の動作は同様であり、説明を控えることにする。コンパレータ 7 8 a は、接続 7 6 を介して積分器 5 7 a の出力を受け、接続 6 8 を介して D A C 6 7 の V S E T 出力を受ける。コンパレータ 7 8 a は、積分器 5 7 a からトランジスタ 7 2 a を経て接続 7 6 によって供給される、L E D 1 2 a

50

の測定強度を表す電圧と、DAC 67から接続68を介して受けるVSET信号によって表される所望の強度とを比較する。これら2つの信号の相対値に従って、コンパレータ78aの出力は、論理的な高または論理的な低になる。例えば、接続68を介したVSET値が、接続76の測定強度を表す電圧値より高い場合、コンパレータ78aの出力は、論理的な高になる。逆に、接続76の測定強度を表す電圧が、接続68を介した所望の強度より高い場合、コンパレータ78aの出力は、論理的な低になる。コンパレータ78bは、コンパレータ78aとは逆の意味の働きをする。コンパレータ78a及び78bは、チャンネル間の不整合を最小限に抑えるため、両チャンネルに共通である。コンパレータ78a及び78bは、固有のオフセットを有しているため、同じコンパレータを用いることによって、全チャンネルのオフセットが同じになり、従って、チャンネル間の不整合が最小限に抑えられる。

10

【0028】

DAC 67によって生じる設定値VSET及びVSET + Vの機能は、上述のものと同様であり、反復は控えることにする。

【0029】

次に、カウンタ82a及び82bの動作に関する説明に戻ると、カウンタ82aは、コントローラ51から接続79aを介して更新信号を受けると、論理的な高が接続81aのコンパレータ78aの出力に生じるか、あるいは、接続81bのコンパレータ78bの出力に生じるかを判定する。同様に、カウンタ82bは、コントローラ51から接続79bを介してその更新信号を受けると、論理的な高が接続81aのコンパレータ78aの出力に生じるか、あるいは、接続81bのコンパレータ78bの出力に生じるかを判定する。論理的な高がカウンタ82aまたは82bの接続81aに生じる場合、カウンタ82a及び82bは、それぞれの更新信号に応答してインクリメントする。逆に、論理的な高信号が接続81bに生じる場合、カウンタ82a及び82bは、それぞれの更新信号に応答してデクリメントする。図2を参照して上述したように、コンパレータ78aも78bも論理的な高を出力しない場合、すなわち、積分器57a及び57bの出力が、設定値VSETからVの範囲内にある場合、カウンタ82a及び82bの状態は不変のままである。

20

【0030】

あるいはまた、コンパレータ78a及び78b、及びカウンタ82aの代わりに、その出力によってカウンタのアップ/ダウン入力が駆動される単一のコンパレータを使用することも可能である。この構成の場合、LED 12aによって生じる光の強度は、設定値に対応する強度のあたりで揺動する。このような構成は、連続した更新信号間の時間間隔が十分に短ければ、許容し得る場合もある。DAC及びカウンタの分解能が十分であれば、単一のコンパレータを使用することも可能である。

30

【0031】

コンパレータ78a及び78b、及びカウンタ82aの動作を説明するため、LED 12aによって生じる光が、光検出器11aによる測定時に、暗すぎるものと仮定する。このような場合、接続76を介してコンパレータ78aに供給される積分器57aの出力は、接続68の設定値VSETより低くなる。この状態は、コンパレータ78aの出力が論理的な高になり、その結果、カウンタ82aはコントローラ51から更新信号を受けるとインクリメントするということを表している。カウンタ82aがインクリメントすると、カウンタ82aの出力84aによって、接続84aを介してDAC 86aに供給されるデジタル値が大きくなる。接続84aの信号は、LED 12aを駆動する電流を表すnビットのデジタル・ワードである。接続87aを介したDAC 86aのアナログ出力は、電流源MOSFETトランジスタ88aを介してLED 12aを直接駆動する。従って、DAC 86aの出力が増大するにつれて、電流 I_{LED} も増大し、この結果、LED 12aが明るさを増す。

40

【0032】

あるいはまた、LED 12aによって生じる光が明るすぎる場合には、積分器57aの出力は接続68aの設定値VSETより高くなり、その結果、コンパレータ57aの出力が

50

V_{SET+} V の値より高ければ、コンパレータ78aの出力は論理的低になり、コンパレータ78bの出力は論理的高になる。LED12aが明るすぎる上述の例の場合、接続81bにおけるコンパレータ78bの出力は論理的高になり、この結果、カウンタ82aの出力はデクリメントする。接続84aにおけるカウンタ82aの出力がデクリメントすると、DAC86aに対する入力新たな更新信号に応じて減少し、このため、DAC86aはLED12aを流れる電流 I_{LED} の量を減少させ、その結果、LED12aの強度は低下する。

【0033】

接続89aを介したDAC86aに対するLED1__ON入力、及び接続89bを介したDAC86bに対するLED2__ON入力が、コントローラ51から送り出される。これらの信号によって、各LEDのオン/オフ・タイミングが決定される。

10

【0034】

次に、図2を参照して上述したDAC67の出力 V_{SET} 及び V_{SET+} V に関する説明に戻ると、LED12aを流れる電流の調整も、LED12bを流れる電流の調整も行われないウィンドウすなわち範囲を有することが望ましいので、接続69におけるDAC67の出力にわずかな電圧オフセットが加えられる。換言すると、測定強度値に対応する電圧が、 V 値によって決まる、設定値 V_{SET} を超える規定範囲内にある場合には、強度調整は望ましくない。積分器57a及び57bの出力は、それぞれ、無限数の異なるレベルを有することが可能なアナログ値であるため、この範囲の使用が望ましい。また、DAC67の出力もアナログ値である。これら2つの値はコンパレータ78a及び78bによって比較されるので、 V_{SET} を超えるオフセット電圧が含まれていない限り、回路は積分器57a及び57bからの測定強度値とDAC67の設定値 V_{SET} の間で絶えず揺動することになりそうである。このような場合、望ましくない量のフリッカが、マイクロ・ディスプレイ装置を見る者に視認される可能性がある。

20

【0035】

説明を加えると、接続68におけるDAC67の値 V_{SET} がコンパレータ57aの出力より高い場合、カウンタ82aはインクリメントし、LED12aの明るさが増す。接続68における V_{SET} 値が積分器57aの出力より低い、量 V を超えるほど低くない場合、コンパレータ78bの出力は状態を変化させない。 V 値は、固定値とすることもできるし、あるいは、実際には、ユーザが決めることも可能である。 V の値によって、調整が施されないウィンドウが規定され、その結果、マイクロ・ディスプレイ装置を見る者に視認されるフリッカの量が減少する。

30

【0036】

全チャンネルの測定が1フレームの時間期間内に行われるように、時間多重化を施して、ディスプレイ装置によって表示されるビデオ信号の全てのフレーム毎に1回ずつ、LEDの測定を実施することが可能である。換言すると、積分値を比較し、カウンタのインクリメントまたはデクリメントを行うステップが、1フレームの時間期間より短い時間内に行われることになる。数フレーム後、カウンタ82a及び82bによって出力される値は、LED12a及び12bを要求される強度に設定する値に収束することになる。言及しておくべきは、DAC67及びDAC86a及び86bは単調(monotonic)であることが望ましい、すなわち、入力における各ビットの増減毎に、各DACの出力は入力の増大と同じ方向において増減することが望ましいという点である。

40

【0037】

DAC86a及び86bは、その線形要求を緩和することができるように、フィードバック・ループに配置されている。さらに、DAC67は、その正確度要求も緩和することができるように、2つのチャンネル間で共用されている。図3に描かれた2つのチャンネルを正確に整合させるためには、積分器57a及び57bのオフセットが最小限であり、コンデンサ56a及び56bが整合し、所定の照射強度に対する光検出器11a及び11bの出力が整合することが望ましい。上述のように、コンパレータは固有のオフセットを有しているので、同じコンパレータを用いると、全チャンネルのオフセットが同じになり、

50

従って、チャンネル間の不整合が最小限に抑えられる。

【 0 0 3 8 】

本発明が役立つもう1つの状況は、周囲光の条件を補償することが望ましい場合である。LEDのオフ時間中に、光検出器11a及び11bを用いて、光強度を測定することによって、周囲光の強度を導き出すことができる。これにより、測定された周囲光の強度を使用して、コンデンサ56a及び56bをプリセットすることが可能になり、その結果、周囲光の強い条件の場合には、より高い強度レベルまでLED12a及び12bを駆動することが可能になる。さらに、頭部に装着する眼鏡ディスプレイの場合、上述の周囲光検出を使用して、ディスプレイが装着されているか否かを判定することが可能である。高い周囲光レベルが検出されると、それはディスプレイがおそらく使用されていないことを表し

10

【 0 0 3 9 】

留意すべきは、図3に示した構造を複製することによって、図示の構成を追加チャンネルに拡張することが可能であるという点である。図示の構成を拡張して、カラー・ディスプレイにおいて異なる色を発生するLEDの制御を行うためには、図4を参照して後述するように、適時に適切なLEDをオンにする回路、及びカウンタに各色毎の値を保持するための回路が必要になる。光検出器及び積分器の構成は、各色毎に再使用することが可能である。波長応答のエラーは、異なる色毎の設定値によって補償することが可能である。

【 0 0 4 0 】

図4は、図1のオン・チップ較正回路の好ましい実施形態を示す概略ブロック回路図である。強度検知・制御回路100は、多色複数照射源ディスプレイ応用例において用いられている。図4に示す実施形態には、詳細には後述する赤、緑、及び青の照射源110a及び110bが含まれている。図3のものと同様の要素には同様の番号が付けられており、再度の説明は控えることにする。強度検知・制御回路100には、チャンネル1及び2に、それぞれ、読み出し/書き込み(R/W)レジスタ101a及び101bが含まれている。R/Wレジスタ101a及び101bは、M×Nレジスタである。ここで、Mは、LED111a/b、112a/b、及び114a/bによって全体として生じる色の数(この実施形態では3)であり、Nは、R/Wレジスタ101aに関連したカウンタ82aのビット幅を表している。照射源110aには、赤のLED111a、緑のLED112a、及び青のLED114aが含まれている。これらのLEDは、接続116aの電圧源VLEDとトランジスタ88aの間に並列に接続されている。照射源110bのLEDも同様に接続されている。

20

30

【 0 0 4 1 】

次に、R/Wレジスタ101a及び照射源110aの動作について説明することにする。R/Wレジスタ101b及び照射源110bの動作は同様であり、反復は控えることにする。

【 0 0 4 2 】

異なる色の光は別個に発生されるので、カウンタ82aに記憶されている、異なる色の光を発生するLEDに供給される電流を表す値は、各色毎に異なる。各LEDを使用可能にする前に、そのLEDに関して先行フレームにおいて用いられた値が、R/Wレジスタ101aから呼び出され、接続107aを介してカウンタ82aにロードされる。接続83aを介してコントローラ51からP R E S E T信号を受けると、現在の色に関して先行サイクルから得られるその色に対応する値が、R/Wレジスタ101aから読み出され、カウンタ82aにロードされる。P R E S E T信号は、積分器57a及び57bのリセットに用いられるR S T信号に対応する。次に、適時に、LEDを使用可能にし、光検出器の出力が積分される。各照射期間の終了時に、コントローラ51によって、C H 1 _ A C T I V E信号が許可されて、上述のように、補正信号の計算が可能になる。補正が実行されると、次の色に関する値がロードされる前に、新しい値がR/Wレジスタ101aに記憶される。その後、次の色に関してこのようなサイクルが繰り返される。

40

【 0 0 4 3 】

50

照射源 1 1 0 a の制御は、それぞれ、コントローラ 5 1 によってトランジスタ 1 1 8 a、1 1 9 a、または 1 2 1 a に供給される適切な R__ON、G__ON、または B__ON 信号に関連して、DAC 8 6 a から適切な信号を受けると、トランジスタ 8 8 a によって行われる。これらの信号は、それぞれ、LED 1 1 1 a、1 1 2 a、または 1 1 4 a のオン時間を制御するものであり、図 5 を参照して詳細に後述することにする。

【 0 0 4 4 】

図 5 は、図 4 のオン・チップ較正回路の動作を説明するためのタイムチャートである。

【 0 0 4 5 】

信号 R__ON 2 0 1、G__ON 2 0 2、及び B__ON 2 0 4 は、トランジスタ 1 1 8 a、1 1 9 a、及び 1 2 1 a (図 4) をアクティブにする時間に対応しており、さらに、これらのトランジスタに接続されたそれぞれの LED がオンになる時間に対応している。リセット信号 RST 2 0 6 は、接続 5 2 a を介して、コントローラ 5 1 からトランジスタ 5 4 a に供給され、CH1__ACTIVE 信号 2 0 7 及び CH2__ACTIVE 信号 2 0 8 は、それぞれ、図 3 のトランジスタ 7 2 a 及び 7 2 b に供給される。RST 信号によって、積分器 5 7 a 及び 5 7 b がリセットされ、CH1__ACTIVE 信号及び CH2__ACTIVE 信号によって、コンパレータ 7 8 a 及び 7 8 b が積分器 5 7 a 及び 5 7 b の出力を受けるときが決まる。LOAD 信号 2 9 は、接続 5 9 を介して、コントローラ 5 1 からラッチ 6 4 に供給される。

【 0 0 4 6 】

ENABLE 信号 2 1 1 が、接続 6 2 を介して、コントローラ 5 1 からラッチ 6 4 に供給されると、ラッチ 6 4 の出力を DAC 6 7 に供給することが可能になり、UPDATE 1 信号 2 1 2 及び UPDATE 2 信号 2 1 4 が、それぞれ、接続 7 9 a 及び 7 9 b を介して、カウンタ 8 2 a 及び 8 2 b に供給されると、カウンタは新たな強度値に更新される。各カウンタは、前述のように、それぞれ、接続 8 1 a 及び 8 1 b を介して供給されるコンパレータ 7 8 a 及び 7 8 b の出力が論理的に高か、論理的に低かに従って、それぞれの UPDATE 信号が表明されると、インクリメントするか、デクリメントするか、あるいは、不変のままということになる。R/W 信号 2 1 6 は、コントローラ 5 1 から、接続 1 0 4 a を介して R/W レジスタ 1 0 1 a に供給され、また接続 1 0 4 b を介して R/W レジスタ 1 0 1 b に供給される。

【 0 0 4 7 】

R/W 信号 2 1 6 が論理的に高の場合、R/W レジスタ 1 0 1 a 及び 1 0 1 b は読み出しモードになり、レジスタに記憶されている値が、それぞれ、対応するカウンタ 8 2 a 及び 8 2 b にロードされる。R/W 信号 2 1 6 が論理的に低の場合、カウンタ 8 2 a の値は R/W レジスタ 1 0 1 a に記憶され、カウンタ 8 2 b の値は R/W レジスタ 1 0 1 b に記憶される。

【 0 0 4 8 】

RegSel 1 信号 2 1 7 及び RegSel 2 信号 2 1 8 は、それぞれ、接続 1 0 2 a 及び 1 0 2 b を介して、R/W レジスタ 1 0 1 a 及び R/W レジスタ 1 0 1 b に供給される。これらの信号によって、特定色の LED について各レジスタに記憶されている値が対応するカウンタに転送される時が決まる。カラー信号 2 1 9 及び 2 2 1 は、それぞれ、接続 1 0 6 a 及び 1 0 6 b を介して、コントローラ 5 1 によって供給されるアドレスであり、R/W レジスタ 1 0 1 a 及び 1 0 1 b における M 個のワードのどれが、それぞれ、カウンタ 8 2 a 及び 8 2 b に供給されるかを決定する。このようにして、複数照射源と、照射源毎に複数の色を備えたカラー・ディスプレイの強度を連続してモニタし、調整することが可能になる。

【 0 0 4 9 】

当業者には明らかなように、本発明の原理を実質的に逸脱することなく、上述の本発明の好ましい実施形態に対して多くの変更及び変形を加えることが可能である。例えば、オン・チップ較正回路は、LED 以外の光源及びフォトダイオード以外の光検出器を備える応用例にも用いることが可能である。さらに、本発明は、N 個のカウンタ (ここで、N は色

10

20

30

40

50

の数である)と、LED駆動用DACに対する入力におけるN:1マルチプレクサとが、図4に示したR/Wレジスタの代わりに用いられるような多色の応用例においても使用される。このように、各色の専用カウンタを用いて、対応するLEDを駆動する。マルチプレクサは、適時に各色用の適切なカウンタを選択する。さらに、集積回路ディスプレイを照射している照射源の強度の測定及び調整に関して説明したが、本発明の概念は、照射源をその一部として備える集積回路に対して容易に拡張することが可能である、このような変更及び変形は、全て、前記請求項において定義された本発明の範囲内に含まれるものとする。

【0050】

以下に、本発明の実施形態を要約する。

10

1. 少なくとも1つの光検出器(11a)と強度検知・制御回路(50)を有する集積回路(14)を設けるステップと、照射源(12a)を用いて前記少なくとも1つの光検出器(11a)を照射するステップと、前記光検出器(11a)を用いて前記照射源(12a)の強度を測定するステップと、前記強度を前記強度検知・制御回路(50)に伝達するステップと、前記強度検知・制御回路(50)を用いて前記照射源(12a)を所定のレベルに調整するステップと、を有してなることを特徴とする照射源較正方法。

【0051】

2. 前記照射源(12a)が発光ダイオードであることを特徴とする上記1に記載の照射源較正方法。

20

【0052】

3. 前記照射源(12a)を調整するステップが、さらに、前記照射源(12a)に対する駆動電流(I_{LED})を増減させるステップを有していることを特徴とする上記1に記載の照射源較正方法。

【0053】

4. 前記光検出器(11a)が前記強度検知・制御回路(50)と同じ場所に配置されていることを特徴とする上記1に記載の照射源較正方法。

【0054】

5. 前記集積回路(14)が前記照射源(12a)を有していることを特徴とする上記1に記載の照射源較正方法。

30

【0055】

6. イメージング・アレイ(16)と光検出器(11a)を有する集積回路(14)と、前記イメージング・アレイ(16)に光学的に結合された照射源(12a)と、前記集積回路(14)上に設けられ、前記光検出器(11a)に結合された強度検知回路と前記照射源(12a)に結合された制御回路を有する回路(50)と、を備えてなることを特徴とする照射源較正システム(10)。

【0056】

7. 前記強度検知回路が、さらに、前記光検出器(11a)に結合された第1の増幅器(57a)と、前記第1の増幅器(57a)の出力及び前記照射源(12a)の所定の強度レベルを表す信号(68)を受けよう構成された第2の増幅器(78a)と、を有していることを特徴とする上記6に記載の照射源較正システム(10)。

40

【0057】

8. 前記集積回路(14)が前記照射源(12a)を有していることを特徴とする上記6に記載の照射源較正システム(10)。

【0058】

9. 前記制御回路が、さらに、前記第2の増幅器(78a)に結合されたカウンタ(82a)と、前記カウンタ(82a)に結合されたデジタル/アナログ変換器(86a)と、

50

前記デジタル／アナログ変換器（８６ａ）及び前記照射源（１２ａ）に結合されたトランジスタ（８８ａ）と、を有していることを特徴とする上記６に記載の照射源較正システム（１０）。

【００５９】

１０．前記照射源（１２ａ）が複数の発光ダイオード（１１１ａ、１１２ａ、１１４ａ）を有しており、前記制御回路が、さらに、前記カウンタ（８２ａ）に結合され前記複数の発光ダイオード（１１１ａ、１１２ａ、１１４ａ）のそれぞれの強度に対応する値を記憶するレジスタ（１０１ａ）を有していることを特徴とする上記９に記載の照射源較正システム（１０）。

【００６０】

【発明の効果】

上述の説明から明らかなように、本発明の照射源較正方法によれば、マイクロ・ディスプレイのイメージング素子を構成する装置に、照射源の連続自動較正機能を直接組み込むことができる。

【図面の簡単な説明】

【図１】本発明のオン・チップ較正回路を含むマイクロ・ディスプレイ・システムを示す概略図である。

【図２】本発明を示す略機能ブロック回路図である。

【図３】図１のオン・チップ較正回路の第１の実施形態を示す概略ブロック回路図である。

【図４】図１のオン・チップ較正回路の好ましい実施形態を示す概略ブロック回路図である。

【図５】図４のオン・チップ較正回路の動作を説明するためのタイムチャートである。

【符号の説明】

- １０ マイクロ・システム・ディスプレイ
- １１ａ 光検出器
- １２ａ 照射源
- １４ マイクロ・ディスプレイ装置（集積回路）
- １６ イメージング・アレイ
- ５０ 強度検知・制御回路
- ５７ａ 積分器（第１の増幅器）
- ７８ａ コンパレータ（第２の増幅器）
- ８２ａ カウンタ
- ８６ａ ＤＡＣ
- ８８ａ トランジスタ
- １０１ａ レジスタ
- １１１ａ、１１２ａ、１１４ａ ＬＥＤ

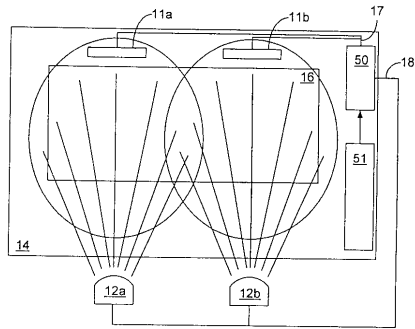
10

20

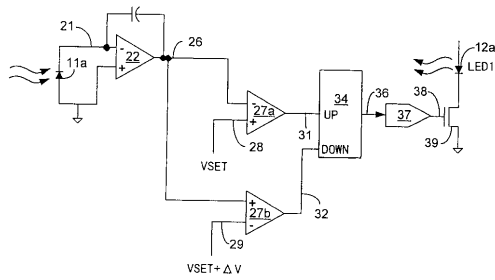
30

【図1】

10

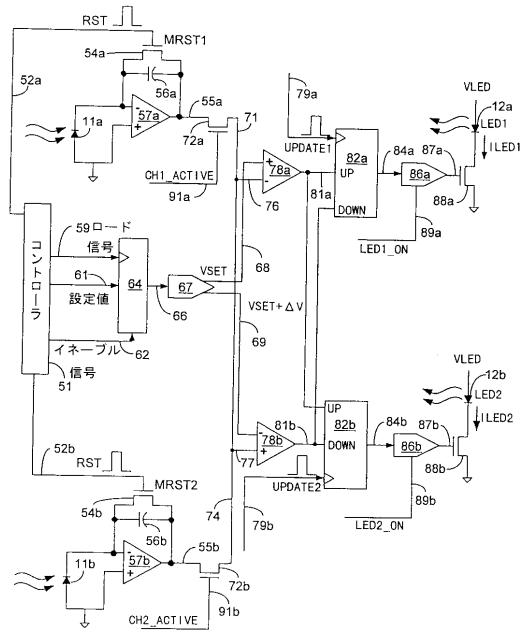


【図2】



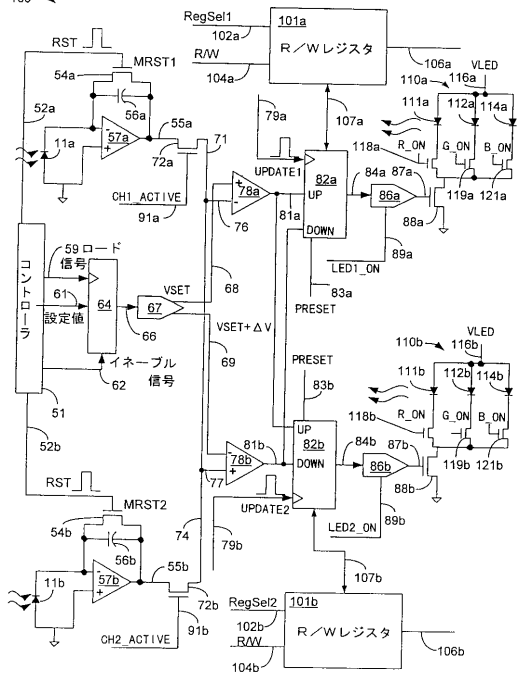
【図3】

50

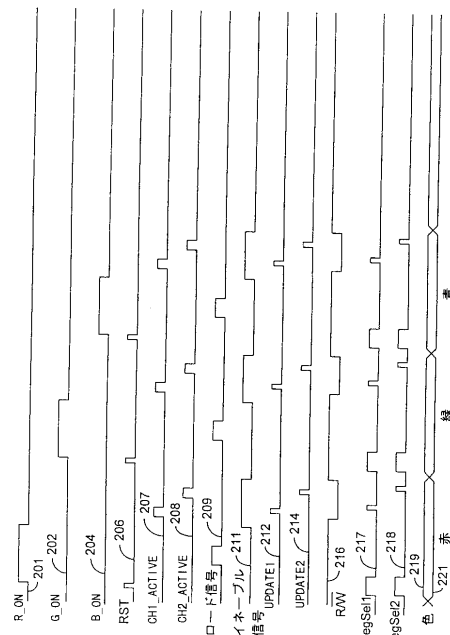


【図4】

100



【図5】



フロントページの続き

- (72)発明者 ケン・エイ・ニシムラ
アメリカ合衆国 カリフォルニア州, フレモント (番地なし)
- (72)発明者 トラビス・エヌ・ブラロック
アメリカ合衆国 バージニア州, チャーロツツビル (番地なし)

審査官 佐野 潤一

- (56)参考文献 特開平06-317777(JP,A)
特開平11-052889(JP,A)
特開平02-034817(JP,A)
特開平11-212056(JP,A)
特開平11-007001(JP,A)
特開平03-179776(JP,A)
特開平01-295228(JP,A)
特開平10-031332(JP,A)
特開平10-319330(JP,A)
特開平11-171081(JP,A)
特開昭56-106259(JP,A)
特開昭63-271224(JP,A)
特開平09-050042(JP,A)
特開平07-131742(JP,A)
特開平08-106264(JP,A)
特開平09-084036(JP,A)
特開平09-168087(JP,A)
特開平11-052484(JP,A)
特開平11-065477(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/32

G09G 3/20