



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I748722 B

(45)公告日：中華民國 110 (2021) 年 12 月 01 日

(21)申請案號：109138095

(22)申請日：中華民國 101 (2012) 年 07 月 03 日

(51)Int. Cl. : H01L29/78 (2006.01)

H01L21/336 (2006.01)

(30)優先權：2011/07/08 日本

2011-152164

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 201711531

JP 2005-057042A

JP 2007-041571A

JP 2007-123861A

JP 2007-180422A

審查人員：何立瑋

申請專利範圍項數：2 項 圖式數：10 共 74 頁

(54)名稱

半導體裝置

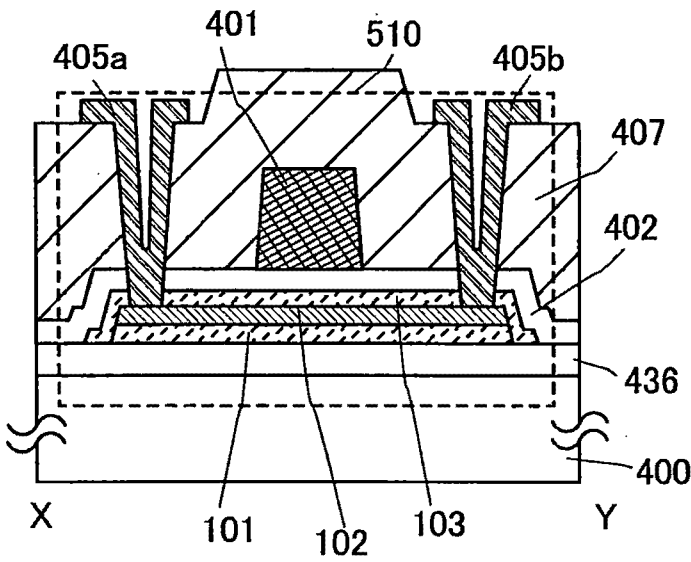
(57)摘要

本發明的一個方式的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性。本發明提供一種電晶體及包括該電晶體的半導體裝置，其中在包括氧化物半導體層的電晶體中，接觸氧化物半導體層的上面部及下面部設置有由與氧化物半導體層同一種成分構成的緩衝層。作為與氧化物半導體層接觸的緩衝層，可以使用包含選自鋁、鎵、鋯、鈦和稀土元素中的一個以上的元素的氧化物的膜。

Stable electrical characteristics and high reliability are provided for a semiconductor device including an oxide semiconductor. In a transistor including an oxide semiconductor layer, a buffer layer containing a constituent similar to that of the oxide semiconductor layer is provided in contact with a top surface and a bottom surface of the oxide semiconductor layer. Such a transistor and a semiconductor device including the transistor are provided. As the buffer layer in contact with the oxide semiconductor layer, a film containing an oxide of one or more elements selected from aluminum, gallium, zirconium, hafnium, and a rare earth element can be used.

指定代表圖：

圖 1B



- 符號簡單說明：
- 101:第一緩衝層
 - 102:氧化物半導體層
 - 103:第二緩衝層
 - 400:基板
 - 401:閘極電極層
 - 402:閘極絕緣膜
 - 405a:源極電極層
 - 405b:汲極電極層
 - 407:絕緣膜
 - 436:氧化物絕緣膜
 - 510:電晶體

I748722

發明摘要

【發明名稱】(中文/英文)

半導體裝置

SEMICONDUCTOR DEVICE

【中文】

本發明的一個方式的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性化。本發明提供一種電晶體及包括該電晶體的半導體裝置，其中在包括氧化物半導體層的電晶體中，接觸氧化物半導體層的上面部及下面部設置有由與氧化物半導體層同一種成分構成的緩衝層。作為與氧化物半導體層接觸的緩衝層，可以使用包含選自鋁、鎵、銦、鉛和稀土元素中的一個以上的元素的氧化物的膜。

【 英文 】

Stable electrical characteristics and high reliability are provided for a semiconductor device including an oxide semiconductor. In a transistor including an oxide semiconductor layer, a buffer layer containing a constituent similar to that of the oxide semiconductor layer is provided in contact with a top surface and a bottom surface of the oxide semiconductor layer. Such a transistor and a semiconductor device including the transistor are provided. As the buffer layer in contact with the oxide semiconductor layer, a film containing an oxide of one or more elements selected from aluminum, gallium, zirconium, hafnium, and a rare earth element can be used.

【代表圖】

【本案指定代表圖】：第(1B)圖。

【本代表圖之符號簡單說明】：

101：第一緩衝層

102：氧化物半導體層

103：第二緩衝層

400：基板

401：閘極電極層

402：閘極絕緣膜

405a：源極電極層

405b：汲極電極層

407：絕緣膜

436：氧化物絕緣膜

510：電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置

SEMICONDUCTOR DEVICE

【技術領域】

本發明係關於一種半導體裝置及半導體裝置的製造方法。

在本說明書中，半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路以及電子裝置都是半導體裝置。

【先前技術】

使用形成在具有絕緣表面的基板上的半導體薄膜構成電晶體的技術受到關注。該電晶體被廣泛地應用於如積體電路（IC）及影像顯示裝置（顯示裝置）等的電子裝置。作為可以應用於電晶體的半導體薄膜，矽類半導體材料被廣泛地周知。但是，作為其他材料，氧化物半導體受到關注。

例如，已知作為電晶體的啟動層使用電子載子濃度低於 $10^{18}/\text{cm}^3$ 的包含銦（In）、鎵（Ga）及鋅（Zn）的非晶氧化物的電晶體（參照專利文獻 1）。

雖然使用氧化物半導體的電晶體的工作速度比使用非

晶矽的電晶體的工作速度快且與使用多晶矽的電晶體相比更容易製造，但是有如下問題：使用氧化物半導體的電晶體的電特性容易變動，其可靠性低。例如，在比較光照射下的 BT 測試的前後的電晶體時，電晶體的臨界電壓變動 1V 以上。

[專利文獻 1] 日本專利申請公開第 2006-165528 號公報

【發明內容】

鑒於上述問題，本發明的一個方式的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性。

所公開的發明的一個方式是一種半導體裝置，包括：氧化物半導體層；以及夾氧化物半導體層設置的第一緩衝層及第二緩衝層。作為第一緩衝層及第二緩衝層，可以使用包含選自鋁、鎵、銦、鉛和稀土元素中的一個以上的元素的氧化物的膜。更明確地說，例如可以採用以下結構。

本發明的一個方式是一種半導體裝置，包括：第一緩衝層；接觸第一緩衝層上設置的氧化物半導體層；覆蓋氧化物半導體層的側面並接觸氧化物半導體層上設置的第二緩衝層；設置在第二緩衝層上的閘極絕緣膜；隔著閘極絕緣膜與氧化物半導體層重疊的閘極電極層；設置在閘極電極層上的具有開口部的絕緣膜；以及設置在絕緣膜上的藉由開口部與氧化物半導體層電連接的源極電極層及汲極電

極層，其中第一緩衝層和第二緩衝層都包含選自鋁、鎵、銦、鉛和稀土元素中的一個以上的元素的氧化物。

在作為與氧化物半導體層接觸的絕緣層使用包含 IVA 族元素如矽的氧化矽膜時，因為其與氧化物半導體材料之間的配位數的不同，所以氧化物半導體層與氧化矽膜的界面不容易穩定，這會導致形成界面態。在本發明的一個方式的電晶體中，藉由使用由與氧化物半導體層同一種成分構成的氧化物作為與氧化物半導體層接觸的緩衝層，可以抑制在氧化物半導體層與緩衝層的界面形成界面態，而可以得到具有高電特性和高穩定性的電晶體。

另外，本發明的另一個方式是一種半導體裝置，包括：第一緩衝層；接觸第一緩衝層上設置的氧化物半導體層；覆蓋第一緩衝層的側面及氧化物半導體層的側面並接觸氧化物半導體層上設置的第二緩衝層；設置在第二緩衝層上的閘極絕緣膜；隔著閘極絕緣膜與氧化物半導體層重疊的閘極電極層；設置在閘極電極層上的具有開口部的絕緣膜；以及設置在絕緣膜上的藉由開口部與氧化物半導體層電連接的源極電極層及汲極電極層，其中第一緩衝層和第二緩衝層都包含選自鋁、鎵、銦、鉛和稀土元素中的一個以上的元素的氧化物。

另外，在上述任一半導體裝置中，較佳的是，氧化物半導體層的至少一部分包括其氧含量相對於結晶狀態下的化學計量比過剩的區域。

較佳的是，氧化物半導體層為結晶半導體層。在本說

明書等中，結晶氧化物半導體層是指包含結晶而具有結晶性的氧化物半導體層。結晶氧化物半導體層中的結晶狀態既可為結晶軸的方向無序的狀態，又可為具有固定的配向性的狀態。

另外，在本說明書中所公開的發明的一個方式中，作為結晶氧化物半導體層，可以使用 CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor，即 c 軸配向結晶氧化物半導體) 膜。

CAAC-OS 膜不是純粹的單晶，也不是純粹的非晶。CAAC-OS 膜是具有結晶部及非晶部的結晶-非晶混合相結構的氧化物半導體膜。另外，在很多情況下該結晶部分的尺寸為能夠容納於一個邊長小於 100nm 的立方體的尺寸。另外，在使用透射電子顯微鏡 (TEM: Transmission Electron Microscope) 觀察時的影像中，不能確認到包含在 CAAC-OS 膜中的晶界 (也稱為晶粒邊界 (grain boundary))。因此，在 CAAC-OS 膜中，起因於晶界的電子遷移率的降低得到抑制。

包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時具有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。另外，在不同結晶部之間，a 軸及 b 軸的方向可以分別不同。在本說明書中，當只記載“垂直”時，包括 85°以上

且 95° 以下的範圍。另外，當只記載“平行”時，包括 -5° 以上且 5° 以下的範圍。

另外，在 CAAC-OS 膜中，結晶部的分佈也可以不均勻。例如，在 CAAC-OS 膜的形成過程中，在從氧化物半導體膜的表面一側進行結晶生長時，與被形成面近旁相比，有時在表面近旁結晶部所占的比例高。另外，藉由對 CAAC-OS 膜添加雜質，有時在該雜質區中結晶部產生非晶化。

因為包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀（被形成面的剖面形狀或表面的剖面形狀）朝向彼此不同的方向。另外，結晶部的 c 軸方向是平行於形成 CAAC-OS 膜時的被形成面的法線向量或表面的法線向量的方向。結晶部分藉由進行成膜或進行成膜後的加熱處理等的晶化處理來形成。

藉由將 CAAC-OS 膜用於電晶體，可以進一步抑制因可見光或紫外光的照射而引起的電晶體的電特性的變動，而得到高可靠性半導體裝置。

較佳的是，在上述任一半導體裝置中，氧化物半導體層中的不與閘極電極層重疊的區域包含摻雜劑。藉由採用這種結構，使氧化物半導體層具有隔著閘極絕緣膜與閘極電極層重疊的通道形成區，並具有在通道長度方向上夾有該通道形成區的一對低電阻區。

藉由形成包括在通道長度方向上夾有通道形成區的低電阻區的氧化物半導體層，可以使該電晶體實現高導通特性（如導通電流及場效應遷移率）、高速工作以及高速回應。另外，因為低電阻區自對準地形成而不與閘極電極層重疊，所以可以減小寄生容量。減小寄生電容有助於減小整個半導體裝置的耗電量。

較佳的是，低電阻區中的摻雜劑的濃度為 $5 \times 10^{18}/\text{cm}^3$ 以上 $1 \times 10^{22}/\text{cm}^3$ 以下。

另外，在本說明書等中，“上”這一詞不侷限於構成要素的位置關係為“直接在 xx 之上”。例如，“閘極絕緣層上的閘極電極”包括在閘極絕緣層與閘極電極之間包括其他構成要素的情況。另外，“下”的用語也與上述同樣。

另外，在本說明書等中，“電極”或“佈線”這一詞不在功能上限定其構成要素。例如，有時將“電極”用作“佈線”的一部分，反之亦然。再者，“電極”或“佈線”還包括多個“電極”或“佈線”形成為一體的情況等。

根據本發明的一個方式，可以提供包括氧化物半導體的高可靠性半導體裝置及其製造方法。

【圖式簡單說明】

在圖式中：

圖 1A 至 1C 是示出半導體裝置的一個方式的平面圖

及剖面圖；

圖 2A 至 2E 是示出半導體裝置的製程的一例的圖；

圖 3A 和 3B 是示出半導體裝置的一個方式的剖面圖；

圖 4A 至 4C 是示出半導體裝置的一個方式的平面圖及剖面圖；

圖 5A 至 5C 是示出半導體裝置的製程的一例的圖；

圖 6A 至 6C 是示出半導體裝置的一個方式及製程的一例的圖；

圖 7A 至 7C 是示出半導體裝置的一個方式的圖；

圖 8A 和 8B 是示出半導體裝置的一個方式的圖；

圖 9A 和 9B 是示出半導體裝置的一個方式的圖；

圖 10A 至 10D 是示出電子裝置的圖。

【實施方式】

以下，參照圖式對本發明的實施方式進行詳細說明。但是，本發明不侷限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是其方式和詳細內容可以被變換為各種形式。因此，本發明不應該被解釋為僅限定於以下所示的實施方式的記載內容中。

另外，在以下說明的本發明的結構中，在不同圖式之間共同使用同一符號表示同一部分或具有同樣功能的部分而省略其重複說明。另外，有時使用同一陰影線表示具有同樣功能的部分，而不特別附加符號。

在本說明書所說明的每個圖式中，各結構的尺寸、膜厚或者區域有時為了容易理解而放大表示。因此，本發明並不一定侷限於圖式所示的大小。

在本說明書等中，為方便起見，附加了第一、第二等序數詞，而其並不表示製程順序或疊層順序。另外，其在本說明書等中不表示用來特定發明的事項的固有名稱。

實施方式 1

在本實施方式中，參照圖 1A 至 3B 對半導體裝置及半導體裝置的製造方法的一個方式進行說明。在本實施方式中，作為半導體裝置的一例示出具有氧化物半導體層的電晶體。

圖 1A 至 1C 所示的電晶體 510 是頂閘極電晶體的一例。圖 1A 是平面圖，圖 1B 相當於沿圖 1A 中的鏈式線 XY 的剖面圖，並且圖 1C 相當於沿圖 1A 中的鏈式線 VW 的剖面圖。

如相當於通道長度方向上的剖面圖的圖 1B 所示，電晶體 510 包括設置有氧化物絕緣膜 436 的具有絕緣表面的基板 400 上的第一緩衝層 101、氧化物半導體層 102、第二緩衝層 103、閘極絕緣膜 402、閘極電極層 401、絕緣膜 407、源極電極層 405a 以及汲極電極層 405b。

在電晶體 510 中，第一緩衝層 101 形成為接觸氧化物絕緣膜 436 上的形式，而氧化物半導體層 102 形成在第一緩衝層 101 上。另外，第二緩衝層 103 覆蓋第一緩衝層

101 的側面及氧化物半導體層 102 的側面設置在氧化物半導體層 102 上。另外，第二緩衝層 103 的周緣部與氧化物絕緣膜 436 接觸。

因為第一緩衝層 101 及第二緩衝層 103 是與氧化物半導體層 102 接觸的層，所以較佳為使用由與氧化物半導體層 102 同一種成分構成的氧化物。明確地說，較佳的是，採用包含選自鋁（Al）、鎵（Ga）、銩（Zr）、鈦（Hf）等氧化物半導體層 102 的構成元素或與鋁、鎵等同一族元素的稀土元素中的一個以上的元素的氧化物的層。另外，更佳為使用這些元素中的Ⅲ族元素的鋁、鎵或稀土元素的氧化物。另外，作為稀土元素，較佳為使用釷（Sc）、釷（Y）、鈾（Ce）、釷（Sm）或釷（Gd）。這些材料與氧化物半導體層 102 的匹配性良好，由此藉由將其用於第一緩衝層 101 及第二緩衝層 103，可以得到與氧化物半導體層 102 的界面的良好狀態。另外，可以提高氧化物半導體層 102 的結晶性。

另外，因為將氧化物半導體層 102 用作電晶體 510 的啟動層，所以第一緩衝層 101 及第二緩衝層 103 的能隙需要大於氧化物半導體層 102，較佳的是，第一緩衝層 101 及第二緩衝層 103 具有絕緣性。

圖 1C 是通道寬度方向上的剖面圖。與圖 1B 同樣，在電晶體 510 的通道寬度方向上的剖面上，氧化物半導體層 102 的側面具有被第二緩衝層 103 的端部覆蓋的結構。藉由採用這種結構，可以減少氧化物半導體層 102 與閘極

電極層 401 之間的寄生通道的產生。

圖 2A 至 2E 示出電晶體 510 的製造方法的一例。

首先，在具有絕緣表面的基板 400 上依次形成氧化物絕緣膜 436、成為第一緩衝層 101 的第一緩衝膜 101a 以及成為氧化物半導體層 102 的氧化物半導體膜 102a（參照圖 2A）。

對可用作具有絕緣表面的基板 400 的基板沒有特別的限制，但是基板 400 需要至少具有能夠承受後面進行的熱處理的程度的耐熱性。例如，可以使用玻璃基板如硼矽酸鋁玻璃和硼矽酸鋁玻璃等、陶瓷基板、石英基板、藍寶石基板等。另外，作為基板 400，也可以採用矽或碳化矽等的單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板、SOI 基板等，並且也可以在這些基板上設置有半導體元件。

另外，也可以使用撓性基板作為基板 400 製造半導體裝置。在製造具有撓性的半導體裝置時，既可在撓性基板上直接形成包括氧化物半導體層的電晶體，又可在其他製造基板上形成包括氧化物半導體層的電晶體，然後將其從製造基板剝離、轉置到撓性基板上。另外，為了將其從製造基板剝離、轉置到撓性基板上，較佳為在製造基板與包括氧化物半導體層的電晶體之間設置剝離層。

藉由利用電漿 CVD 法或濺射法等並使用氧化矽、氮化矽或氮氧化矽，可以形成氧化物絕緣膜 436。氧化物絕緣膜 436 既可為單層又可為疊層。在本實施方式中，作

為氧化物絕緣膜 436 使用藉由濺射法形成的氧化矽膜。

另外，作為第一緩衝膜 101a，形成包含選自鋁、鎵、銦、鉛或稀土元素中的一個以上的元素的氧化物的膜。因為這些材料與後面形成的氧化物半導體層 102 的匹配性良好，所以藉由設置由這些材料構成的層作為與氧化物半導體層 102 接觸的層，可以得到與氧化物半導體層 102 的界面的良好狀態。另外，藉由將這些材料用於第一緩衝層 101，可以提高氧化物半導體層 102 的結晶性。

對於第一緩衝膜 101a 的製造方法沒有特別的限制，例如可以使用電漿 CVD 法或濺射法等成膜方法製造第一緩衝膜 101a。

形成在第一緩衝膜 101a 上的氧化物半導體膜既可為單層結構又可為疊層結構。另外，氧化物半導體膜既可採用非晶結構又可採用結晶結構。在氧化物半導體膜 102a 採用非晶結構時，藉由在後面的製程中對氧化物半導體層進行熱處理，可以得到結晶氧化物半導體層。使非晶氧化物半導體層結晶化的熱處理的溫度為 250℃ 以上 700℃ 以下，較佳為 400℃ 以上，更佳為 500℃ 以上，進一步佳為 550℃ 以上。另外，該熱處理也可以兼作製程中的其他熱處理。

作為氧化物半導體膜 102a 的成膜方法，可以適當地使用濺射法、MBE (Molecular Beam Epitaxy：分子束外延) 法、CVD 法、脈衝雷射沉積法、ALD (Atomic Layer Deposition：原子層沉積) 法等。另外，為了形成氧化物

半導體膜 102a，也可以使用在以大致垂直於濺射靶材表面的方式設置有多個基板表面的狀態下進行成膜的濺射裝置。

在形成氧化物半導體膜 102a 時，較佳為盡可能地降低氧化物半導體膜 102a 所包含的氫濃度。為了降低氫濃度，例如，在使用濺射法形成膜時，作為供應到濺射裝置的處理室內的氛圍氣體適當地使用：如氫、水、羥基或者氫化物等雜質被去除的高純度的稀有氣體（典型的為氫）；氧；稀有氣體和氧的混合氣體。

另外，藉由邊去除殘留在處理室內的水分邊引入去除了氫及水分的濺射氣體來形成膜，可以降低所形成的氧化物半導體層的氫濃度。較佳為使用吸附型真空泵如低溫泵、離子泵或鈦昇華泵去除殘留在處理室內的水分。另外，作為排氣裝置，也可以使用配備有冷阱的渦輪分子泵。由於在利用低溫泵進行了排氣的處理室中，如氫原子、水（ H_2O ）等的包含氫原子的化合物（較佳為還包括包含碳原子的化合物）等被排出，所以可以降低利用該處理室形成的氧化物半導體膜 102a 中含有的雜質濃度。

另外，較佳為以不暴露於大氣的方式連續形成氧化物絕緣膜 436、第一緩衝膜 101a 以及氧化物半導體膜 102a。藉由以不暴露於大氣的方式連續形成氧化物絕緣膜 436、第一緩衝膜 101a 以及氧化物半導體膜 102a，可以防止氫或水分等雜質附著於氧化物絕緣膜 436 與第一緩衝膜 101a 之間的界面及第一緩衝膜 101a 與氧化物半導體膜

102a 之間的界面。

另外，藉由在將基板 400 保持為高溫度的狀態下形成氧化物半導體膜 102a，對降低有可能包含在氧化物半導體膜 102a 中的雜質的濃度有效。另外，可以將基板 400 的加熱溫度設定為 150℃ 以上 450℃ 以下，較佳為設定為 200℃ 以上 350℃ 以下。另外，藉由在形成膜時在高溫下加熱基板，可以形成結晶氧化物半導體膜。

作為用於氧化物半導體膜 102a 的氧化物半導體，較佳為至少包含銦 (In) 或鋅 (Zn)。尤其是較佳為包含 In 及 Zn。另外，作為用來降低使用該氧化物半導體而成的電晶體的電特性的不均勻的穩定劑，除了上述元素以外較佳為還包含鎵 (Ga)。另外，作為穩定劑較佳為包含錫 (Sn)。另外，作為穩定劑較佳為包含鈦 (Hf)。另外，作為穩定劑較佳為包含鋁 (Al)。另外，作為穩定劑較佳為具有鋯 (Zr)。

另外，作為其他穩定劑，也可以包含鑰系元素的鑰 (La)、鈰 (Ce)、鐮 (Pr)、釹 (Nd)、釷 (Sm)、鎔 (Eu)、釷 (Gd)、鉕 (Tb)、鐳 (Dy)、釹 (Ho)、鉕 (Er)、鐳 (Tm)、鐳 (Yb)、鐳 (Lu) 中的任何一種或多種。

例如，作為氧化物半導體，可以使用氧化銦；氧化錫；氧化鋅；二元金屬氧化物的 In-Zn 類氧化物、Sn-Zn 類氧化物、Al-Zn 類氧化物、Zn-Mg 類氧化物、Sn-Mg 類氧化物、In-Mg 類氧化物、In-Ga 類氧化物；三元金屬氧

化物的 In-Ga-Zn 類氧化物、In-Al-Zn 類氧化物、In-Sn-Zn 類氧化物、Sn-Ga-Zn 類氧化物、Al-Ga-Zn 類氧化物、Sn-Al-Zn 類氧化物、In-Hf-Zn 類氧化物、In-La-Zn 類氧化物、In-Ce-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn 類氧化物、In-Lu-Zn 類氧化物；四元金屬氧化物的 In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-Al-Ga-Zn 類氧化物、In-Sn-Al-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物、In-Hf-Al-Zn 類氧化物。

另外，較佳為以在成膜時包含多量的氧的條件（例如，在氧為 100% 的氛圍下利用濺射法進行成膜等）形成膜，使氧化物半導體膜 102a 成為包含多量的氧（較佳為包括其氧含量相對於氧化物半導體處於結晶狀態下的化學計量比過剩的區域）的膜。

另外，作為當形成氧化物半導體膜 102a 時使用的濺射氣體，較佳為使用氫、水、羥基或氫化物等的雜質被去除了的高純度氣體。

在本實施方式中，在稀有氣體（典型的是氫）氛圍下、氧氛圍下或稀有氣體和氧的混合氛圍下，在 200℃ 以上 450℃ 以下的成膜溫度下形成氧化物半導體膜 102a，以形成作為具有結晶區的氧化物半導體的結晶氧化物半導體膜。

作為具有結晶區的氧化物半導體，例如，可以使用 CAAC-OS 膜。作為獲得 CAAC-OS 膜的方法，可以舉出三個方法。第一：在 200℃ 以上 450℃ 以下的成膜溫度下形成氧化物半導體膜，而實現大致垂直於其表面的 c 軸配向的方法。第二：在形成薄氧化物半導體膜之後，進行 200℃ 以上 700℃ 以下的熱處理，而實現大致垂直於其表面的 c 軸配向的方法。第三：在形成厚度薄的第一層之後，進行 200℃ 以上 700℃ 以下的熱處理，並形成第二層，而實現大致垂直於其表面的 c 軸配向的方法。

CAAC-OS 膜例如使用作為多晶的氧化物半導體濺射靶材，且利用濺射法形成。當離子碰撞到該濺射靶材時，有時包含在濺射靶材中的結晶區域從 a-b 面劈開，即具有平行於 a-b 面的面的平板狀或顆粒狀的濺射粒子剝離。此時，藉由該平板狀的濺射粒子保持結晶狀態到達基板，可以形成 CAAC-OS 膜。

另外，為了形成 CAAC-OS 膜，較佳為應用如下條件。

藉由降低成膜時的雜質的混入，可以抑制因雜質導致的結晶狀態的破壞。例如，可以降低存在於沉積室內的雜質（氫、水、二氧化碳及氮等）的濃度。另外，可以降低成膜氣體中的雜質濃度。明確而言，使用露點為 -80℃ 以下，較佳為 -100℃ 以下的成膜氣體。

另外，藉由增高成膜時的基板加熱溫度，在濺射粒子到達基板之後發生濺射粒子的遷移。明確而言，在將基板

加熱溫度設定為 100°C 以上且 740°C 以下，較佳為 200°C 以上且 500°C 以下的狀態下進行成膜。藉由增高成膜時的基板加熱溫度，當平板狀的濺射粒子到達基板時，在基板上發生遷移，濺射粒子的平坦的面附著到基板。

另外，較佳的是，藉由增高成膜氣體中的氧比例並對電力進行最優化，減輕成膜時的電漿損傷。將成膜氣體中的氧比例設定為 30vol.% 以上，較佳為 100vol.%。

以下，作為濺射靶材的一個例子示出 In-Ga-Zn-O 化合物靶材。

將 InO_x 粉末、 GaO_y 粉末及 ZnO_z 粉末以規定的莫耳數比混合，進行加壓處理，然後在 1000°C 以上且 1500°C 以下的溫度下進行加熱處理，由此得到作為多晶的 In-Ga-Zn-O 化合物靶材。另外， x 、 y 及 z 為任意正數。在此， InO_x 粉末、 GaO_y 粉末及 ZnO_z 粉末的規定的莫耳數比例如為 2:2:1、8:4:3、3:1:1、1:1:1、4:2:3 或 3:1:2。另外，粉末的種類及其混合比率可以根據所製造的濺射靶材適當地改變。

另外，結晶氧化物半導體可以進一步降低塊體內缺陷，藉由提高表面的平坦性，可以得到處於非晶狀態的氧化物半導體的遷移率以上的遷移率。為了提高表面的平坦性，較佳為在平坦的表面上形成氧化物半導體，明確地說，較佳的是，在平均面粗糙度 (Ra) 為 1nm 以下，較佳為 0.3nm 以下，更佳為 0.1nm 以下的表面上形成氧化物半導體。

注意，Ra 是將 JIS B0601：2001（ISO4287:1997）中定義的算術平均粗糙度擴大為三維以使其能夠應用於曲面，可以以“將從基準面到指定面的偏差的絕對值平均而得的值”表示 Ra，以如下公式 1 定義。

[公式 1]

$$Ra = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy$$

這裏，指定面是指粗糙度的檢測對象的面，並相當於由座標（ $x_1, y_1, f(x_1, y_1)$ ）（ $x_1, y_2, f(x_1, y_2)$ ）（ $x_2, y_1, f(x_2, y_1)$ ）（ $x_2, y_2, f(x_2, y_2)$ ）的 4 點所表示的四角形的區域，指定面投影在 xy 平面上的長方形的面積為 S_0 ，並且基準面的高度（指定面的平均高度）為 Z_0 。可以利用原子力顯微鏡（AFM：Atomic Force Microscope）測定 Ra。

從而，也可以對第一緩衝膜 101a 中的與氧化物半導體膜 102a 接觸而形成的區域進行平坦化處理。對於平坦化處理沒有特別的限制，可以使用拋光處理（例如，化學機械拋光（Chemical Mechanical Polishing：CMP）法）、乾蝕刻處理、電漿處理。

作為電漿處理，例如可以進行引入氬氣體來產生電漿的反濺射。

作為平坦化處理，既可以進行多次的拋光處理、乾蝕刻處理、電漿處理，又可以將上述組合。另外，當將上述

組合而進行平坦化處理時，對製程順序也沒有特別的限制，可以根據第一緩衝膜 101a 的表面的凹凸狀態適當地設定。

另外，在本實施方式中，將氧化物半導體膜 102a 形成在由與該氧化物半導體膜 102a 同一種成分構成的氧化物膜的第一緩衝膜 101a 上。由此，可以得到該兩層的界面的良好狀態，而可以提高界面附近的結晶性。

接著，藉由利用光微影製程將第一緩衝膜 101a 及氧化物半導體膜 102a 加工為島狀，形成第一緩衝層 101 及氧化物半導體層 102。

另外，也可以利用噴墨法形成用來形成第一緩衝層 101 及氧化物半導體層 102 的光阻掩罩。因為利用噴墨法形成光阻掩罩時不使用光掩模，所以可以降低製造成本。

另外，作為對第一緩衝膜 101a 及氧化物半導體膜 102a 的蝕刻，可以採用乾蝕刻和濕蝕刻中的一者或兩者。

在本實施方式中，因為使用同一掩模對第一緩衝膜 101a 及氧化物半導體膜 102a 進行蝕刻加工，所以被進行了蝕刻加工之後的第一緩衝層 101 和氧化物半導體層 102 成為其側面的端部一致的同一形狀的層。

另外，較佳的是，對氧化物半導體層 102 進行用來去除包含在該氧化物半導體層 102 中的過剩的氫（包括水及羥基）（脫水化或脫氫化）的熱處理。將熱處理的溫度設定為 300℃ 以上 700℃ 以下或者低於基板的應變點。可以

在減壓下或氮氛圍下等進行熱處理。

藉由進行上述熱處理，可以從氧化物半導體去除 n 型雜質的氫。例如，包含在被進行了脫水化或脫氫化處理之後的氧化物半導體層 102 中的氫的濃度可以為 $5 \times 10^{19}/\text{cm}^3$ 以下，較佳為 $5 \times 10^{18}/\text{cm}^3$ 以下。

另外，用於脫水化或脫氫化的熱處理只要在形成氧化物半導體膜 102a 之後且在後面形成絕緣膜 407 之前就可以在電晶體 510 的製程中的任何時序進行。但是，在使用氧化鋁膜作為第二緩衝層 103 時，較佳為在形成第二緩衝層 103 之前進行用於脫水化或脫氫化的熱處理。另外，既可進行多次的用於脫水化或脫氫化的熱處理，又可將用於脫水化或脫氫化的熱處理兼作其他加熱處理。

另外，藉由在將氧化物半導體膜 102a 加工為島狀之前進行用於脫水化或脫氫化的熱處理，可以防止包含在氧化物絕緣膜 436 中的氧由於熱處理被釋放，因此是較佳的。

另外，在熱處理中，較佳為不使氮或氦、氖、氬等稀有氣體中含有水、氫等。另外，較佳為將引入熱處理裝置中的氮或氦、氖、氬等的稀有氣體的純度設定為 6N（99.9999%）以上，較佳為設定為 7N（99.99999%）以上（即，將雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下）。

另外，可以在利用熱處理對氧化物半導體層 102 進行加熱之後，在維持其加熱溫度的狀態下或在從其加熱溫度

降溫的過程中，對相同爐內引入高純度的氧氣體、高純度的二氧化氧氣體或超乾燥空氣（使用 CRDS（cavity ring-down laser spectroscopy：光腔衰蕩光譜法）方式的露點計進行測定時的水分量是 20ppm（露點換算， -55°C ）以下，較佳的是 1ppm 以下，更較佳的是 10ppb 以下的空氣）。較佳為不使氧氣體或二氧化氧氣體包含水、氫等。或者，較佳為將引入到熱處理裝置中的氧氣體或二氧化氧氣體的純度設定為 6N 以上，較佳為 7N 以上（也就是說，將氧氣體或二氧化氧氣體中的雜質濃度設定為 1ppm 以下，較佳設定為 0.1ppm 以下）。藉由利用氧氣體或二氧化氧氣體供給由於脫水化或脫氫化處理中的雜質排出製程而同時被減少的構成氧化物半導體的主要成分材料的氧，可以使氧化物半導體層 102 高純度化並 i 型（本質）化。

藉由進行上述熱處理，也可以使包含與氧化物半導體層 102 同一種元素的第一緩衝層 101 高純度化。另外，也可以進一步提高氧化物半導體層 102 的結晶性（塊體中及與第一緩衝層 101 的界面附近的結晶性）。

接著，形成覆蓋島狀第一緩衝層 101 及島狀氧化物半導體層 102 的第二緩衝層 103（參照圖 2B）。因為第二緩衝層 103 的成膜條件與第一緩衝層 101 同樣，所以這裏省略說明。另外，利用第二光微影製程形成第二緩衝層 103，該第二緩衝層 103 與氧化物半導體層 102 重疊，並且其上面形狀寬於氧化物半導體層 102 的平面面積。因為

第二緩衝層 103 是由與氧化物半導體層 102 同一種成分構成的氧化物膜，所以可以得到該兩層的良好界面狀態。另外，可以提高氧化物半導體層 102 與第二緩衝層 103 的界面附近的結晶性。

接著，形成覆蓋第二緩衝層 103 的閘極絕緣膜 402（參照圖 2C）。

將閘極絕緣膜 402 的厚度設定為 1nm 以上 20nm 以下，並可以適當地利用濺射法、MBE 法、CVD 法、脈衝雷射沉積法、ALD 法等。另外，還可以使用在大致垂直於濺射靶材表面的方向上設置有多個基板表面的狀態下進行成膜的濺射裝置形成閘極絕緣膜 402。

作為閘極絕緣膜 402 的材料，可以使用氧化矽膜、氮化矽膜、氧氮化矽膜或氮氧化矽膜。閘極絕緣膜 402 可以採用單層結構或疊層結構。

接著，藉由電漿 CVD 法或濺射法等，在閘極絕緣膜 402 上形成閘極電極層 401（參照圖 2D）。

閘極電極層 401 的材料可以使用鉬、鈦、鉭、鎢、鋁、銅、鉻、釹、釩等金屬材料或以它們為主要成分的合金材料形成。另外，作為閘極電極層 401，可以使用以摻雜有磷等雜質元素的多晶矽膜為代表的半導體膜、鎳矽化物等矽化物膜。閘極電極層 401 既可以是單層結構，又可以是疊層結構。

另外，閘極電極層 401 的材料也可以使用銦錫氧化物、包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、

包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦鋅氧化物以及添加有氧化矽的銦錫氧化物等導電材料。另外，也可以採用上述導電材料與上述金屬材料的疊層結構。

另外，作為與閘極絕緣膜 402 接觸的閘極電極層 401 中的一層，可以使用包含氮的金屬氧化物，明確地說，包含氮的 In-Ga-Zn 類氧化物膜、包含氮的 In-Sn 類氧化物膜、包含氮的 In-Ga 類氧化物膜、包含氮的 In-Zn 類氧化物膜、包含氮的 Sn 類氧化物膜、包含氮的 In 類氧化物膜以及金屬氮化膜（InN、SnN 等）。這些膜的功函數為 5eV，較佳為 5.5eV 以上。當將這些膜用於閘極電極層時，可以使電晶體的電特性的臨界電壓向正方向漂移，從而可以實現所謂常截止的切換元件。

接著，在閘極絕緣膜 402 及閘極電極層 401 上形成絕緣膜 407。

絕緣膜 407 可以使用與閘極絕緣膜 402 同樣的材料而形成。

另外，也可以使用平坦化絕緣膜作為絕緣膜 407。作為平坦化絕緣膜，可以使用聚醯亞胺類樹脂、丙烯酸類樹脂、苯並環丁烯類樹脂等的有機材料。另外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）等。另外，也可以層疊多個由上述材料形成的絕緣膜來形成平坦化絕緣膜。

接著，在絕緣膜 407 中形成到達氧化物半導體層 102

的接觸孔（開口），並且在接觸孔中分別形成與氧化物半導體層 102 電連接的源極電極層 405a 及汲極電極層 405b（參照圖 2E）。

作為用作源極電極層及汲極電極層的導電膜，例如可以使用含有選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素的金屬膜或以上述元素為成分的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）等。另外，還可以在 Al、Cu 等的金屬膜的下側和上側中的一者或兩者上層疊 Ti、Mo、W 等的高熔點金屬膜或它們的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）。另外，也可以使用於源極電極層 405a 及汲極電極層 405b 的導電膜包含磷或硼等摻雜劑。

藉由上述製程，可以形成電晶體 510。

圖 3A 至 4C 示出具有與電晶體 510 不同的結構的本實施方式的電晶體的結構。另外，因為圖 3A 至 4C 所示的電晶體只有一部分與上述電晶體 510 不同，所以為了簡化而使用同一符號進行說明，這裏省略同一部分的詳細的說明。

圖 3A 所示的電晶體 520 具有如下結構：在將第一緩衝膜 101a 及氧化物半導體膜 102a 加工為島狀時，使用同一掩模（或者，以被加工而成的島狀第一緩衝層 101 及島狀氧化物半導體層 102 為掩模）將氧化物絕緣膜 436 的一部分蝕刻而減薄。在電晶體 520 中，氧化物絕緣膜 436 的與島狀第一緩衝層 101 及島狀氧化物半導體層 102 重疊的

區域的厚度比其他區域（不與島狀第一緩衝層 101 及島狀氧化物半導體層 102 重疊的區域）厚。藉由在加工為島狀第一緩衝層 101 及島狀氧化物半導體層 102 時蝕刻氧化物絕緣膜 436 的一部分，可以去除氧化物半導體層 102 的殘渣等蝕刻殘留物，以降低洩漏電流。

另外，圖 3B 所示的電晶體 530 是藉由進行三次的光微影製程而將第一緩衝層 101、氧化物半導體層 102 以及第二緩衝層 103 加工為島狀的例子。電晶體 530 中的第一緩衝層 101、氧化物半導體層 102 以及第二緩衝層 103 藉由如下步驟而形成：在形成第一緩衝膜 101a 之後，使用第一掩模形成島狀第一緩衝層 101；在將氧化物半導體膜 102a 形成在島狀第一緩衝層 101 上之後，使用第二掩模形成島狀氧化物半導體層 102；以及在將成為第二緩衝層 103 的第二緩衝膜 103a 形成在島狀第一緩衝層 101 及氧化物半導體層 102 上之後，使用第三掩模將該第二緩衝膜 103a 加工為島狀。

另外，電晶體 530 是第一緩衝層 101 的側面從氧化物半導體層 102 的側面突出且第二緩衝層 103 與第一緩衝層 101 的上面的一部分接觸的例子。第二緩衝層 103 的端部與第一緩衝層 101 的端部分別接觸而重疊。

另外，圖 4A 至 4C 示出電晶體 540 的結構。圖 4A 是平面圖，圖 4B 相當於沿圖 4A 中的鏈式線 XY 的剖面圖，並且圖 4C 相當於沿圖 4A 中的鏈式線 VW 的剖面圖。

如作為通道長度方向上的剖面圖的圖 4B 所示，電晶

體 540 包括：第一緩衝膜 101a；設置在第一緩衝膜 101a 上的島狀氧化物半導體層 102；接觸氧化物半導體層 102 上設置的源極電極層 405a 及汲極電極層 405b；設置在源極電極層 405a 及汲極電極層 405b 上且至少與氧化物半導體層 102 的通道形成區接觸的第二緩衝層 103；閘極絕緣膜 402；以及閘極電極層 401。另外，在電晶體 540 中，也可以在閘極電極層 401 上設置有絕緣膜 407。

另外，如作為通道寬度方向上的剖面圖的圖 4C 所示，在電晶體 540 的通道寬度方向上的剖面上，氧化物半導體層 102 的側面具有被第二緩衝層 103 的端部覆蓋的結構。藉由採用這種結構，可以減少氧化物半導體層 102 與閘極電極層 401 之間的寄生通道的產生。

如圖 4B 及 4C 所示，在電晶體 540 中，第二緩衝層 103 設置為覆蓋源極電極層 405a 及汲極電極層 405b 且與第一緩衝膜 101a 及氧化物半導體層 102 接觸。就是說，氧化物半導體層 102 被第一緩衝膜 101a 及第二緩衝層 103 圍繞而設置。另外，如電晶體 510 等那樣，也可以將第一緩衝膜 101a 加工為島狀而用作第一緩衝層 101。

另外，第一緩衝膜 101a 和第二緩衝層 103 既可為包含同一材料的膜又可為包含上述材料中的不同材料的膜。在使用同一材料（或蝕刻率不充分的材料）構成第一緩衝膜 101a 及第二緩衝層 103 時，只要調節蝕刻時間控制將第二緩衝層 103 加工為島狀時的蝕刻，即可。另外，在加工第二緩衝層 103 時，第一緩衝膜 101a 的一部分有時被

蝕刻而使其不與第二緩衝層 103 重疊的區域的厚度薄於其與第二緩衝層 103 重疊的區域。

在本實施方式所示的電晶體中，接觸氧化物半導體層的上面部及下面部設置有由與氧化物半導體層同一種成分構成的緩衝層。像這樣，藉由將由與氧化物半導體層的匹配性良好的材料構成的緩衝層設置為與氧化物半導體層接觸，可以得到緩衝層與氧化物半導體層的良好界面狀態。由此，可以抑制因半導體裝置的工作等生成的電荷等被捕捉在氧化物半導體層與緩衝層的界面。由此，可以緩和電荷給氧化物半導體層帶來的影響，因此可以抑制因氧化物半導體層界面的電荷俘獲而造成的電晶體的閾值變動。

另外，在使用結晶氧化物半導體層作為氧化物半導體層時，藉由接觸氧化物半導體層設置由該氧化物半導體層同一種成分構成的緩衝層，可以提高它們的界面附近的結晶性。因此，因為可以在氧化物半導體層與接觸該氧化物半導體層的緩衝層的界面附近及塊體內形成結晶區，所以可以降低結晶氧化物半導體層中的帶內能階。因此，可以提高電晶體的特性。

另外，藉由將上述結晶氧化物半導體層用於電晶體，可以進一步抑制因可見光或紫外光的照射而產生的電晶體的電特性變化，從而可以形成高可靠性半導體裝置。

另外，在本實施方式中，作為用於電晶體的啟動層的氧化物半導體層，藉由利用熱處理從氧化物半導體去除

氫、水分、羥基或氫化物（也稱為氫化合物）等的雜質，並對其供應在進行雜質的去除製程的同時減少的構成氧化物半導體的主要成分材料的氧，而被高純度化且在電性上 i 型（本質）化。包括這種高純度化的氧化物半導體層的電晶體的電特性變動被抑制，而該電晶體在電性上穩定。

如上所述，可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。因此，可以提供高可靠性半導體裝置。

以上，本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而使用。

實施方式 2

在本實施方式中，使用圖 5A 至圖 5C 說明半導體裝置及半導體裝置的製造方法的另一個方式。在本實施方式中，與實施方式 1 同一部分或具有同樣功能的部分及製程可以與上述實施方式同樣地進行，而省略重複說明。另外，省略相同部分的詳細說明。

在本實施方式中，示出如下例子：在所公開的發明的半導體裝置的製造方法中，將氧（至少包含氧自由基、氧原子、氧離子中的任何一個）引入到被進行了脫水化或脫氫化處理的氧化物半導體層，以將氧供應到膜中。

脫水化或脫氫化處理有可能導致構成氧化物半導體的主要成分材料的氧脫離而減少。在氧化物半導體層中，在氧脫離了的部分中存在著氧缺損，起因於該氧缺損會產生

導致電晶體的電特性變動的施體能階。

因此，較佳為將氧供應到被進行了脫水化或脫氫化處理的氧化物半導體層。藉由將氧供應到氧化物半導體層，可以補充膜中的氧缺損。藉由將該氧化物半導體層用於電晶體，可以降低起因於氧缺損的電晶體的臨界電壓 V_{th} 的偏差、臨界電壓的變動。另外，也可以使臨界電壓向正方向變動，以實現電晶體的常關閉化。

圖 5A 對應於圖 2C，在設置有氧化物絕緣膜 436 的具有絕緣表面的基板 400 上形成有第一緩衝層 101、氧化物半導體層 102、第二緩衝層 103 以及閘極絕緣膜 402。

接著，藉由將氧 431（至少包含氧自由基、氧原子、氧離子中的任何一個）引入到氧化物半導體層 102，在氧化物半導體層 102 中形成氧過剩區 112，以將氧供應到氧化物半導體層 102（參照圖 5B）。

另外，氧過剩區 112 是指如下區域：該區域的至少一部分為其氧含量相對於氧化物半導體處於結晶狀態下的化學計量比過剩的區域。可以利用供應到氧過剩區 112 的氧 431 補充存在於氧化物半導體層 102 中或界面的氧缺損。另外，在將氧引入到氧化物半導體層 102 中的製程中，也可以在與氧化物半導體層 102 接觸的第一緩衝層 101 和第二緩衝層 103 中的任一者或兩者中形成氧過剩區。

接著，在與具有氧過剩區 112 的氧化物半導體層 102 重疊的區域中形成閘極電極層 401。然後，在閘極絕緣膜 402 及閘極電極層 401 上形成絕緣膜 407，並且形成藉由

形成在絕緣膜 407 中的接觸孔與氧化物半導體層 102 電連接的源極電極層 405a 及汲極電極層 405b，以製造電晶體 410（參照圖 5C）。

在本實施方式所示的電晶體中，藉由將氧引入到被進行了脫水化或脫氫化處理的氧化物半導體層 102 中以將氧供應到膜中，可以實現氧化物半導體層 102 的高純度化及 i 型（本質）化。具有被高純度化且實現了 i 型（本質）化的氧化物半導體層 102 的電晶體 410 的電特性變動被抑制，所以該電晶體在電性上穩定。

作為氧的引入方法，可以使用離子植入法、離子摻雜法、電漿浸沒離子植入法、電漿處理等。

另外，在本實施方式中，雖然示出將氧 431 隔著閘極絕緣膜 402 引入到氧化物半導體層 102 中的製程，但是將氧引入到氧化物半導體層 102 中的時序只要在進行脫水化或脫氫化處理之後，就沒有特別的限制。另外，可以多次進行對已被進行上述脫水化或脫氫化處理的氧化物半導體層 102 的氧的引入。例如，既可在氧化物半導體層 102 露出的狀態下引入氧 431，又可將氧經過絕緣膜 407 引入到氧化物半導體層 102。另外，在氧化物半導體層 102 露出的狀態下引入氧 431 時，也可以應用電漿處理。

另外，在氧化物半導體層 102 中的氧過剩區 112 中，藉由進行氧的引入製程來引入的氧濃度較佳為 $1 \times 10^{18}/\text{cm}^3$ 以上 $5 \times 10^{21}/\text{cm}^3$ 以下。

另外，在氧化物半導體中，氧是主要成分材料之一。

因此，難以藉由 SIMS (Secondary Ion Mass Spectrometry：二次離子質譜測定技術) 等的方法正確估計氧化物半導體層 102 中的氧濃度。也就是說，難以判斷是否有意地對氧化物半導體層 102 添加了氧。

另一方面，氧有 ^{17}O 和 ^{18}O 等同位素，並且，一般認為在自然界的 ^{17}O 和 ^{18}O 的存在比率分別是氧原子整體的 0.037% 和 0.204%。也就是說，在氧化物半導體層 102 中的上述同位素的濃度為藉由 SIMS 等的方法可估計的程度，因此藉由測量這些濃度，有時可以進一步正確地估計氧化物半導體層 102 中的氧濃度。由此，可以藉由測量這些濃度判斷是否有意地對氧化物半導體層 102 添加了氧。

較佳的是，在將氧引入到氧化物半導體膜之後，進行加熱處理。作為加熱條件，溫度為 250°C 以上 700°C 以下，較佳為 300°C 以上 450°C 以下且在氧氣分中進行加熱處理。另外，也可以在氮氛圍中、減壓下或大氣（超乾燥空氣）中進行加熱處理。

另外，在使用結晶氧化物半導體層作為氧化物半導體層時，有時因引入氧 431 而使氧化物半導體層的一部分非晶化。在此情況下，藉由引入氧 431 之後進行加熱處理，可以恢復氧化物半導體層的結晶性。

如上所述，可以提供使用具有穩定的電特性的氧化物半導體層的半導體裝置。因此，可以提供高可靠性半導體裝置。

以上，本實施方式所示的結構、方法等可以與其他實

施方式所示的結構、方法等適當地組合而使用。

實施方式 3

在本實施方式中，使用圖 6A 至 6C 說明半導體裝置及半導體裝置的製造方法的另一方式。與上述實施方式相同的部分或者具有與上述實施方式相同的功能的的部分以及製程可以與上述實施方式同樣進行，省略其重複說明。另外，省略相同部分的詳細說明。

在本實施方式中，示出在所公開的發明的半導體裝置的製造方法中將低電阻區形成在氧化物半導體層中的例子。藉由將改變導電率的雜質（摻雜劑）引入到氧化物半導體層，可以形成低電阻區。

與實施方式 1 所示的製程同樣，在設置有氧化物絕緣膜 436 的具有絕緣表面的基板 400 上形成第一緩衝層 101、氧化物半導體層 102、第二緩衝層 103、閘極絕緣膜 402 以及閘極電極層 401。

接著，以閘極電極層 401 為掩模將摻雜劑 421 藉由閘極絕緣膜 402 和第二緩衝層 103 選擇性地引入到氧化物半導體層 102，以形成低電阻區 122a 及低電阻區 122b（參照圖 6A）。

摻雜劑 421 是改變氧化物半導體層 102 的導電率的雜質。作為摻雜劑 421，可以使用選自 VA 族元素（典型為磷（P）、砷（As）以及銻（Sb））、硼（B）、鋁（Al）、氮（N）、氬（Ar）、氦（He）、氖（Ne）、銻

(In)、氟(F)、氯(Cl)、鈦(Ti)以及鋅(Zn)中的一種以上。

在本實施方式中，利用注入法將摻雜劑 421 經過閘極絕緣膜 402 及第二緩衝層 103 而引入到氧化物半導體層 102。作為摻雜劑 421 的引入方法，可以使用離子植入法、離子摻雜法、電漿浸沒離子植入法等。此時，較佳為使用摻雜劑 421 的單質離子、氟化物離子或氯化物離子。

藉由適當地設定加速電壓、劑量等注入條件或使離子經過的閘極絕緣膜 402 及第二緩衝層 103 的厚度，可以控制摻雜劑 421 的引入製程。在本實施方式中，使用硼作為摻雜劑 421，利用離子植入法注入硼離子。另外，摻雜劑 421 的劑量可以為 $1 \times 10^{13} \text{ions/cm}^2$ 以上 $5 \times 10^{16} \text{ions/cm}^2$ 以下。

較佳的是，低電阻區 122a 及低電阻區 122b 的摻雜劑 421 的濃度為 $5 \times 10^{18} \text{/cm}^3$ 以上 $1 \times 10^{22} \text{/cm}^3$ 以下。

也可以邊加熱基板 400 邊引入摻雜劑 421。

另外，也可以進行多次的將摻雜劑 421 引入到氧化物半導體層 102 的處理，或者，也可以使用多種摻雜劑。

另外，根據引入摻雜劑 421 的深度，有時還在第一緩衝層 101 或第二緩衝層 103 中的不與閘極電極層 401 重疊的區域中含有摻雜劑 421 而在該區域中形成一對低電阻區。

另外，也可以在進行摻雜劑 421 的引入處理之後進行加熱處理。作為加熱條件，在 300°C 以上 700°C 以下的溫

度下，較佳為在 300℃ 以上 450℃ 以下的溫度下且在氧氣分中進行 1 小時的加熱處理。另外，也可以在氮氛圍中、減壓下或大氣（超乾燥空氣）中進行加熱處理。

在使用結晶氧化物半導體膜作為氧化物半導體層 102 時，有時因引入摻雜劑 421 而使氧化物半導體層的一部分非晶化。在此情況下，藉由引入摻雜劑 421 之後進行加熱處理，可以恢復氧化物半導體層 102 的結晶性。

接著，在閘極絕緣膜 402 及閘極電極層 401 上形成絕緣膜 407，並且形成藉由形成在絕緣膜 407 中的接觸孔與氧化物半導體層 102 電連接的源極電極層 405a 及汲極電極層 405b（參照圖 6B）。

藉由上述製程，可以製造本實施方式的電晶體 420。包括在電晶體 420 中的氧化物半導體層 102 具有低電阻區 122a 和低電阻區 122b，在它們之間夾著與閘極電極層 401 重疊的通道形成區。

另外，圖 6C 示出將摻雜劑引入到實施方式 2 所示的具有氧過剩區的電晶體 410 來形成低電阻區的電晶體 430。

至於電晶體 430，在根據圖 5A 和 5B 所示的製程形成包括氧過剩區 112 的氧化物半導體層 102 之後，以閘極電極層 401 為掩模引入摻雜劑，來得到包含摻雜劑及過剩的氧的低電阻區 124a 和包含摻雜劑及過剩的氧的低電阻區 124b，在它們之間夾著包含過剩的氧的通道形成區 124c。

本實施方式所示的電晶體 420 及電晶體 430 具有包括在通道長度方向上夾有通道形成區的低電阻區的氧化物半導體層，而可以使該電晶體實現高導通特性（如導通電流及場效應遷移率）、高速工作以及高速回應。另外，因為低電阻區自對準地形成而不與閘極電極層重疊，所以可以減小寄生容量。減小寄生電容有助於減小整個半導體裝置的耗電量。

以上，本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而使用。

實施方式 4

藉由使用在實施方式 1 至 3 中示出的電晶體可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一起形成在與該像素部相同的基板上，可以形成系統整合型面板（system-on-panel）。

在圖 7A 中，以圍繞設置在第一基板 4001 上的像素部 4002 的方式設置密封材料 4005，並且，使用第二基板 4006 進行密封。在圖 7A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的掃描線驅動電路 4004、信號線驅動電路 4003。此外，藉由信號線驅動電路 4003 及掃描線驅動電路 4004 供應到像素部 4002 的各種信號及電位從 FPC（Flexible printed circuit）

4018a 及 4018b 供給。

在圖 7B 和圖 7C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002、掃描線驅動電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 7B 和圖 7C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 7B 和圖 7C 中，藉由信號線驅動電路 4003、掃描線驅動電路 4004 供應到像素部 4002 的各種信號及電位從 FPC4018 供給。

此外，雖然在圖 7B 和圖 7C 中示出另行形成信號線驅動電路 4003，並將其安裝在第一基板 4001 上的例子，但是不限於該結構。既可以另行形成掃描線驅動電路並將其安裝在基板上，又可以另行僅形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並將其安裝在基板上。

注意，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG (Chip On Glass, 玻璃上晶片) 方法、引線接合方法或者 TAB (Tape Automated Bonding, 卷帶式自動接合) 方法等。圖 7A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 7B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 7C 是藉由 TAB 方法安裝信號線驅動電路

4003 的例子。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。

就是說，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明設備）。另外，除了密封有顯示元件的狀態下的面板以外，顯示裝置還包括：安裝有連接器諸如 FPC、TAB 膠帶或 TCP 的模組；在 TAB 膠帶或 TCP 的端部上設置有印刷線路板的模組；藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板上的像素部及掃描線驅動電路包括多個電晶體，並且，可以應用在實施方式 1 至 3 中示出一個例子的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL（Electro Luminescence，電致發光）、有機 EL 等。此外，也可以應用電子墨水顯示裝置（電子紙）等由於電作用而改變對比度的顯示媒體。

參照圖 7A 至 7C、圖 8A 和圖 8B 說明半導體裝置的一種方式。圖 8A 和圖 8B 相當於沿著圖 7B 的 M-N 的剖面圖。

如圖 7A 至 7C、圖 8A 和圖 8B 所示，半導體裝置包括連接端子電極 4015 及端子電極 4016，並且，連接端子

電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 電連接到 FPC4018 所包括的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極 4016 由與電晶體 4010、4011 的源極電極層及汲極電極層相同的導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 包括多個電晶體，並且，在圖 8A 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。另外，在圖 8B 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。在圖 8A 中，在電晶體 4010 和電晶體 4011 上設置有絕緣膜 4020，在圖 8B 中，在電晶體 4010 和電晶體 4011 上設置有絕緣膜 4020 及絕緣膜 4021。此外，絕緣膜 4023 是具有基底膜的功能的絕緣膜。

作為電晶體 4010 及電晶體 4011，可以應用在實施方式 1 至 3 中示出的電晶體。在本實施方式中，示出應用具有與實施方式 1 所示的電晶體 510 同樣的結構的電晶體的例子。電晶體 4010 及電晶體 4011 的電特性變動被抑制，所以在電性上穩定。因此，作為本實施方式的半導體裝置，可以提供可靠性高的半導體裝置。電晶體 4010 及電晶體 4011 包括第一緩衝膜 4040 而構成。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，構成顯示面板。只要可以進行顯示就對顯示元件沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 8A 示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 8A 中，液晶元件 4013 包括第一電極層 4030、第二電極層 4031 以及液晶層 4008。注意，以夾持液晶層 4008 的方式設置有用作配向膜的絕緣膜 4032、絕緣膜 4033。第二電極層 4031 設置在第二基板 4006 一側，並且，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，元件符號 4035 是藉由對絕緣膜選擇性地進行蝕刻而形成的柱狀間隔物，並且它是為控制液晶層 4008 的厚度（單元間隙）而設置的。另外，還可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、鐵電液晶、反鐵電液晶等。這些液晶既可為低分子化合物又可為高分子化合物。上述液晶材料（液晶組成物）根據條件而呈現膽固醇相、近晶相、立方相、手性向列相、均質相等。

另外，還可以將不使用配向膜的呈現藍相的液晶組成物應用於液晶層 4008。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。可以使用混合了液晶及手性試劑的液晶組成物使呈現藍相。另外，為了擴大呈現藍相的溫度範圍，也可以將聚合性單體以及聚合引發劑等添加到呈現藍相的液晶組成物並進行實現高分子穩定化的處理，來形成液晶層。由於呈現藍相的液晶組成物的回應速度快且其具有光

學各向同性，所以不需要配向處理，且視角依賴性小。另外，由於不需要設置配向膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製程中的液晶顯示裝置的故障、破損。從而，可以提高液晶顯示裝置的生產率。

此外，液晶材料的固有電阻為 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，較佳為 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更佳為 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。注意，本說明書中的固有電阻的值為以 20°C 測量的值。

考慮到配置在像素部中的電晶體的洩漏電流等而以能夠在指定期間中保持電荷的方式設定設置在液晶顯示裝置中的儲存電容的大小。考慮到電晶體的截止電流等而設定儲存電容的大小即可。藉由使用本說明書所公開的使用氧化物半導體層的電晶體，設置具有各像素中的液晶電容的三分之一以下，較佳為五分之一以下的電容量的儲存電容，就足夠了。

本說明書所公開的使用氧化物半導體層的電晶體可以將截止狀態下的電流值（截止電流值）控制為低電流。因此，可以延長影像信號等的電信號的保持時間，並且，還可以延長寫入間隔。因此，可以降低更新工作的頻率，所以可以得到抑制耗電量的效果。

此外，本說明書所公開的使用氧化物半導體層的電晶體可以得到較高的場效應遷移率，所以可以進行掃描線驅動電路 4004 的高速驅動。根據本實施方式，可以在同一基板上形成像素部的開關電晶體和用於驅動電路部的驅動

電晶體。就是說，因為不需要作為驅動電路另行使用由矽晶片等形成的半導體裝置，所以可以消減半導體裝置的零部件數。

液晶顯示裝置可以採用 TN (Twisted Nematic , 扭曲向列) 模式、IPS (In-Plane-Switching , 平面內轉換) 模式、FFS (Fringe Field Switching , 邊緣電場轉換) 模式、ASM (Axially Symmetric aligned Micro-cell , 軸對稱排列微單元) 模式、OCB (Optical Compensated Birefringence , 光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal , 鐵電性液晶) 模式、以及 AFLC (Anti Ferroelectric Liquid Crystal , 反鐵電性液晶) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 (VA) 模式的透過型液晶顯示裝置。作為垂直配向模式，例如可以使用 MVA (Multi-Domain Vertical Alignment : 多象限垂直配向) 模式、PVA (Patterned Vertical Alignment : 垂直配向構型) 模式、ASV (Advanced Super View : 高級超視覺) 模式等。另外，也可以應用於 VA 型液晶顯示裝置。VA 型液晶顯示裝置是指控制液晶顯示面板的液晶分子的排列的方式的一種。VA 型液晶顯示裝置是指當沒有施加電壓時液晶分子配向垂直於面板表面的方向的方式。此外，也可以使用將像素 (pixel) 分成幾個區域 (子像素) ，並且使分子分別倒向不同方向的稱為多疇化或者多域設計的方法。

此外，在顯示裝置中，適當地設置黑矩陣 (遮光

層)、偏振構件、相位差構件、抗反射構件等的光學構件(光學基板)等。例如,也可以使用利用偏振基板以及相位差基板的圓偏振。此外,作為光源,也可以使用背光、側光燈等。

此外,作為像素部中的顯示方式,可以採用逐行掃描方式或隔行掃描方式等。此外,當進行彩色顯示時在像素中受到控制的顏色因素不侷限於 RGB(R 表示紅色,G 表示綠色,B 表示藍色)的三種顏色。例如,也可以採用 RGBW(W 顯示白色)、或者對 RGB 追加黃色(yellow)、青色(cyan)、洋紅色(magenta)等中的一種顏色以上的顏色。注意,也可以按每個顏色因素的點使其顯示區域的大小不同。但是,所公開的發明不侷限於彩色顯示的顯示裝置,而也可以應用於黑白顯示的顯示裝置。

此外,作為顯示裝置所包括的顯示元件,可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區別,一般地,前者被稱為有機 EL 元件,而後者被稱為無機 EL 元件。

在有機 EL 元件中,藉由對發光元件施加電壓,電子及電洞分別從一對電極注入到包含具有發光性的有機化合物的層,以流過電流。並且,這些載子(電子及電洞)重新結合,具有發光性的有機化合物形成激發狀態,當從該激發狀態回到基態時發光。由於這種機制,這種發光元件被稱為電流激發型發光元件。注意,這裏作為發光元件使用有機 EL 元件進行說明。

為了取出發光，使發光元件的一對電極中的至少一個具有透光性即可。並且，在基板上形成電晶體及發光元件；作為發光元件，有從與基板相反一側的表面取出發光的頂部發射結構的發光元件；從基板一側的表面取出發光的底部發射結構的發光元件；從基板一側及與基板相反一側的表面取出發光的雙面發射結構的發光元件。在此，可以應用上述任一種發射結構的發光元件。

圖 8B 示出作為顯示元件使用發光元件的發光裝置的例子。發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。注意，圖 8B 所示的發光元件 4513 的結構是由第一電極層 4030、電致發光層 4511、第二電極層 4031 構成的疊層結構，但是，不侷限於所示的結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510 使用有機絕緣材料或者無機絕緣材料形成。尤其是，使用感光樹脂材料，在第一電極層 4030 上形成開口部，並且較佳為將該開口部的側壁形成為具有連續曲率的傾斜面。

電致發光層 4511 可以使用一個層構成，也可以使用多個層的疊層構成。

為了防止氧、氫、水分、二氧化碳等侵入發光元件 4513 中，而也可以在第二電極層 4031 及分隔壁 4510 上形成保護膜。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

也可以使用蒸鍍法形成覆蓋發光元件 4513 的包含有機化合物的層，以防止氧、氫、水分、二氧化碳等侵入到發光元件 4513 中。

此外，在由第一基板 4001、第二基板 4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，為了使發光元件 4513 等不暴露於外氣，而較佳為使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料對發光元件 4513 等進行封裝（封入）。

作為填充材料 4514，除了氦或氬等惰性氣體以外，還可以使用紫外線固化樹脂、熱固性樹脂，並且，可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或者 EVA（乙烯-醋酸乙烯酯共聚物）。

另外，如果需要，則可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、濾色片等的光學薄膜。此外，也可以在偏光板、圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是可以利用表面的凹凸擴散反射光而降低眩光的處理。

此外，作為顯示裝置，也可以提供驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並且，具有如下優點：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作為電泳顯示裝置，有各種各樣的形式，但是它是多個包括具有正電荷的第一粒子和具有負電荷的第二粒子的微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的粒子彼此移動到相對方向，以只顯示集合在一方側的粒子的顏色的裝置。注意，第一粒子或者第二粒子包含染料，並且，當沒有電場時不移動。此外，第一粒子的顏色和第二粒子的顏色不同（包括無色）。

分散有上述微囊的溶劑被稱為電子墨水。另外，還可以使用濾色片或具有色素的粒子進行彩色顯示。

此外，作為電子紙，還可以應用使用旋轉球顯示方式的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形粒子配置在用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

注意，在圖 7A 至圖 7C 及圖 8A 和圖 8B 中，作為第一基板 4001、第二基板 4006，除了玻璃基板以外，還可以使用具有撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠基板，可以使用 FRP（Fiberglass-Reinforced Plastics；纖維增強塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。另外，如果不需要透光性，則也可以使用鋁或不鏽鋼等金屬基板（金屬薄膜）。例如，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

在本實施方式中，作為絕緣膜 4020 使用氧化鋁膜。

在本實施方式中，作為絕緣膜 4020 設置在氧化物半導體層上的氧化鋁膜具有不透過氫、水分等雜質以及氧的兩者的高遮斷效果（阻擋效果）。從而，氧化鋁膜在製程中及製程之後，具有作為保護膜的功能，該保護膜防止成為變動原因的氫、水分等雜質混入到氧化物半導體層中，並且防止構成氧化物半導體的主要成分材料的氧從氧化物半導體層釋放。

此外，具有平坦化絕緣膜的功能的絕緣膜 4021 可以使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯類樹脂、聚醯胺、環氧等具有耐熱性的有機材料。此外，除了上述有機材料以外，還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。注意，可以藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣膜。

關於對顯示元件施加電壓的第一電極層及第二電極層（也稱為像素電極層、共用電極層、反電極層等），根據取出光的方向、設置電極層的地方以及電極層的圖案結構而選擇其透光性、反射性，即可。

作為第一電極層 4030、第二電極層 4031，可以使用包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦錫氧化物（ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物、石墨烯等具有透光性的導電材料。

此外，第一電極層 4030、第二電極層 4031 可以使用

鎢 (W)、鉬 (Mo)、鋯 (Zr)、鈦 (Hf)、釩 (V)、
 鈮 (Nb)、鉭 (Ta)、鉻 (Cr)、鈷 (Co)、鎳
 (Ni)、鈦 (Ti)、鉑 (Pt)、鋁 (Al)、銅 (Cu)、銀
 (Ag) 等的金屬、其合金或者其金屬氮化物中的一種或多
 種來形成。

另外，也可以設置用來保護驅動電路的保護電路。保
 護電路較佳為使用非線性元件構成。

如上所述藉由應用實施方式 1 至 3 所示的電晶體，可
 以提供高可靠性半導體裝置。另外，實施方式 1 所示的電
 晶體可以應用於安裝在電源電路中的功率裝置或半導體積
 體電路如 LSI 等的具有各種功能的半導體裝置。

本實施方式可以與其他實施方式所記載的結構適當地
 組合而實施。

實施方式 5

藉由使用實施方式 1 至 3 所示的電晶體，可以製造具
 有讀取目標物的資訊的影像感測器功能的半導體裝置。

圖 9A 示出具有影像感測器功能的半導體裝置的一
 例。圖 9A 示出光電感測器的等效電路，而圖 9B 示出光
 電感測器的一部分的剖面圖。

光電二極體 602 的一個電極電連接到光電二極體重設
 信號線 658，而光電二極體 602 的另一個電極電連接到電
 晶體 640 的閘極。電晶體 640 的源極和汲極中的一個電連
 接到光電感測器參考信號線 672，而電晶體 640 的源極和

汲極中的另一個電連接到電晶體 656 的源極和汲極中的一個。電晶體 656 的閘極電連接到閘極信號線 659，電晶體 656 的源極和汲極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，為了使包括氧化物半導體膜的電晶體一目了然，以“OS”的符號表示使用氧化物半導體膜的電晶體。在圖 9A 中，電晶體 640 和電晶體 656 使用如實施方式 1 至 3 所示的電晶體，該電晶體使用氧化物半導體疊層。在本實施方式中，示出使用其結構與實施方式 2 所示的電晶體 540 同樣的電晶體的例子。

圖 9B 是示出光電感測器中的光電二極體 602 和電晶體 640 的剖面圖，其中在具有絕緣表面的基板 601（TFT 基板）上設置有用作感測器的光電二極體 602 和電晶體 640。藉由使用黏合層 608，在光電二極體 602 和電晶體 640 上設置有基板 613。

在電晶體 640 上設置有絕緣膜 631、絕緣膜 632、層間絕緣膜 633 以及層間絕緣膜 634。光電二極體 602 設置在層間絕緣膜 633 上，並且光電二極體 602 具有如下結構：在形成在層間絕緣膜 633 上的電極層 641a 及電極層 641b 和設置在層間絕緣膜 634 上的電極層 642 之間從層間絕緣膜 633 一側按順序層疊有第一半導體膜 606a、第二半導體膜 606b 及第三半導體膜 606c。

電極層 641b 與形成在層間絕緣膜 634 中的導電層 643 電連接，電極層 642 隔著電極層 641a 與電極層 645

電連接。電極層 645 與電晶體 640 的閘極電極層電連接，光電二極體 602 與電晶體 640 電連接。

在此，例示一種 pin 型的光電二極體，其中層疊用作第一半導體膜 606a 的具有 p 型的導電型的半導體膜、用作第二半導體膜 606b 的高電阻的半導體膜（i 型半導體膜）、用作第三半導體膜 606c 的具有 n 型的導電型的半導體膜。

第一半導體膜 606a 是 p 型半導體膜，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的 III A 族的雜質元素（例如，硼（B））的半導體材料氣體藉由電漿 CVD 法形成第一半導體膜 606a。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。另外，可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳為在使用離子植入法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相沉積法或濺射法等。較佳為將第一半導體膜 606a 的厚度設定為 10nm 以上且 50nm 以下。

第二半導體膜 606b 是 i 型半導體膜（本質半導體膜），而可以由非晶矽膜形成。為了形成第二半導體膜 606b，藉由電漿 CVD 法，使用半導體材料氣體形成非晶矽膜。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。或

者，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。也可以藉由 LPCVD 法、氣相沉積法、濺射法等形成第二半導體膜 606b。較佳為將第二半導體膜 606b 的厚度設定為 200nm 以上且 1000nm 以下。

第三半導體膜 606c 是 n 型半導體膜，而可以由包含賦予 n 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的 VA 族的雜質元素（例如，磷（P））的半導體材料氣體藉由電漿 CVD 法形成第三半導體膜 606c。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。此外，可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳為在使用離子植入方法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相沉積法或濺射法等。較佳為將第三半導體膜 606c 的厚度設定為 20nm 以上且 200nm 以下。

此外，第一半導體膜 606a、第二半導體膜 606b 以及第三半導體膜 606c 可以不使用非晶半導體形成，而使用多晶半導體或微晶（半非晶（Semi Amorphous Semiconductor：SAS））半導體形成。

此外，由於光電效應生成的電洞的遷移率低於電子的遷移率，因此當 p 型半導體膜一側上的表面用作光接收面時，pin 光電二極體具有較好的特性。這裏示出將光電二

極體 602 從形成有 pin 型的光電二極體的基板 601 的面接收的光轉換為電信號的例子。此外，來自其導電型與用作光接收面的半導體膜一側相反的半導體膜一側的光是干擾光，因此，電極層較佳為由具有遮光性的導電膜形成。另外，可以使用 n 型半導體膜一側的表面作為光接收面。

作為絕緣膜 632、層間絕緣膜 633、層間絕緣膜 634 可以使用絕緣材料，而根據其材料而利用濺射法、電漿 CVD 法、SOG 法、旋塗、浸漬、噴塗、液滴噴射法（噴墨法等）、絲網印刷、膠版印刷等形成。

在本實施方式中，作為絕緣膜 631 使用氧化鋁膜。絕緣膜 631 可以利用濺射法並電漿 CVD 法形成。

作為絕緣膜 631 設置在氧化物半導體膜上的氧化鋁膜具有不透過氫、水分等雜質以及氧的兩者的高遮斷效果（阻擋效果）。

從而，氧化鋁膜在製程中及製程之後，具有作為保護膜的功能，該保護膜防止成為變動原因的氫、水分等雜質混入到氧化物半導體膜中，並且防止構成氧化物半導體的主要成分材料的氧從氧化物半導體膜釋放。

作為絕緣膜 632，可以使用無機絕緣材料，諸如氧化矽層、氧氮化矽層、氧化鋁層、氧氮化鋁層等氧化物絕緣膜、氮化矽層、氮氧化矽層、氮化鋁層、氮氧化鋁層等氮化物絕緣膜的單層或疊層。

作為層間絕緣膜 633、層間絕緣膜 634，為了減少表面凹凸較佳為採用用作平坦化絕緣膜的絕緣膜。作為層間

絕緣膜 633、層間絕緣膜 634，例如可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯類樹脂、聚醯胺或環氧樹脂等具有耐熱性的有機絕緣材料。除了上述有機絕緣材料之外，還可以使用矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等低介電常數材料（low-k 材料）的單層或疊層。

藉由檢測入射到光電二極體 602 的光，可以讀取檢測目標的資訊。另外，在讀取檢測目標的資訊時，可以使用背光等的光源。

如上所述那樣，藉由應用實施方式 1 至實施方式 3 所示的電晶體，可以提供高可靠性半導體裝置。

本實施方式可以與其他實施方式所記載的結構適當地組合而實施。

實施方式 6

本說明書所公開的半導體裝置可以應用於各種電子裝置（也包括遊戲機）。作為電子裝置，可以舉出電視機（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、數位攝像機、數位相框、行動電話機、可攜式遊戲機、可攜式資訊終端、音頻再生裝置、遊戲機（彈珠機（pachinko machine）或投幣機（slot machine）等）、外殼遊戲機。圖 10A 至圖 10D 示出上述電子裝置的具體例子。

圖 10A 示出具有顯示部的桌子 9000。在桌子 9000

中，外殼 9001 組裝有顯示部 9003。使用本發明的一個方式製造的半導體裝置可以用於顯示部 9003，並且利用顯示部 9003 可以顯示影像。另外，示出利用四個腿部 9002 支撐外殼 9001 的結構。另外，外殼 9001 具有用於供應電力的電源供應線 9005。

顯示部 9003 具有觸屏輸入功能，而藉由用手等接觸顯示於桌子 9000 的顯示部 9003 中的顯示按鈕 9004 來可以進行屏面操作或資訊輸入，並且顯示部 9003 也可以用作如下控制裝置，即藉由使其具有能夠與其他家電產品進行通訊的功能或能夠控制其他家電產品的功能，而藉由屏面操作控制其他家電產品。例如，藉由使用實施方式 3 所示的具有影像感測器功能的半導體裝置，可以使顯示部 9003 具有觸屏輸入功能。

另外，利用設置於外殼 9001 的鉸鏈也可以將顯示部 9003 的屏面以垂直於地板的方式立起來，從而也可以將桌子 9000 用作電視機。雖然當在小房間裏設置大屏面的電視機時自由使用的空間變小，但是若在桌子內安裝有顯示部則可以有效地利用房間的空間。

圖 10B 示出電視機 9100 的一個例子。在電視機 9100 中，外殼 9101 組裝有顯示部 9103。使用本發明的一個方式製造的半導體裝置可以用於顯示部 9103，並且利用顯示部 9103 可以顯示影像。此外，在此示出利用支架 9105 支撐外殼 9101 的結構。

可以藉由利用外殼 9101 所具備的操作開關、另外提

供的遙控器 9110 進行電視機 9100 的操作。藉由利用遙控器 9110 所具備的操作鍵 9109，可以進行頻道及音量的操作，並可以對在顯示部 9103 上顯示的影像進行操作。此外，也可以採用在遙控器 9110 中設置顯示從該遙控器 9110 輸出的資訊的顯示部 9107 的結構。

圖 10B 所示的電視機 9100 具備接收機及數據機等。電視機 9100 可以利用接收機接收一般的電視廣播。再者，電視機 9100 藉由數據機連接到有線或無線方式的通信網路，也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

藉由使用上述實施方式所示的半導體裝置，可以提供高可靠性電視機。

圖 10C 示出電腦，該電腦包括主體 9201、外殼 9202、顯示部 9203、鍵盤 9204、外部連接埠 9205、指向裝置 9206 等。該電腦藉由將利用本發明的一個方式製造的半導體裝置用於顯示部 9203 來製造。

藉由使用上述實施方式所示的半導體裝置，可以提供高可靠性電腦。

圖 10D 示出行動電話機的一個例子。行動電話機 9500 除了安裝在外殼 9501 的顯示部 9502 之外還具備操作按鈕 9503、操作按鈕 9507、外部連接埠 9504、揚聲器 9505、麥克風 9506 等。行動電話機 9500 藉由將利用本發明的一個方式製造的半導體裝置用於顯示部 9502 來製

造。

圖 10D 所示的行動電話機 9500 可以用手指等觸摸顯示部 9502 來進行輸入資訊、進行打電話或製作電子郵件等操作。

顯示部 9502 的屏面主要有三種模式。第一是以影像的顯示為主的顯示模式，第二是以文字等的資訊的輸入為主的輸入模式，第三是將顯示模式和輸入模式的兩種模式混合的模式。

例如，在打電話或製作電子郵件的情況下，將顯示部 9502 設定為以文字輸入為主的輸入模式，來進行在屏面上顯示的文字的輸入操作，即可。在此情況下，較佳的是，在顯示部 9502 的屏面的大部分中顯示鍵盤或號碼按鈕。

此外，藉由在行動電話機 9500 的內部設置具有陀螺儀、加速度感測器等檢測傾斜度的感測器的檢測裝置，來判斷行動電話機 9500 的方向（豎向還是橫向），從而可以對顯示部 9502 的屏面顯示進行自動切換。

藉由觸摸顯示部 9502 或利用外殼 9501 的操作按鈕 9503 進行操作，來切換屏面模式。另外，也可以根據顯示在顯示部 9502 上的影像種類切換屏面模式。例如，當顯示在顯示部上的影像信號為動態影像的資料時，將屏面模式切換成顯示模式，而當顯示在顯示部上的影像信號為文字資料時，將屏面模式切換成輸入模式。

另外，在輸入模式中，當藉由檢測出顯示部 9502 的

光感測器所檢測的信號而得知在一定期間中沒有顯示部 9502 的觸摸操作輸入時，也可以將屏面模式控制為從輸入模式切換成顯示模式。

另外，還可以將顯示部 9502 用作影像感測器。例如，藉由用手掌或手指觸摸顯示部 9502，來拍攝掌紋、指紋等，而可以進行個人識別。此外，藉由在顯示部中使用發射近紅外光的背光或發射近紅外光的感測光源，也可以拍攝手指靜脈、手掌靜脈等。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而使用。

【符號說明】

101：第一緩衝層

101a：第一緩衝膜

102：氧化物半導體層

102a：氧化物半導體膜

103：第二緩衝層

103a：第二緩衝膜

112：氧過剩區

122a：低電阻區

122b：低電阻區

124a：低電阻區

124b：低電阻區

124c：通道形成區

400 : 基板
 401 : 閘極電極層
 402 : 閘極絕緣膜
 405a : 源極電極層
 405b : 汲極電極層
 407 : 絕緣膜
 410 : 電晶體
 420 : 電晶體
 421 : 摻雜劑
 430 : 電晶體
 431 : 氧
 436 : 氧化物絕緣膜
 510 : 電晶體
 520 : 電晶體
 530 : 電晶體
 540 : 電晶體
 601 : 基板
 602 : 光電二極體
 606a : 半導體膜
 606b : 半導體膜
 606c : 半導體膜
 608 : 黏合層
 613 : 基板
 631 : 絕緣膜

- 632：絕緣膜
- 633：層間絕緣膜
- 634：層間絕緣膜
- 640：電晶體
- 641a：電極層
- 641b：電極層
- 642：電極層
- 643：導電層
- 645：電極層
- 656：電晶體
- 658：光電二極體重設信號線
- 659：閘極信號線
- 671：光電感測器輸出信號線
- 672：光電感測器參考信號線
- 4001：基板
- 4002：像素部
- 4003：信號線驅動電路
- 4004：掃描線驅動電路
- 4005：密封材料
- 4006：基板
- 4008：液晶層
- 4010：電晶體
- 4011：電晶體
- 4013：液晶元件

- 4015：連接端子電極
- 4016：端子電極
- 4019：各向異性導電膜
- 4020：絕緣膜
- 4021：絕緣膜
- 4023：絕緣膜
- 4030：電極層
- 4031：電極層
- 4032：絕緣膜
- 4033：絕緣膜
- 4040：第一緩衝膜
- 4510：分隔壁
- 4511：電致發光層
- 4513：發光元件
- 4514：填充材料
- 9000：桌子
- 9001：外殼
- 9002：腿部
- 9003：顯示部
- 9004：顯示按鈕
- 9005：電源供應線
- 9100：電視機
- 9101：外殼
- 9103：顯示部

- 9105： 支架
- 9107： 顯示部
- 9109： 操作鍵
- 9110： 遙控器
- 9201： 主體
- 9202： 外殼
- 9203： 顯示部
- 9204： 鍵盤
- 9205： 外部連接埠
- 9206： 指向裝置
- 9500： 行動電話機
- 9501： 外殼
- 9502： 顯示部
- 9503： 操作按鈕
- 9504： 外部連接埠
- 9505： 揚聲器
- 9506： 麥克風
- 9507： 操作按鈕

申請專利範圍

【請求項1】一種顯示裝置，在基板上，具有包含第一電晶體的像素部、及包含第二電晶體的驅動電路；

該第一電晶體及該第二電晶體的各者，具有：

設於該基板的上方的氧化物絕緣膜；

設於該氧化物絕緣膜的上方的氧化物半導體膜；

設於該氧化物半導體膜的上方的閘極絕緣膜；

設於該閘極絕緣膜的上方，且具有與該氧化物半導體膜重疊的區域的閘極電極；

設於該氧化物絕緣膜及該閘極絕緣膜的上方，且分別具有與該氧化物半導體膜接觸的區域的源極電極及汲極電極；

該氧化物絕緣膜具有與該氧化物半導體膜重疊的第一區域、及未與該氧化物半導體膜重疊的第二區域；

該第一區域的膜厚比該第二區域的膜厚還厚。

【請求項2】一種顯示裝置，在基板上，具有包含第一電晶體的像素部、及包含第二電晶體的驅動電路；

該第一電晶體及該第二電晶體的各者，具有：

設於該基板的上方的氧化物絕緣膜；

設於該氧化物絕緣膜的上方的氧化物半導體膜；

設於該氧化物半導體膜的上方的閘極絕緣膜；

設於該閘極絕緣膜的上方，且具有與該氧化物半導體膜重疊的區域的閘極電極；

設於該氧化物絕緣膜及該閘極絕緣膜的上方，且分別

具有與該氧化物半導體膜接觸的區域的源極電極及汲極電極；

該氧化物半導體膜具有In、Ga、及Zn；

該氧化物絕緣膜具有與該氧化物半導體膜重疊的第一區域、及未與該氧化物半導體膜重疊的第二區域；

該第一區域的膜厚比該第二區域的膜厚還厚。

圖式

圖 1A

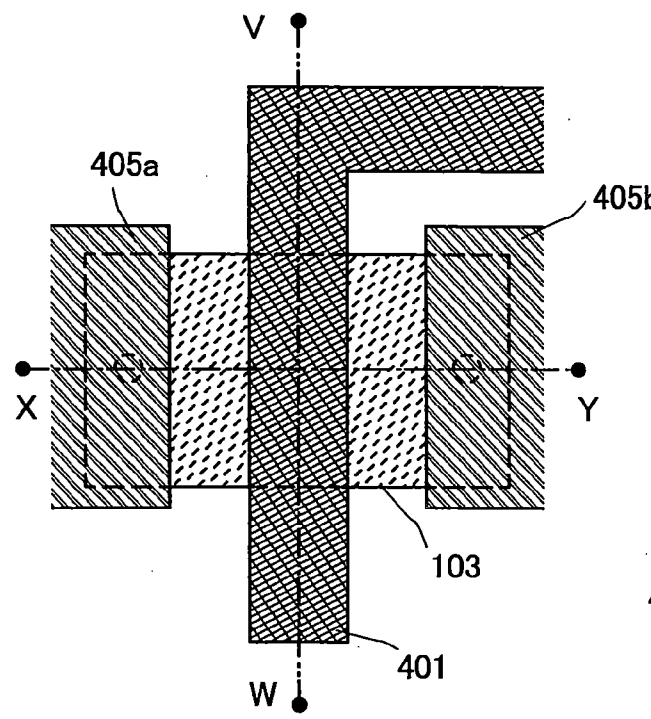


圖 1C

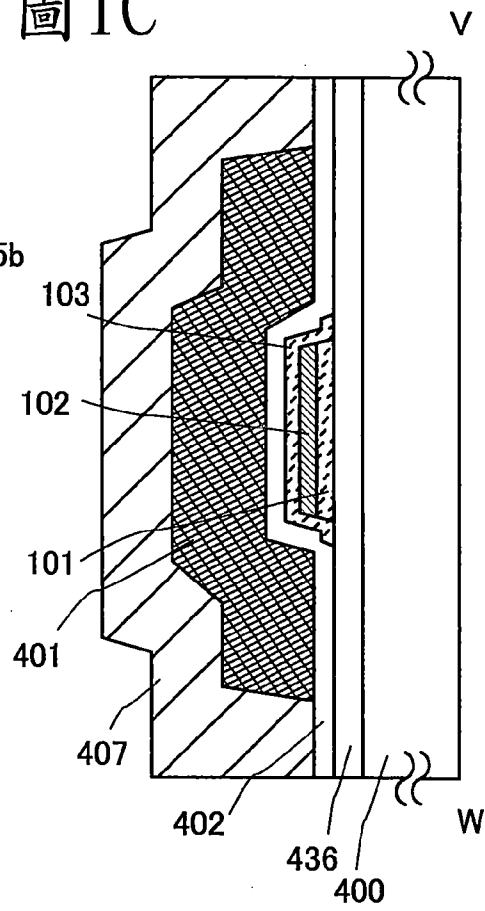


圖 1B

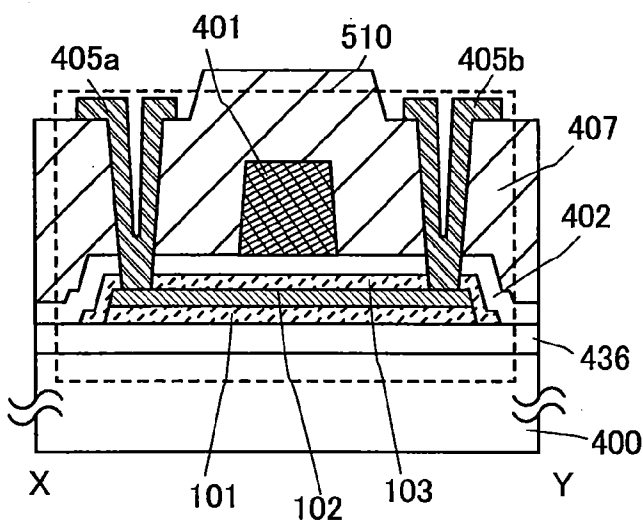


圖 2A

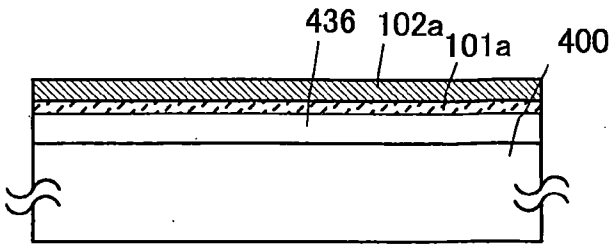


圖 2B

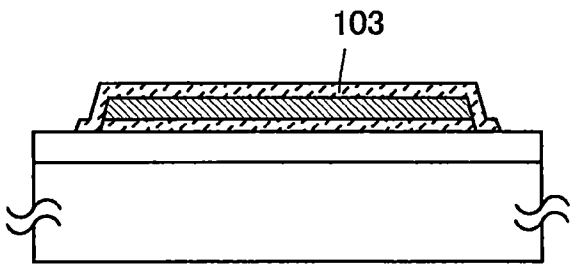


圖 2C

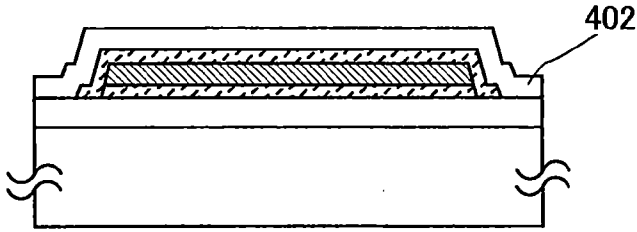


圖 2D

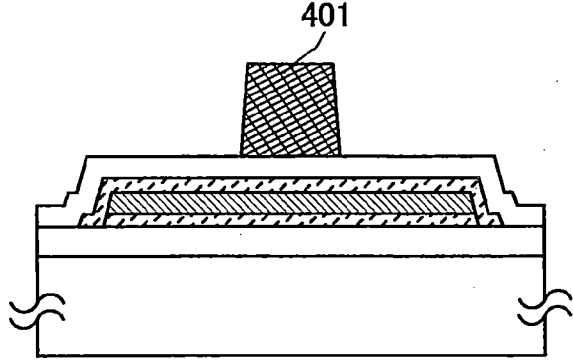


圖 2E

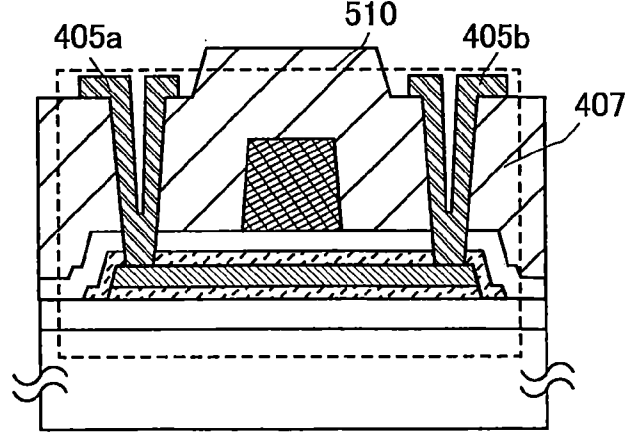


圖 3A

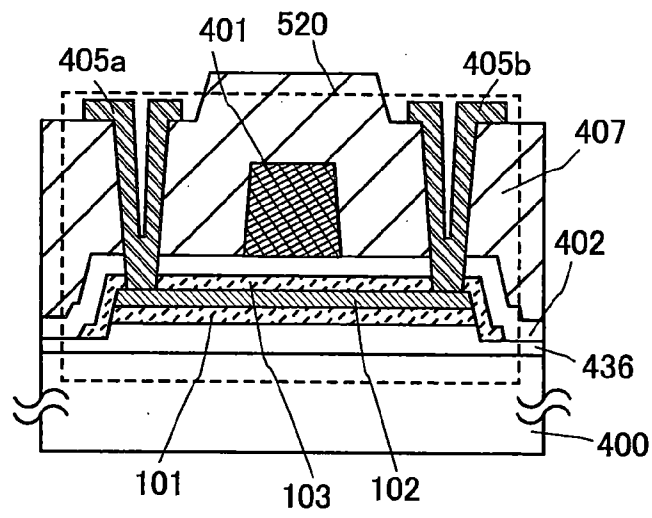


圖 3B

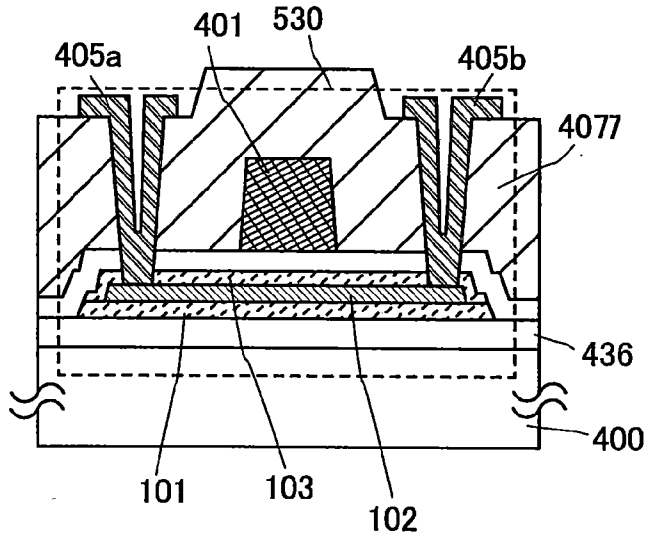


圖 4A

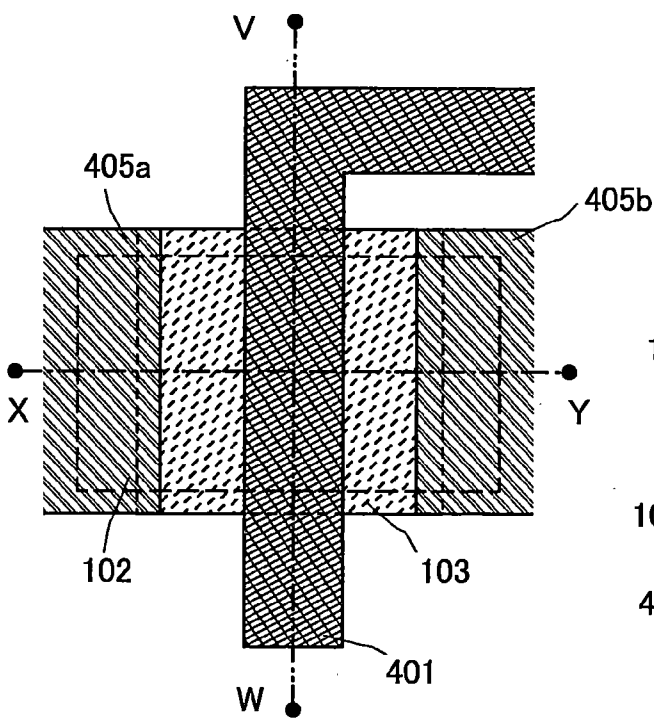


圖 4C

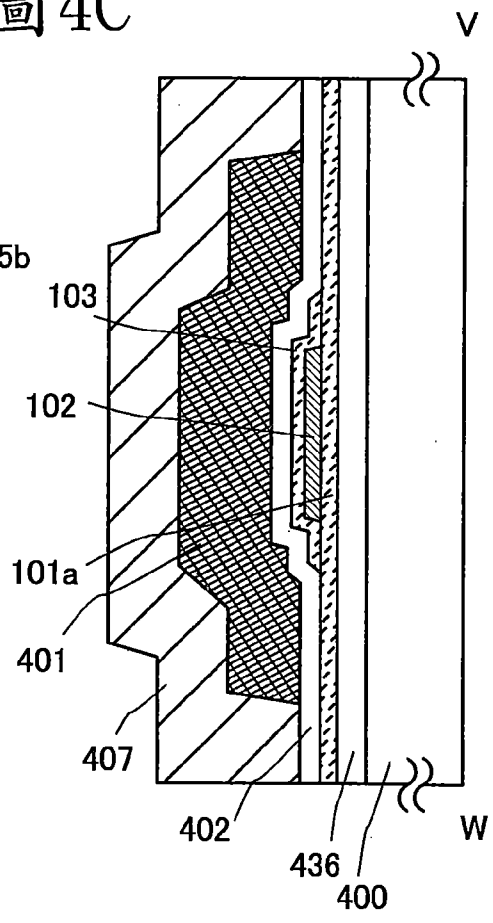


圖 4B

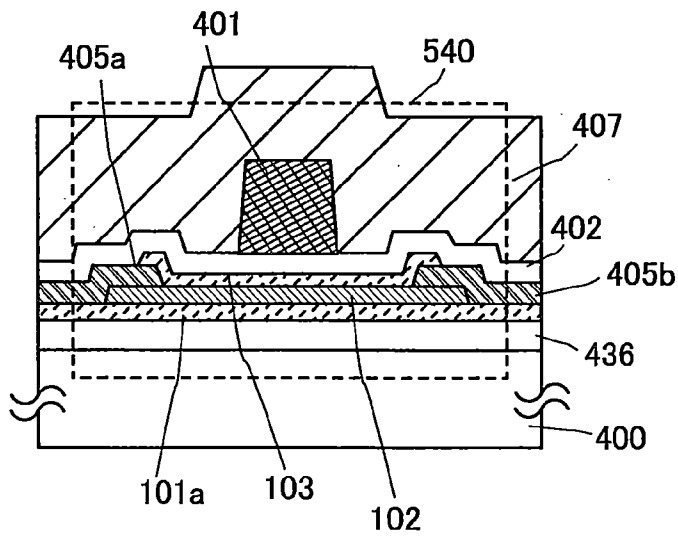


圖5A

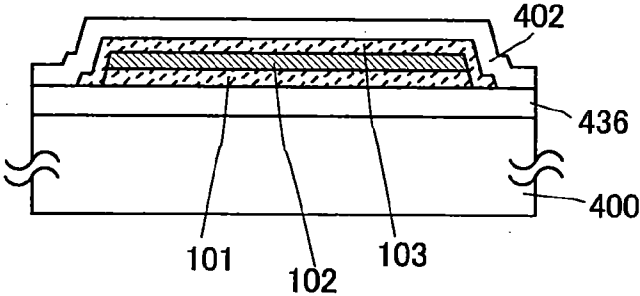


圖5B

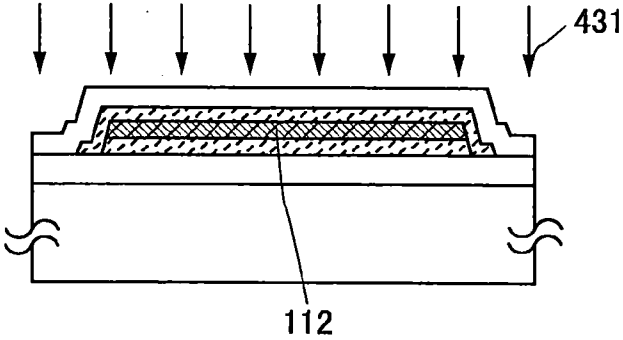


圖5C

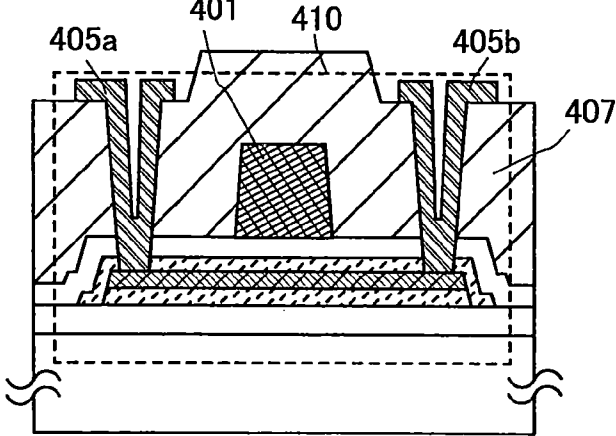


圖 6A

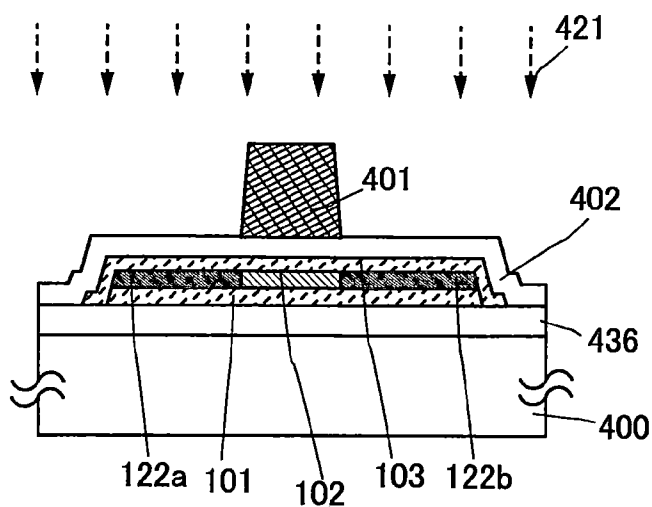


圖 6B

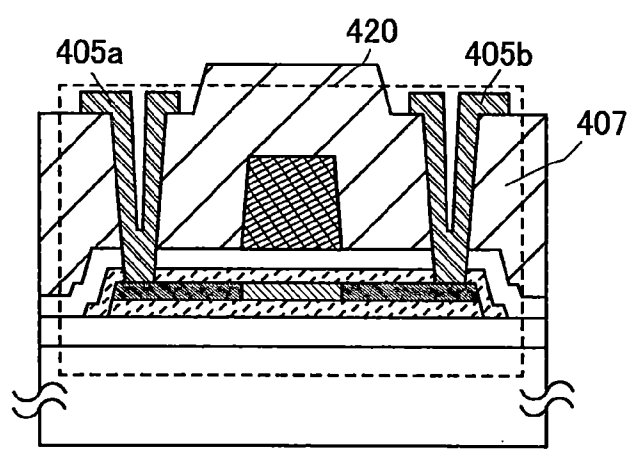


圖 6C

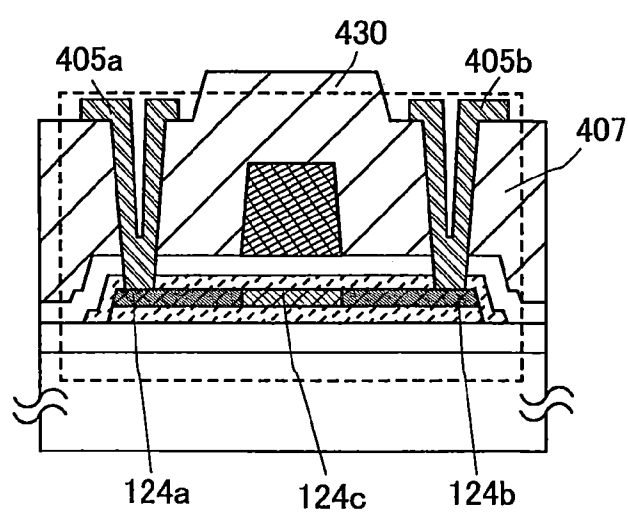


圖 7A

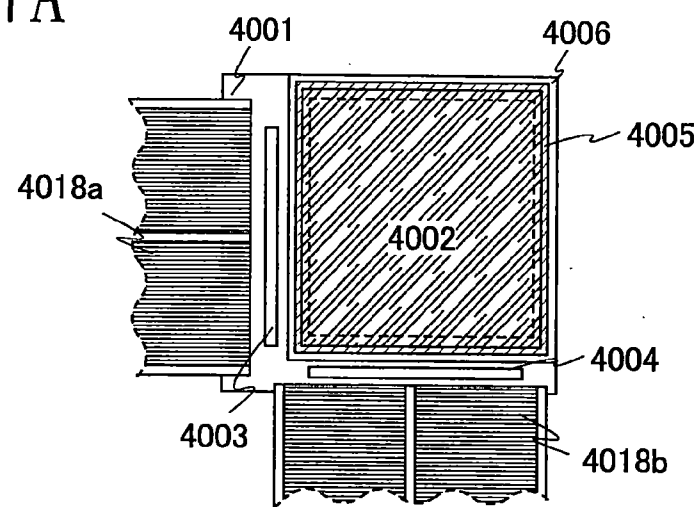


圖 7B

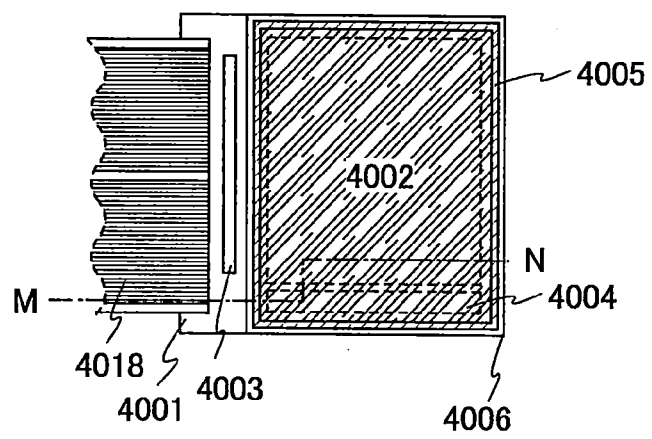


圖 7C

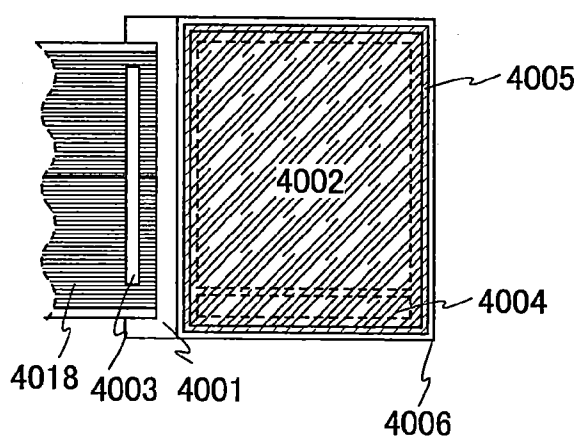


圖 8A

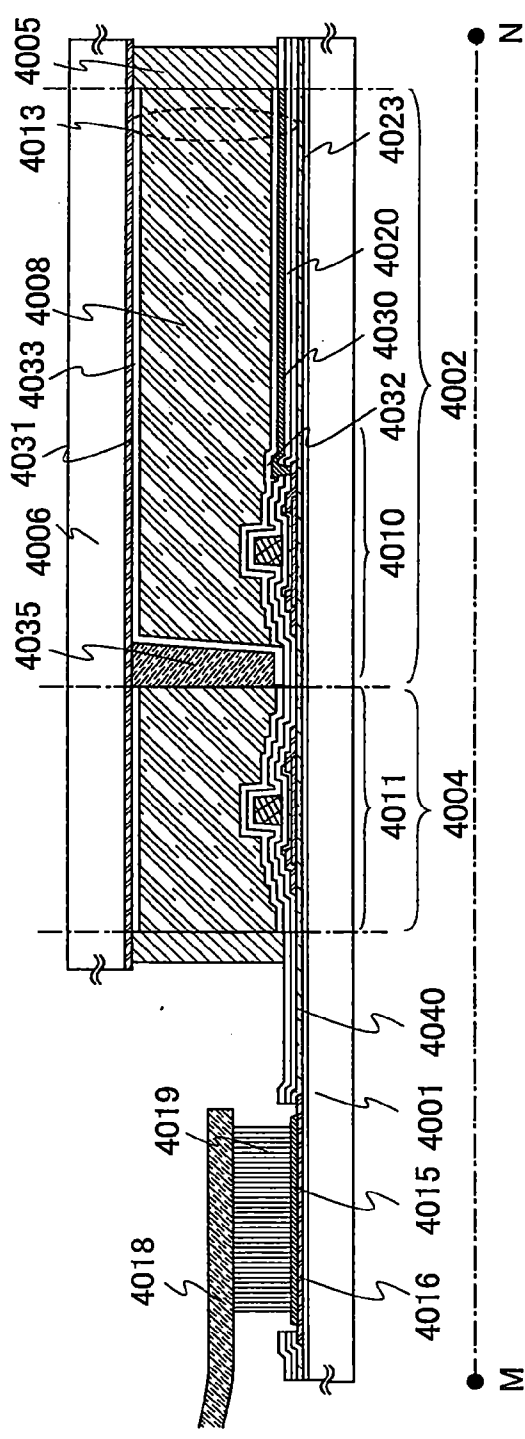


圖 8B

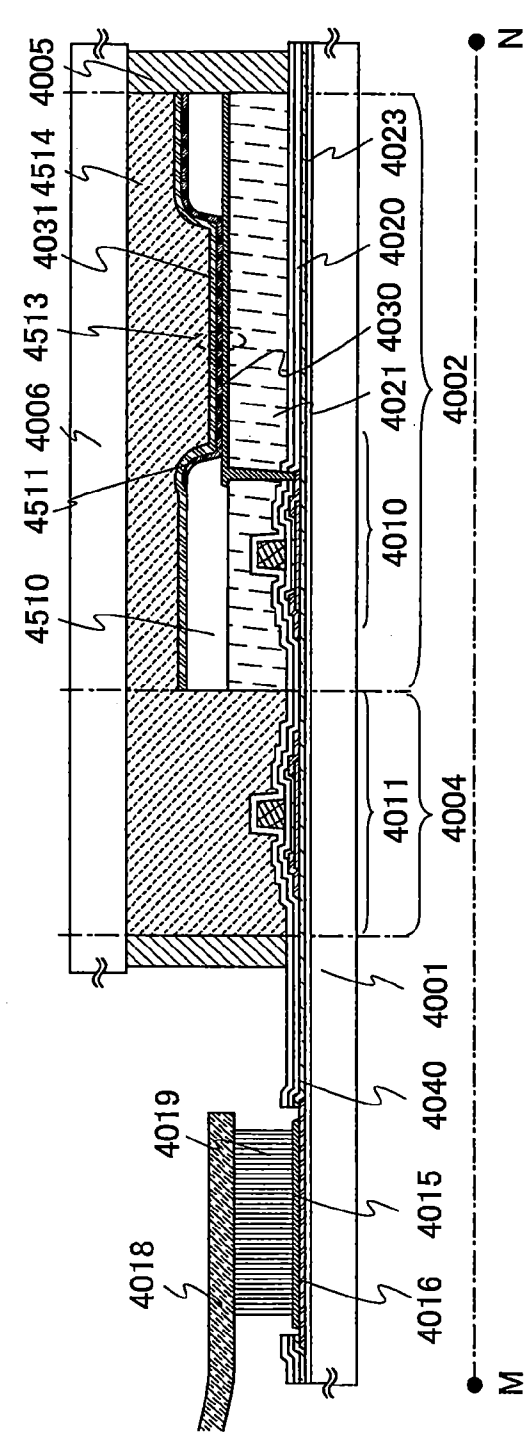


圖 10A

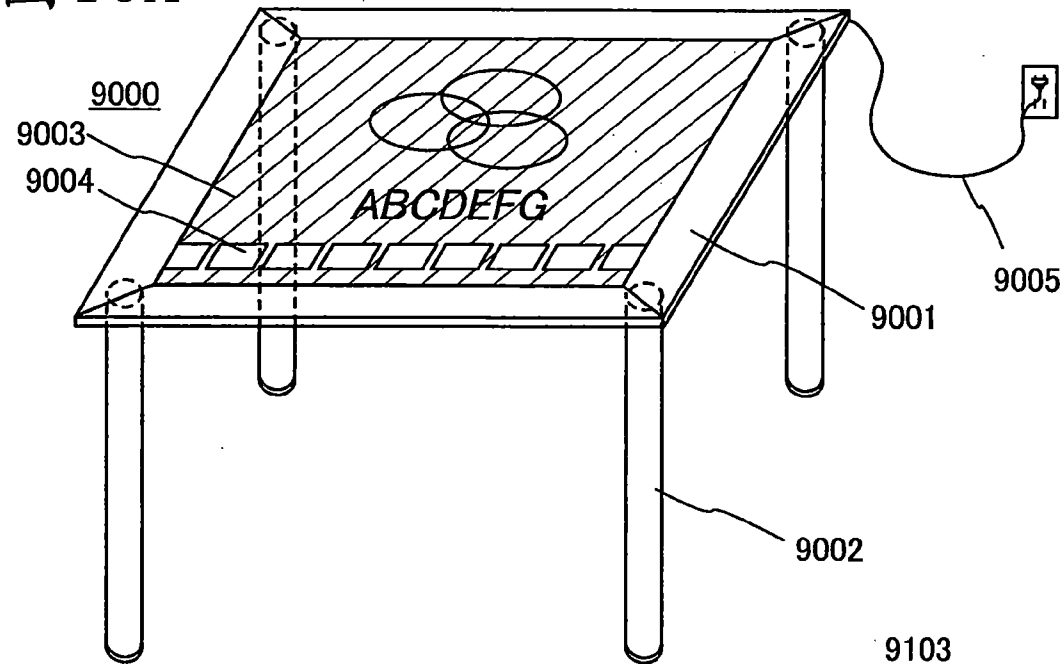


圖 10B

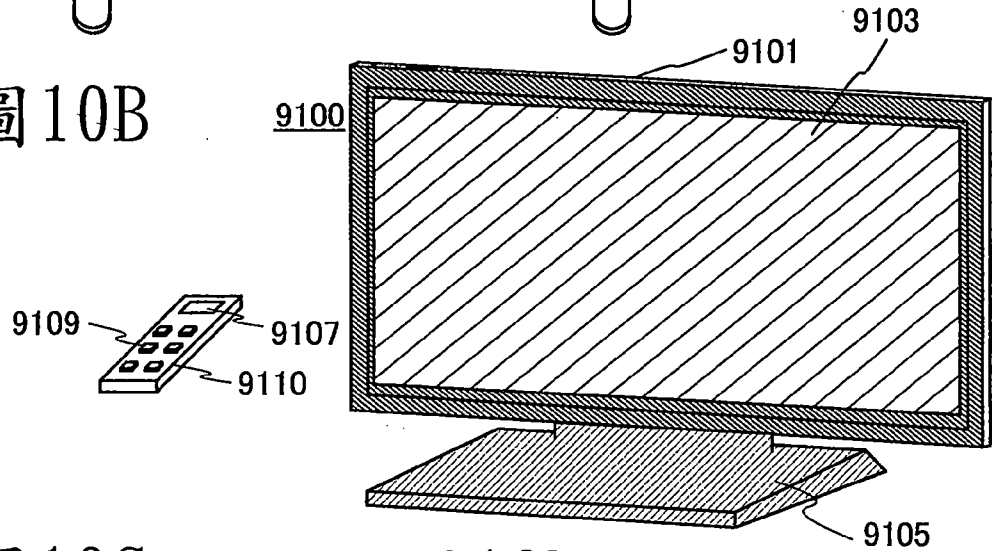


圖 10C

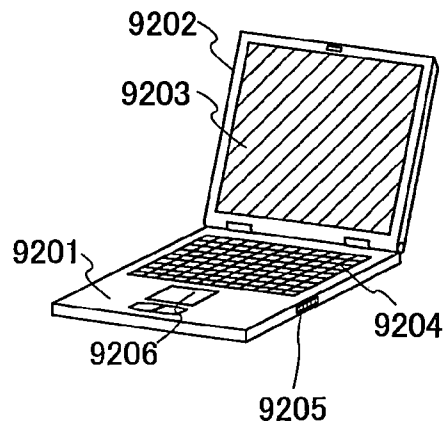


圖 10D

