



CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

the pair of external electrodes 20 in one direction orthogonal to the length direction L.

(57) 要約: クラックの発生を抑制できる電子部品および電子部品の実装構造を提供する。長さ方向Lを有する部品本体10と、部品本体10の長さ方向Lの両端部にそれぞれ配置された一対の外部電極20としての第1の外部電極21および第2の外部電極22を備え、部品本体10は、一対の外部電極20の間で露出する部分の少なくとも一部に、長さ方向Lに直交する一方向において一対の外部電極20よりも外側に突出する突出部としての中央外周部30を有する。

明 細 書

発明の名称：電子部品および電子部品の実装構造

技術分野

[0001] 本発明は、電子部品および電子部品の実装構造に関する。

背景技術

[0002] 従来、2端子構造の電子部品として、複数の誘電体層および複数の内部電極層が交互に積層された直方体形状の本体の両端部に外部電極が配置された積層セラミックコンデンサが知られている。積層セラミックコンデンサは、回路を有する基板に対して、基板に設けられた一对のランドに外部電極がはんだ付けによって接続されて実装される（特許文献1等参照）。一般に積層セラミックコンデンサは、特許文献1に示されるように、本体よりも外部電極が下方の基板側に突出している。したがってランドには外部電極が接触し、基板の表面と本体との間には空間が空く構造となる。

先行技術文献

特許文献

[0003] 特許文献1：特開2014-86606号公報

発明の概要

発明が解決しようとする課題

[0004] 従来の積層セラミックコンデンサを上述のように基板に実装する際には、ランドと外部電極との間にはんだが浸透しにくく、ランドと外部電極との間のはんだの量を十分なものにすることが難しかった。この部分のはんだの量が十分でない場合には、基板がたわむと外部電極の本体側に延びる部分の端縁に応力が集中しやすく、この部分を起点として本体にクラックが生じるおそれがあるため、改善の余地がある。

[0005] そこで本発明は、クラックの発生を抑制できる電子部品および電子部品の実装構造を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の電子部品は、長さ方向を有する部品本体と、前記部品本体の長さ方向両端部にそれぞれ配置された一对の外部電極と、を備え、前記部品本体は、前記一对の外部電極の間で露出する部分の少なくとも一部に、前記長さ方向に直交する一方向において前記一对の外部電極よりも外側に突出する突出部を有する。

[0007] 本発明の電子部品の実装構造は、基板の表面に互いに離間して配置された一对のランドに、電子部品の一対の外部電極のそれぞれが接続される電子部品の実装構造であって、電子部品は、部品本体と、当該部品本体に配置される前記一对の外部電極と、を有し、前記部品本体が前記基板に接しており、かつ、前記一对の外部電極のそれぞれと前記基板との間にギャップが存在する。

発明の効果

[0008] 本発明によれば、クラックの発生を抑制できる電子部品および電子部品の実装構造を提供することができる。

図面の簡単な説明

[0009] [図1]実施形態に係る積層セラミックコンデンサの概略斜視図である。

[図2]図1のII方向矢視図である。

[図3]図1のIII方向矢視図である。

[図4]図2のIV-IV断面図である。

[図5]図3のV-V断面図である。

[図6]実施形態に係る積層セラミックコンデンサの製造方法の一例を概略的に示す図であって、工程を（a）～（d）の順に示している。

[図7]実施形態に係る実装構造を示す平面図である。

[図8]図7のVIII-VIII断面図である。

[図9]図8のIX部拡大図である。

[図10]従来の実装構造を示す図であって、図9に対応する図である。

[図11]実施形態の積層セラミックコンデンサの変形例を示すWT断面図であって、図5に対応する図である。

発明を実施するための形態

- [0010] 以下、図面を参照しながら実施形態について説明する。図1は、実施形態に係る電子部品としての積層セラミックコンデンサ1の概略斜視図である。図2は、図1のII方向矢視図である。図3は、図1のIII方向矢視図である。図4は、図2のIV-IV断面図である。図5は、図3のV-V断面図である。
- [0011] 図1に示すように、実施形態の積層セラミックコンデンサ1は、全体として略直方体形状を有している。この積層セラミックコンデンサ1は、部品本体10と、互いに離間して部品本体10に配置された一対の外部電極20と、を備えている。
- [0012] 図2および図3に示すように、部品本体10は、素体部11と、素体部11に設けられた中央外周部30と、を有する。
- [0013] 図1～図3において、矢印Lは、積層セラミックコンデンサ1および素体部11の長さ方向を示している。図1および図2において、矢印Wは、積層セラミックコンデンサ1および素体部11の、長さ方向に直交する幅方向を示している。図1および図3において、矢印Tは、積層セラミックコンデンサ1および素体部11の、長さ方向Lおよび幅方向Wに直交する積層方向を示している。積層方向Tは、積層セラミックコンデンサ1および素体部11の厚み方向に対応する。図4に示す断面図は、積層セラミックコンデンサ1の、幅方向Wの中央における長さ方向Lおよび積層方向Tに沿った断面であるLT断面を示している。図5に示す断面図は、積層セラミックコンデンサ1の、長さ方向Lの中央における幅方向Wおよび積層方向Tに沿った断面であるWT断面を示している。
- [0014] 積層セラミックコンデンサ1の寸法としては、例えば、長さ方向Lが0.2mm以上1.2mm以下、幅方向Wが0.1mm以上0.7mm以下、積層方向Tが0.1mm以上0.7mm以下といった寸法が挙げられるが、これらに限定されない。
- [0015] 図1～図3に示すように、一対の外部電極20は、素体部11の長さ方向Lの一端部に配置された第1の外部電極21と、素体部11の長さ方向Lの

他端部に配置された第2の外部電極22と、を含む。以下では、同一構成である第1の外部電極21と第2の外部電極22を区別せずに説明する場合には、双方を単に外部電極20と称する場合がある。

[0016] 図4に示すように、第1の外部電極21および第2の外部電極22は、いずれも焼結金属層20aとめっき層20bとの積層膜により構成されている。焼結金属層20aは、例えばCu、Ni、Ag、Pd、Ag-Pd合金、Au等のペーストを焼き付けることにより形成される。めっき層20bは、例えばNiめっき層とこれを覆うSnめっき層とにより構成される。めっき層20bは、これに代えてCuめっき層やAuめっき層であってもよい。なお、外部電極20は、めっき層のみによって構成されてもよく、導電性樹脂ペーストを用いて形成することもできる。

[0017] 図2および図5に示すように、素体部11は、積層体12と、積層体12の幅方向両側の側面を覆う一对の側部誘電体セラミック層15と、を含んでいる。

[0018] 積層体12は、積層方向Tに交互に積層された複数の誘電体セラミック層13および内部電極としての内部電極層14を含む。積層体12は、積層セラミックコンデンサ1および素体部11と同一の方向である積層方向T、長さ方向Lおよび幅方向Wを有する。

[0019] 誘電体セラミック層13および側部誘電体セラミック層15は、例えばチタン酸バリウムを主成分とするセラミック材料が焼成されて形成される。誘電体セラミック層13および側部誘電体セラミック層15は、他の高誘電率のセラミック材料（例えば、 CaTiO_3 、 SrTiO_3 、 CaZrO_3 等を主成分とするもの）により形成されてもよい。誘電体セラミック層13および側部誘電体セラミック層15を形成するセラミック材料には、例えば組成を調整することを目的として、Si、Mg、Mn、Sn、Cu、希土類、NiおよびAl等の添加剤が含まれる。誘電体セラミック層13および側部誘電体セラミック層15は、上述したようなセラミック材料の中から、同じ材料で形成されていてもよく、異なる材料で形成されていてもよい。

- [0020] 内部電極層 1 4 は、例えば Ni、Cu、Ag、Pd、Ag-Pd 合金、Au 等に代表される金属材料により形成される。内部電極層 1 4 は、これらの金属材料に限られず、他の導電材料で形成されてもよい。
- [0021] 図 4 に示すように、積層方向 T に 1 枚の誘電体セラミック層 1 3 を挟んで隣り合う一対の内部電極層 1 4 のうちの、一方は第 1 の外部電極 2 1 に電氣的に接続されており、他方は第 2 の外部電極 2 2 に電氣的に接続されている。これにより、第 1 の外部電極 2 1 と第 2 の外部電極 2 2 との間は、複数のコンデンサ要素が電氣的に並列に接続された構造となっている。
- [0022] 図 4 および図 5 に示すように、誘電体セラミック層 1 3 は、内部電極層 1 4 の間に挟まれた複数の第 1 の誘電体セラミック層 1 3 a と、積層方向 T の両端に配置され、第 1 の誘電体セラミック層 1 3 a よりも厚みの大きい一対の第 2 の誘電体セラミック層 1 3 b と、を有する。
- [0023] 図 4 および図 5 に示すように、積層体 1 2 は、複数の内部電極層 1 4 のそれぞれが第 1 の誘電体セラミック層 1 3 a を介して対向している内層部 1 2 A と、内層部 1 2 A を積層方向に挟むように配設された一対の外層部 1 2 B と、を有する。すなわち内層部 1 2 A においては、複数の内部電極層 1 4 が第 1 の誘電体セラミック層 1 3 a を介して交互に積層されている。
- [0024] 図 3～図 5 に示すように、積層体 1 2 は、積層方向 T において相対する第 1 の主面 1 7 a 1 および第 2 の主面 1 7 a 2 を有する。図 2 および図 5 に示すように、積層体 1 2 は、幅方向 W において相対する第 1 の側面 1 7 b 1 および第 2 の側面 1 7 b 2 を有する。図 2～図 4 に示すように、積層体 1 2 は、長さ方向 L において相対する第 1 の端面 1 7 c 1 および第 2 の端面 1 7 c 2 を有する。第 1 の端面 1 7 c 1 には第 1 の外部電極 2 1 が配置され、第 2 の端面 1 7 c 2 には第 2 の外部電極 2 2 が配置されている。
- [0025] 図 2 および図 5 に示すように、積層体 1 2 の第 1 の側面 1 7 b 1 および第 2 の側面 1 7 b 2 には、側部誘電体セラミック層 1 5 がそれぞれ配置されている。これら一対の側部誘電体セラミック層 1 5 は、第 1 の側面 1 7 b 1 を覆う第 1 の側部誘電体セラミック層 1 5 A と、第 2 の側面 1 7 b 2 を覆う第

2の側部誘電体セラミック層15Bと、を含む。以下では、同一構成である第1の側部誘電体セラミック層15Aと第2の側部誘電体セラミック層15Bを区別せずに説明する場合には、双方を単に側部誘電体セラミック層15と称する場合がある。

[0026] 第1の側部誘電体セラミック層15Aは、素体部11の一方の側面を構成する第3の側面15aを有する。第2の側部誘電体セラミック層15Bは、素体部11の他方の側面を構成する第4の側面15bを有する。第3の側面15aと第4の側面15bとは、幅方向Wに一对の状態に相対している。なお、素体部11の積層方向Tで相対する一对の面は、積層体12の第1の主面17a1および第2の主面17a2に他ならない。したがって以下において、これら積層体12の第1の主面17a1および第2の主面17a2を、素体部11の第1の主面17a1および第2の主面17a2と言い換える場合がある。

[0027] 上述したように、第1の端面17c1には第1の外部電極21が配置され、第2の端面17c2には第2の外部電極22が配置されている。第1の外部電極21は、第1の端面17c1の全面を覆い、かつ、互いに相対する第1の主面17a1および第2の主面17a2と、互いに相対する第1の側面17b1および第2の側面17b2との4面に跨るように形成されている。

[0028] 図2～図4に示すように、第1の外部電極21は、第1の端面17c1の全面を覆う端面部21aと、端面部21aの周縁から長さ方向Lの内側に屈曲して素体部11の第1の主面17a1および第2の主面17a2、素体部11の第3の側面15aおよび第4の側面15bのそれぞれの一部を覆う角筒状の屈曲部21bと、を有する。これと同様に、第2の外部電極22は、第2の端面17c2の全面を覆う端面部22aと、端面部22aの周縁から長さ方向Lの内側に屈曲して素体部11の第1の主面17a1および第2の主面17a2、素体部11の第3の側面15aおよび第4の側面15bのそれぞれの一部を覆う角筒状の屈曲部22bと、を有する。

[0029] 中央外周部30は、一对の外部電極20の間で露出する部分である。実施

形態の中央外周部 30 は、一对の外部電極 20 の間における素体部 11 の外周面、すなわち一对の外部電極 20 の間における第 1 の主面 17 a 1 および第 2 の主面 17 a 2、第 3 の側面 15 a および第 4 の側面 15 b の、計 4 面を覆っている。すなわち中央外周部 30 は、部品本体 10 の外周全域に設けられている、

[0030] 素体部 11 の、第 1 の主面 17 a 1 および第 2 の主面 17 a 2、第 3 の側面 15 a および第 4 の側面 15 b のそれぞれを覆っている中央外周部 30 の厚み、すなわち、これら第 1 の主面 17 a 1 および第 2 の主面 17 a 2、第 3 の側面 15 a および第 4 の側面 15 b のそれぞれの表面から、中央外周部 30 の表面までの寸法は、外部電極 20 の屈曲部 21 b および屈曲部 22 b の膜厚よりも大きい。したがって、中央外周部 30 は、それら屈曲部 21 b および屈曲部 22 b よりも、積層方向 T の外側および幅方向 W の外側に突出している。

[0031] 中央外周部 30 は、一对の外部電極 20 の間において、第 1 の主面 17 a 1 を覆う第 1 の突出部 31 と、第 2 の主面 17 a 2 を覆う第 2 の突出部 32 と、第 3 の側面 15 a を覆う第 3 の突出部 33 と、第 4 の側面 15 b を覆う第 4 の突出部 34 と、を含む。第 1 の突出部 31 および第 2 の突出部 32 は、外部電極 20 の屈曲部 21 b および屈曲部 22 b の表面よりも、長さ方向 L に直交する積層方向 T の外側に突出している。第 3 の突出部 33 および第 4 の突出部 34 は、外部電極 20 の屈曲部 21 b および屈曲部 22 b の表面よりも、長さ方向 L に直交する幅方向 W の外側に突出している。積層方向 T および幅方向 W は、それぞれ長さ方向に直交する一方向である。第 1 の突出部 31、第 2 の突出部 32、第 3 の突出部 33 および第 4 の突出部 34 を有する中央外周部 30 は、長さ方向 L に直交する一方向において外部電極 20 よりも外側に突出する突出部の一例である。

[0032] 図 3 に示すように、第 1 の突出部 31 および第 2 の突出部 32 は、第 1 の外部電極 21 の屈曲部 21 b および第 2 の外部電極 22 の屈曲部 22 b のそれぞれの表面から、積層方向 T の外側に寸法 H 突出している。図 2 に示すよ

うに、第3の突出部33および第4の突出部34は、第1の外部電極21の屈曲部21bおよび第2の外部電極22の屈曲部22bのそれぞれの表面から、幅方向Wの外側に寸法H突出している。ここで、各寸法Hは、 $15\mu\text{m}$ 以上であることが好ましい。

[0033] 第1の突出部31の表面は平坦であって、第1の主面17a1と略平行である。第2の突出部32の表面は平坦であって、第2の主面17a2と略平行である。第3の突出部33の表面は平坦であって、第3の側面15aと略平行である。第4の突出部34の表面は平坦であって、第4の側面15bと略平行である。

[0034] 中央外周部30は、素体部11の表面に、例えばセラミックおよび樹脂のうちの少なくとも1つの材料により形成することができる。中央外周部30がセラミックの場合、誘電体セラミック層13または側部誘電体セラミック層15と同じセラミック材料であってよい。中央外周部30を樹脂で形成する場合には、例えばエポキシ樹脂やアクリル樹脂等の合成樹脂が用いられる。

[0035] ここで、図6を参照して実施形態の積層セラミックコンデンサ1の製造方法の一例を簡単に説明する。図6は、積層セラミックコンデンサ1の製造方法に係る工程を(a)～(d)の順に概略的に示している。この場合、中央外周部30は、セラミックで形成している。

[0036] はじめに、図6(a)に示すように、素体部11が作製される。素体部11は、例えば、誘電体セラミック層13となるセラミックグリーンシート等のセラミック材料と、内部電極層14となる導電ペースト等の導電材料とが積層されて積層体12が形成され、次いで、積層体12の第1の側面17b1および第2の側面17b2に側部誘電体セラミック層15となるセラミックグリーンシート等のセラミック材料が貼り付けられることにより、作製される。次に、図6(b)に示すように、中央外周部30となるセラミックグリーンシート等のセラミック材料が、素体部11に貼り付けられる。これにより、焼成前の部品本体10が作製される。次に、この部品本体10が焼成

されて、図6(c)に示す焼成後の部品本体10が作製される。次いで、図6(d)に示すように、素体部11の長さ方向Lの両端部に外部電極20が形成される。このように中央外周部30が積層体12および側部誘電体セラミック層15と同じセラミック材料で形成される場合には、中央外周部30は素体部11と一体化する。

[0037] 中央外周部30が上記樹脂で形成される場合には、中央外周部30は、外部電極20が形成された後に、例えば、液状の樹脂材料を、適宜な治具を用いて外部電極20間の素体部11の外周面に注入して塗布し、塗布した樹脂材料を硬化させることにより形成することができる。

[0038] 次に、実施形態に係る積層セラミックコンデンサ1の実装構造を説明する。図7は、実施形態に係る実装構造を示す平面図である。図8は、図7のVII-VIII断面図である。実施形態に係る実装構造は、基板50に積層セラミックコンデンサ1が実装されている。

[0039] 図7および図8に示すように、実施形態に係る実装構造は、基板50の表面に互いに離間して配置されたランドとしての第1のランド61および第2のランド62に、積層セラミックコンデンサ1の一对の外部電極20のそれぞれが接続される構造である。

[0040] 基板50は、例えば、樹脂、ガラス、ガラスエポキシ、紙フェノール、セラミックス等の絶縁材料からなる材料によりシート状に形成されている。基板50の表面の絶縁を必要とする領域は、レジスト膜で被覆されている。積層セラミックコンデンサ1は、長さ方向Lを図7および図8に示すX方向と略平行とし、かつ、幅方向WをX方向と直交するY方向と略平行として、基板50に実装される。図7においてX方向およびY方向は、いずれも基板50の表面に沿った面方向である。なお、図7には、積層セラミックコンデンサ1の長さ方向Lおよび幅方向Wを併記している。図8には、積層セラミックコンデンサ1の長さ方向Lおよび積層方向Tを併記している。図8のZは、X方向およびY方向に直交する上下方向を示している。

[0041] なお、基板50はガラスや紙の繊維を基材としたものが用いられる場合が

ある。基材を構成する繊維は、一方向に延びる繊維方向を有する場合がある。基板 50 が一方向に延びる繊維方向を有する場合、実施形態では、その繊維方向が図 7 および図 8 の X 方向に延びるように、積層セラミックコンデンサ 1 の実装位置が設定されると好ましい。すなわち、積層セラミックコンデンサ 1 は、一对の外部電極 20 の互いに離間する方向が、基板 50 の繊維方向に平行に配置されることが好ましい。平行に配置されるとは、2つの方向が -5° 以上 $+5^{\circ}$ 未満の角度をなすように配置されることを意味する。

[0042] 第 1 のランド 61 と第 2 のランド 62 とは、X 方向に互いに離間して配置されている。第 1 のランド 61 および第 2 のランド 62 は、ともに平面視が矩形状で同じ寸法を有する。第 1 のランド 61 と第 2 のランド 62 との間には、レジスト膜で被覆されている離間部 51 が設けられる。第 1 のランド 61 および第 2 のランド 62 は、離間部 51 を間に挟んで、Y 方向の位置が互いに同じとなるように X 方向に離間して並列している。

[0043] 積層セラミックコンデンサ 1 は、第 1 の外部電極 21 の屈曲部 21b が第 1 のランド 61 に接続され、第 2 の外部電極 22 の屈曲部 22b が第 2 のランド 62 に接続される。実施形態では、図 8 に示すように、第 1 の屈曲部 21b の、素体部 11 の第 2 の主面 17a2 を覆う部分である第 1 の接続屈曲部 21b1 が第 1 のランド 61 に接続され、第 2 の屈曲部 22b の、素体部 11 の第 2 の主面 17a2 を覆う部分である第 2 の接続屈曲部 22b1 が第 2 のランド 62 に接続される。なお、第 1 の外部電極 21 および第 2 の外部電極 22 の基板 50 への接続部分は、屈曲部 21b および屈曲部 22b の、第 1 の主面 17a1 を覆う部分であってもよい。さらに、第 1 の外部電極 21 および第 2 の外部電極 22 の基板 50 への接続部分は、屈曲部 21b および屈曲部 22b の、第 1 の側面 17b1 を覆う部分であってもよく、第 2 の側面 17b2 を覆う部分であってもよい。

[0044] 第 1 のランド 61 および第 2 のランド 62 のそれぞれには、基板 50 に形成されている図示せぬ配線が接続されている。第 1 のランド 61 および第 2 のランド 62 は、その配線の端部にそれぞれ設けられている。すなわちその

配線は、離間部 5 1 を間に挟んで不連続の状態となっており、積層セラミックコンデンサ 1 が第 1 のランド 6 1 および第 2 のランド 6 2 に接続されることによって導通する。

[0045] 第 1 のランド 6 1、第 2 のランド 6 2 および上記配線は、高導電性の金属で形成されることが望ましく、例えば Cu を基板 5 0 の表面に成膜することにより形成される。なお、高導電性の金属としては、Ag や Au 等であってもよい。

[0046] 実施形態の実装構造においては、図 8 に示すように、積層セラミックコンデンサ 1 は、中央外周部 3 0 の第 2 の突出部 3 2 が、基板 5 0 の離間部 5 1 の表面にセットされて接触している。第 2 の突出部 3 2 は、素体部 1 1 の第 2 の主面 1 7 a 2 を覆う部分である。基板 5 0 の表面に接触する第 2 の突出部 3 2 の表面は平坦であって、第 2 の主面 1 7 a 2 と略平行である。このため、積層セラミックコンデンサ 1 を基板 5 0 上に安定した姿勢でセットすることができる。第 1 の外部電極 2 1 の第 1 の接続屈曲部 2 1 b 1 は、基板 5 0 の第 1 のランド 6 1 に対向し、第 2 の外部電極 2 2 の第 2 の接続屈曲部 2 2 b 1 は、基板 5 0 の第 2 のランド 6 2 に対向する。

[0047] 第 2 の突出部 3 2 は、長さ方向 L の両側の、第 1 の接続屈曲部 2 1 b 1 および第 2 の接続屈曲部 2 2 b 1 よりも、図 8 において下方（積層セラミックコンデンサ 1 の積層方向 T の外側）に突出している。したがって第 2 の突出部 3 2 が離間部 5 1 にセットされた積層セラミックコンデンサ 1 は、第 1 の接続屈曲部 2 1 b 1 と第 1 のランド 6 1 との間、および第 2 の接続屈曲部 2 2 b 1 と第 2 のランド 6 2 との間のそれぞれに、ギャップ G が存在する。すなわち、第 1 の外部電極 2 1 および第 2 の外部電極 2 2 は、基板 5 0 の表面から浮いた状態となる。ギャップ G は、図 3 に示した中央外周部 3 0 における第 1 の屈曲部 2 1 b および第 2 の屈曲部 2 2 b からの突出量の寸法 H に等しい。すなわち、ギャップ G は $15\ \mu\text{m}$ 以上であることが好ましい。

[0048] 上述した配置の状態では、積層セラミックコンデンサ 1 は基板 5 0 に実装される。基板 5 0 への実装は、第 1 の外部電極 2 1 を第 1 のランド 6 1 にはん

だ付けし、第2の外部電極22を第2のランド62にはんだ付けする。図7および図8に示すように、第1の外部電極21と第1のランド61、ならびに第2の外部電極22と第2のランド62とは、それぞれはんだ70を介して電氣的に接続される。

[0049] 図9は、図8のIXで示す部分の拡大図である。図9に示すように、はんだ70は、第1の外部電極21の第1の接続屈曲部21b1と、第1のランド61との間のギャップGを埋めており、このギャップGから第1の外部電極21の端面部21aにわたって設けられる。

[0050] ここで、図10は、従来の積層セラミックコンデンサが基板50に実装された状態を示す図であって、図9に対応する部分を示している。図10では、実施形態に対応する構成要素には同じ符号を付している。図10に示すように、従来の積層セラミックコンデンサでは、第1の外部電極21の方が部品本体10の素体部11よりも下方に突出するため、第1の外部電極21が第1のランド61に接触する。したがって積層セラミックコンデンサを基板50にセットした状態では、実施形態のように第1の外部電極21と第1のランド61との間にギャップGは存在しない。このため、はんだ付けすると、はんだ70は第1の外部電極21と第1のランド61との間に浸透しにくく、第1の外部電極21と第1のランド61との間のはんだ70の量を十分なものにすることが難しい。この部分のはんだ70の量が十分でない場合、基板50に、積層セラミックコンデンサの長さ方向Lを湾曲させるような応力がかかって基板50がたわむと、屈曲部21bの端縁23bに応力が集中しやすく、この端縁23bを起点として素体部11にクラックKが生じるおそれがある。

[0051] これに対し実施形態の積層セラミックコンデンサ1および実装構造によれば、第1の外部電極21と第1のランド61との間にギャップGが存在するため、はんだ付けした状態で、第1の外部電極21と第1のランド61との間に十分な量のはんだ70を充填させることができる。ギャップGが $15\mu\text{m}$ 以上であれば、第1の外部電極21と第1のランド61との間のはんだ7

0の量を十分とすることができる。このため、基板50が上述したようにたわんだ場合、屈曲部21bの端縁23bに応力が集中しにくく、この端縁23bを起点として素体部11にクラックが生じることが抑制される。

[0052] なお、図9は一对の外部電極20のうちの第1の外部電極21側を示したもののだが、第2の外部電極22も同様であって、図8に示したように、第2の外部電極22の第2の接続屈曲部22b1と第2のランド62との間にもギャップGが存在するため、はんだ70はこのギャップGにも充填される。したがって第2の外部電極22においても、同様に素体部11にクラックが生じることが抑制される。

[0053] 以上説明した実施形態に係る積層セラミックコンデンサ1によれば、以下の効果が奏される。

[0054] 実施形態に係る積層セラミックコンデンサ1は、長さ方向Lを有する部品本体10と、部品本体10の長さ方向Lの両端部にそれぞれ配置された一对の外部電極20と、を備え、部品本体10は、一对の外部電極20の間で露出する部分の少なくとも一部に、長さ方向Lに直交する一方向において一对の外部電極20よりも外側に突出する中央外周部30を有する。

[0055] 実施形態に係る積層セラミックコンデンサ1を基板50に実装するにあたって、積層セラミックコンデンサ1を基板50の所定の実装位置にセットすると、中央外周部30が基板50の表面に接触する状態となり、外部電極20と第1のランド61および第2のランド62の間にはギャップGが生じる。外部電極20が第1のランド61および第2のランド62にはんだ付けされると、はんだ70はギャップGに充填される。これにより、外部電極20と、第1のランド61および第2のランド62との間に十分な量のはんだ70を充填させることができる。このため、基板50がたわんだ場合、その際の応力が素体部11に伝わりにくくなり、素体部11のクラック発生を抑制できる。

[0056] 実施形態に係る積層セラミックコンデンサ1においては、中央外周部30は、外部電極20から上記一方向の外側に15 μ m以上突出していること

が好ましい。

[0057] これにより、外部電極20と第1のランド61および第2のランド62との間のギャップGを $15\mu\text{m}$ 以上とすることができるので、このギャップGに充填されるはんだ70の量を十分な量にすることができる。その結果、はんだ70による基板50から素体部11への応力伝達を遮る作用が十分となり、素体部11のクラック発生を抑制できる。

[0058] 実施形態に係る積層セラミックコンデンサ1においては、中央外周部30は、部品本体10の外周全域に設けられている。

[0059] これにより、中央外周部30のどの部分を基板50に対向させてセットしても、外部電極20と第1のランド61および第2のランド62との間にギャップGを存在させることができる。したがって、基板50に対する積層セラミックコンデンサ1のセットの姿勢の向きを選ぶ必要がなく、実装作業の簡易化が図られる。

[0060] 実施形態に係る積層セラミックコンデンサ1においては、部品本体10は、内部電極層14を含む素体部11を有し、中央外周部30は、素体部11の表面に配置されており、この中央外周部30は、セラミックおよび樹脂のうちの少なくとも1つを含む。

[0061] これにより、中央外周部30を所望の位置および形状に容易に形成することができる。特に中央外周部30を誘電体セラミック層13と同様のセラミック材料で形成することにより、素体部11と中央外周部30とを同時に焼成して製造することができるので、製造効率が向上する。

[0062] 実施形態に係る実装構造は、基板50の表面に互いに離間して配置された第1のランド61および第2のランド62に、一对の外部電極20のそれぞれが接続される積層セラミックコンデンサ1の実装構造であって、積層セラミックコンデンサ1は、部品本体10と、当該部品本体10に配置される一对の外部電極20と、を有し、部品本体10が基板50に接しており、かつ、一对の外部電極20のそれぞれと基板50との間にギャップGが存在する。

- [0063] 外部電極20が第1のランド61および第2のランド62にはんだ付けされると、はんだ70はギャップGに充填される。これにより、外部電極20と、第1のランド61および第2のランド62との間に十分な量のはんだ70を充填させることができる。このため、基板50がたわんだ場合、その際の応力が素体部11に伝わりにくくなり、素体部11のクラック発生を抑制できる。
- [0064] 実施形態に係る実装構造においては、一对の外部電極20のそれぞれと基板50との間のギャップGは $15\mu\text{m}$ 以上であることが好ましい。
- [0065] これにより、当該ギャップGに充填されるはんだ70の量を十分な量にすることができる。その結果、はんだ70による基板50から素体部11への応力伝達を遮る作用が十分となり、素体部11のクラック発生を抑制できる。
- [0066] 実施形態に係る実装構造においては、基板50は、一方向に延びる繊維方向を有し、積層セラミックコンデンサ1は、一对の外部電極20の互いに離間する方向が、繊維方向に平行に配置されることが好ましい。実施形態では、一对の外部電極20の互いに離間する方向とは、すなわち長さ方向Lである。
- [0067] 積層セラミックコンデンサ1は、幅方向Wを湾曲させるような応力がかかった場合よりも、長さ方向Lを湾曲させるような応力がかかった場合の方が、剛性の観点から応力を受けやすい。しかし、その長さ方向Lが基板50の繊維方向に沿った方向になるように積層セラミックコンデンサ1を基板50上に配置することにより、繊維方向と交差する方向に配置した場合と比べて、基板50の繊維による剛性に補助されて、積層セラミックコンデンサ1に応力がかかりにくい。これにより、クラック発生の抑制効果を向上させることができる。
- [0068] なお、本発明は上記実施形態に限定されず、本発明の目的を達成できる範囲での変形、改良等は本発明に含まれるものである。
- [0069] 例えば、外部電極20を基板50の表面から浮いた状態とする突出部とし

ては、部品本体 10 の外周全域になくてもよい。例えば図 11 に示すように、素体部 11 の第 1 の主面 17 a 1 に設けられる第 1 の突出部 31 と、素体部 11 の第 2 の主面 17 a 2 に設けられる第 2 の突出部 32 と、の 2 箇所のみであってよい。この場合、第 1 の突出部 31 および第 2 の突出部 32 のいずれか一方を基板 50 の表面に接触する状態に、積層セラミックコンデンサ 1 を基板 50 上にセットする。さらには、第 1 の突出部 31 および第 2 の突出部 32 のうちの、いずれか一方のみが設けられる態様であってもよい。

[0070] また、突出部としては、素体部 11 の第 3 の側面 15 a に設けられる第 3 の突出部 33 と、素体部 11 の第 4 の側面 15 b に設けられる第 4 の突出部 34 と、の 2 箇所のみであってよい。この場合、第 3 の突出部 33 および第 4 の突出部 34 のいずれか一方を基板 50 の表面に接触する状態に、積層セラミックコンデンサ 1 を基板 50 上にセットする。さらには、第 3 の突出部 33 および第 4 の突出部 34 のうちの、いずれか一方のみが設けられる態様であってもよい。

[0071] 上記実施形態での積層セラミックコンデンサ 1 は電子部品の一例であり、本開示の電子部品としてはこれに限定されず、サーミスタやインダクタ等の他の 2 端子電子部品も適用可能である。

符号の説明

[0072] 1 積層セラミックコンデンサ（電子部品）

10 部品本体

11 素体部

14 内部電極層（内部電極）

20 外部電極

21 第 1 の外部電極

22 第 2 の外部電極

30 中央外周部（突出部）

50 基板

61 第 1 のランド（ランド）

6 2 第2のランド（ランド）

G ギャップ

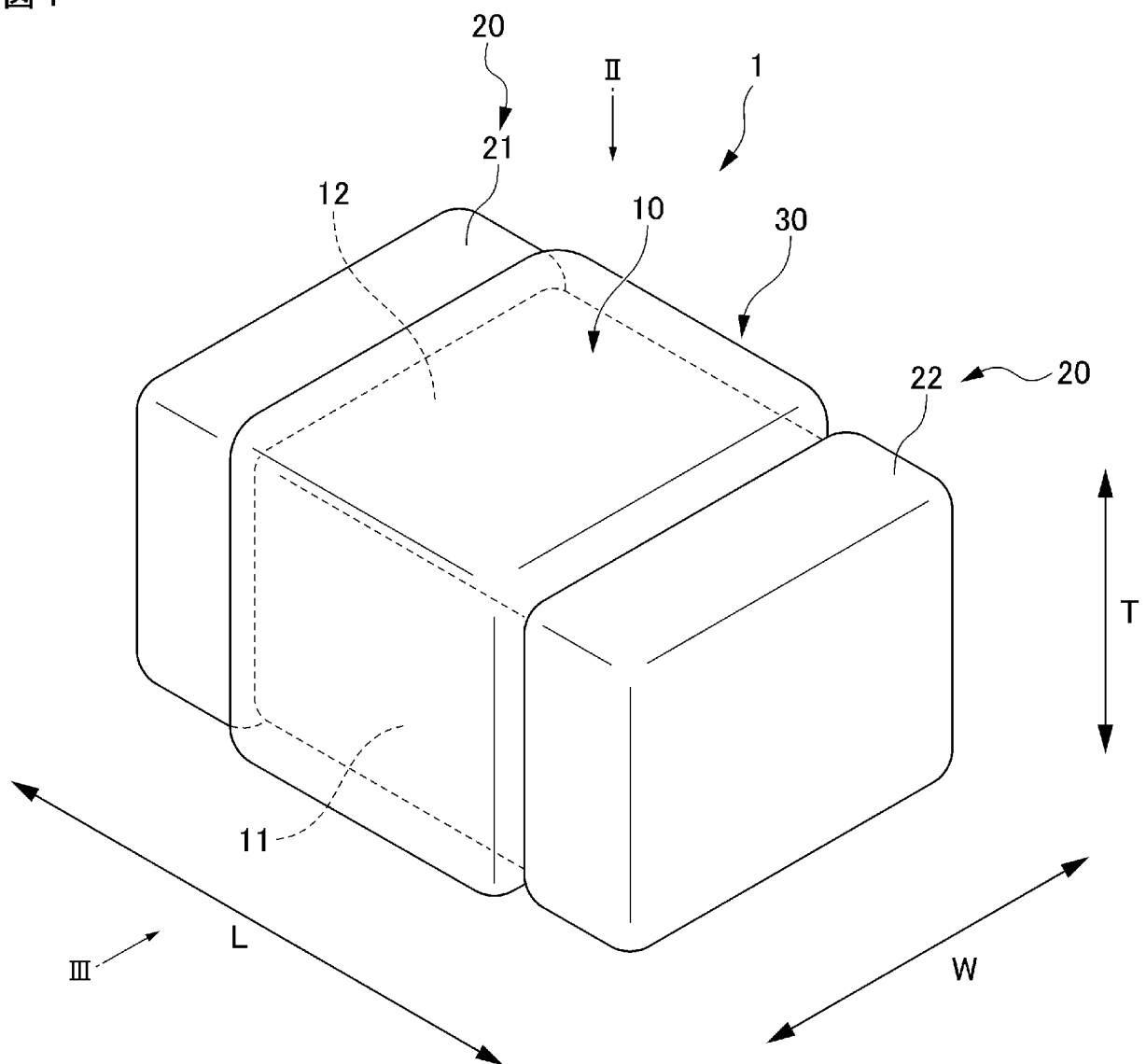
請求の範囲

- [請求項1] 長さ方向を有する部品本体と、
前記部品本体の長さ方向両端部にそれぞれ配置された一対の外部電極と、を備え、
前記部品本体は、前記一対の外部電極の間で露出する部分の少なくとも一部に、前記長さ方向に直交する一方向において前記一対の外部電極よりも外側に突出する突出部を有する、電子部品。
- [請求項2] 前記突出部は、前記外部電極から前記一方向の外側に $15\ \mu\text{m}$ 以上突出している、請求項1に記載の電子部品。
- [請求項3] 前記突出部は、前記部品本体の外周全域に設けられている、請求項1または2に記載の電子部品。
- [請求項4] 前記部品本体は、内部電極を含む素体部を有し、
前記突出部は、前記素体部の表面に配置されており、
前記突出部は、セラミックおよび樹脂のうちの少なくとも1つを含む、請求項1または2に記載の電子部品。
- [請求項5] 基板の表面に互いに離間して配置された一対のランドに、電子部品の一対の外部電極のそれぞれが接続される電子部品の実装構造であって、
前記電子部品は、部品本体と、当該部品本体に配置される前記一対の外部電極と、を有し、
前記部品本体が前記基板に接しており、かつ、前記一対の外部電極のそれぞれと前記基板との間にギャップが存在する、電子部品の実装構造。
- [請求項6] 前記ギャップは $15\ \mu\text{m}$ 以上である、請求項5に記載の電子部品の実装構造。
- [請求項7] 前記基板は、一方向に延びる繊維方向を有し、
前記電子部品は、前記一対の外部電極の互いに離間する方向が、前記繊維方向に平行に配置される、請求項5または6に記載の電子部品

の実装構造。

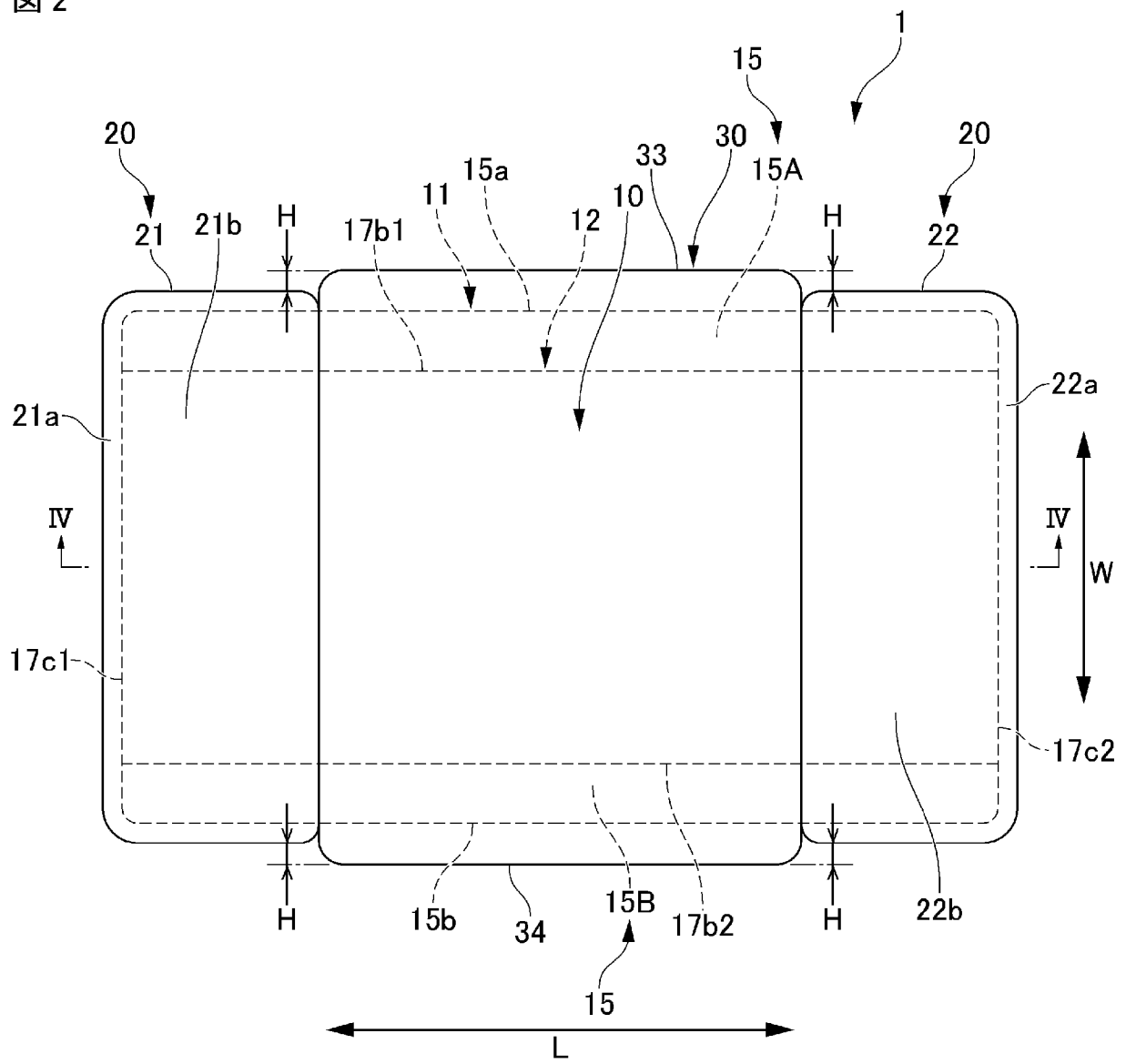
[図1]

図 1



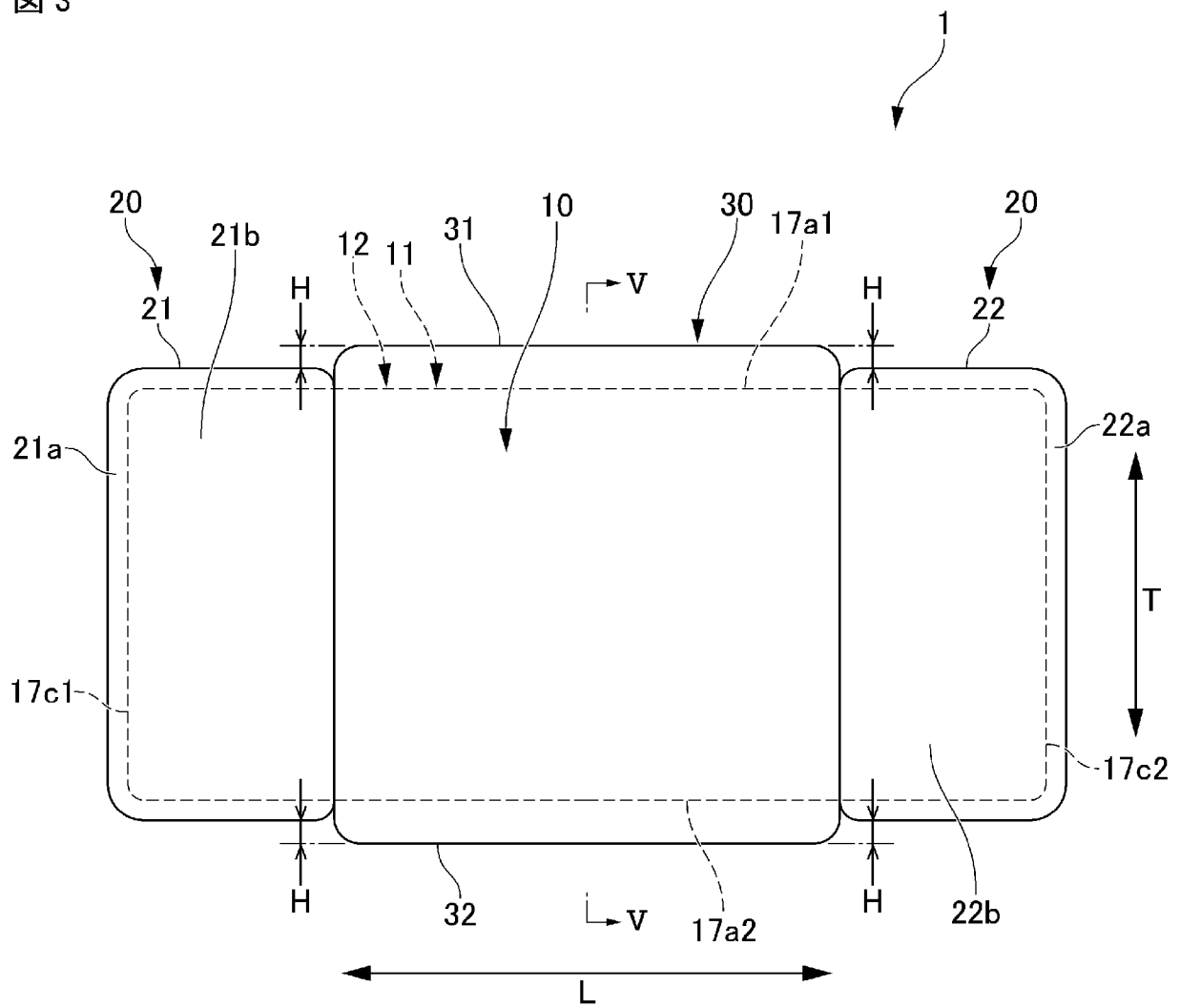
[図2]

図 2



[図3]

図 3



[図4]

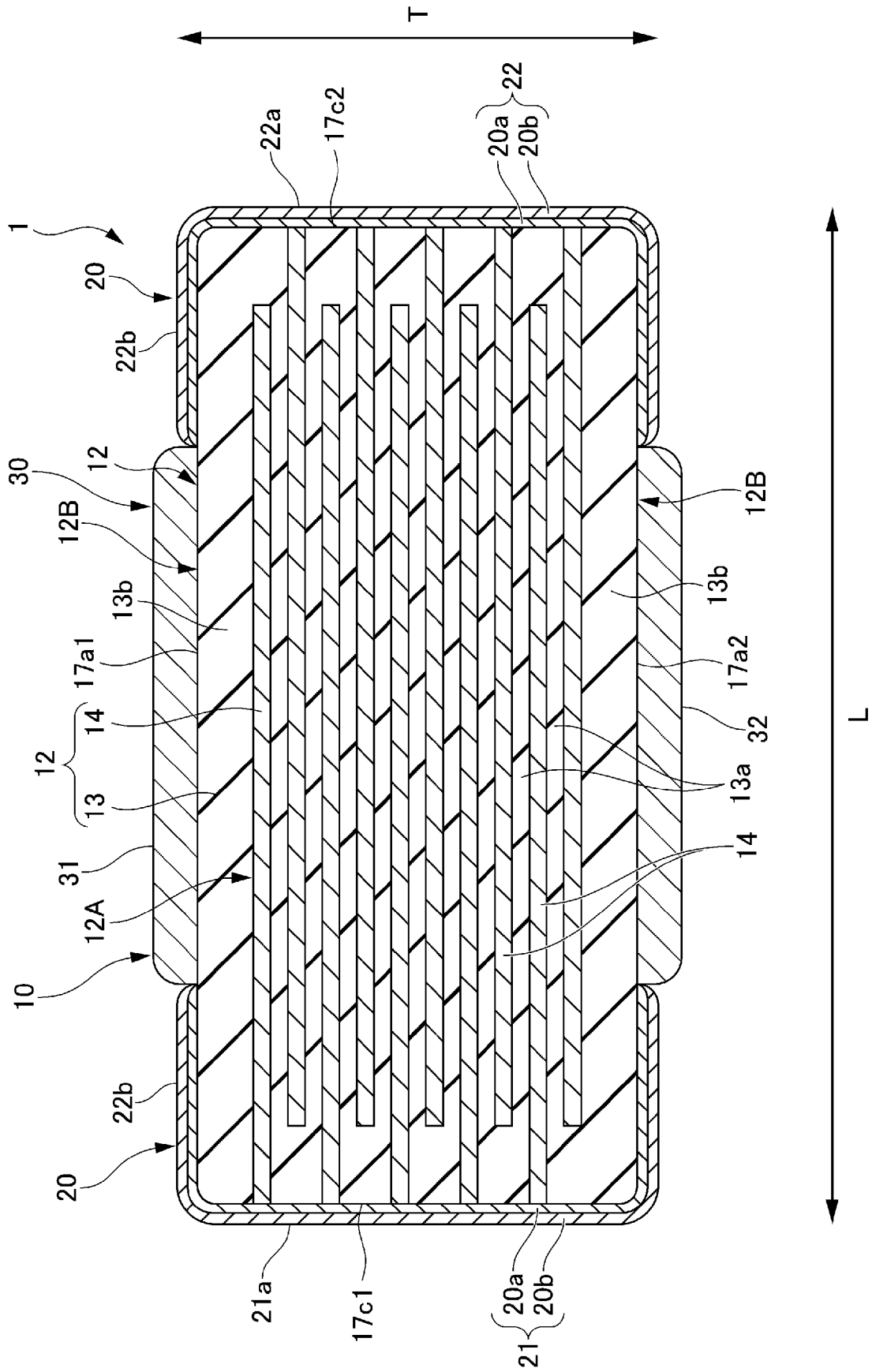
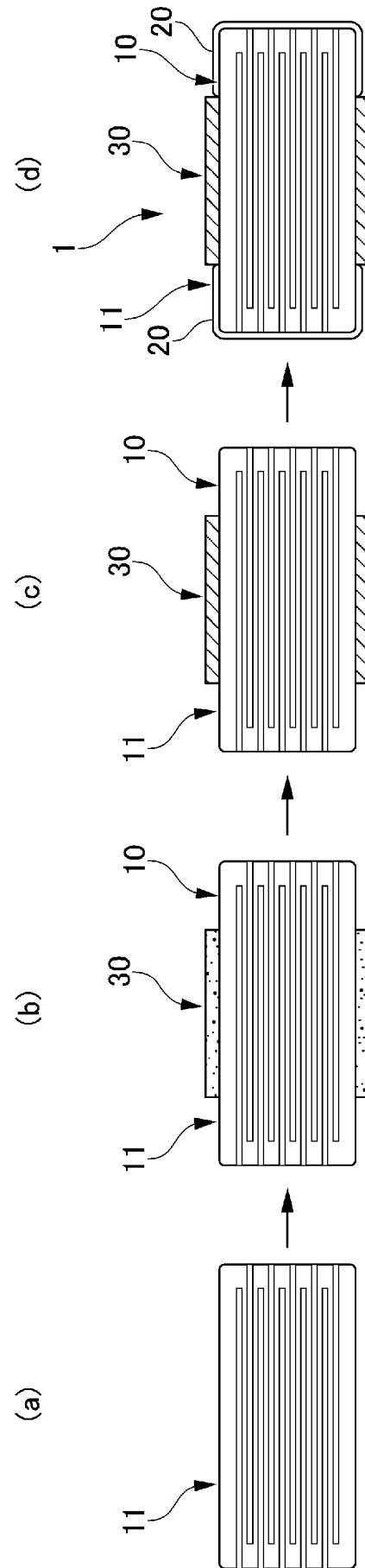


図 4

[図6]



[図7]

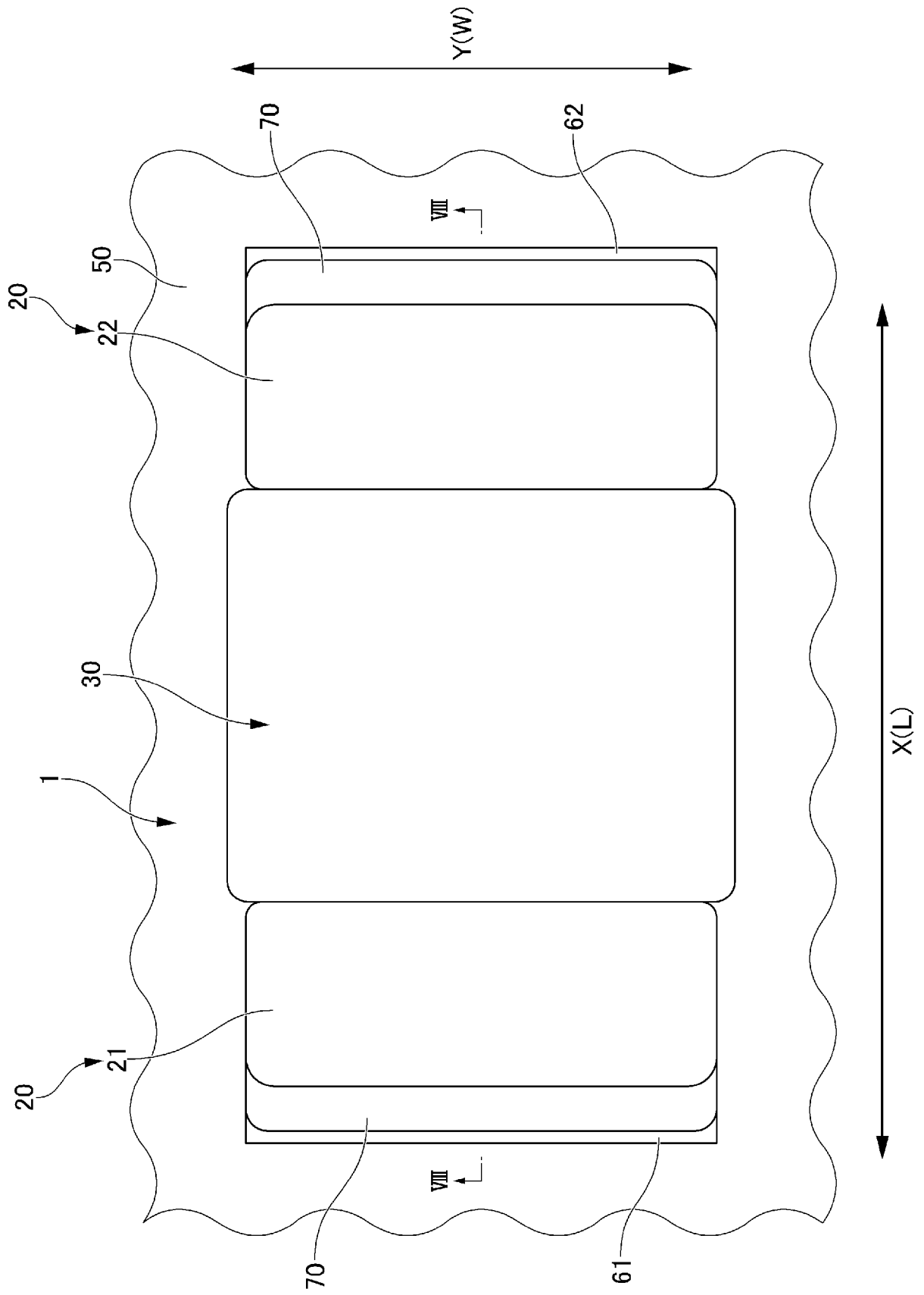
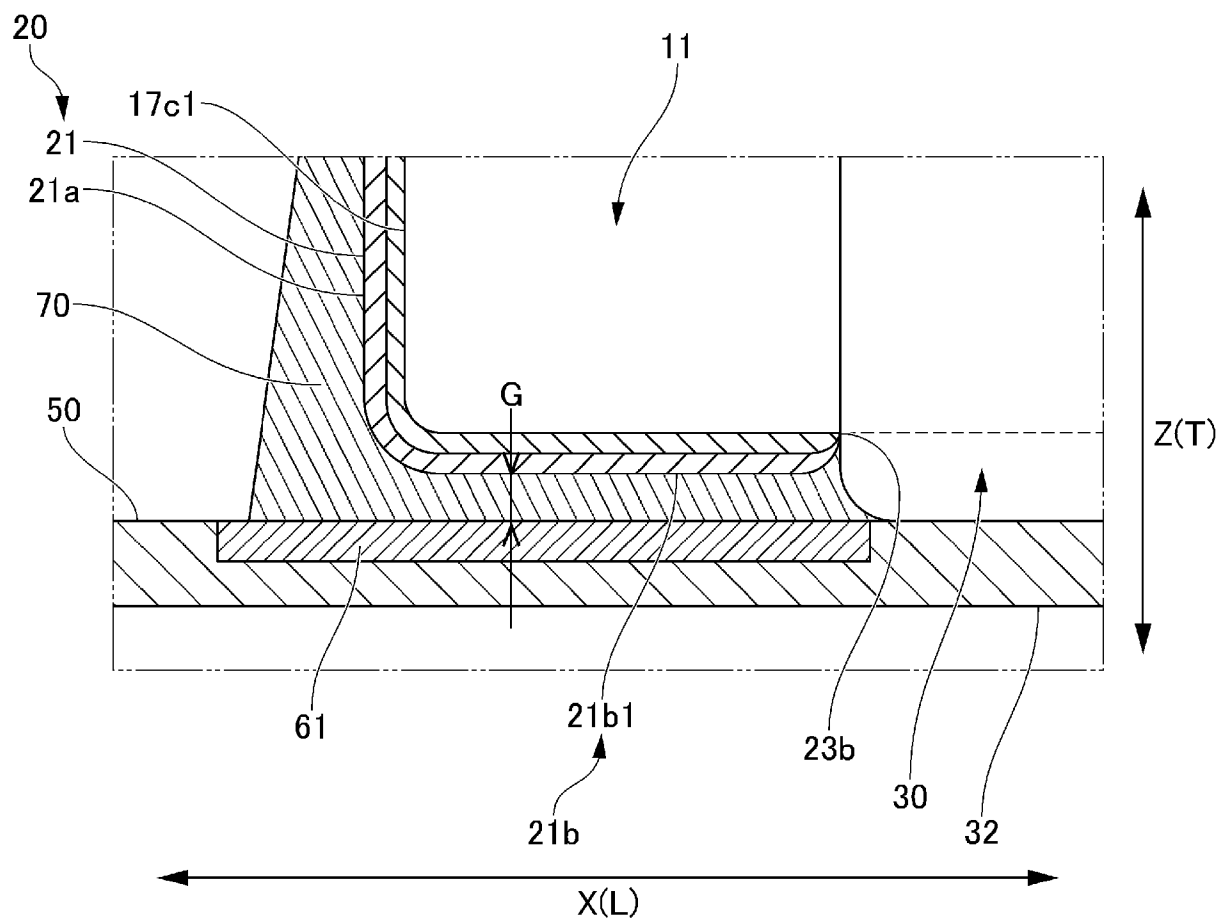


図 7

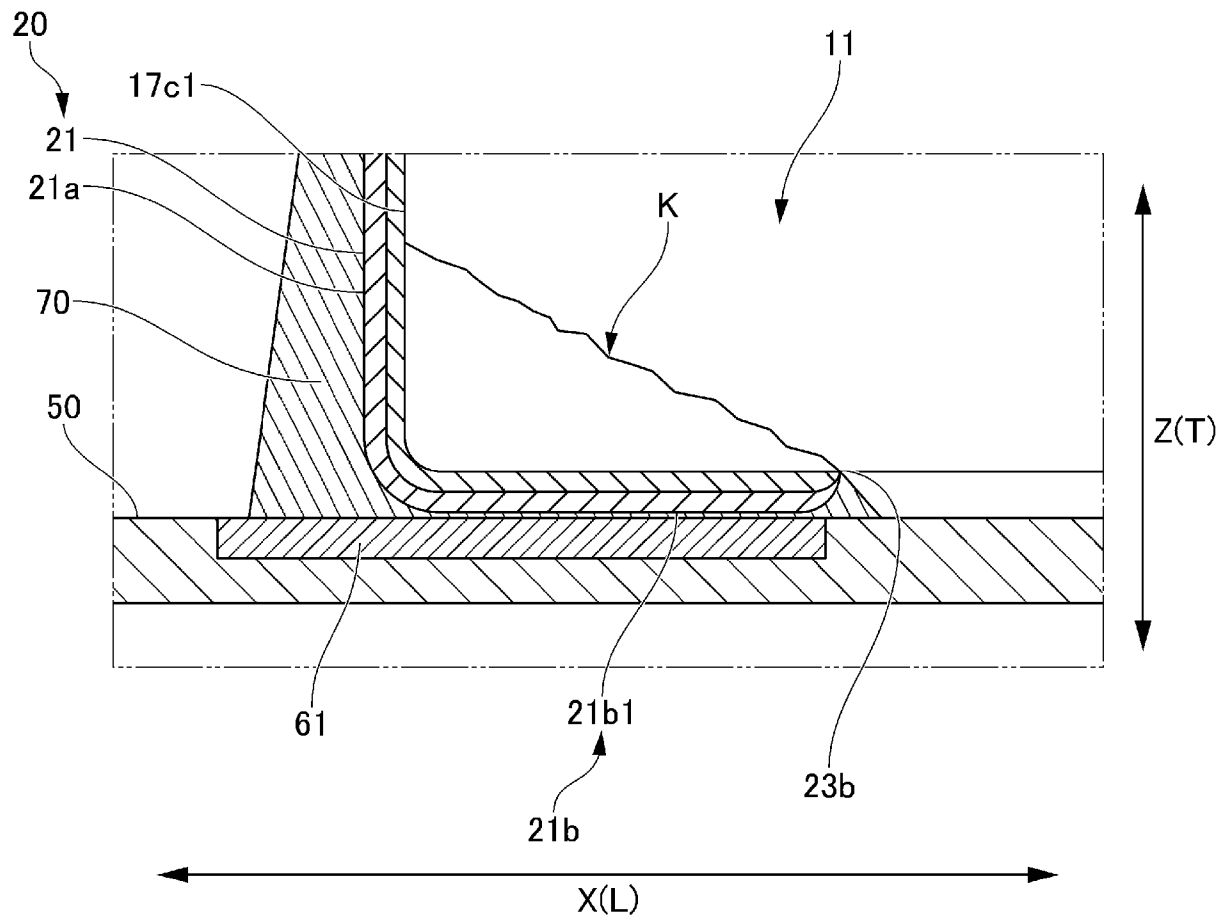
[図9]

図 9



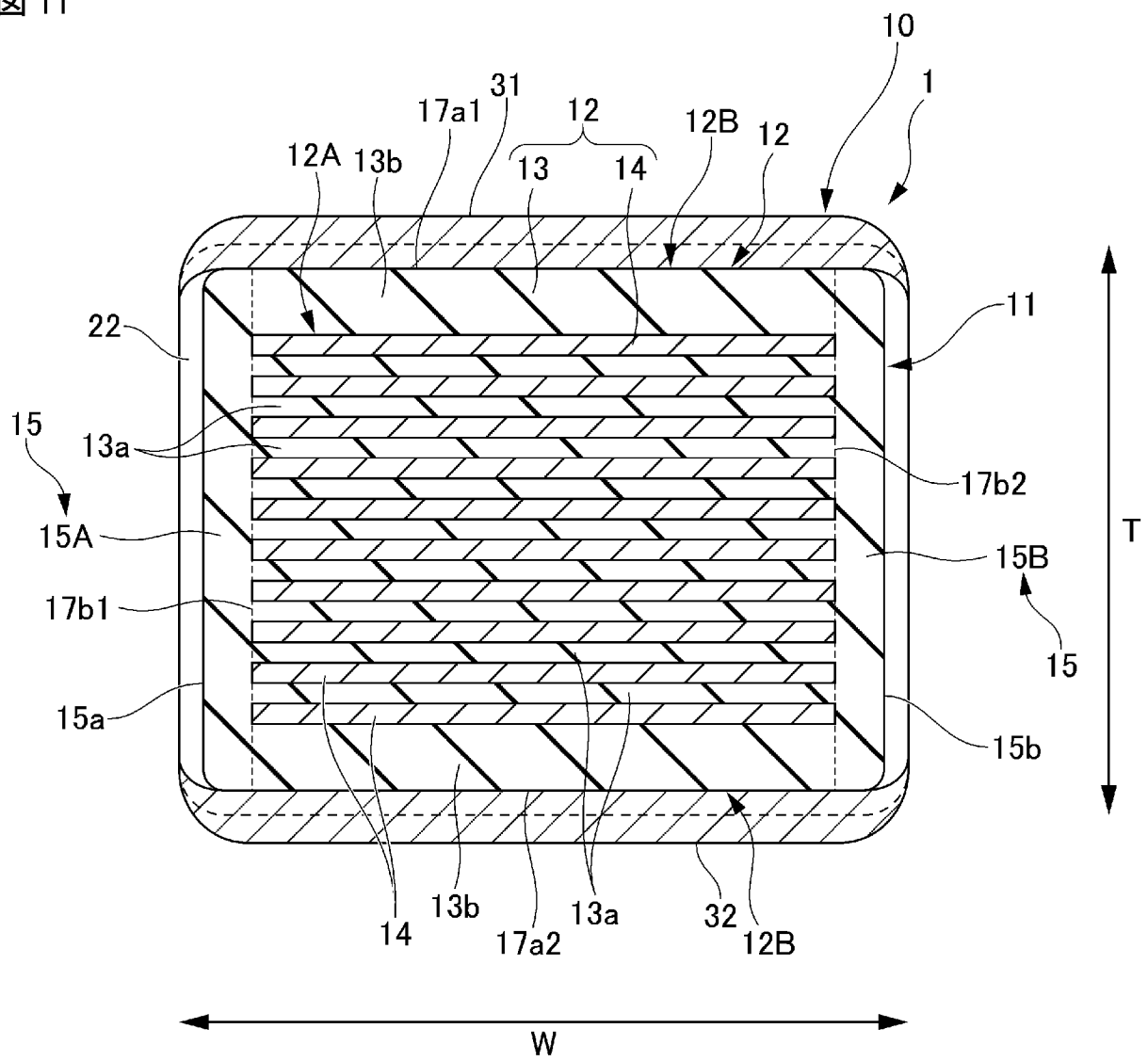
[図10]

図 10



[図11]

図 11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/025663

A. CLASSIFICATION OF SUBJECT MATTER**H01G 4/30**(2006.01)i; **H01G 2/06**(2006.01)i; **H01G 4/224**(2006.01)i; **H05K 1/03**(2006.01)i

FI: H01G4/30 201K; H01G4/224 100; H01G4/224; H01G4/30 512; H01G2/06 500; H01G2/06 C; H05K1/03 610T

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30; H01G2/06; H01G4/224; H05K1/03; H05K1/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2023

Registered utility model specifications of Japan 1996-2023

Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2010-153445 A (MURATA MANUFACTURING CO., LTD.) 08 July 2010 (2010-07-08)	1-4
A	paragraphs [0016]-[0027], fig. 1-4	5-7
X	CD-ROM of the specification and drawings annexed to the request of Japanese Utility Model Application No. 80499/1992 (Laid-open No. 33568/1993) (MITSUBISHI ELECTRIC CORP.)	5-6
Y	30 April 1993 (1993-04-30), paragraphs [0002]-[0009], fig. 2	7
A		1-4
Y	JP 59-66189 A (HITACHI, LTD.) 14 April 1984 (1984-04-14)	7
A	"prior art", "embodiments of the invention"	1-6
X	JP 10-97942 A (MITSUBISHI MATERIALS CORP.) 14 April 1998 (1998-04-14)	1-4
A	paragraphs [0013]-[0022], fig. 1-3	5-7

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

19 September 2023

Date of mailing of the international search report

03 October 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/025663**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-17607 A (TAIYO YUDEN CO., LTD.) 17 January 1997 (1997-01-17)	1-7
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 28471/1973 (Laid-open No. 129048/1974) (FUJITSU LTD.) 06 November 1974 (1974-11-06)	1-7
A	JP 2014-239196 A (DENSO CORP.) 18 December 2014 (2014-12-18)	1-7
A	JP 2014-96474 A (MURATA MANUFACTURING CO., LTD.) 22 May 2014 (2014-05-22)	1-7

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/025663

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2010-153445	A	08 July 2010	US 2010/0157507 A1 paragraphs [0028]-[0039], fig. 1-4 CN 101826395 A	
JP	5-33568	U1	30 April 1993	(Family: none)	
JP	59-66189	A	14 April 1984	(Family: none)	
JP	10-97942	A	14 April 1998	(Family: none)	
JP	9-17607	A	17 January 1997	(Family: none)	
JP	49-129048	U1	06 November 1974	(Family: none)	
JP	2014-239196	A	18 December 2014	(Family: none)	
JP	2014-96474	A	22 May 2014	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i; H01G 2/06(2006.01)i; H01G 4/224(2006.01)i; H05K 1/03(2006.01)i FI: H01G4/30 201K; H01G4/224 100; H01G4/224; H01G4/30 512; H01G2/06 500; H01G2/06 C; H05K1/03 610T										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H01G4/30; H01G2/06; H01G4/224; H05K1/03; H05K1/18										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2023年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2023年	日本国実用新案登録公報	1996-2023年	日本国登録実用新案公報	1994-2023年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2023年									
日本国実用新案登録公報	1996-2023年									
日本国登録実用新案公報	1994-2023年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2010-153445 A（株式会社村田製作所）08.07.2010（2010-07-08） [0016]-[0027], 図1-4	1-4								
A		5-7								
X	日本国実用新案登録出願3-80499号（日本国実用新案登録出願公開5-33568号）の願書に添付した明細書及び図面の内容を記録したCD-ROM（三菱電機株式会社）30.04.1993（1993-04-30）[0002]-[0009], 図2	5-6								
Y		7								
A		1-4								
Y	JP 59-66189 A（株式会社日立製作所）14.04.1984（1984-04-14） [従来技術], [発明の実施例]	7								
A		1-6								
X	JP 10-97942 A（三菱マテリアル株式会社）14.04.1998（1998-04-14） [0013]-[0022], 図1-3	1-4								
A		5-7								
A	JP 9-17607 A（太陽誘電株式会社）17.01.1997（1997-01-17）	1-7								
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 19.09.2023	国際調査報告の発送日 03.10.2023									
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田中 晃洋 5D 1981 電話番号 03-3581-1101 内線 3551									

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	日本国実用新案登録出願48-28471号(日本国実用新案登録出願公開49-129048号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(富士通株式会社) 06.11.1974 (1974-11-06)	1-7
A	JP 2014-239196 A (株式会社デンソー) 18.12.2014 (2014 - 12 - 18)	1-7
A	JP 2014-96474 A (株式会社村田製作所) 22.05.2014 (2014 - 05 - 22)	1-7

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/025663

引用文献			公表日	パテントファミリー文献	公表日
JP	2010-153445	A	08.07.2010	US 2010/0157507 A1 [0028]-[0039], Figs. 1-4 CN 101826395 A	
JP	5-33568	U1	30.04.1993	(ファミリーなし)	
JP	59-66189	A	14.04.1984	(ファミリーなし)	
JP	10-97942	A	14.04.1998	(ファミリーなし)	
JP	9-17607	A	17.01.1997	(ファミリーなし)	
JP	49-129048	U1	06.11.1974	(ファミリーなし)	
JP	2014-239196	A	18.12.2014	(ファミリーなし)	
JP	2014-96474	A	22.05.2014	(ファミリーなし)	