

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2021年5月27日(27.05.2021)



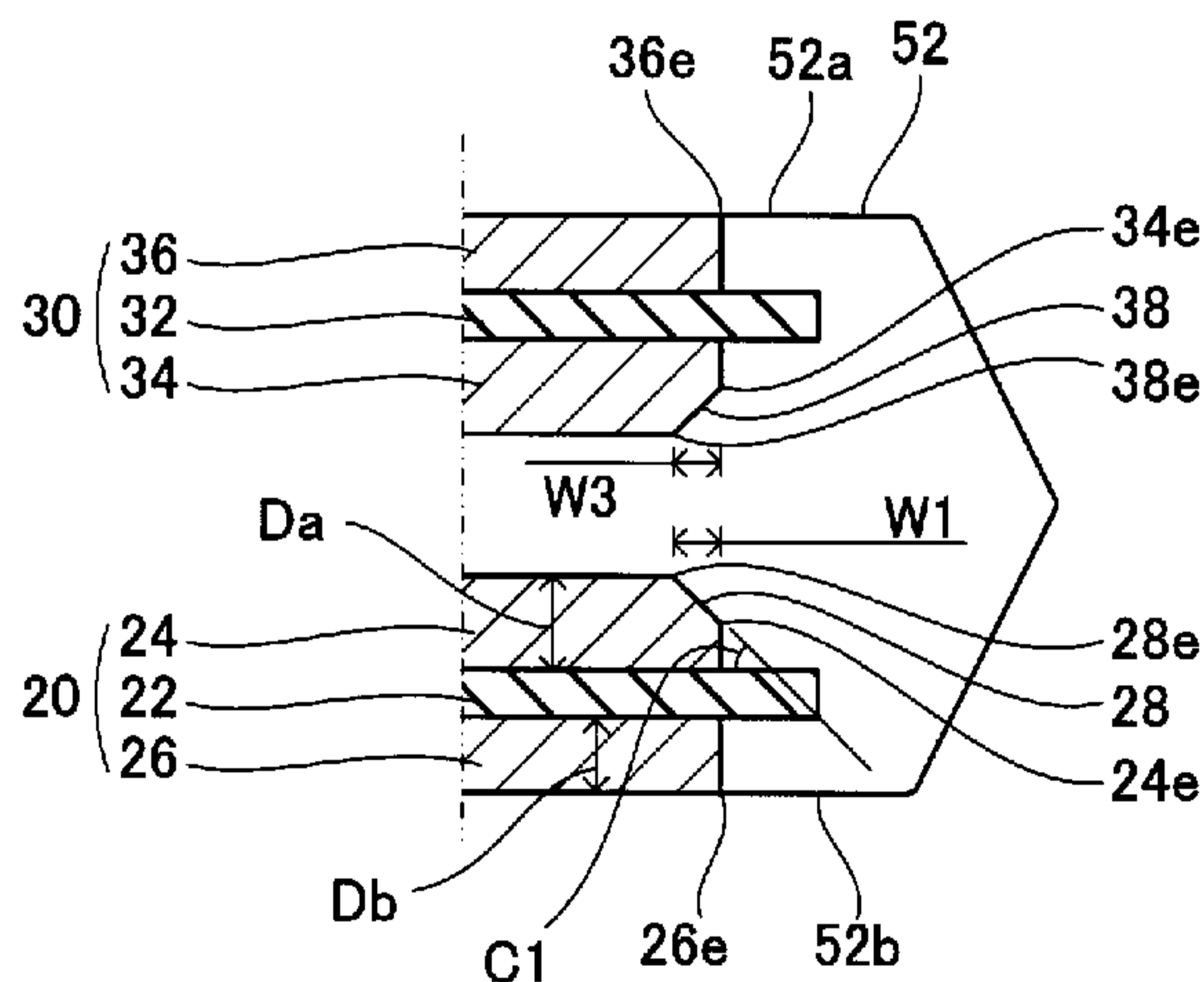
(10) 国際公開番号

WO 2021/100126 A1

- (51) 国際特許分類: *H01L 25/07* (2006.01) *H01L 25/18* (2006.01)
- (21) 国際出願番号: PCT/JP2019/045298
- (22) 国際出願日: 2019年11月19日(19.11.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町1番地 Aichi (JP). 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 榊原 明德 (SAKAKIBARA Akinori); 〒4718571 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内 Aichi (JP). 川島 崇功 (KAWASHIMA Takanori); 〒4718571 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内 Aichi (JP). 土持 真悟 (TSUCHIMOCHI Shingo); 〒4718571 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内 Aichi (JP). 大前 翔一郎 (OMAE Shoichiro); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4516009 愛知県名古屋市西区牛島町6番1号 名古屋ルーセントタワー9階 Aichi (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) **Abstract:** This semiconductor device comprises a first insulating circuit board, a semiconductor element disposed on the first insulating circuit board, and a seal body that seals the semiconductor element. The first insulating circuit board includes a first insulating substrate, a first inner conductor layer that is provided on one side of the first insulating substrate, and a first outer conductor layer that is provided on the other side of the first insulating substrate. The first inner conductor layer is electrically connected to a first electrode of the semiconductor element inside the seal body. The first outer conductor layer is exposed on a surface of the seal body. The first inner conductor layer has a thin portion, which has a thickness that decreases toward the outer side, formed along an outer peripheral edge thereof at a first width. In contrast, the first outer conductor layer does not have a thin portion, which has a thickness that decreases toward the outer side. Alternatively, the first outer conductor layer has a thin portion, which has a thickness that decreases toward the outer side, formed along an outer peripheral edge thereof at a second width smaller than the first width.

WO 2021/100126 A1

HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

---

(57) 要約 : 第1絶縁回路基板と、第1絶縁回路基板上に配置された半導体素子と、半導体素子を封止する封止体とを備える。第1絶縁回路基板は、第1絶縁体基板と、第1絶縁体基板の一方側に設けられた第1内側導体層と、第1絶縁体基板の他方側に設けられた第1外側導体層とを有する。第1内側導体層は、封止体の内部において、半導体素子の第1電極と電氣的に接続されている。第1外側導体層は、封止体の表面に露出している。第1内側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、その外周縁に沿って第1の幅で形成されている。それに対して、第1外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が存在しない。あるいは、第1外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、その外周縁に沿って第1の幅よりも小さい第2の幅で形成されている。

## 明 細 書

**発明の名称**：半導体装置

### 技術分野

[0001] 本明細書が開示する技術は、半導体装置に関する。

### 背景技術

[0002] 絶縁回路基板が知られている。絶縁回路基板は、絶縁体基板（例えば、セラミック基板）の両面に、導体層（例えば、金属板）が設けられた基板である。絶縁回路基板の典型例としては、特に限定されないが、DBC（Direct Bonded Copper）基板、DBA（Direct Bonded Aluminum）基板、AMB（Active Metal brazed Copper）基板と称されるものが挙げられる。

[0003] 特開平01-059986号公報に、絶縁回路基板が開示されている。この絶縁回路基板は、セラミック基板と、セラミック基板の一方側に設けられた内側導体層と、セラミック基板の他方側に設けられた外側導体層とを有する。内側導体層と外側導体層との各々には、その外周縁に沿って薄肉部が形成されており、これによってセラミック基板に生じる残留応力の低減が図られている。

### 発明の概要

#### 発明が解決しようとする課題

[0004] 絶縁回路基板を用いて、次の半導体装置を具現化することができる。この半導体装置は、絶縁回路基板と、絶縁回路基板上に配置された半導体素子と、半導体素子を封止する封止体とを備える。内側導体層は、封止体の内部において、半導体素子の電極と電氣的に接続される。外側導体層は、封止体の表面に露出しており、半導体素子の熱を外部へ放出する。

[0005] 上記のように、外側導体層を封止体の表面に露出させることで、半導体素子の温度上昇を抑制することができる。しかしながら、外側導体層の外周縁に薄肉部が設けられていると、薄肉部を覆う部分で封止体が薄く形成されるため、その位置で封止体の剥離が生じやすくなる。本明細書は、このような

問題を少なくとも部分的に低減し得る技術を提供する。

### 課題を解決するための手段

[0006] 本明細書が開示する半導体装置は、第1絶縁回路基板と、第1絶縁回路基板上に配置された半導体素子と、半導体素子を封止する封止体とを備える。第1絶縁回路基板は、第1絶縁体基板と、第1絶縁体基板の一方側に設けられた第1内側導体層と、第1絶縁体基板の他方側に設けられた第1外側導体層とを有する。第1内側導体層は、封止体の内部において、半導体素子の第1電極と電氣的に接続されている。第1外側導体層は、封止体の表面に露出している。第1内側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、その外周縁に沿って第1の幅で形成されている。それに対して、第1外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が存在しない。あるいは、第1外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、その外周縁に沿って第1の幅よりも小さい第2の幅で形成されている。

[0007] 上記した半導体装置では、第1絶縁回路基板の第1内側導体層が、封止体の内部に位置している。このような構成によると、第1内側導体層の外周縁の近傍において、封止体に生じる熱応力が局所的に増大しやすい。しかしながら、第1内側導体層の外周縁には薄肉部が形成されているので、そのような熱応力の集中を緩和することができる。一方、第1絶縁回路基板の第1外側導体層は、封止体の表面に露出している。この場合、前述したように、第1外側導体層の外周縁に薄肉部が設けられていると、薄肉部の位置で封止体の剥離が生じやすくなる。そのことから、第1外側導体層の外周縁には、薄肉部が存在しないか、薄肉部が小さな幅で形成されており、封止体の剥離が抑制される。

### 図面の簡単な説明

[0008] [図1]実施例の半導体装置10の外観を示す図。

[図2]図1中のI-I線における断面図。

[図3]図1中のII-II線における断面図。

[図4]半導体装置10の回路図。

[図5]第1絶縁回路基板20及び第2絶縁回路基板30の端部の拡大図。

[図6]一変形例の第1絶縁回路基板20及び第2絶縁回路基板30の端部の拡大図。

[図7]第1絶縁回路基板20の端部の拡大図。

[図8]一変形例の第1絶縁回路基板20の端部の拡大図であって、第1外側導体層26の薄肉部29を示す。

[図9]図9(A)－図9(D)は、第1絶縁回路基板20のいくつかの変形例を示す。

[図10]一変形例の第1絶縁回路基板20の端部の拡大図であって、第1内側導体層24のサイズが、第1外側導体層26より大きい例を示す。

### 発明を実施するための形態

[0009] 本技術の一実施形態において、第1内側導体層の厚みは、第1外側導体層の厚みより大きくてもよい。このような構成によると、半導体素子に近接する第1内側導体層の熱容量が大きくなり、半導体素子の温度変化が抑制される。

[0010] 本技術の一実施形態において、第1内側導体層の薄肉部では、第1内側導体層の表面が、一定の傾斜角度で傾斜する傾斜面を有してもよい。ここでいう傾斜角度とは、傾斜面と絶縁体基板の表面とが成す角を意味し、傾斜面の傾斜角度が大きくなるほど、薄肉部における厚みの変化率は大きくなる。

[0011] 本技術の一実施形態において、第1内側導体層の薄肉部では、第1内側導体層の表面が、傾斜角度の異なる二以上の傾斜面を有してもよい。この場合、特に限定されないが、外側に位置する傾斜面ほど、その傾斜角度が大きくなるとよい。

[0012] 本技術の一実施形態において、第1内側導体層の薄肉部では、第1内側導体層の表面が、凸状又は凹状に湾曲する湾曲面を有してもよい。この場合、上記した傾斜面及び第2の傾斜面は、当該湾曲面の一部であってもよいし、当該湾曲面とは別の平面であってもよい。

[0013] 本技術の一実施形態において、第1絶縁回路基板を平面視したときに、第1内側導体層の外周縁は、第1外側導体層の外周縁よりも外側に位置してもよい。このような構成によると、半導体素子に近接する第1内側導体層の熱容量が大きくなり、半導体素子の温度変化が抑制される。

[0014] 上記した実施形態において、第1絶縁回路基板を平面視したときに、第1内側導体層の薄肉部の内周縁は、第1外側導体層の前記薄肉部の内周縁よりも内側に位置してもよい。このような構成によると、第1内側導体層の薄肉部の幅（即ち、第1の幅）が大きくなり、封止体に生じる熱応力の集中が効果的に緩和される。

[0015] 本技術の一実施形態において、半導体装置は、半導体素子を介して第1絶縁回路基板に対向する第2絶縁回路基板をさらに備えてもよい。この場合、第2絶縁回路基板は、第2絶縁体基板と、第2絶縁体基板の一方側に設けられた第2内側導体層と、第2絶縁体基板の他方側に設けられた第2外側導体層とを有してもよい。第2内側導体層は、封止体の内部において、半導体素子の第2電極と電氣的に接続されてもよい。第2外側導体層は、封止体の他の表面に露出してもよい。第2内側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、その外周縁に沿って第3の幅で形成されてもよい。それに対して、第2外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が存在しなくてもよい。あるいは、第2外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、その外周縁に沿って第3の幅よりも小さい第4の幅で形成されてもよい。このような構成によると、前述した第1絶縁回路基板と同様の効果を、第2絶縁回路基板についても得ることができる。

[0016] 上記した実施形態において、第1絶縁回路基板及び第2絶縁回路基板を平面視したときに、第1内側導体層の薄肉部の内周縁は、第2内側導体層の薄肉部の内周縁よりも外側に位置してもよい。封止体に生じる熱応力は、各々の内側導体層の薄肉部の内周縁の近傍において、特に増大しやすい。従って、それらの二つの内周縁は近接しないことが好ましく、互いにオフセットさ

れていることで、封止体に生じる熱応力の集中を抑制することができる。

[0017] 上記した実施形態において、第1絶縁回路基板及び第2絶縁回路基板を平面視したときに、第1内側導体層の薄肉部の内周縁は、第2内側導体層の外周縁よりも外側に位置してもよい。このような構成によると、二つの内側導体層の内周縁がさらに離れて配置されるので、封止体に生じる熱応力の集中をさらに抑制することができる。

[0018] 本技術の一実施形態において、半導体素子は、第1電極と第2電極との間を導通及び遮断するスイッチング素子であってもよい。この場合、スイッチング素子は、特に限定されないが、IGBT (Insulated Gate Bipolar Transistor) 又はMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) であってもよい。

## 実施例

[0019] 図面を参照して、実施例の半導体装置10について説明する。半導体装置10は、例えば電気自動車の電力制御装置に採用され、コンバータやインバータといった電力変換回路の少なくとも一部を構成することができる。ここでいう電気自動車は、車輪を駆動するモータを有する自動車を広く意味し、例えば、外部の電力によって充電される電気自動車、モータに加えてエンジンを有するハイブリッド車、及び燃料電池を電源とする燃料電池車等を含む。

[0020] 図1～図4に示すように、半導体装置10は、第1半導体素子12と、第2半導体素子14と、封止体52とを備える。第1半導体素子12及び第2半導体素子14は、封止体52の内部に封止されている。封止体52は、絶縁材料で構成されている。特に限定されないが、本実施例における封止体52は、例えばエポキシ樹脂といった熱硬化性の樹脂で構成されている。封止体52は、概して板形状を有しており、上面52aと、上面52aの反対側に位置する下面52bとを有する。

[0021] 第1半導体素子12は、半導体基板12aと、上面電極12bと、下面電極12cと、複数の信号電極12dとを有する。上面電極12b及び複数の

信号電極 1 2 d は、半導体基板 1 2 a の上面に位置しており、下面電極 1 2 c は、半導体基板 1 2 a の下面に位置している。特に限定されないが、第 1 半導体素子 1 2 は、上面電極 1 2 b と下面電極 1 2 c との間を導通及び遮断するスイッチング素子であり、詳しくは R C - I G B T である。即ち、第 1 半導体素子 1 2 には、I G B T に加えて、還流ダイオードが内蔵されている。なお、他の実施形態として、第 1 半導体素子 1 2 は、M O S F E T、又は他の種類の半導体素子であってもよい。

[0022] 同様に、第 2 半導体素子 1 4 は、半導体基板 1 4 a と、上面電極 1 4 b と、下面電極 1 4 c と、複数の信号電極 1 4 d とを有する。上面電極 1 4 b 及び複数の信号電極 1 4 d は、半導体基板 1 4 a の上面に位置しており、下面電極 1 4 c は、半導体基板 1 4 a の下面に位置している。特に限定されないが、第 2 半導体素子 1 4 もまた、上面電極 1 4 b と下面電極 1 4 c との間を導通及び遮断するスイッチング素子であり、詳しくは R C - I G B T である。即ち、第 2 半導体素子 1 4 にも、I G B T に加えて、還流ダイオードが内蔵されている。なお、他の実施形態として、第 2 半導体素子 1 4 は、M O S F E T であってもよい。

[0023] 特に限定されないが、第 1 半導体素子 1 2 と第 2 半導体素子 1 4 には、同じ構造を有する半導体素子が採用されている。但し、他の実施形態として、第 1 半導体素子 1 2 と第 2 半導体素子 1 4 には、互いに異なる構造の半導体素子が採用されてもよい。例えば、第 1 半導体素子 1 2 と第 2 半導体素子 1 4 には、互いに異なる構造のスイッチング素子を採用することができる。あるいは、第 1 半導体素子 1 2 がスイッチング素子であって、第 2 半導体素子 1 4 がダイオード素子であってもよい。第 1 半導体素子 1 2 と第 2 半導体素子 1 4 には、スイッチング素子に限られず、様々な種類のパワー半導体素子を採用することができる。また、第 1 半導体素子 1 2 及び第 2 半導体素子 1 4 の半導体基板 1 2 a、1 4 a は、特に限定されないが、例えばシリコン基板、炭化シリコン基板又は窒化物半導体の基板であってもよい。

[0024] 半導体装置 1 0 は、第 1 絶縁回路基板 2 0 と第 2 絶縁回路基板 3 0 とをさ

らに備える。第1絶縁回路基板20は、第1半導体素子12及び第2半導体素子14を介して、第2絶縁回路基板30に対向している。第1絶縁回路基板20と第2絶縁回路基板30とは、封止体52によって一体に保持されており、第1絶縁回路基板20と第2絶縁回路基板30との間は、封止体52によって満たされている。なお、第1絶縁回路基板20は、単一の絶縁回路基板に限られず、二以上の絶縁回路基板によって構成されてもよい。加えて、又は代えて、第2絶縁回路基板30についても、単一の絶縁回路基板に限られず、二以上の絶縁回路基板によって構成されてもよい。

[0025] 第1絶縁回路基板20は、第1絶縁体基板22と、第1絶縁体基板22の一方側に設けられた第1内側導体層24と、第1絶縁体基板22の他方側に設けられた第1外側導体層26とを有する。第1内側導体層24は、封止体52の内部において、第1半導体素子12及び第2半導体素子14に電氣的に接続されている。一方、第1外側導体層26は、封止体52の下面52bにおいて外部に露出されている。これにより、第1絶縁回路基板20は、電気回路の一部を構成するだけでなく、第1半導体素子12及び第2半導体素子14の熱を外部へ放出する放熱板としても機能する。

[0026] 第1絶縁回路基板20の第1内側導体層24は、第1部分24X及び第2部分24Yを有する。第1部分24X及び第2部分24Yは、互いに離間しており、第1絶縁体基板22上において電氣的に絶縁されている。第1内側導体層24の第1部分24Xは、第1半導体素子12の下面電極12cに電氣的に接続されている。第1内側導体層24の第2部分24Yは、第2半導体素子14の下面電極14cに電氣的に接続されている。

[0027] 第2絶縁回路基板30は、第2絶縁体基板32と、第2絶縁体基板32の一方側に設けられた第2内側導体層34と、第2絶縁体基板32の他方側に設けられた第2外側導体層36とを有する。第2内側導体層34は、封止体52の内部において、第1半導体素子12及び第2半導体素子14に電氣的に接続されている。一方、第2外側導体層36は、封止体52の上面52aにおいて外部に露出されている。これにより、第2絶縁回路基板30につい

ても、電気回路の一部を構成するだけでなく、第1半導体素子12及び第2半導体素子14の熱を外部へ放出する放熱板としても機能することができる。

[0028] 第2絶縁回路基板30の第2内側導体層34は、第1部分34Xと第2部分34Yと複数の第3部分34Zとを有する。第1部分34X、第2部分34Y及び第3部分34Zは、互いに離間しており、第2絶縁体基板32上において電氣的に絶縁されている。第2内側導体層34の第1部分34Xは、第1半導体素子12の上面電極12bに電氣的に接続されている。第2内側導体層34の第2部分34Yは、第2半導体素子14の上面電極14bに電氣的に接続されている。そして、複数の第3部分34Zの各々は、第1半導体素子12又は第2半導体素子14の対応する一つの信号電極14dに電氣的に接続されている。

[0029] 一例ではあるが、本実施例における第1絶縁回路基板20及び第2絶縁回路基板30は、AMB (Active Metal brazed Copper) 基板である。絶縁体基板22、32は、例えば酸化アルミニウム、窒化シリコン、窒化アルミニウムといった、セラミックで構成されたセラミック基板である。一方、内側導体層24、34及び外側導体層26、36は、銅で構成されている。また、内側導体層24、34その表面には、ニッケルめっき及び金めっきが施されている。但し、二つの絶縁回路基板20、30の各々は、AMB基板に限定されず、例えばDBC (Direct Bonded Copper) 基板又はDBA (Direct Bonded Aluminum) 基板であってもよい。絶縁回路基板20、30の具体的な構成は、特に限定されない。

[0030] 半導体装置10は、接続部材40をさらに備える。接続部材40は、封止体52の内部において、第1絶縁回路基板20と第2絶縁回路基板30との間に位置している。接続部材40の一端は、第2内側導体層34の第1部分34Xに電氣的に接続されており、接続部材40の他端は、第1内側導体層24の第2部分24Yに接合されている。接続部材40は、銅又はその他の金属といった導体で構成されており、第2内側導体層34の第1部分34X

と第1内側導体層24の第2部分24Yとを電氣的に接続する。これにより、第1半導体素子12と第2半導体素子14は、封止体52の内部において、電氣的に直列に接続されている。

[0031] 半導体装置10は、第1電力端子42と第2電力端子44と第3電力端子46とをさらに備える。これら三つの電力端子42、44、46は、封止体52から同じ方向へ突出しており、互いに平行に延びている。三つの電力端子42、44、46は、銅又はその他金属といった導体で構成されている。特に限定されないが、半導体装置10の製造段階において、三つの電力端子42、44、46は、後述する第1信号端子48及び第2信号端子50とともに、単一のリードフレームによって用意されてもよい。

[0032] 第1電力端子42は、封止体52の内部において、第1絶縁回路基板20の第1内側導体層24の第1部分24Xに電氣的に接続されている。これにより、第1電力端子42は、第1半導体素子12の下面電極12cへ電氣的に接続されている。第2電力端子44は、封止体52の内部において、第2絶縁回路基板30の第2内側導体層34の第2部分34Yに電氣的に接続されている。これにより、第2電力端子44は、第2半導体素子14の上面電極14bへ電氣的に接続されている。第3電力端子46は、封止体52の内部において、第1絶縁回路基板20の第1内側導体層24の第2部分24Yに電氣的に接続されている。これにより、第3電力端子46は、第1半導体素子12の上面電極12b及び第2半導体素子14の下面電極14cのそれぞれに電氣的に接続されている。

[0033] 半導体装置10は、複数の第1信号端子48と複数の第2信号端子50とをさらに備える。これら信号端子48、50は、封止体52から同じ方向へ突出しており、互いに平行に延びている。これらの信号端子48、50は、銅又はその他金属といった導体で構成されている。複数の第1信号端子48及び複数の第2信号端子50は、封止体52の内部において、第2内側導体層34の複数の第3部分34Zにそれぞれ接続されている。これにより、複数の第1信号端子48は、第1半導体素子12の複数の信号電極12dへそ

れぞれ接続されており、複数の第2信号端子50は、第2半導体素子14の複数の信号電極14dへそれぞれ接続されている。なお、他の実施形態として、複数の第1信号端子48及び／又は複数の第2信号端子50は、ボンディングワイヤを介して信号電極12d、14dに接続されてもよい。

[0034] 図5に示すように、第1絶縁回路基板20の第1内側導体層24には、薄肉部28が設けられている。薄肉部28は、第1内側導体層24の外周縁24eに沿って、第1の幅W1で延びている。なお、薄肉部28の幅W1とは、第1内側導体層24の外周縁24eから薄肉部28の内周縁28eまでの距離を意味する。薄肉部28では、第1内側導体層24の厚みDaが、外側に向かうにつれて（即ち、外周縁24eに向かうにつれて）減少している。一例ではあるが、本実施例における薄肉部28では、第1内側導体層24の表面が、一定の傾斜角度C1で傾斜する傾斜面となっている。このような薄肉部28は、例えば面取り加工を行うことによって形成することができる。これに対して、第1外側導体層26には、そのような薄肉部28が設けられていない。なお、薄肉部28を除いて、第1内側導体層24の厚みDaは、第1外側導体層26の厚みDbよりも大きい。このような構成によると、半導体素子12、14に近接する第1内側導体層24の熱容量が大きくなり、半導体素子12、14の温度変化が抑制される。

[0035] 本実施例の半導体装置10では、第1絶縁回路基板20の第1内側導体層24が、封止体52の内部に位置している。このような構成によると、第1内側導体層24の外周縁24eの近傍において、封止体52に生じる熱応力が局所的に増大しやすい。しかしながら、第1内側導体層24の外周縁24eには薄肉部28が形成されているので、そのような熱応力の集中を緩和することができる。一方、第1外側導体層26の外周縁26eには、薄肉部が設けられていないので、前述したような当該外周縁26eにおける封止体52の剥離が抑制される。

[0036] 同様に、第2絶縁回路基板30の第2内側導体層34にも、薄肉部38が設けられている。薄肉部38は、第2内側導体層34の外周縁34eに沿っ

て、第3の幅 $W_3$ で延びている。即ち、第2内側導体層34の外周縁34eから薄肉部38の内周縁38eまでの距離は $W_3$ である。薄肉部38では、第2内側導体層34の厚みが、外側に向かうにつれて（即ち、外周縁34eに向かうにつれて）減少している。そして、第2絶縁回路基板30においても、第2外側導体層36には、そのような薄肉部38が設けられていない。これにより、第2絶縁回路基板30についても、第2内側導体層34の外周縁34eの近傍において、熱応力の集中が緩和されるとともに、第2外側導体層36の外周縁36eにおいて、封止体52の剥離が防止される。

[0037] 図6に示すように、一変形例として、第1内側導体層24の外周縁24eと、第2内側導体層34の外周縁34eとが互いに離れて位置していると、封止体52に生じる熱応力の集中を抑制することができる。この場合、第1絶縁回路基板20及び第2絶縁回路基板30を平面視したときに、第1内側導体層24の薄肉部28の内周縁28eが、第2内側導体層34の薄肉部38の内周縁38eよりも外側に位置するとよい。さらに、第1内側導体層24の薄肉部28の内周縁28eは、第2内側導体層34の外周縁34eよりも外側に位置してもよい。このような構成によると、二つの内側導体層24、34の外周縁24e、34eがさらに離れて配置されるので、封止体52に生じる熱応力の集中をさらに抑制することができる。なお、他の実施形態として、二つの内側導体層24、34の間で、外周縁24e、34eの位置関係が入れ替えられてもよい。

[0038] 図7に示すように、第1内側導体層24の薄肉部28は、様々な形状に設計することができる。例えば、薄肉部28の内周縁28eにおける角度 $C_a$ は、90度よりも大きく、135度以下とすることができる。この場合、薄肉部28における傾斜角度 $C_1$ は、45度以上であるとともに、90度よりも小さくなる。なお、内周縁28eにおける角度 $C_a$ が135度を超えると、第1内側導体層24の外周縁24eにおける角度 $C_b$ が小さくなり、外周縁24eの近傍において封止体52の熱応力を増大させるおそれを招く。また、第1内側導体層24の薄肉部28における最小の厚み $D_{a'}$ は、第1内

側導体層 24 の薄肉部 28 以外の厚み  $D_a$  の半分以上とすることができる。  
これらの点は、第 2 内側導体層 34 の薄肉部 38 についても同様である。

[0039] 図 8 に示すように、第 1 絶縁回路基板 20 では、第 1 内側導体層 24 に加えて、第 1 外側導体層 26 にも薄肉部 29 が存在してもよい。この薄肉部 29 は、第 1 外側導体層 26 の外周縁 26e に沿って、第 1 の幅  $W_1$  よりも小さい第 2 の幅  $W_2$  で延びている。この薄肉部 29 においても、第 1 外側導体層 26 の厚みが、外側に向かうにつれて（即ち、外周縁 26e に向かうにつれて）減少している。なお、第 1 外側導体層 26 の薄肉部 29 は、意図的に設けられたものではなく、第 1 外側導体層 26 をパターン成形するためのエッチングによって形成されたものであり、凹状に湾曲する曲面となっている。同様に、第 1 内側導体層 24 の薄肉部 28 においても、薄肉部 28 の一部は、エッチングによって形成された凹状の湾曲面となっている。これらの点は、第 2 絶縁回路基板 30 についても同様である。即ち、第 2 外側導体層 36 にも、その外周縁に沿って薄肉部が設けられてもよい。この場合、第 2 外側導体層 36 の薄肉部の幅（第 4 の幅）は、第 2 内側導体層 34 の薄肉部の幅（第 3 の幅  $W_3$ ）よりも小さいとよい。

[0040] 図 9 (A) - 図 9 (D) は、第 1 絶縁回路基板 20 のいくつかの変形例を示す。図 9 (A) に示す変形例では、第 1 内側導体層 24 の薄肉部 28 において、第 1 内側導体層 24 の表面が凸状に湾曲する湾曲面を有する。また、第 1 外側導体層 26 の薄肉部 29 においても、第 1 外側導体層 26 の表面が凸状に湾曲する湾曲面を有する。なお、第 1 内側導体層 24 の薄肉部 28 における曲率半径は、第 1 外側導体層 26 の薄肉部 29 における曲率半径よりも大きい。図 9 (B) に示す変形例では、第 1 内側導体層 24 の薄肉部 28 において、第 1 内側導体層 24 の表面が傾斜角度の異なる二以上の傾斜面を有する。

[0041] 図 9 (C) に示す変形例では、第 1 内側導体層 24 の薄肉部 28 において、第 1 内側導体層 24 の表面が二以上の湾曲面を有しており、凸状の湾曲面と凹状の湾曲面とが交互に位置している。そして、図 9 (D) に示す変形例

では、第1内側導体層24の薄肉部28における傾斜角度C1が、第1外側導体層26の薄肉部29における傾斜角度C2よりも小さくなっている。なお、図9(A)－図9(D)に示すいずれの変形例でも、第1外側導体層26の薄肉部29の幅は、第1内側導体層24の薄肉部28の幅よりも小さい。また、図9(A)－図9(D)に示す変形例の構成は、第2絶縁回路基板30にも同様に採用することができる。

[0042] 図10に示すように、第1絶縁回路基板20において、第1内側導体層24のサイズは、第1外側導体層26のサイズと異なってもよい。この場合、特に限定されないが、第1内側導体層24のサイズは、第1外側導体層26のサイズより大きくてもよい。即ち、第1絶縁回路基板20を平面視したときに、第1内側導体層24の外周縁24eが、第1外側導体層26の外周縁26eよりも外側に位置してもよい。このような構成によると、半導体素子12、14に近接する第1内側導体層24の熱容量が大きくなり、半導体素子12、14の温度変化が抑制される。その一方で、第1内側導体層24の薄肉部28の内周縁28eは、第1外側導体層26の薄肉部29の内周縁29eよりも内側に位置してもよい。このような構成によると、第1内側導体層24の薄肉部28の幅（即ち、第1の幅W1）が大きくなり、封止体52に生じる熱応力の集中が効果的に緩和される。

[0043] 上述した実施例及び変形例では、半導体装置10が、複数の半導体素子12、14と、複数の絶縁回路基板20、30とを備えている。しかしながら、本明細書で開示する技術は、少なくとも一つの絶縁回路基板と、その少なくとも一つの絶縁回路基板上に配置された少なくとも一つの半導体素子と、その少なくとも一つの半導体素子を封止する封止体とを備える半導体装置に対して、有意義に適用することができる。

[0044] 以上、本明細書が開示する技術の具体例を詳細に説明したが、これらは例示に過ぎず、請求の範囲を限定するものではない。請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。本明細書、又は、図面に説明した技術要素は、単独で、あるいは各種の組合せに

よって技術的有用性を発揮するものであり、出願時の請求項に記載の組合せに限定されるものではない。本明細書又は図面に例示した技術は、複数の目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

## 符号の説明

- [0045] 10 : 半導体装置
- 12 : 第1半導体素子
- 14 : 第2半導体素子
- 20 : 第1絶縁回路基板
- 22 : 第1絶縁体基板
- 24 : 第1内側導体層
- 26 : 第1外側導体層
- 28 : 第1内側導体層の薄肉部
- 29 : 第1外側導体層の薄肉部
- 30 : 第2絶縁回路基板
- 32 : 第2絶縁体基板
- 34 : 第2内側導体層
- 36 : 第2外側導体層
- 38 : 第2内側導体層の薄肉部
- 40 : 接続部材
- 42、44、46 : 電力端子
- 48、50 : 信号端子
- 52 : 封止体

## 請求の範囲

[請求項1]

第1絶縁回路基板と、  
前記第1絶縁回路基板上に配置された半導体素子と、  
前記半導体素子を封止する封止体と、  
を備え、

前記第1絶縁回路基板は、第1絶縁体基板と、前記第1絶縁体基板の一方側に設けられた第1内側導体層と、前記第1絶縁体基板の他方側に設けられた第1外側導体層とを有し、

前記第1内側導体層は、前記封止体の内部において、前記半導体素子の第1電極と電氣的に接続されており、

前記第1外側導体層は、前記封止体の表面に露出しており、

前記第1内側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、その外周縁に沿って第1の幅で形成されており、

前記第1外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が存在しないか、又は、その外周縁に沿って前記第1の幅よりも小さい第2の幅で形成されている、

半導体装置。

[請求項2]

前記第1内側導体層の厚みは、前記第1外側導体層の厚みよりも大きい、請求項1に記載の半導体装置。

[請求項3]

前記第1内側導体層の前記薄肉部では、前記第1内側導体層の表面が、一定の傾斜角度で傾斜する傾斜面を有する、請求項1又は2に記載の半導体装置。

[請求項4]

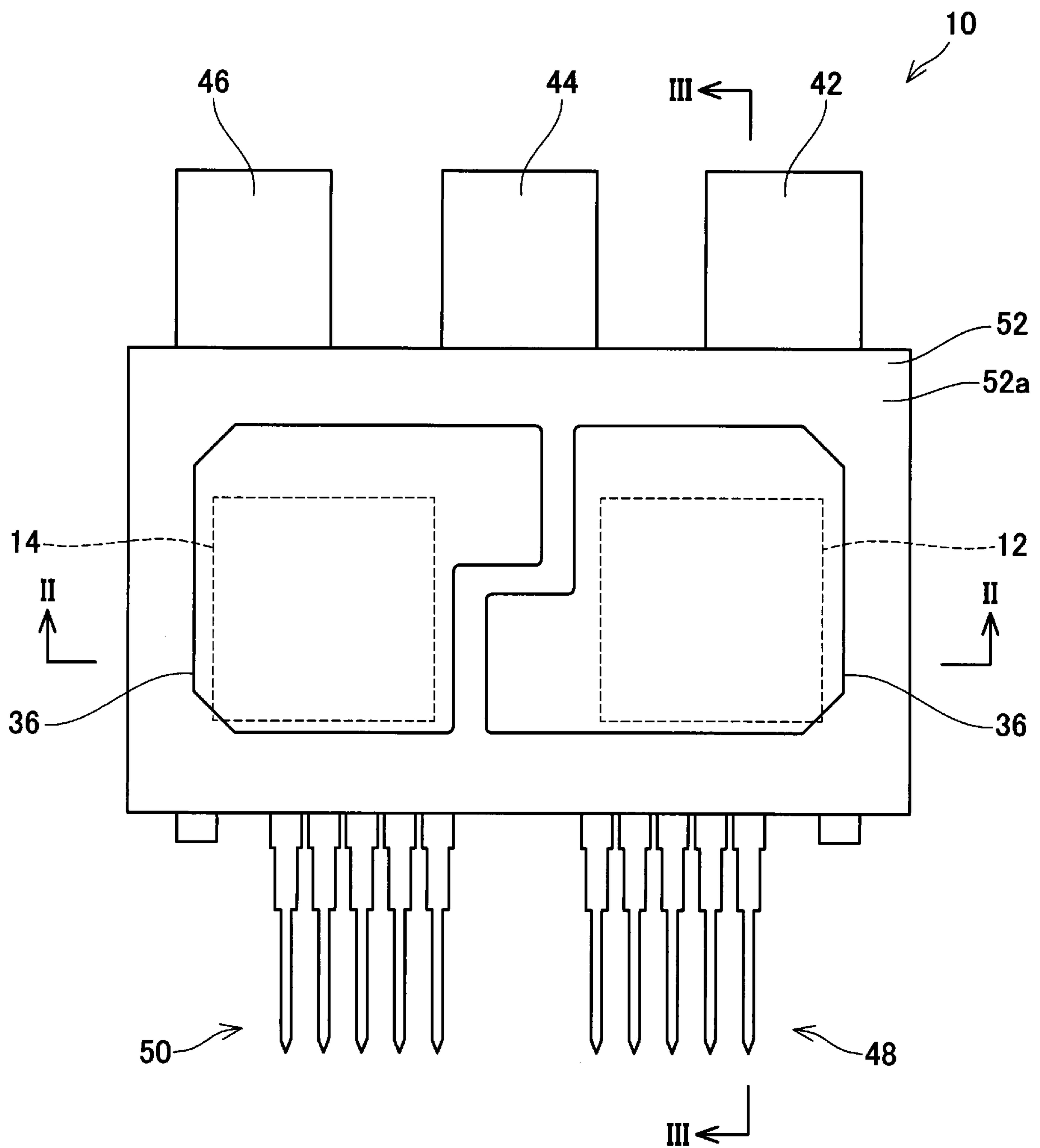
前記第1内側導体層の前記薄肉部では、前記第1内側導体層の前記表面が、傾斜角度の異なる二以上の傾斜面を有する、請求項1から3のいずれか一項に記載の半導体装置。

[請求項5]

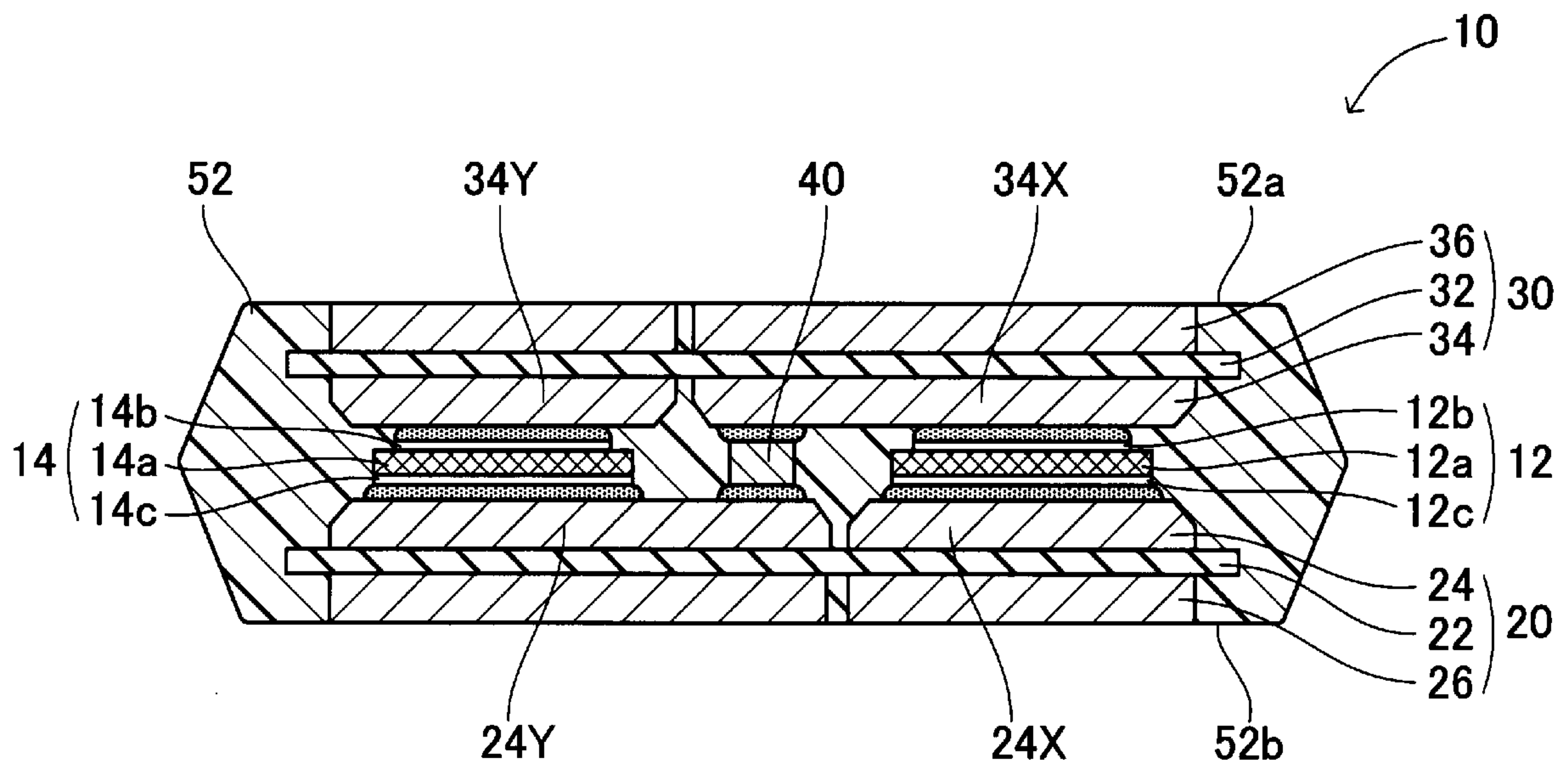
前記第1内側導体層の前記薄肉部では、前記第1内側導体層の前記表面が、凸状又は凹状に湾曲する湾曲面を有する、請求項1から4のいずれか一項に記載の半導体装置。

- [請求項6] 前記第1絶縁回路基板を平面視したときに、前記第1内側導体層の前記外周縁は、前記第1外側導体層の前記外周縁よりも外側に位置する、請求項1から5のいずれか一項に記載の半導体装置。
- [請求項7] 前記第1絶縁回路基板を平面視したときに、前記第1内側導体層の前記薄肉部の内周縁は、前記第1外側導体層の前記薄肉部の内周縁よりも内側に位置する、請求項6に記載の半導体装置。
- [請求項8] 前記半導体素子を介して前記第1絶縁回路基板に対向する第2絶縁回路基板をさらに備え、  
前記第2絶縁回路基板は、第2絶縁体基板と、前記第2絶縁体基板の一方側に設けられた第2内側導体層と、前記第2絶縁体基板の他方側に設けられた第2外側導体層とを有し、  
前記第2内側導体層は、前記封止体の内部において、前記半導体素子の第2電極と電気的に接続されており、  
前記第2外側導体層は、前記封止体の他の表面に露出しており、  
前記第2内側導体層には、外側に向かうにつれて厚みの減少する薄肉部が、前記外周縁に沿って第3の幅で形成されており、  
前記第2外側導体層には、外側に向かうにつれて厚みの減少する薄肉部が存在しない、又は、前記外周縁に沿って前記第3の幅よりも小さい第4の幅で形成されている、  
請求項1から7のいずれか一項に記載の半導体装置。
- [請求項9] 前記第1絶縁回路基板及び前記第2絶縁回路基板を平面視したときに、前記第1内側導体層の前記薄肉部の内周縁は、前記第2内側導体層の前記薄肉部の内周縁よりも外側に位置する、請求項8に記載の半導体装置。
- [請求項10] 前記第1絶縁回路基板及び前記第2絶縁回路基板を平面視したときに、前記第1内側導体層の前記薄肉部の前記内周縁は、前記第2内側導体層の前記外周縁よりも外側に位置する、請求項9に記載の半導体装置。

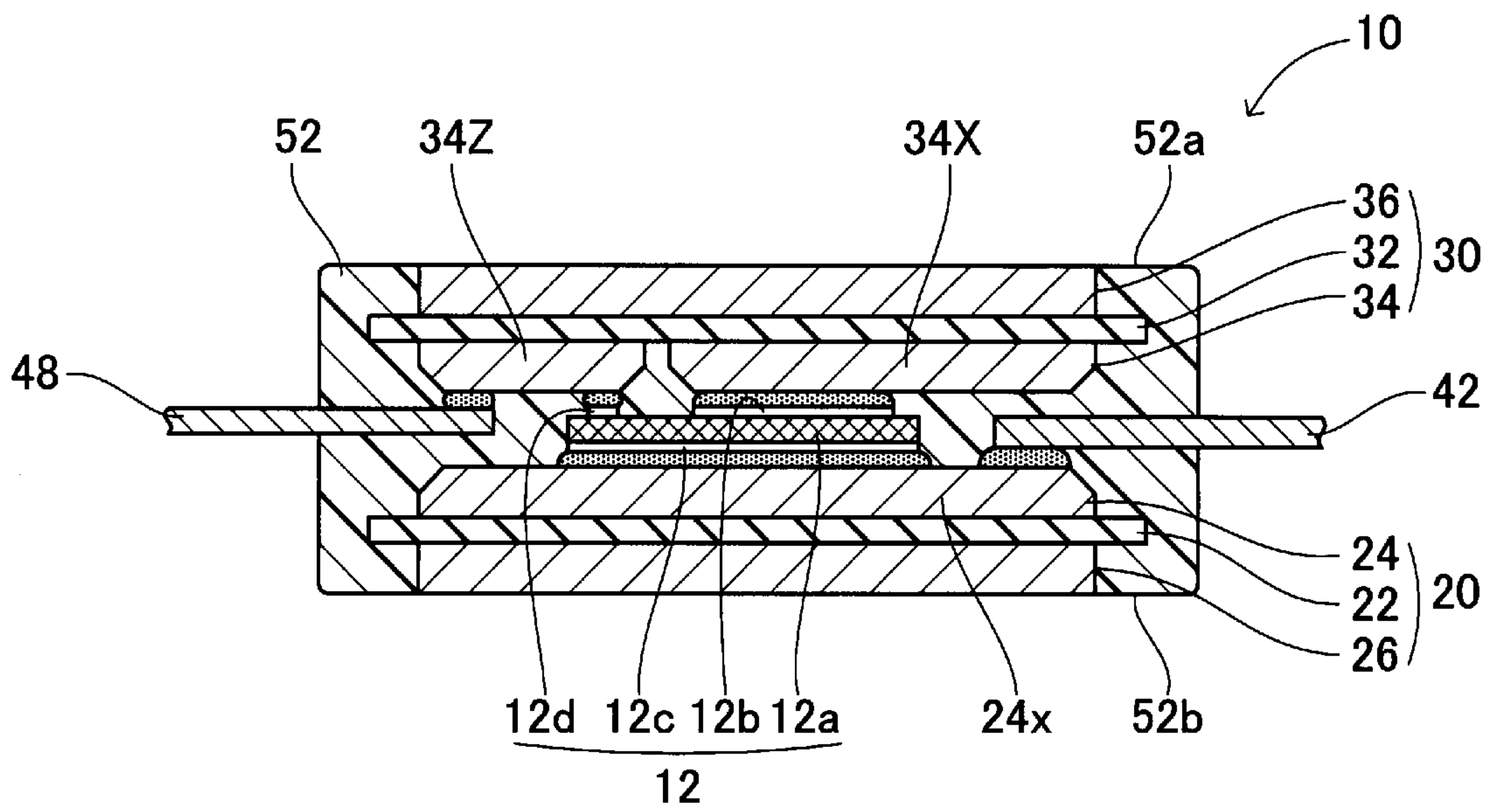
[図1]



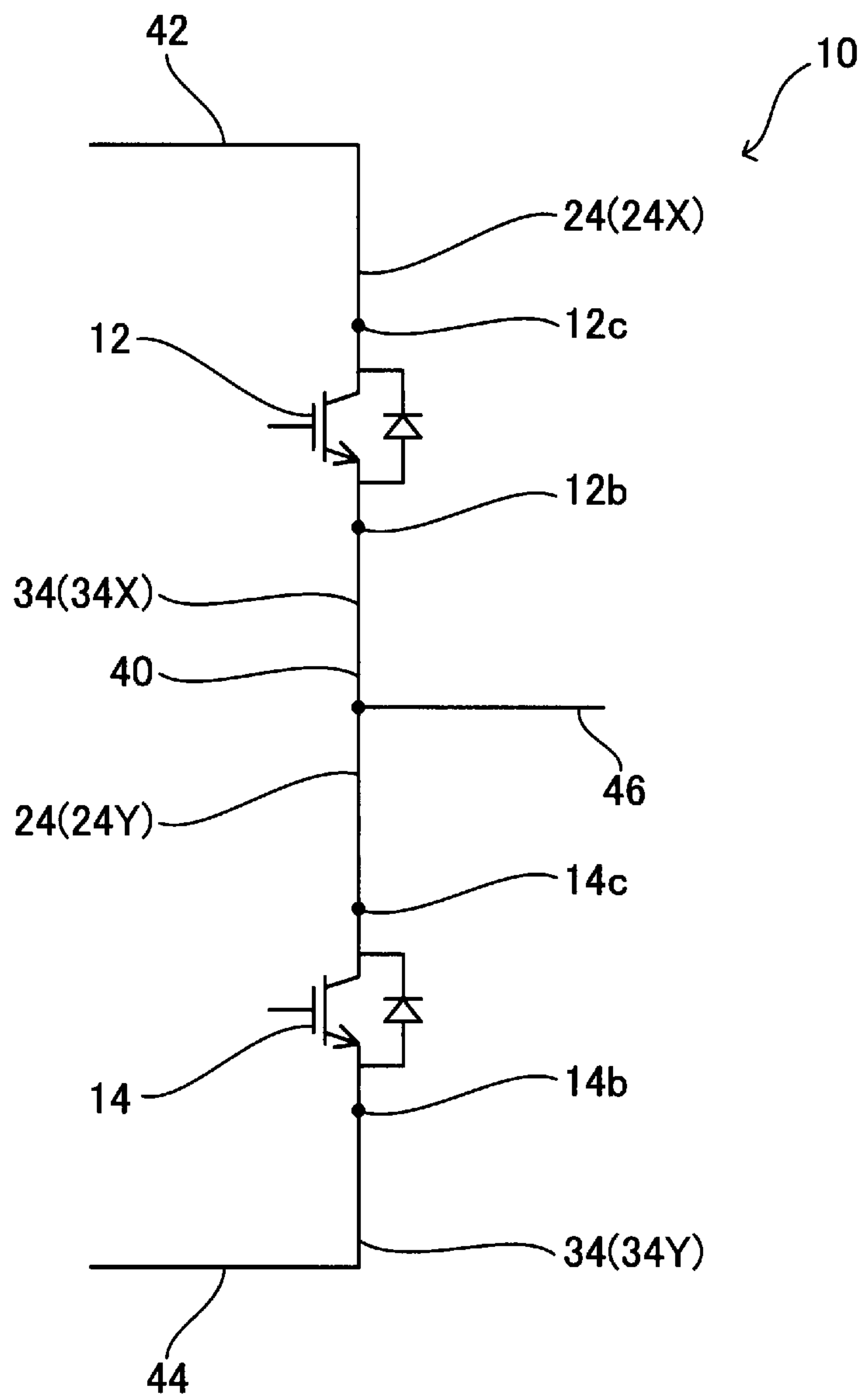
[図2]



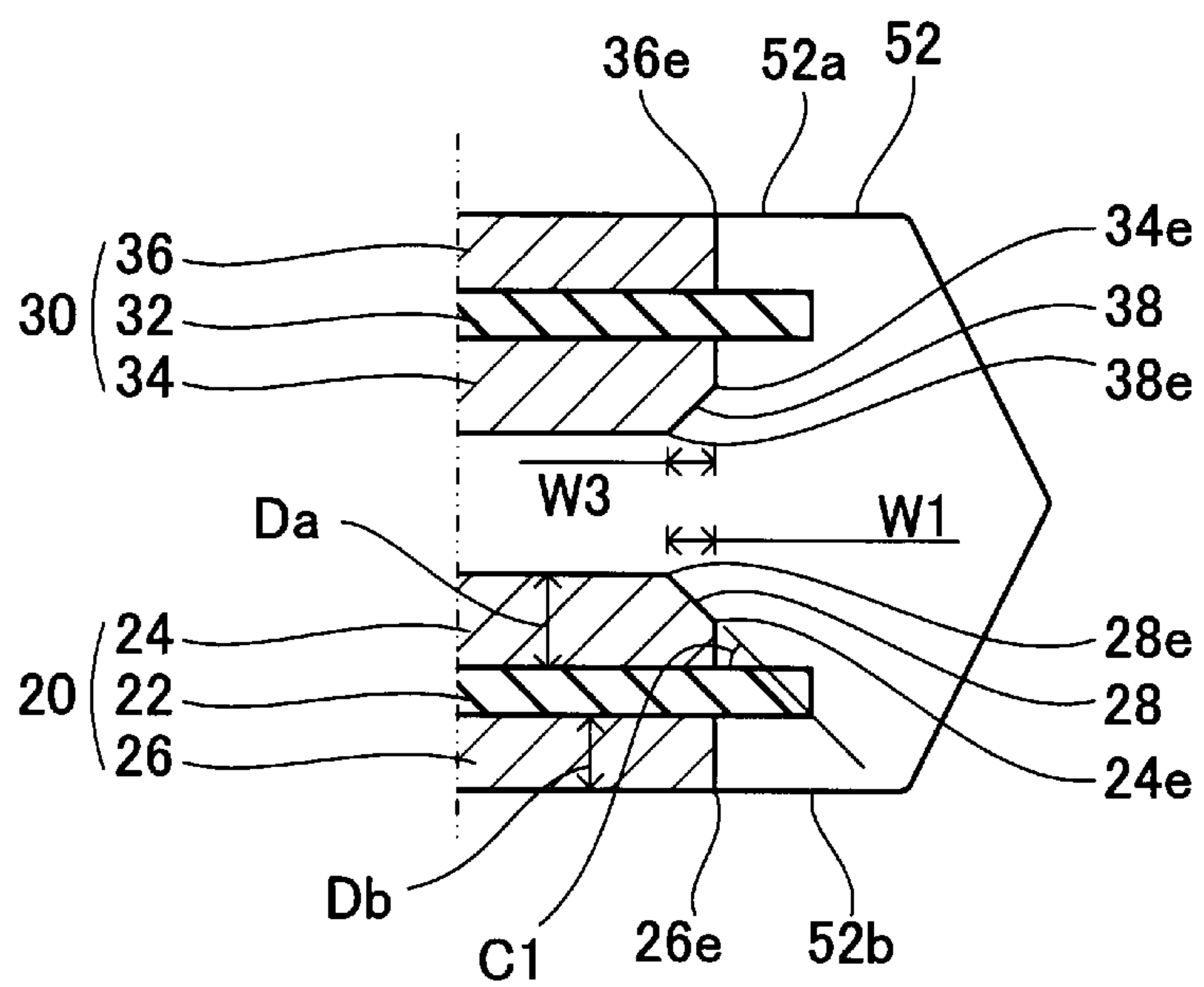
[図3]



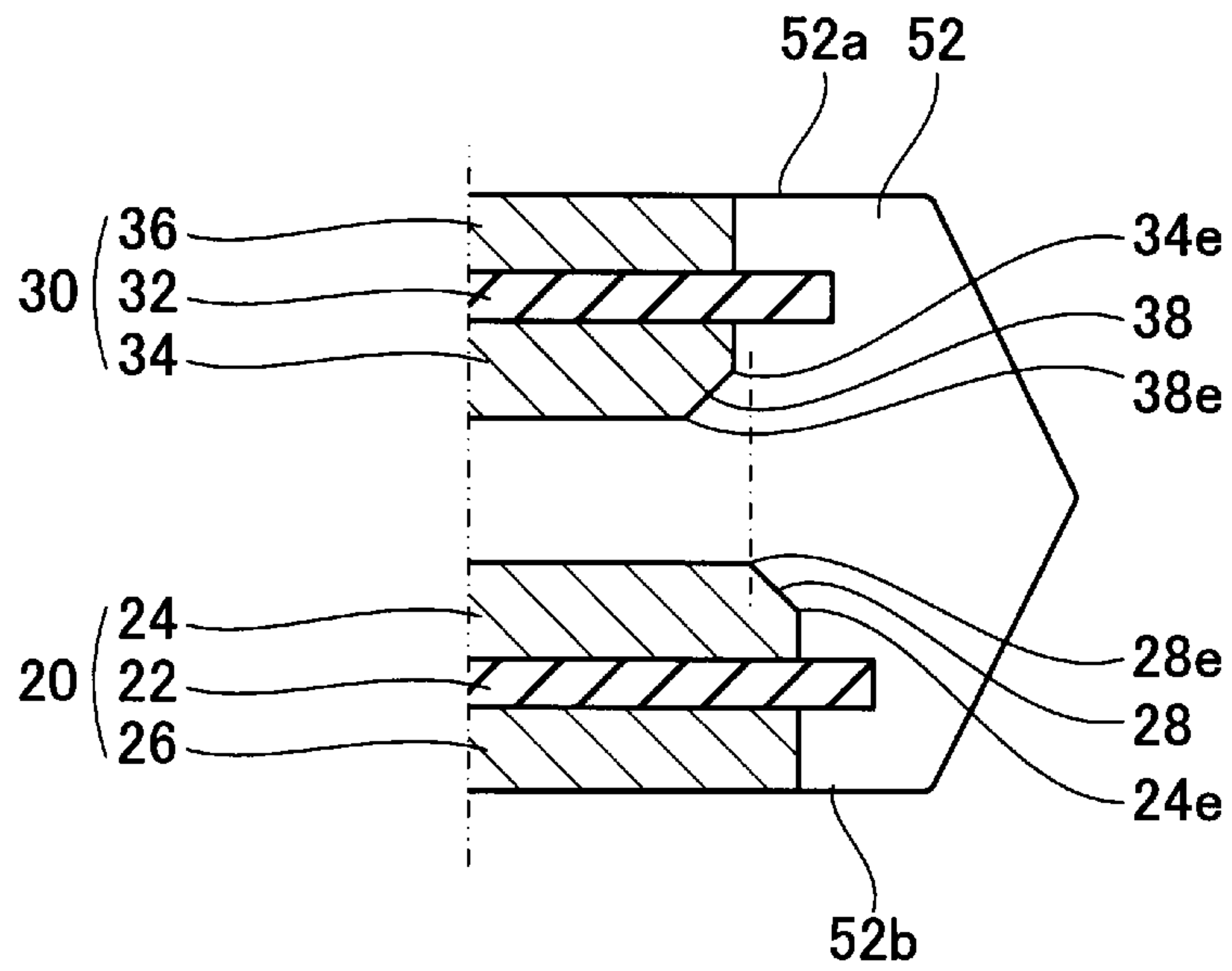
[図4]



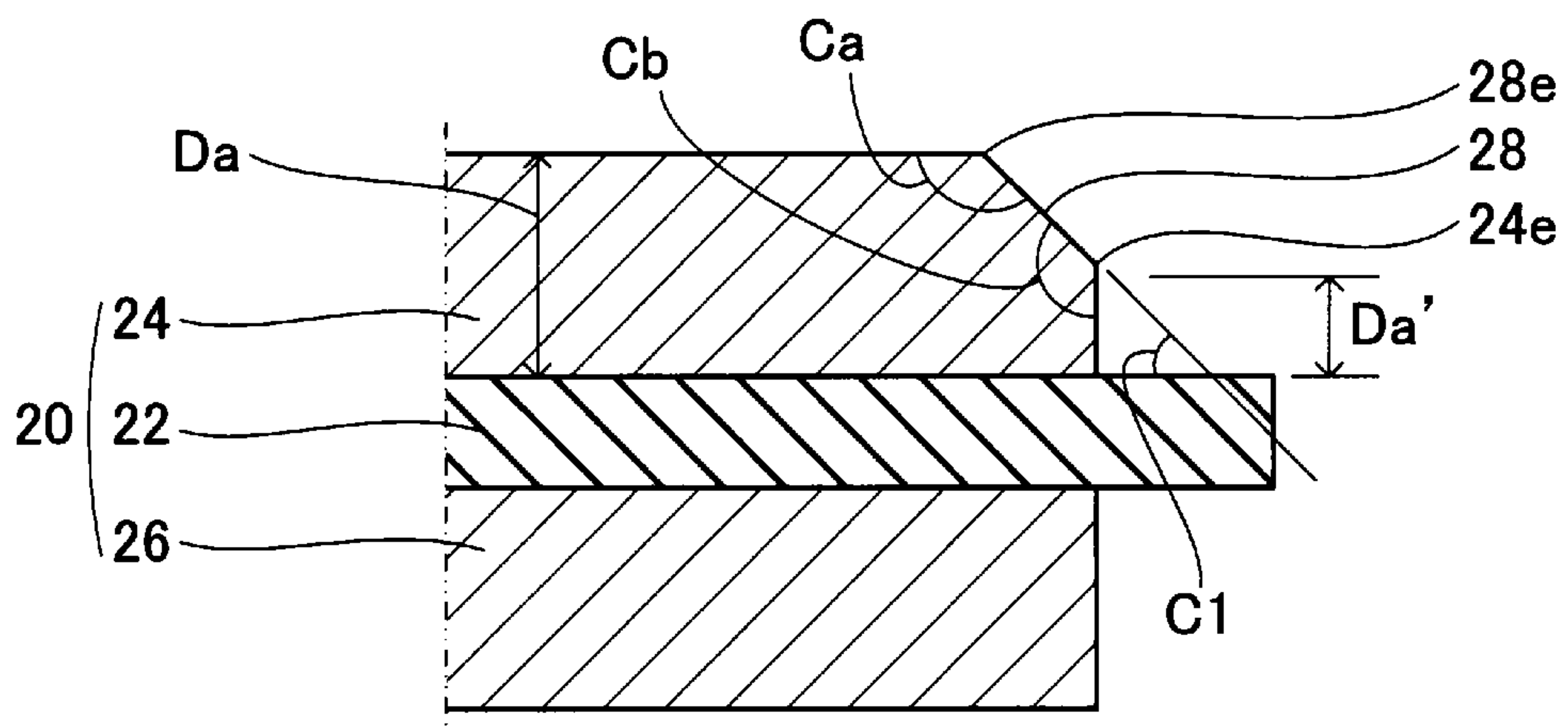
[図5]



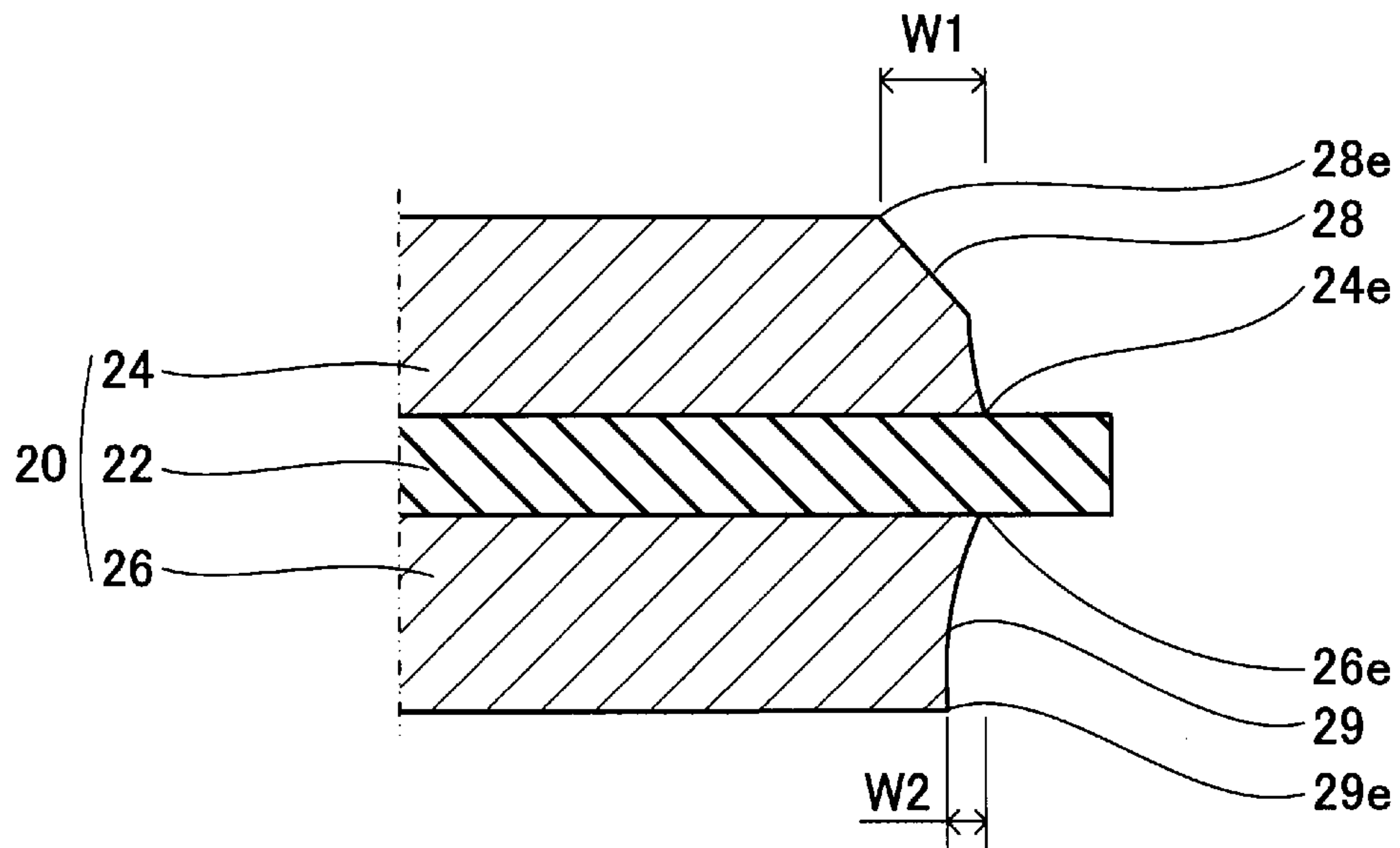
[図6]



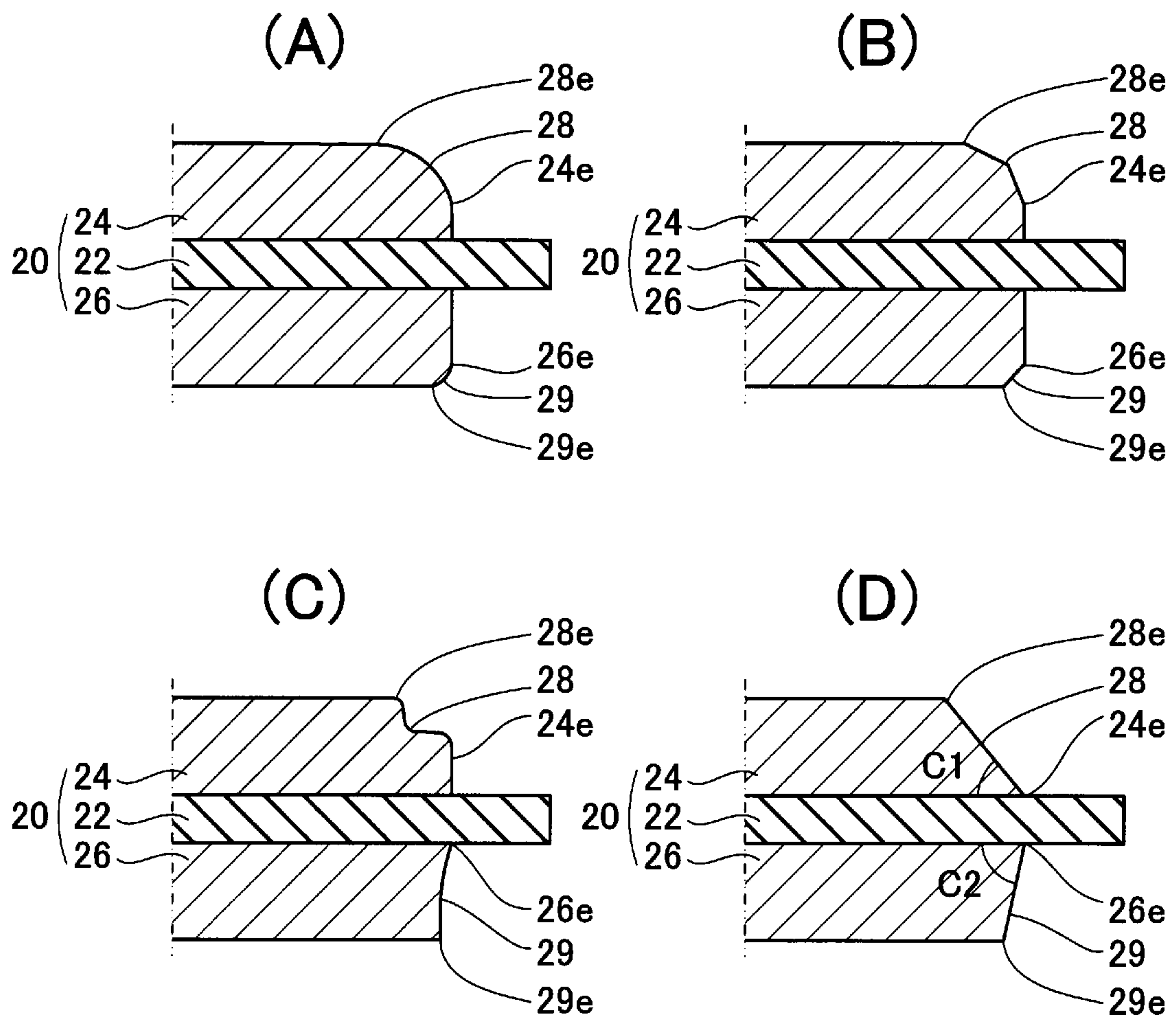
[図7]



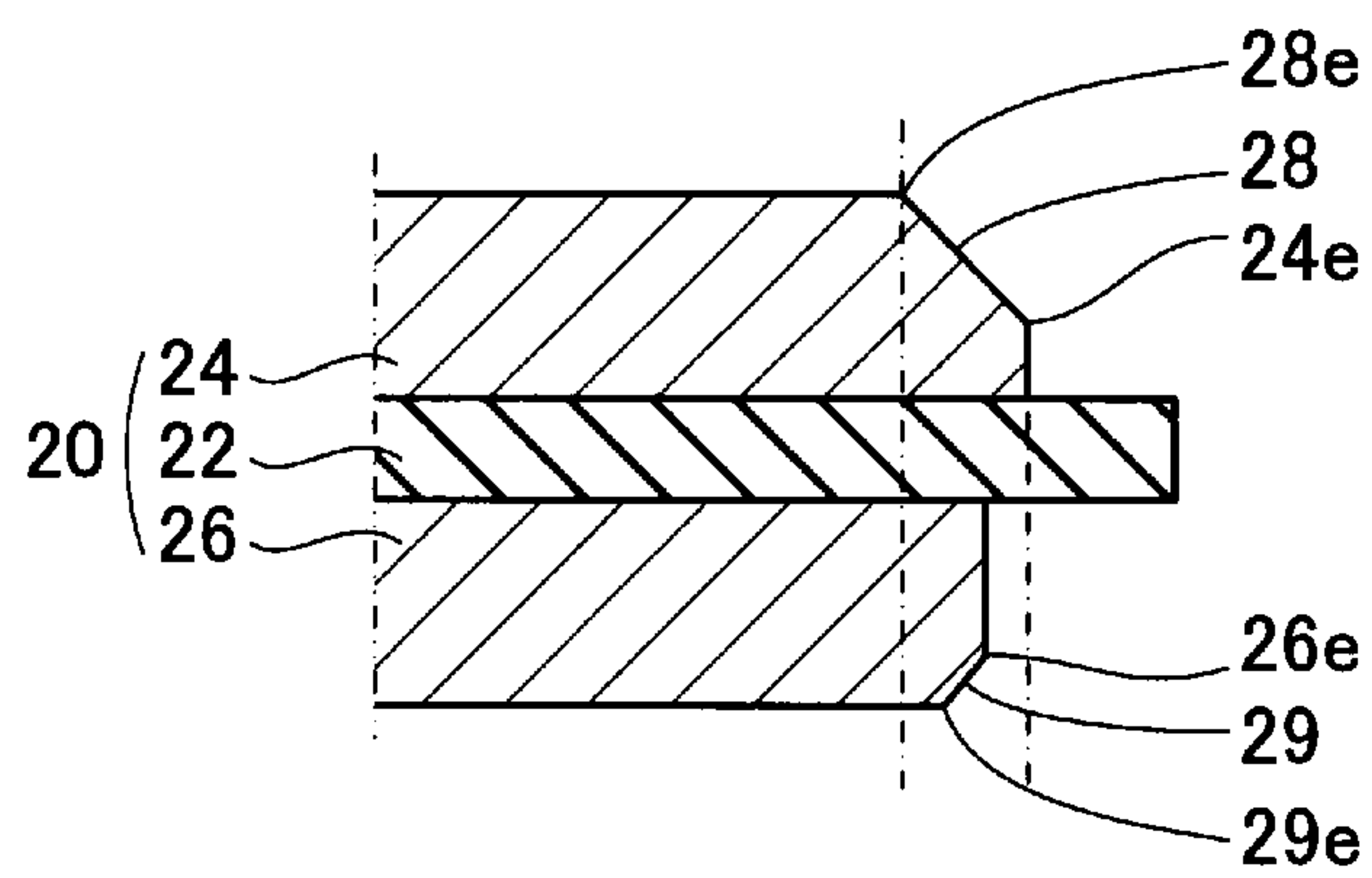
[図8]



[図9]



[図10]



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2019/045298

**A. CLASSIFICATION OF SUBJECT MATTER**

Int. Cl. H01L25/07(2006.01) i, H01L25/18(2006.01) i  
FI: H01L25/04 C

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L25/07, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996  
Published unexamined utility model applications of Japan 1971-2020  
Registered utility model specifications of Japan 1996-2020  
Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2015-15434 A (MITSUBISHI ELECTRIC CORP.) 22 January 2015, paragraphs [0016]-[0021], fig. 6, 9, entire text, all drawings	1-5, 8, 9 6, 7, 10
Y A	JP 2016-92184 A (TOYOTA MOTOR CORP.) 23 May 2016, paragraphs [0014]-[0040], fig. 1, 4, entire text, all drawings	1-5, 8, 9 6, 7, 10
A	JP 1-59986 A (TOSHIBA CORP.) 07 March 1989, entire text, all drawings	1-10
A	JP 2003-68978 A (HITACHI, LTD.) 07 March 2003, entire text, all drawings	1-10

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance  
“E” earlier application or patent but published on or after the international filing date  
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
“O” document referring to an oral disclosure, use, exhibition or other means  
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
“&” document member of the same patent family

Date of the actual completion of the international search  
13.02.2020

Date of mailing of the international search report  
25.02.2020

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer  
  
Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP2019/045298

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-76197 A (TOSHIBA CORP.) 15 March 2002, entire text, all drawings	1-10

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.  
PCT/JP2019/045298

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2015-15434 A	22.01.2015	(Family: none)	
JP 2016-92184 A	23.05.2016	(Family: none)	
JP 1-59986 A	07.03.1989	(Family: none)	
JP 2003-68978 A	07.03.2003	(Family: none)	
JP 2002-76197 A	15.03.2002	(Family: none)	

A. 発明の属する分野の分類 (国際特許分類 (IPC)) H01L 25/07(2006.01)i; H01L 25/18(2006.01)i FI: H01L25/04 C		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC)) H01L25/07; H01L25/18		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2020年 日本国実用新案登録公報 1996 - 2020年 日本国登録実用新案公報 1994 - 2020年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2015-15434 A (三菱電機株式会社) 22.01.2015 (2015 - 01 - 22) [0016]-[0021], 図6, 9	1-5, 8, 9
A	全文, 全図	6, 7, 10
Y	JP 2016-92184 A (トヨタ自動車株式会社) 23.05.2016 (2016 - 05 - 23) [0014]-[0040], 図1, 4	1-5, 8, 9
A	全文, 全図	6, 7, 10
A	JP 1-59986 A (株式会社東芝) 07.03.1989 (1989 - 03 - 07) 全文, 全図	1-10
A	JP 2003-68978 A (株式会社日立製作所) 07.03.2003 (2003 - 03 - 07) 全文, 全図	1-10
A	JP 2002-76197 A (株式会社東芝) 15.03.2002 (2002 - 03 - 15) 全文, 全図	1-10
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
13.02.2020	25.02.2020	
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員 (特許庁審査官)  庄司 一隆 5F 1215  電話番号 03-3581-1101 内線 3516	

国際調査報告  
パテントファミリーに関する情報

国際出願番号  
PCT/JP2019/045298

引用文献	公表日	パテントファミリー文献	公表日
JP 2015-15434 A	22.01.2015	(ファミリーなし)	
JP 2016-92184 A	23.05.2016	(ファミリーなし)	
JP 1-59986 A	07.03.1989	(ファミリーなし)	
JP 2003-68978 A	07.03.2003	(ファミリーなし)	
JP 2002-76197 A	15.03.2002	(ファミリーなし)	