

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6326379号  
(P6326379)

(45) 発行日 平成30年5月16日(2018.5.16)

(24) 登録日 平成30年4月20日(2018.4.20)

(51) Int.Cl.

H01L 39/24 (2006.01)

F 1

H01L 39/24 ZAAJ

請求項の数 2 (全 52 頁)

(21) 出願番号	特願2014-561117 (P2014-561117)
(86) (22) 出願日	平成25年3月7日(2013.3.7)
(65) 公表番号	特表2015-511067 (P2015-511067A)
(43) 公表日	平成27年4月13日(2015.4.13)
(86) 國際出願番号	PCT/US2013/029680
(87) 國際公開番号	W02013/180780
(87) 國際公開日	平成25年12月5日(2013.12.5)
審査請求日	平成28年3月1日(2016.3.1)
(31) 優先権主張番号	61/608,379
(32) 優先日	平成24年3月8日(2012.3.8)
(33) 優先権主張国	米国(US)
(31) 優先権主張番号	61/714,642
(32) 優先日	平成24年10月16日(2012.10.16)
(33) 優先権主張国	米国(US)

(73) 特許権者	507209207 ディーウェイブ システムズ, インコーポレイテッド カナダ国, ブリティッシュ コロンビア州 ブイ5ジー 4エム9, バーナビー, ベータ アベニュー 3033
(74) 代理人	100079108 弁理士 稲葉 良幸
(74) 代理人	100109346 弁理士 大貫 敏史
(74) 代理人	100117189 弁理士 江口 昭彦
(74) 代理人	100134120 弁理士 内藤 和彦

最終頁に続く

(54) 【発明の名称】超伝導集積回路の製作のためのシステムおよび方法

## (57) 【特許請求の範囲】

## 【請求項 1】

三層ジョセフソン接合を形成する方法であって、  
ベース電極層、絶縁層および対電極層を含む超伝導三層を堆積させる工程と、  
前記超伝導三層を覆ってフォトレジストマスクパターンを堆積させる工程と、  
少なくとも 1 つのジョセフソン接合を形成するために前記超伝導三層にパターンをエッチングする工程であって、前記ベース電極層の少なくとも 2 つの部分を露出させるため、  
前記対電極層の少なくとも 2 つの部分を取り除く工程、および、前記絶縁層の少なくとも 2 つの部分を取り除く工程を含む、工程とを含み、  
前記ジョセフソン接合の対電極と前記ジョセフソン接合の絶縁層は、同じ広がりを持ち

10

前記超伝導三層を堆積させる工程は、

チャンバ内でニオブのベース層を堆積させる工程と、

前記チャンバ内で前記ニオブのベース層の少なくとも一部分を覆って酸化アルミニウム層を堆積させる工程と、

前記ニオブのベース層および前記酸化アルミニウム層を熱化するため、不活性ガスで前記チャンバを満たす工程と、

前記チャンバから前記不活性ガスをポンピングで送り出す工程と、

前記不活性ガスをポンピングで送り出す工程の後に、前記チャンバ内で前記酸化アルミニウム層の少なくとも一部分を覆ってニオブの最上層を堆積させる工程とを含む、

20

方法。

【請求項 2】

不活性ガスで前記チャンバを満たす工程は、アルゴンで前記チャンバを満たす工程を含む、請求項 1 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本システムおよび方法は、超伝導応用のための集積回路の製作に関する。

【背景技術】

【0002】

量子計算のための手法

10

量子コンピュータの設計および動作のためのいくつかの一般的な手法がある。そのような手法の1つは、量子計算の「回路」または「ゲート」モデルである。この手法では、量子ビットは、アルゴリズムのコンパイル済み表現である論理ゲートの順序に作用される。多くの研究は、回路モデル量子コンピュータの基本要素を形成するため、十分なコヒーレンスでの量子ビットの開発に焦点を置いている。

【0003】

量子計算のための別の手法は、計算システムとして結合された量子素子のシステムの自然な物理発展の使用を伴う。この手法では、量子ゲートや回路を利用しなくともよい。代わりに、計算システムは、容易にアクセス可能な基底状態の公知の初期ハミルトニアンから開始し、その基底状態が問題の解答を表す最終ハミルトニアンへと制御可能に導くことができる。この手法は、通常、長い量子ビットコヒーレンス時間を必要とせず、回路モデルよりロバストであり得る。このタイプの手法の例は、断熱的量子計算および量子アニーリングを含む。

20

【0004】

量子プロセッサ

量子計算は、超伝導量子プロセッサなどの量子プロセッサを使用して実行することができる。超伝導量子プロセッサは、例えば、2つ以上の超伝導量子ビットなどの多くの量子ビットおよび関連局所バイアス素子を含む超伝導集積回路を備え得る。本システムおよび方法に従って製作することができる例示的な超伝導量子プロセッサのシステムおよび方法のさらなる詳細については、その各々の全体が参照により本明細書に組み込まれる、米国特許第 7,135,701 号明細書、米国特許第 7,418,283 号明細書、米国特許第 7,533,068 号明細書、米国特許第 7,619,437 号明細書、米国特許第 7,639,035 号明細書、米国特許第 7,898,282 号明細書、米国特許第 8,008,942 号明細書、米国特許第 8,190,548 号明細書、米国特許第 8,195,596 号明細書、米国特許第 8,283,943 号明細書および米国特許出願公開第 2011-0022820 号明細書に記載されている。

30

【0005】

超伝導量子ビット

超伝導量子ビットは、超伝導集積回路に含めることができるある種の超伝導量子素子である。超伝導量子ビットは、情報の符号化に使用される物理的特性に応じていくつかのカテゴリに分類することができる。例えば、超伝導量子ビットは、電荷、磁束および位相素子に分類することができる。電荷素子は、素子の電荷状態の情報を格納し、操作する。磁束素子は、素子の何らかの部分を通り抜ける磁束に関連する変数の情報を格納し、操作する。位相素子は、位相素子の2つの領域間の超伝導位相差に関連する変数の情報を格納し、操作する。最近では、電荷、磁束および位相自由度のうちの2つ以上を使用するハイブリッド素子が開発されている。

40

【0006】

超伝導集積回路は、单一磁束量子 (SFQ) 素子を含み得る。超伝導量子ビットとの SFQ 素子の統合については、例えば、その各々の全体が参照により本明細書に組み込まれ

50

る、米国特許第7,876,248号明細書、米国特許第8,035,540号明細書、米国特許第8,098,179号明細書および米国特許出願公開第2011-0065586号明細書で論じられている。

#### 【0007】

超伝導プロセッサ

コンピュータプロセッサは、超伝導プロセッサの形態を取り得、超伝導プロセッサは、従来の意味での量子プロセッサではなくともよい。例えば、超伝導プロセッサのいくつかの実施形態は、量子トンネル現象、重ね合わせおよび絡み合いなどの量子効果に焦点を置くものでなくともよく、むしろ、例えば、古典的なコンピュータプロセッサの動作を管理する原理などの異なる原理を重視することによって動作することができる。しかし、依然として、そのような「古典的な」超伝導プロセッサの実装には、ある利点が存在し得る。古典的な超伝導プロセッサの自然な物理的特性により、古典的な超伝導プロセッサは、非超伝導プロセッサより高いスイッチング速度および短い計算時間が可能であり得、したがって、古典的な超伝導プロセッサに関するある問題を解く方がより実用的であり得る。本システムおよび方法は、超伝導量子プロセッサと古典的な超伝導プロセッサの両方の製作における使用に特によく適している。10

#### 【0008】

集積回路の製作

従来、超伝導集積回路の製作は、最先端の半導体製作施設で実行されるものではなかった。これは、超伝導集積回路で使用される材料のいくつかが半導体施設を汚染する恐れがあるという事実に基づき得る。例えば、金は、超伝導回路で抵抗器として使用することができるが、金は、半導体施設でのCMOSウエハの生成に使用される製作ツールを汚染する恐れがある。結果的に、金を含む超伝導集積回路は、通常、CMOSウエハを加工処理するツールでは加工処理されない。20

#### 【0009】

超伝導体製作は、通常、超伝導回路生成に対して標準の業界の慣行を最適化することができる研究環境で実行してきた。超伝導集積回路は、半導体チップまたは集積回路の製作に従来使用されたツールで製作される場合が多い。超伝導回路に特有の論点により、必ずしもすべての半導体プロセスおよび技法を、超伝導体チップ製造に移動できるというわけではない。超伝導体チップおよび回路製作における使用のための半導体プロセスおよび技法の変換は、変更および微調整を必要とする場合が多い。そのような変更および調整は、通常、明らかではなく、多大な実験を必要とし得る。半導体産業は、必ずしも超伝導産業に関連するというわけではない問題および論点に直面している。同様に、超伝導産業に関係する問題および論点は、標準の半導体製作に、ほとんどまたは全く関係ないものである場合が多い。30

#### 【0010】

超伝導チップ内のいかなる不純物も、超伝導量子ビットなどの個々の素子および超伝導チップ全体の機能性を損なうかまたは劣化させる可能性がある雑音を生じさせる恐れがある。雑音は量子コンピュータの動作に対する深刻な懸念事項であるため、可能な限り誘電雑音を低減するための措置を講じるべきである。40

#### 【0011】

集積回路製作の技術分野は、通常、所望の効果を生み出すために順序付けおよび/または組合せを行うことができる複数のプロセスを伴う。本システムおよび方法の少なくともいくつかの実施形態と全体的にまたは部分的に組み合わせができる超伝導集積回路製作のための例示的なシステムおよび方法については、その全体が参照により本明細書に組み込まれる、米国特許出願公開第2011-0089405号明細書に記載されている。。

#### 【0012】

エッキング

エッキングは、フォトレジストまたは他のマスキング技法によって描出される所望のパ50

ターンに従って、例えば、基板、誘電体層、酸化物層、電気絶縁層および／または金属層などの層を取り除く。2つの例示的なエッティング技法は、化学ウェットエッティングおよび化学ドライエッティングである。

#### 【0013】

化学ウェットエッティングまたは「ウェットエッティング」は、通常、ウエハを酸浴などの腐食浴に浸すことによって達成される。一般に、エッティング液は、ポリプロピレンの温度制御浴に入れられる。浴には、通常、エッティングステーションの後部にリングタイプのブレナム排気管または溝付き排気管が装備されている。垂直層流フードは、通常、均一にフィルタリングされた、微粒子が含まれていない空気をエッティング浴の上表面に供給するために使用される。

10

#### 【0014】

化学ドライエッティングまたは「ドライエッティング」は、エッティングプロセスをより良く制御し、汚染レベルを低減するその能力のため、一般的に使用される。ドライエッティングは、化学反応ガスを使用するなどの化学反応によって、または、例えばアルゴン原子を使用するプラズマエッティングなどの物理的な衝撃を通じて、ガスの使用を通じて所望の層のエッティングを効果的に行う。

#### 【0015】

例えば、シリコン、シリコン酸化物、シリコン窒化物、アルミニウム、タンタル、タンタル化合物、クロム、タンクステン、金および他の多くの材料のエッティングを効果的に行うことができるプラズマエッティングシステムが開発されている。2つのタイプのプラズマエッティングリアクタシステム、すなわち、バレルリアクタシステムおよび平行板リアクタシステムが一般的に使用されている。両リアクタタイプは、同じ原理に基づいて動作し、主に構成においてのみ異なる。典型的なリアクタは、アルミニウム、ガラスまたは石英で通常作られている真空リアクタチャンバからなる。エッチャントとして作用するフッ素ベースまたは塩素ベースのガスを活性化するため、高周波またはマイクロ波エネルギー源（RFエネルギー源と総称される）が使用される。ウエハはチャンバに投入され、チャンバからポンプが抜かれ、試薬ガスが導入される。RFエネルギーは、ガスをイオン化し、エッティングプラズマを形成し、エッティングプラズマは、ウエハと反応して揮発性生成物を形成し、揮発性生成物は、ポンピングで取り出される。

20

#### 【0016】

物理エッティングプロセスは、物理的な衝撃を使用する。例えば、アルゴンガス原子を使用して、エッティングを行う層に物理的な衝撃を与えることができ、真空ポンプシステムを使用して、剥離した材料を取り除く。スパッタエッティングは、イオン衝突およびエネルギー移動を伴う物理的な技法の1つである。エッティングを行うウエハは、グロー放電回路の負極または「対象物」に取り付けられる。アルゴン陽イオンがウエハ表面に衝撃を与えた結果、表面原子の剥離が起こる。電力は、RFエネルギー源によって提供される。イオンビームエッティングおよびミリングは、低エネルギーイオンビームを使用して材料を除去する物理エッティングプロセスである。イオンビームは、放電によって生じたイオン化ガス（例えば、アルゴンまたはアルゴン／酸素）またはプラズマから抽出される。

30

#### 【0017】

反応性イオンエッティング（RIE）は、化学エッティングと物理エッティングとの組合せである。RIEの間、ウエハは、低圧の化学反応ガス（例えば、 $\text{CF}_4$ 、 $\text{CCl}_4$ 、 $\text{CHF}_3$ および他の多くのガス）が漂う空気を有するチャンバ内に配置される。放電により、数百電子ボルトのエネルギーを有するイオンプラズマが生じる。イオンはウエハ表面を垂直に叩打し、それらが反応して揮発性種が形成され、揮発性種は、低圧インライン真空システムによって取り除かれる。

40

#### 【発明の概要】

#### 【課題を解決するための手段】

#### 【0018】

三層ジョセフソン接合を形成する方法は、ベース電極層、絶縁層および対電極層を含む

50

超伝導三層を堆積させる工程と、超伝導三層を覆ってフォトレジストマスクパターンを堆積させる工程と、少なくとも1つのジョセフソン接合を形成するために超伝導三層にパターンをエッチングする工程とを含むものとして要約することができ、少なくとも1つのジョセフソン接合を形成するために超伝導三層にパターンをエッチングする工程は、ベース電極層の少なくとも2つの部分を露出させるため、対電極層の少なくとも2つの部分を取り除く工程と、絶縁層の少なくとも2つの部分を取り除く工程とを含む。対電極層の少なくとも2つの部分を取り除く工程は、S F<sub>6</sub>、B C 1<sub>3</sub>およびC 1<sub>2</sub>の組合せを使用して、対電極層の少なくとも2つの部分を取り除く工程を含み得、絶縁層の少なくとも2つの部分を取り除く工程は、S F<sub>6</sub>、B C 1<sub>3</sub>およびC 1<sub>2</sub>の組合せを使用して、絶縁層の少なくとも2つの部分を取り除く工程を含み得る。

10

#### 【0019】

超伝導三層を形成する方法は、ニオブの第1の層を堆積させる工程と、原子層堆積を介してニオブの第1の層の少なくとも一部分を覆って酸化アルミニウム層を堆積させる工程と、酸化アルミニウム層の少なくとも一部分を覆ってニオブの第2の層を堆積させる工程とを含むものとして要約することができる。本方法は、ニオブの第1の層の少なくとも一部分を覆ってアルミニウム層を堆積させる工程と、アルミニウム層の少なくとも一部分を覆って酸化アルミニウム層を堆積させる工程とをさらに含み得る。

#### 【0020】

チャンバ内で超伝導三層を形成する方法は、チャンバ内でニオブのベース層を堆積させる工程と、チャンバ内でニオブのベース層の少なくとも一部分を覆って酸化アルミニウム層を堆積させる工程と、ニオブのベース層および酸化アルミニウム層を熱化するため、不活性ガスでチャンバを満たす工程と、チャンバから不活性ガスをポンピングで送り出す工程と、チャンバ内で酸化アルミニウム層の少なくとも一部分を覆ってニオブの最上層を堆積させる工程とを含むものとして要約することができる。不活性ガスでチャンバを満たす工程は、アルゴンでチャンバを満たす工程を含み得る。

20

#### 【0021】

ジョセフソン接合を覆って保護キャップを堆積させる方法は、酸化アルミニウム層を含む超伝導三層を堆積させる工程と、酸化アルミニウム層の少なくとも一部分を露出させるように超伝導三層をパターニングする工程と、酸化アルミニウム層の露出部分を事前洗浄する工程と、三層を覆って保護キャップを堆積させる工程とを含むものとして要約することができる。酸化アルミニウム層の露出部分を事前洗浄する工程は、イオンで酸化アルミニウム層の露出部分を事前洗浄する工程を含み得る。酸化アルミニウム層の露出部分を事前洗浄する工程は、軽度の異方性低圧エッチングを介して酸化アルミニウム層の露出部分を事前洗浄する工程を含み得る。

30

#### 【0022】

ハイブリッド誘電体を堆積させる方法は、第1の誘電材料を含む第1の誘電体層を堆積させる工程と、第1の誘電体層の少なくとも一部分を覆って第2の誘電体層を堆積させる工程であって、第2の誘電体層は、第2の誘電材料を含む、工程と、第2の誘電体層の少なくとも一部分を覆って第3誘電体層を堆積させる工程であって、第3の誘電体層は、第3の誘電材料を含む、工程とを含むものとして要約することができる。第3の誘電材料を堆積させる工程は、第1の誘電材料と同じタイプの材料を堆積させる工程を含み得る。第1の誘電材料を堆積させる工程は、非酸化物誘電体を堆積させる工程を含み得、第2の誘電材料を堆積させる工程は、酸化物誘電体を堆積させる工程を含み得る。

40

#### 【0023】

超伝導集積回路は、第1の超伝導金属層と、第1の超伝導金属層上を覆うハイブリッド誘電体層であって、第1の超伝導金属層上を直接覆うシリコン窒化物の第1の層、シリコン窒化物の第1の層上を直接覆うシリコン酸化物の層およびシリコン酸化物の層上を直接覆うシリコン窒化物の第2の層を備える、ハイブリッド誘電体層と、ハイブリッド誘電体層上を覆う第2の超伝導金属層であって、ハイブリッド誘電体層のシリコン窒化物の第2の層上を直接覆う、第2の超伝導金属層とを含むものとして要約することができる。

50

## 【0024】

超伝導集積回路を製作する方法は、第1の誘電体層を堆積させる工程と、第1の誘電体層を覆って、ネガ型フォトレジストマスクで直接カバーされていない第1の誘電体層の領域に所望の回路パターンが対応するように所望の回路パターンのネガ型パターンをトレースするネガ型フォトレジストマスクを堆積させる工程と、第1の誘電体層にオープンの特徴を生成するため、第1の誘電体層に所望の回路パターンをエッチングする工程と、第1の誘電体層のオープンの特徴を少なくとも部分的に充填するため、第1の誘電体層を覆って第1の超伝導金属層を堆積させる工程と、第1の超伝導金属層を平坦化する工程と、所望の内層誘電体厚さを生成するため、第2の誘電体層を堆積させる工程であって、内層誘電体厚さは、堆積プロセスによって制御される、工程と、第2の誘電体層の上方に第2の超伝導金属層を堆積させる工程とを含むものとして要約することができる。第1の超伝導金属層を堆積させる工程を含み得る。

## 【0025】

超伝導集積回路を製作する方法は、第1の超伝導金属層をパターニングする工程と、第1の超伝導金属層を覆って第1の誘電体層を堆積させる工程と、第1の誘電体層を覆って第1のネガ型フォトレジストマスクを堆積させる工程であって、第1のネガ型フォトレジストマスクは、第1のネガ型フォトレジストマスクで直接カバーされていない第1の誘電体層の領域に少なくとも1つのビアの位置が対応するように少なくとも1つのビアの位置のネガティブを提供する、工程と、その少なくとも1つのビアに対応する少なくとも1つの穴を生成するため、第1の誘電体層をエッチングする工程であって、少なくとも1つの穴は、第1の超伝導金属層の一部分を露出させる、工程と、少なくとも1つの穴を少なくとも部分的に充填し、少なくとも第1のビアの第1の部分を提供するため、第1の誘電体層を覆って第2の超伝導金属層を堆積させる工程と、第2の超伝導金属層を平坦化する工程と、第2の誘電体層を堆積させる工程と、第2の誘電体層を覆って、第2のネガ型フォトレジストマスクで直接カバーされていない第2の誘電体層の領域に所望の回路パターンが対応するように所望の回路パターンのネガティブをトレースする第2のネガ型フォトレジストマスクを堆積させる工程と、第2の誘電体層にオープンの特徴を生成するため、第2の誘電体層に所望の回路パターンをエッチングする工程と、第2の誘電体層を覆って第3のネガ型フォトレジストマスクを堆積させる工程であって、第3のネガ型フォトレジストマスクは、第3のネガ型フォトレジストマスクで直接カバーされていない第2の誘電体層の領域に少なくとも1つのビアの位置が対応するように少なくとも1つのビアの位置のネガティブを提供し、少なくとも1つのビアの位置は、第2の誘電体層のオープンの特徴の範囲内である、工程と、少なくとも1つのビアに対応する少なくとも1つの穴を生成するため、第2の誘電体層をエッチングする工程であって、少なくとも1つの穴は、第1のビアの第1の部分の一部分を露出させる、工程と、第2の誘電体層の少なくとも1つの穴を少なくとも部分的に充填し、第1のビアの第2の部分を提供するため、および、第2の誘電体層のオープンの特徴を少なくとも部分的に充填するため、第2の誘電体層を覆って第3の超伝導金属層を堆積させる工程と、第3の超伝導金属層を平坦化する工程とを含むものとして要約することができる。第2の超伝導金属層を堆積させる工程および第3の超伝導金属層を堆積させる工程のうちの少なくとも1つは、電気めっきを含み得る。第2の超伝導金属層を平坦化する工程および第3の超伝導金属層を平坦化する工程のうちの少なくとも1つは、化学機械平坦化を含み得る。

## 【0026】

超伝導集積回路における使用のための基板は、シリコンを含むベース層と、酸化アルミニウムを含む最上層とを含むものとして要約することができる。ベース層は、ドーピングされていないシリコン、ドーピングされたシリコン、サファイアおよび石英のうちの少なくとも1つを含み得る。ベース層は、最上層より厚いものであり得る。

## 【0027】

集積回路において超伝導金属層を堆積させる方法は、超伝導金属層の第1の部分を堆積

10

20

30

40

50

させる工程と、過剰加熱を防ぐため、超伝導金属層の第1の部分の堆積を停止する工程と、超伝導金属層を冷却する工程と、超伝導金属層の第1の部分を覆って超伝導金属層の第2の部分を堆積させる工程とを含むものとして要約することができる。本方法は、過剰加熱を防ぐため、超伝導金属層の第2の部分の堆積を停止する工程と、超伝導金属層を冷却する工程と、超伝導金属層の第2の部分を覆って超伝導金属層の第3の部分を堆積させる工程とをさらに含み得る。

#### 【0028】

多層の超伝導集積回路において複数の層を位置合わせする方法は、少なくとも1つのアライメントマークを含むように第1の超伝導金属層をパターニングする工程と、第1の超伝導金属層を覆って第1の誘電体層を堆積させる工程と、少なくとも1つのアライメントマークを露出させるように第1の誘電体層をパターニングする工程と、少なくとも1つのアライメントマークの刻印が第2の超伝導金属層の露出表面上に形成されるように第1の誘電体層を覆って第2の超伝導金属層を堆積させる工程と、フォトレジストマスクを第2の超伝導金属層上の少なくとも1つのアライメントマークの刻印に位置合わせする工程とを含むものとして要約することができる。本方法は、第2の超伝導金属層を覆ってフォトレジストマスクを堆積させる工程をさらに含み得る。

10

#### 【0029】

超伝導集積回路を製作する方法は、第1の超伝導金属層を堆積させる工程と、第1の超伝導金属層を覆って超伝導保護キャッピング層を堆積させる工程と、第1の超伝導金属層および第1の超伝導金属層を覆う超伝導保護キャッピング層の両方をパターニングする工程と、パターニング済みの超伝導保護キャッピング層を覆って誘電体層を堆積させる工程と、超伝導保護キャッピング層または第1の超伝導金属層のうちの少なくとも1つの一部分を露出させるため、誘電体層を通り抜ける穴をエッチングする工程と、第2の超伝導金属層の少なくとも一部分が、誘電体層を通り抜ける穴を少なくとも部分的に充填し、超伝導保護キャッピング層または第1の超伝導金属層のうちの少なくとも1つとの超伝導電気接続を形成するように、誘電体層を覆って第2の超伝導金属層を堆積させる工程とを含むものとして要約することができる。第1の超伝導金属層を覆って超伝導保護キャッピング層を堆積させる工程は、第1の超伝導金属層を覆って窒化チタン層を堆積させる工程を含み得る。

20

#### 【0030】

30

超伝導集積回路は、第1のパターニング済みの超伝導金属層と、第1のパターニング済みの超伝導金属層を覆って配置された超伝導保護キャッピング層であって、第1のパターニング済みの超伝導金属層のパターンと一致するようにパターニングされる、超伝導保護キャッピング層と、超伝導保護キャッピング層を覆って配置された誘電体層と、誘電体層を覆って配置された第2のパターニング済みの超伝導金属層と、誘電体層を通じて延在し、第2のパターニング済みの超伝導金属層の一部分を超伝導保護キャッピング層の一部分または第1の超伝導金属層の一部分のうちの少なくとも1つと超伝導的に電気的に結合する超伝導ビアとを含むものとして要約することができる。超伝導保護キャッピング層は、窒化チタンを含み得る。

#### 【0031】

40

ジョセフソン接合五層を製作する方法は、第1の超伝導金属層を堆積させる工程と、第1の超伝導金属層を覆って第1の絶縁バリアを堆積させる工程であって、第1の絶縁バリアは第1の厚さを有する、工程と、第1の絶縁バリアを覆って第2の超伝導金属層を堆積させる工程と、第2の超伝導金属層を覆って第2の絶縁バリアを堆積させる工程であって、第2の絶縁バリアは、第1の絶縁バリアの第1の厚さとは異なる第2の厚さを有する、工程と、第2の絶縁バリアを覆って第3の超伝導金属層を堆積させる工程とを含むものとして要約することができる。第2の超伝導金属層を覆って第2の絶縁バリアを堆積させる工程であって、第2の絶縁バリアは、第1の絶縁バリアの第1の厚さとは異なる第2の厚さを有する、工程は、第2の超伝導金属層を覆って第2の絶縁バリアを堆積させる工程であって、第2の絶縁バリアは、第1の絶縁バリアの第1の厚さより大きい第2の厚さを有

50

する、工程を含み得る。

**【0032】**

超伝導集積回路は、ジョセフソン接合五層であって、第1の超伝導金属層、第1の厚さを有する第1の絶縁バリアであって、第1の超伝導金属層を覆って配置される、第1の絶縁バリア、第1の絶縁バリアを覆って配置された第2の超伝導金属層、第2の厚さを有する第2の絶縁バリアであって、第2の超伝導金属層を覆って配置される、第2の絶縁バリア、および、第2の絶縁バリアを覆って配置された第3の超伝導金属層を含むジョセフソン接合五層と、ジョセフソン接合五層を覆って配置された誘電体層と、誘電体層を覆って配置された超伝導配線層と、超伝導配線層の少なくとも一部分をジョセフソン接合五層の少なくとも一部分と超伝導的に電気的に結合する少なくとも1つの超伝導ビアとを含むものとして要約することができる。第2の絶縁バリアの第2の厚さは、第1の絶縁バリアの第1の厚さより大きいものであり得る。ジョセフソン接合五層の少なくとも第1の部分は、第3の超伝導金属層の第1の部分と、第2の絶縁バリアの第1の部分と、第2の超伝導金属層の第1の部分と、第1の絶縁バリアの第1の部分と、第1の超伝導金属層の第1の部分とを含む第1のジョセフソン接合であって、少なくとも1つの超伝導ビアは、第2の超伝導配線層の第1の部分を第3の超伝導金属層の第1の部分と超伝導的に電気的に結合することができる、第1のジョセフソン接合を形成するようにパターニングすることができる。ジョセフソン接合五層の少なくとも第2の部分は、第2の超伝導金属層の第2の部分と、第1の絶縁バリアの第2の部分と、第1の超伝導金属層の第2の部分とを含む第2のジョセフソン接合であって、少なくとも1つの超伝導ビアは、第2の超伝導配線層の第2の部分を第2の超伝導金属層の第2の部分と超伝導的に電気的に結合することができる、第2のジョセフソン接合を形成するようにパターニングすることができる。ジョセフソン接合五層の少なくとも第1の部分は、第2の超伝導金属層の第1の部分と、第1の絶縁バリアの第1の部分と、第1の超伝導金属層の第1の部分とを含む第1のジョセフソン接合であって、少なくとも1つの超伝導ビアは、第2の超伝導配線層の第1の部分を第2の超伝導金属層の第1の部分と超伝導的に電気的に結合することができる、第1のジョセフソン接合を形成するようにパターニングすることができる。

**【0033】**

図面では、同一の参照番号は、同様の要素または行為を特定する。図面の要素のサイズおよび相対位置は、必ずしも原寸に比例するとは限らない。例えば、様々な要素の形状および角度は原寸に比例しておらず、これらの要素のいくつかは、図面を読み易くするために任意に拡大および位置付けされる。さらに、描かれている要素の特定の形状は、特定の要素の実際の形状に関するいかなる情報を伝えることも意図せず、図面における認識を容易にするために、単に選択されただけである。

**【図面の簡単な説明】**

**【0034】**

【図1A】示される一実施形態による、パターニングされていない三層を含む、超伝導集積回路の一部分の部分断面立面図である。

【図1B】示される一実施形態による、パターニング済みの三層および対電極を含む、さらなる加工処理動作後の図1Aの超伝導集積回路の一部分の部分断面立面図である。

【図1C】示される一実施形態による、個々のジョセフソン接合を含む、さらなる加工処理動作後の図1Bの超伝導集積回路の一部分の部分断面立面図である。

【図2】示される一実施形態による、ニオブ／酸化アルミニウム／ニオブ三層からジョセフソン接合を製作する方法を示すフロー図である。

【図3】示される一実施形態による、ニオブ／酸化アルミニウム／ニオブ三層を製作する方法を示すフロー図である。

【図4】示される一実施形態による、ニオブ／酸化アルミニウム／ニオブ三層を形成する方法を示すフロー図である。

【図5】示される一実施形態による、保護キャップでカバーされたジョセフソン接合を含む、超伝導集積回路の一部分の部分断面立面図である。

10

20

30

40

50

【図6】示される一実施形態による、三層ジョセフソン接合を覆って保護キャップを堆積させる方法を示すフロー図である。

【図7】示される一実施形態による、ハイブリッド誘電体層を含む、超伝導集積回路の一部分の部分断面立面図である。

【図8】示される一実施形態による、ハイブリッド誘電体を堆積させる方法を示すフロー図である。

【図9 A】示される一実施形態による、減法的パターニングプロセスのマスキング段階の間の超伝導集積回路の一部分の部分断面立面図である。

【図9 B】示される一実施形態による、減法的パターニングプロセスのエッチング段階後の図9 Aの超伝導集積回路の一部分の部分断面立面図である。 10

【図9 C】示される一実施形態による、減法的パターニングプロセスの誘電体堆積段階後の図9 Bの超伝導集積回路の一部分の部分断面立面図である。

【図9 D】示される一実施形態による、減法的パターニングプロセスの誘電体平坦化段階後の図9 Cの超伝導集積回路の一部分の部分断面立面図である。

【図9 E】示される一実施形態による、第2の超伝導金属層を堆積させた後の図9 Dの超伝導集積回路の一部分の部分断面立面図である。

【図10 A】示される一実施形態による、加法的パターニングプロセスのマスキング段階の間の超伝導集積回路の一部分の部分断面立面図である。

【図10 B】示される一実施形態による、加法的パターニングプロセスのエッチング段階後の図10 Aの超伝導集積回路の一部分の部分断面立面図である。 20

【図10 C】示される一実施形態による、加法的パターニングプロセスの金属堆積段階後の図10 Bの超伝導集積回路の一部分の部分断面立面図である。

【図10 D】示される一実施形態による、加法的パターニングプロセスの金属平坦化段階後の図10 Cの超伝導集積回路の一部分の部分断面立面図である。

【図10 E】示される一実施形態による、誘電体層を堆積させた後の図10 Dの超伝導集積回路の一部分の部分断面立面図である。

【図10 F】示される一実施形態による、エッチング停止層を堆積させた後の図10 Eの超伝導集積回路の一部分の部分断面立面図である。

【図10 G】示される一実施形態による、誘電体層を堆積させた後の図10 Fの超伝導集積回路の一部分の部分断面立面図である。 30

【図10 H】示される一実施形態による、誘電体層を覆ってネガ型フォトマスクを堆積させた後の図10 Gの超伝導集積回路の一部分の部分断面立面図である。

【図10 I】示される一実施形態による、加法的パターニングプロセスのエッチング段階後の図10 Hの超伝導集積回路の一部分の部分断面立面図である。

【図10 J】示される一実施形態による、加法的パターニングプロセスの金属堆積段階後の図10 Iの超伝導集積回路の一部分の部分断面立面図である。

【図10 K】示される一実施形態による、加法的パターニングプロセスの金属平坦化段階後の図10 Jの超伝導集積回路の一部分の部分断面立面図である。

【図11】示される一実施形態による、ILD厚さ制御の改善を実現するために超伝導集積回路製作プロセスにおいて加法的パターニング技法を使用する方法を示すフロー図である。 40

【図12 A】示される一実施形態による、超伝導デュアルダマシンプロセスのビアマスキング段階の間の超伝導集積回路の一部分の部分断面立面図である。

【図12 B】示される一実施形態による、加法的パターニングプロセスの誘電体エッチング、金属堆積および金属平坦化／研磨段階後の図12 Aの超伝導集積回路の一部分の部分断面立面図である。

【図12 C】示される一実施形態による、エッチング停止層および誘電体層を堆積させた後のデュアルダマシンプロセスの配線マスキング段階の間の図12 Bの超伝導集積回路の一部分の部分断面立面図である。

【図12 D】示される一実施形態による、加法的パターニングプロセスの配線エッチング 50

段階後の図 12 C の超伝導集積回路の一部分の部分断面立面図である。

【図 12 E】示される一実施形態による、デュアルダマシンプロセスのピアマスキング段階の間の図 12 D の超伝導集積回路の一部分の部分断面立面図である。

【図 12 F】示される一実施形態による、デュアルダマシンプロセスのピアエッチング段階後の図 12 E の超伝導集積回路の一部分の部分断面立面図である。

【図 12 G】示される一実施形態による、超伝導金属堆積および平坦化を完了した後の図 12 F の超伝導集積回路の一部分の部分断面立面図である。

【図 13】示される一実施形態による、超伝導デュアルダマシンプロセスを実装する方法を示すフロー図である。

【図 14】示される一実施形態による、超伝導集積回路における使用のための基板の一部分の部分断面立面図である。 10

【図 15】示される一実施形態による、複数段階の金属堆積を実行する方法を示すフロー図である。

【図 16】示される一実施形態による、超伝導金属層のアライメントマークの刻印を示す、集積回路の一部分の部分断面立面図である。

【図 17】示される一実施形態による、オープンフレームおよびマッチング技法を使用することなく、多層の超伝導集積回路の複数の層を位置合わせする方法を示すフロー図である。

【図 18】示される一実施形態による、非垂直側壁を有する超伝導ピアを示す、例示的な超伝導集積回路の一部分の断面図である。 20

【図 19】本システムおよび方法による、超伝導ピアを形成するための方法を示す。

【図 20】本システムおよび方法による、超伝導金属層を覆って超伝導保護キャッピング層を含む、超伝導集積回路の一部分の断面図である。

【図 21 A】本システムおよび方法による、ジョセフソン接合五層を含む、超伝導集積回路の一部分の断面図である。

【図 21 B】本システムおよび方法による、例示的な超伝導集積回路の一部分の断面図である。

【図 22】本システムおよび方法による、ジョセフソン接合五層を形成するための方法を示す。

#### 【発明を実施するための形態】

##### 【0035】

以下の説明では、開示される様々な実施形態の徹底的な理解を提供するため、ある特定の詳細が記載される。しかし、当業者であれば、これらの特定の詳細の1つもしくは複数がなくとも、または、他の方法、コンポーネント、材料などを用いて、実施形態を実践できることが認識されよう。他の例では、超伝導性回路もしくは構造、量子コンピュータ回路もしくは構造、および／または、希釈冷凍機などの極低温冷却システムと関連付けられる周知の構造は、実施形態の説明を不要に曖昧にすることを避けるため、詳細に示すこと、説明することもしない。

##### 【0036】

文脈上他の意味に解すべき場合を除き、本明細書および以下に続く特許請求の範囲全体を通じて、「備える、含む（comprise）」という用語ならびに「備える、含む（comprises）」および「備える、含む（comprising）」などのその変形語は、制限のない包括的な意味で、すなわち、「これらに限定されないが、～を含む（including, but not limited to）」として解釈されたい。

##### 【0037】

この明細書全体を通じて、「一実施形態」または「実施形態」への言及は、その実施形態に関連して説明される特定の特徴、構造または特性が、少なくとも1つの実施形態に含まれることを意味する。したがって、この明細書全体を通じて、様々な場所における「一実施形態では」または「実施形態では」という語句の出現は、必ずしもすべてが同じ実施形態を言及するとは限らない。その上、特定の特徴、構造または特性は、1つまたは複数 50

の実施形態において、いかなる適切な方法でも組み合わせることができる。

**【0038】**

この明細書および添付の特許請求の範囲で使用される場合、「a」、「an」および「the」などの単数形は、文脈上明らかにそうでないことを示さない限り、複数の指示対象を含む。「または(or)」という用語は、文脈上明らかにそうでないことを示さない限り、「および/または(and/or)」を含む意味で一般的に使用されることにも留意すべきである。

**【0039】**

この明細書および添付の特許請求の範囲で使用される場合、「によって支えられる(carried by)」、「上で支えられる(carried on)」という用語またはその変形語、ならびに、同様に、「を覆って(over)」および「の上方に(above)」という用語は、ある構造が、少なくともいくつかの例において、別の構造によって直接または間接的に支えられていることを意味し、例えば、その表面上に直接、1つもしくは複数の介在層もしくは構造によってその表面の上方もしくは下方に離間して、または、その中に位置することを意味する。

**【0040】**

本明細書で提供される開示の見出しおよび要約は、便宜のためにのみ付されているものであり、実施形態の範囲または意味を解釈するものではない。

**【0041】**

特定の文脈上他の意味に解すべき場合を除き、この明細書全体を通じて、「堆積する(deposit)」、「堆積させた(deposited)」、「堆積(deposition)」という用語および同様のものは、一般に、これらに限定されないが、物理蒸着(PVD)、化学蒸着(CVD)、プラズマ助長PVD、プラズマ助長CVDおよび原子層堆積(ALD)を含む、材料堆積のいかなる方法も包含するように使用される。

**【0042】**

本明細書に記載される様々な実施形態は、超伝導集積回路を作成するためのシステムおよび方法を提供する。以前に説明されるように、当技術分野では、超伝導集積回路は、通常、半導体製作産業において従来使用された多くの同じツールおよび技法を使用して製作されるにもかかわらず、超伝導集積回路は、最先端の半導体製作施設外の研究環境で製作される傾向にある。超伝導回路に特有の論点により、半導体プロセスおよび技法は、一般に、超伝導体チップおよび回路製作における使用のために修正する必要がある。そのような修正は、通常、明らかではなく、何らかの実験を必要とし得る。

**【0043】**

ジョセフソン接合は、超伝導集積回路の共通要素である。物理的には、ジョセフソン接合は、そうでなければ連続したものである超伝導電流経路における小さな遮断物であり、通常、2つの超伝導電極間に挟まれた薄い絶縁バリアによって実現される。超伝導集積回路では、ジョセフソン接合は、通常、超伝導対電極で覆われた薄い絶縁層で覆われた超伝導ベース電極を備える積層体として製作される。したがって、ジョセフソン接合は、通常、3つの層または「三層」構造として形成される。三層は、ウエハ全体を覆って完全に堆積させることができ（すなわち、金属配線および誘電体層を堆積させるのと同じ方法で）、次いで、個々のジョセフソン接合を画定するようにパターニングすることができる。

**【0044】**

図1Aは、パターニングされていない三層110を含む、超伝導集積回路100aの一部分の断面図を示す。三層110は、基板130上で支えられ、例えば、ニオブNbで形成された超伝導ベース電極111と、例えば、酸化アルミニウムAlO<sub>x</sub>で形成された絶縁バリア112と、例えば、ニオブNbで形成された超伝導対電極113とを備える。基板130は、シリコン、サファイア、石英、シリコン酸化物または任意の同様の適切な材料を含み得る。いくつかの実施形態では、ニオブベース電極111の上面は、アルミニウムの薄層（図示せず）でカバーすることができ、その上に、酸化アルミニウム層112を成長させる（したがって、「三層」は、実際には、4つの層、すなわち、ニオブベース電

10

20

30

40

50

極、アルミニウム層、アルミニウム層上に成長させた酸化アルミニウム層およびニオブ対電極を備え得る)。三層110は、個々のジョセフソン接合を形成するように、例えば、リソグラフィフォトレジストマスキングおよびプラズマエッチングプロセスによってパターニングすることができる。いくつかの応用では、対電極113は、個々の接合を画定するようにパターニングすることができ、ベース電極111は、接合間の電気接続を提供する配線層として使用することができる。対電極113のパターニングの間、酸化アルミニウム層112は、エッチング停止として使用することができ、ニオブの対電極113は、酸化アルミニウム層112を通り抜けてエッチングされない化学を使用してエッチングすることができる。

## 【0045】

10

図1Bは、パターニング済みの三層110を含む、超伝導集積回路100bの一部分の断面図を示す。図1Bは、酸化アルミニウム層112をエッチング停止として使用しながら、個々のジョセフソン接合121および122を画定するように対電極113がエッチングされた後の図1Aからの超伝導集積回路100aについて描写する。誘電体層140(例えば、シリコン酸化物を含み得る)もまた、三層110を覆って堆積させている。酸化アルミニウム層112をエッチング停止として使用すると、個々のジョセフソン接合121および122の外側の酸化アルミニウム層112の領域は、留置することができる(すなわち、エッチングされない)。しかし、出願人は、ジョセフソン接合121および122ならびに/またはベース電極111の超伝導配線の雑音に対する感度が特に高い応用では(例えば、超伝導量子プロセッサなどの超伝導量子ビットを使用する応用では)、ニオブベース電極111と酸化アルミニウム層112との間の界面および/または酸化アルミニウム層112と誘電体層140との間の界面は、望まない不要な雑音をシステムに導入する恐れがあることを認識している。本システムおよび方法によれば、個々のジョセフソン接合121および122の外側の酸化アルミニウム層112の領域を取り除き、それにより、集積回路構造の材料界面の総数を低減することによって、そのような雑音を回避することができる。

## 【0046】

20

図1Cは、本システムおよび方法による、パターニング済みの三層110を含み、パターニング済みの三層110から余分な酸化アルミニウム112が取り除かれた、超伝導集積回路100cの一部分の断面図を示す。図1Cは、酸化アルミニウム層112をエッチング停止として使用することなく、個々のジョセフソン接合121および122を画定するように対電極113がエッチングされた後の図1Aからの超伝導集積回路100aについて描写する。したがって、集積回路100cは、集積回路100cでは個々のジョセフソン接合121および122の外側の酸化アルミニウム層112の領域がエッチングで取り出されているという点で集積回路100bとは異なる。個々のジョセフソン接合121および122の外側の酸化アルミニウム層112の領域は、例えば、酸化アルミニウム層112をエッチング停止として使用しない化学エッチングを使用することによって、ニオブ対電極113のパターニングおよびエッチングの間に、エッチングで取り出すことができる。ニオブのエッチングにはSF<sub>6</sub>を使用することができ、アルミニウムのエッチングにはBCl<sub>3</sub>、Cl<sub>2</sub>およびN<sub>2</sub>の組合せを使用することができる。本システムおよび方法によれば、ニオブ対電極113は、SF<sub>6</sub>、BCl<sub>3</sub>、Cl<sub>2</sub>および/またはN<sub>2</sub>の組合せを使用してエッチングすることができるが、その理由は、そのような化学エッチングが個々のジョセフソン接合121および122の外側の酸化アルミニウム層112の領域も取り除くことができるためである。個々のジョセフソン接合のエッチングの間の酸化アルミニウムの除去は、超伝導集積回路の材料界面の数を低減することができ、その結果、そうでなければ回路性能に悪影響を及ぼす恐れがある雑音を低減することができる。本システムおよび方法によれば、個々のジョセフソン接合121および122の外側の酸化アルミニウム層112の領域は、酸化アルミニウムの除去用に特に設計された別個のエッチングを使用することによってジョセフソン接合121および122が画定された後の別個のプロセス行為または動作でも取り除くことができる。

30

40

50

## 【0047】

その上、本システムおよび方法によれば、ニオブのエッティングを伴ういかなる超伝導製作プロセスも（プロセスがジョセフソン接合のパターニングおよび／または酸化アルミニウム層の除去を行うものでなくとも）、SF<sub>6</sub>、BCl<sub>3</sub>、Cl<sub>2</sub>および／またはN<sub>2</sub>の組合せを使用する修正されたニオブ化学エッティングから利益を得ることができるが、その理由は、そのようなものにより、SF<sub>6</sub>単体によるエッティングと比べて、より滑らかで、より平坦なニオブ表面プロファイル、具体的には、より滑らかで、より平坦なニオブ側壁が得られるためである。

## 【0048】

ジョセフソン接合製作の間に余分な酸化アルミニウムを取り除くプロセス（すなわち、図1Aから図1Cに進む際）は、図2で要約される。図2は、本システムおよび方法による、ニオブ／酸化アルミニウム／ニオブ三層からジョセフソン接合を製作する方法200を示す。方法200は、3つの行為201～203を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび／または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。201では、例えば、以前に説明された技法を使用して、Nb-A1O<sub>x</sub>-Nb三層を堆積させる。202では、三層を覆ってまたは三層の上部にフォトレジストマスクパターンを堆積させる。フォトレジストマスク層は、三層のいくつかの部分をカバーし、三層の他の部分をカバーしないままにすることができる。カバーしない三層のそれらの部分は、エッティングプロセスの間にエッティングで取り出されるが（行為203を参照）、カバーした三層のそれらの部分は、エッティングプロセス後も残留する。203では、フォトレジストマスクによって画定されたパターンを三層にエッティングし、少なくとも1つのジョセフソン接合を形成する。ジョセフソン接合が形成される場所では、酸化アルミニウムの一部分は、ニオブ金属の2つの部分（すなわち、ベース電極を覆うパターニング済みの対電極）間に挟まれる。ジョセフソン接合が形成されない場所では、三層のニオブ対電極層がエッティングで取り出され（すなわち、剥ぎ取られ）、剥ぎ取られた対電極下に横たわる酸化アルミニウムの少なくとも一部分も、少なくとも1つのジョセフソン接合の一部ではない余分な酸化アルミニウムが取り除かれるように、エッティングで取り出される。

## 【0049】

ニオブエッティングを使用するプロセスでは、フォトレジストマスクは、通常、ニオブエッティングが完了した後に取り除く必要がある。ニオブのエッティングに使用される化学エッティングは、フォトレジストマスクを意図的にエッティングすることができないか、または、プロセスは、ニオブのパターニングに失敗するであろう。しかし、例えば、回路に追加された後続のニオブ層にビア接続を行うことを可能にするため、フォトレジストマスクはやはり、通常、ニオブエッティングが完了した時点で取り除く必要がある（例えば、追加のニオブ層は、エッティングされたニオブ層上で支えられる）。当技術分野では、フォトレジストマスク（およびフォトレジストマスクとニオブ自体との相互作用によって形成することができる関連高分子）は、通常、O<sub>2</sub>プラズマエッティング／衝撃プロセスを介して剥ぎ取られる。しかし、O<sub>2</sub>プラズマ単独では、ニオブ金属へのフォトレジストマスクの付着から生じた高分子のいくつかの除去に十分ではない場合がある。本システムおよび方法によれば、修正されたフォトレジストストリッピングプロセスは、ニオブ金属の表面からフォトレジストマスク残留物（例えば、フォトレジストマスクとニオブ金属との相互作用によって形成された高分子）を確実に取り除くため、CF<sub>4</sub>およびO<sub>2</sub>プラズマの組合を使用することができる。

## 【0050】

Nb-A1O<sub>x</sub>-Nb三層の製作では、ニオブの第1の層を堆積させ、ニオブの第1の層を覆ってアルミニウムの薄層を堆積させることができる。次いで、アルミニウムの上面で酸化アルミニウム層を成長させるため、アルミニウムがO<sub>2</sub>ガスに暴露される。通常、この段階で、非常に特異な均一の酸化アルミニウム厚さを生成することが望ましい。A1

10

20

30

40

50

O<sub>x</sub>層の厚さは、最終的には、結果として得られる超伝導集積回路のいかなるジョセフソン接合の臨界電流にも影響を及ぼし、したがって、重要な製作パラメータである。このプロセスでは、AlO<sub>x</sub>層の厚さは、O<sub>2</sub>ガスへの暴露の持続時間、O<sub>2</sub>ガスの濃度、温度、圧力などを含むいくつかのパラメータによって決定される。したがって、O<sub>2</sub>濃度、圧力、温度などを考慮して、所望のAlO<sub>x</sub>厚さを生成するため、O<sub>2</sub>暴露時間が計算される。計算されたO<sub>2</sub>暴露時間が経過した時点で、Nb-AlO<sub>x</sub>-Nb三層を完成するため、酸化アルミニウム層を覆ってニオブの第2の層を堆積させる。Nb-AlO<sub>x</sub>-Nb三層を製作するためのこのプロセスは、定着しているが、最終的には、生成されるAlO<sub>x</sub>層の厚さの限られた制御を提供する。AlO<sub>x</sub>厚さは、多くの入力を伴う計算を通じて間接的に決定され、これらの入力の各々は、結果として得られる生成されるAlO<sub>x</sub>の厚さに影響を及ぼす何らかの不確実性を持っている。例えば、圧力、温度、O<sub>2</sub>濃度、O<sub>2</sub>暴露時間などのいかなる変動も、生成されるAlO<sub>x</sub>層の厚さに影響を及ぼす。それに従って、当技術分野において、AlO<sub>x</sub>厚さ制御の改善を達成するNb-AlO<sub>x</sub>-Nb三層を製作する方法に対する必要性が残っている。

#### 【0051】

本システムおよび方法によれば、Nb-AlO<sub>x</sub>-Nb三層の製作におけるAlO<sub>x</sub>厚さ制御の改善は、原子層堆積を介して酸化アルミニウム層を直接堆積させることによって達成することができる。図3は、本システムおよび方法による、ニオブ/酸化アルミニウム/ニオブ三層を製作する方法300を示す。方法300は、3つの行為301～303を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび/または追加の行為を追加することができる。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。301では、化学蒸着、物理蒸着または同様のものなどの標準の堆積プロセスを介してニオブの第1の層を堆積させる。ニオブは、基板を覆って、または、集積回路の他の任意の層を覆って（誘電体層を覆ってまたは別の金属層を覆ってなど）、堆積させることができる。ニオブの上面は、好ましくは、滑らかで、実質的に均一なものである。堆積プロセス単独の間に所望の滑らかさが達成できなければ、化学機械平坦化プロセス（例えば、CMP）を介して、ニオブの上面を平坦化および/または研磨することができる。302では、原子層堆積を介して、第1のニオブ層の滑らかな上面を覆って酸化アルミニウム層を堆積させる。原子層堆積は、当技術分野で知られ、上記で説明されるO<sub>2</sub>暴露プロセスと比べて、酸化アルミニウム層の能動的な構築を可能にし、酸化アルミニウム層の厚さの制御の改善を可能にすることができる。いくつかの実施形態では、ニオブ層への酸化アルミニウム層の付着は、最初に、ニオブ層の滑らかな上面を覆って薄いアルミニウム層を堆積させ（例えば、CVD、PVDまたはALDを介して）、次いで、原子層堆積を介して、薄いアルミニウム層（そのような薄いアルミニウム層は、必要に応じて、滑らかさを向上させるために平坦化または研磨することができる）を覆って酸化アルミニウム層を堆積させることによって、増加させることができる。303では、標準の堆積プロセス（例えば、CVDまたはPVD）を介して、酸化アルミニウム層を覆ってニオブの第2の層を堆積させる。第2のニオブ層の堆積は、Nb-AlO<sub>x</sub>-Nb三層を完成し、Nb-AlO<sub>x</sub>-Nb三層を使用して、超伝導集積回路において1つまたは複数のジョセフソン接合を形成することができる。

#### 【0052】

三層堆積（具体的には、酸化アルミニウム堆積/成長プロセス）は、温度に対する感度が特に高い。ウエハ全体にわたる不均一な温度（例えば、温度勾配）の存在は、ウエハ全体にわたる不均一な酸化アルミニウム厚さをもたらし得る。そのような不均一な温度は、加熱プロセスおよび/または冷却プロセスの間も同じように生じ得る。例えば、ウエハは、酸化アルミニウム堆積プロセスの間に加熱することができ、後続のニオブ堆積プロセスの前に冷却することができる。この冷却の間、酸化アルミニウム層は、形成および成長を続けることができる。したがって、三層製作プロセスの酸化アルミニウム堆積/成長と後続のニオブ堆積との間で実質的に均一なウエハの冷却を確保することが望ましい。本シス

テムおよび方法によれば、そのような冷却の間の均一性は、ウエハ全体にわたる実質的に均一な圧力を有する熱化媒体を提供するため、堆積チャンバを不活性ガス（例えば、アルゴン）で満たすことによって、強化することができる。いくつかの実施形態では、三層は、同じチャンバ内の複数のウエハ上に同時に堆積させることができ、不活性な冷却ガス（例えば、アルゴン）でチャンバを満たすことにより、複数のウエハ全体にわたる温度の均一性を向上させることができる。

#### 【0053】

図4は、本システムおよび方法による、ニオブ／酸化アルミニウム／ニオブ三層を形成する方法400を示す。方法400は、4つの行為401～404を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび／または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。401では、ウエハを覆ってニオブのベース層を堆積させる。ニオブは、CVD、PVD、ALDおよび同様のものを含む任意の公知の堆積技法を介して堆積させることができる。堆積は、密封されたチャンバ内で行うことができる。402では、ニオブベース層を覆って酸化アルミニウム層を堆積させる。いくつかの実施形態では、「酸化アルミニウム層を堆積させること」は、ニオブベース層上に直接、アルミニウムの薄層を堆積させ、次いで、アルミニウムの薄層上で酸化アルミニウム層を成長させる（例えば、アルミニウム層を酸素ガスに暴露することによって）ことを含み得る。403では、チャンバを不活性ガス（例えば、アルゴンなど）の実質的に均一な圧力で満たす。不活性ガスは、それを通じて熱エネルギーが消散し得る媒体を提供し、酸化アルミニウム層を冷却する際にウエハ（具体的には、ウエハの表面上に位置する酸化アルミニウム層）が実質的に均一な温度を有することを保証する。404では、不活性ガスをチャンバからポンピングで取り出し、酸化アルミニウム層を覆ってニオブの最上層を堆積させる。行為403の均一な冷却プロセスは、ウエハ全体にわたる酸化アルミニウム厚さの均一性を向上させることができる。

#### 【0054】

ジョセフソン接合は、図1A～1Cに記載されるように、対電極をパターニングすることによって、Nb-A1O<sub>x</sub>-Nb三層で形成することができる。米国特許出願公開第2011-0089405号明細書（その全体が参照により本明細書に組み込まれる）は、ジョセフソン接合対電極の上部を覆ってキャップ（例えば、シリコン窒化物SiNで形成される）を堆積させることによって、形成されたジョセフソン接合を後続の加工処理行為から保護することについてさらに説明している。図5は、保護キャップ520でカバーされたジョセフソン接合510を含む、超伝導集積回路500の一部分の断面図を示す。米国特許出願公開第2011-0089405号明細書に記載されるように、キャップ520は、例えば、シリコン窒化物、水素化非晶質シリコン、有機高分子誘電材料または同様の誘電材料で形成することができる。ジョセフソン接合510は、ベース電極511（ニオブなどの超伝導金属で形成される）と、絶縁バリア512（例えば、酸化アルミニウムで形成される）と、対電極513（ニオブなどの超伝導金属で形成される）とを含む。超伝導集積回路500のキャップ520の堆積における課題は、キャップ材料を酸化アルミニウム層512に付着させることがあまりうまくできないことである。この課題は、以前に説明され、図1Cに示されるように（図1Bと比較して）、余分な酸化アルミニウムをエッティングで取り出すことによって克服することができる。しかし、余分な酸化アルミニウムの除去が実用的でない回路では、キャップ520と酸化アルミニウム層512との間の付着性は、特に、湿気や、酸化アルミニウム層512の露出表面を汚染し得る他のいかなる粒子も取り除くために、酸化アルミニウム層512の上面の事前洗浄を行うことによって向上させることができる。この事前洗浄は、例えば、酸化アルミニウム層512の露出表面をイオンで連打すること、および／または、軽度の異方性低圧エッティングを使用することを含み得る。

#### 【0055】

図6は、本システムおよび方法による、三層ジョセフソン接合を覆って保護キャップを

10

20

30

40

50

堆積させる方法 600 を示す。方法 600 は、4 つの行為 601 ~ 604 を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび / または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることができることが理解されよう。601 では、以前に説明されるように、三層を堆積させる（例えば、ウエハを覆って、誘電体層の表面を覆ってまたは金属層の表面を覆ってなど）。三層は、例えば、Nb / AlOx / Nb 三層を含み得る。602 では、以前に説明されるように、例えば、リソグラフィップロセスによって、三層をパターニングする。603 では、本システムおよび方法に従って、パターニング済みの三層の露出表面（例えば、上面）を事前洗浄する。三層の露出表面は、超伝導金属表面（すなわち、ニオブ対電極表面）と絶縁バリア表面（すなわち、酸化アルミニウム表面）の両方を含み得る。以前に説明されるように、この事前洗浄は、例えば、酸化アルミニウム層の露出表面をイオンで連打すること、および / または、軽度の異方性低圧エッチングを使用することを含み得る。604 では、三層を覆って保護キャップを堆積させる。キャップは、例えば、シリコン窒化物を含み得、後続の加工処理において劣化することから三層（具体的には、酸化アルミニウム層）を保護する上で役立ち得る。603 での事前洗浄は、キャップと酸化アルミニウム層との間の付着性を向上させることができる。  
10

#### 【0056】

上記で説明されるキャップ 520 は、後続の加工処理動作からジョセフソン接合（特に、酸化アルミニウム層 512）を保護するため、ジョセフソン接合（510）上を覆う材料（例えば、SiN）の層を備える。本システムおよび方法によれば、同様の「キャッピング」技法を使用して、誘電体層（例えば、シリコン酸化物）に存在し得る酸化物から配線層を守ることによって超伝導集積回路の雑音を低減すること、および / または、酸化物誘電体層（例えば、シリコン酸化物）の堆積の間に、配線層の酸化を防ぐことができる。例えば、ハイブリッド誘電体を使用して、誘電体層の上方と下方の両方の非酸化物キャップ（SiN など）間に金属配線層を効果的に挟むことができる。  
20

#### 【0057】

図 7 は、本システムおよび方法による、ハイブリッド誘電体層 710 および 720 を含む、超伝導集積回路 700 の一部分の断面図を示す。超伝導集積回路 700 は、金属配線層 730 および 740 を含み、その各々は、ニオブまたはアルミニウムなどの超伝導材料で形成されたパターニング済みの導体を含む。ハイブリッド誘電体層 710 は、それ自体が、3 つの層、すなわち、非酸化物誘電材料のベース層 711（例えば、SiN）、シリコン酸化物層 712 および非酸化物誘電材料の最上層 713（例えば、SiN）からなる。ハイブリッド誘電体層 720 も同様に、3 つの層、すなわち、非酸化物誘電材料のベース層 721（例えば、SiN）、シリコン酸化物層 722 および非酸化物誘電材料の最上層 723（例えば、SiN）からなる。非酸化物誘電体層 711 は、シリコン酸化物層 712 から金属配線層 730 を守る。同様に、非酸化物誘電体層 713 および 721 は、シリコン酸化物層 712 および 722 からそれぞれ金属配線層 740 を守る。したがって、ハイブリッド誘電体層 710 および 720 は、シリコン酸化物層 712 および 722 に存在する酸化物から金属配線層 730 および 740 をそれぞれ隔離することを可能にし、したがって、超伝導集積回路 700 における雑音の低減に役立ち得る。同様に、ハイブリッド誘電体層 710 および 720 は、シリコン酸化物層 712 および 722 の堆積の間に金属配線層 730 および 740 のそれぞれの酸化を防ぐ上でも役立つ。当業者であれば、集積回路 700 の回路の細部は単なる例示であり、ジョセフソン接合（例えば、三層）および / または金属配線層間のビア接続を含む超伝導集積回路において同様のハイブリッド誘電体の加工処理を使用できることができよう。  
30  
40

#### 【0058】

図 8 は、本システムおよび方法による、ハイブリッド誘電体を堆積させる方法 800 を示す。方法 800 は、3 つの行為 801 ~ 803 を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび / または追加の行為を追加することができるこ  
50

とが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。801では、第1の誘電材料を含む第1の層を堆積させる。第1の誘電材料は、シリコン窒化物などの非酸化物誘電体を含み得、第1の層は、CVD、PVDおよび/またはALDを含む任意の堆積プロセスによって堆積させることができる。第1の層は、例えば、集積回路の金属層の上部にまたは集積回路の金属層を覆って堆積させることができる。802では、第1の層の上部にまたは第1の層を覆って、第2の誘電材料を含む第2の層を堆積させることができる。第2の誘電材料は、シリコン酸化物などの酸化物誘電体を含み得、第2の層は、CVD、PVDおよび/またはALDを含む任意の堆積プロセスによって堆積させることができる。803では、第2の層の上部にまたは第2の層を覆って、第1の誘電材料を含む第3の層を堆積させることができる。いくつかの実施形態では、第3の層は、非酸化物誘電体である第3の誘電材料を含み得る。いくつかの実施形態では、少なくとも1つの層は、堆積させた後、別の層をその上に堆積させる前に、研磨または平坦化することができる。例えば、第1の層は、第2の層をその上に堆積させる前に、研磨または平坦化することができる。いくつかの実施形態では、第3の層を覆って金属層（例えば、超伝導金属層）を堆積させることができる。集積回路が追加の金属層を含む場合は、各金属層は、方法800によって形成されたそれぞれのハイブリッド誘電体によって、上金属層および/または下金属層から分離することができる。10

#### 【0059】

半導体産業では、標準のフォトレジストマスキングおよびプラズマエッチング技法によって直接パターニングすることができない材料を加工処理するため、「加法的パターニング」または「ダマシン」加工処理として知られているプロセスが開発されている。例えば、銅相互接続（例えば、アルミニウム相互接続とは対照的に）を使用する半導体集積回路は、通常、この加法的パターニング手法によって製作されるが、その理由は、銅が標準のフォトレジストマスキングおよびプラズマエッチング技法に不適合であるためである。銅は、いくつかの半導体応用においてアルミニウムより好ましい場合があるが、その理由は、銅がアルミニウムより優れた導体であるためであり、これは、銅回路が、より少ないエネルギーを使用し、より小さなコンポーネントを含むことができるこ意味する。20

#### 【0060】

加法的パターニングでは、下層の誘電体層は、オープンの特徴（例えば、溝）でパターニングされ、次いで、導体の厚層がパターンのオープンの特徴を完全に充填するように、誘電体を覆って導体の厚層を堆積させる。次いで、化学機械平坦化／研磨（CMP）を使用して、下層の誘電体の最上部の高さまで余分な導体が取り除かれる。その結果として、導体自体に直接パターンをエッチングする従来の手法とは対照的に、誘電体のパターンを充填することによって、パターニング済みの導体が生成される。言い換えれば、「加法的パターニング」は、導体を既存のパターンに加えるプロセスである。逆に、標準のフォトレジストマスキングおよびプラズマエッチング技法は、導体の部分を除き取って（すなわち、エッチングで取り出して）パターンを生成する「減法的パターニング」を提供する。30

#### 【0061】

上記で説明されるように、加法的パターニングは、半導体産業において、標準のフォトレジストマスキングおよびプラズマエッチング技法に適合しない材料（例えば、銅）をパターニングするために使用される。本システムおよび方法によれば、半導体産業のものとは完全に異なる理由によって動機付けられているが、いくつかの点で類似している技法を、超伝導集積回路の製作で使用することができる。40

#### 【0062】

多層の集積回路（半導性または超伝導性）では、導電配線の連続層は、通常、内層誘電体（「ILD」）によって互いに分離される。ILDは、隣接する導電層を電気的に絶縁しながら、回路全体に対する構造的な支持体を提供する。ILDの厚さは、回路の2つの隣接する導電層間の距離を決定し、この距離は、特に、隣接する導電層間の誘導および容量結合に影響を及ぼす。半導体集積回路では、隣接する導電層間の誘導および容量結合は50

、通常、重要な設計特徴ではない。逆に、超伝導集積回路では、導電層間の誘導および／または容量結合は、回路設計の重要な特徴であり得る。超伝導集積回路は、磁束量子（例えば、単一磁束量子論理を介して）の形態で信号を伝播するように設計される場合が多く、これらの磁気信号を伝達するために意図的な誘導結合を使用する場合が多い。これらの意図的な誘導結合は、回路の隣接する導電層間に存在し得、したがって、それらの結合の強度は、対応する I LD 厚さに依存する。また、磁気信号を操作する回路は、配線要素と回路要素との間の意図しない誘導結合に対する感度が特に高く、「クロストーク」と呼ばれる場合が多い。望まないクロストークの回避および／または最小化は、超伝導集積回路設計の重要な様である。I LD の厚さ全体にわたる不十分な制御は、回路性能を劣化させるかまたは完全に抑制する配線層間のクロストークを引き起こし得る。少なくともこれらの理由で、超伝導集積回路のいくつかの実装形態は、I LD 厚さ制御の改善から大幅に利益を得ることができる。10

#### 【 0 0 6 3 】

本システムおよび方法によれば、I LD 厚さ制御の改善は、超伝導集積回路の製作において、加法的パターニングまたはダマシン製作プロセスを使用することによって達成することができる。超伝導加法的パターニングプロセスの独特の特徴を明確にするため、典型的な標準の減法的パターニングプロセスについて最初に説明する。

#### 【 0 0 6 4 】

図 9 A は、減法的パターニングプロセスのマスキング段階の間の例示的な超伝導集積回路 9 0 0 a の一部分の断面図である。集積回路 9 0 0 a は、基板 9 3 0（例えば、シリコン、シリコン酸化物、サファイアまたは同様の物質で形成される）と、超伝導金属層 9 2 0（例えば、ニオブで形成される）と、フォトレジストマスク 9 1 0 とを含む。減法的パターニングプロセスでは、マスク 9 1 0 は、金属層 9 2 0 上を覆い、金属層 9 2 0 の所望の回路パターンを効果的にトレースする。言い換えると、所望の回路パターンは、フォトレジストマスク 9 1 0 でカバーされている金属層 9 2 0 の領域に対応する。マスク 9 1 0 で直接カバーされていない金属層 9 2 0 のそれらの領域は、エッチングで取り出され、回路の一部を形成することはないが、マスク 9 1 0 で直接カバーされている金属層 9 2 0 のそれらの領域は、エッチング後も残留し、回路パターンになる。20

#### 【 0 0 6 5 】

図 9 B は、例示的な超伝導集積回路 9 0 0 b の一部分の断面図である。図 9 B は、減法的パターニングプロセスのエッチング段階後の図 9 A からの超伝導集積回路 9 0 0 a について描写する。超伝導集積回路 9 0 0 b は、基板 9 3 0 と、超伝導金属層 9 2 0 とを含むが、図 9 A からのフォトレジストマスク 9 1 0 は剥ぎ取られている。図 9 A からの超伝導集積回路 9 0 0 a と比較すると、図 9 B の超伝導集積回路 9 0 0 b の金属層 9 2 0 に残されたものは、フォトレジストマスク 9 1 0 で直接カバーされていた金属層 9 2 0 のそれらの領域のみである。金属層 9 2 0 は、フォトレジストマスクでカバーされていなかった金属層 9 2 0 の領域を除くため、例えば、プラズマエッチングを使用することによって、減法的にパターニングされている。以下でより詳細に論じられるように、超伝導金属層 9 2 0 およびフォトレジストマスク 9 1 0 は、通常、異なるプロセスを介して、エッチング／除去が行われる。30

#### 【 0 0 6 6 】

図 9 C は、例示的な超伝導集積回路 9 0 0 c の一部分の断面図である。図 9 C は、減法的パターニングプロセスの誘電体堆積段階後の図 9 B からの超伝導集積回路 9 0 0 b について描写する。超伝導集積回路 9 0 0 c は、基板 9 3 0 と、パターニング済みの超伝導金属層 9 2 0 とを含むが、超伝導集積回路 9 0 0 c は、パターニング済みの金属層 9 2 0 および基板 9 3 0 の上部を覆って堆積させた（例えば、化学蒸着、原子層堆積または別の公知の技法によって）誘電体層 9 4 0 も含む。誘電体層 9 4 0 は、外部環境から金属層 9 2 0 を保護する上で、および、集積回路 9 0 0 c に追加することができる後続の金属層から金属層 9 2 0 を絶縁する上で役立つ。金属層 9 2 0 のパターンは、通常、誘電体層 9 4 0 の表面に特徴および非均一性（例えば、9 5 0）を生成し、特徴および非均一性は、追加4050

層を堆積させる前に平滑化する必要がある。

#### 【0067】

図9Dは、例示的な超伝導集積回路900dの一部分の断面図である。図9Dは、減法的パターニングプロセスの誘電体平坦化段階後の図9Cからの超伝導集積回路900cについて描写する。超伝導集積回路900dは、基板930と、パターニング済みの超伝導金属層920と、誘電体層940とを含む。図9Cからの超伝導集積回路900cと比較すると、集積回路900dの誘電体層940は、下層の金属層920のパターンから生じるいかなる望まない非均一性（例えば、図9Cからの950）を取り除くため、平坦化されている。この誘電体平坦化は、例えば、CMPプロセスによって完了することができる。

10

#### 【0068】

図9Eは、例示的な超伝導集積回路900eの一部分の断面図である。図9Eは、第2の超伝導金属層960を堆積させた後の図9Dからの超伝導集積回路900dについて描写する。超伝導集積回路900eは、基板930と、パターニング済みの第1の超伝導金属層920と、誘電体層940とをさらに含む。第2の金属層960は、誘電体940によって第1の金属層920から分離され、第2の金属層960と第1の金属層920との間の距離は、誘電体層940の厚さに直接関連する。誘電体層940は内層誘電体であり、ILD厚さが図9Eに示されている。誘電体層940の上面は、望まない特徴（例えば、図9Cからの950）を取り除くために平坦化され、したがって、層940のILD厚さは、減法的パターニングプロセスにおけるこの平坦化によって決定される。

20

#### 【0069】

図9A～9Eに示される減法的パターニングプロセスは、半導体製作産業と超伝導体製作産業の両方で一般的に使用される。しかし、超伝導（半導体とは対照的に）集積回路の製作に特に不利なこのプロセスの態様は、各ILDの厚さがCMPなどの平坦化プロセスによって定義されてしまうことである。誘電体層を特定の層の厚さにまで平坦化することは、少なくとも部分的に制御が難しいプロセスであるが、その理由は、所望の厚さに達した際にそれを示す基準点がないためである。本システムおよび方法によれば、加法的パターニングプロセスを使用して、集積回路の製作におけるILD厚さ制御を強化することができ、この利益は、超伝導集積回路の製作における特定の有用性を有する。加法的パターニングプロセスにより、ILD厚さ制御の強化が可能になるが、その理由は、加法的パターニングプロセスでは、ILD厚さは、平坦化／研磨動作とは対照的に、誘電体堆積動作（例えば、化学蒸着、物理蒸着、原子層堆積または同様のプロセスを介して）によって実質的に決定されるためである。本システムおよび方法によれば、誘電体堆積プロセスは、誘電体平坦化プロセスより優れたILD厚さ制御を提供する。

30

#### 【0070】

図10Aは、本システムおよび方法による、加法的パターニングプロセスのマスキング段階の間の例示的な超伝導集積回路1000aの一部分の断面図である。集積回路1000aは、基板1030（例えば、シリコン、シリコン酸化物、サファイアまたは同様の物質で形成される）と、誘電体層1040（例えば、シリコン酸化物で形成される）と、ネガ型フォトレジストマスク1010と、エッチング停止層1070（例えば、シリコン窒化物を含み得る）とを含む。加法的パターニングプロセスでは、マスク1010は、誘電体層1040上を覆い、誘電体層1040の所望の回路パターンのネガティブまたはその逆を効果的にトレースする。言い換えれば、所望の回路パターンは、フォトレジストマスク1010でカバーされていない誘電体層1040の領域に対応する。マスク1010で直接カバーされていない誘電体層1040のそれらの領域は、エッチングで取り出され、オープンの特徴（例えば、溝）を形成するが、マスク1010で直接カバーされている誘電体層1040のそれらの領域は、エッチング後も残留する。

40

#### 【0071】

図10Bは、本システムおよび方法による、例示的な超伝導集積回路1000bの一部分の断面図である。図10Bは、加法的パターニングプロセスのエッチング段階後の図1

50

0 A からの超伝導集積回路 1000a について描写する。超伝導集積回路 1000b は、基板 1030 と、誘電体層 1040 と、エッチング停止層 1070 を含むが、図 10A からのネガ型フォトレジストマスク 1010 は剥ぎ取られている。図 10A からの超伝導集積回路 1000a と比較すると、図 10B の超伝導集積回路 1000b の誘電体層 1040 は、所望の回路パターンを誘電体層 1040 にトレースするオープンの特徴（例えば、溝）1080 を生成するため、エッチングされている。フォトレジストマスク 1010 で直接カバーされていた誘電体層 1040 のそれらの領域は、エッチングされないまま残留する。誘電体層 1040 へのエッチングは、例えば、エッチング停止層 1070 によって制御することができ、エッチング停止層 1070 は、誘電体層 1040 と基板 1030 との間の界面を提供し、エッチングはそれを通過することはない。いくつかの実施形態は、エッチング停止層 1070 を含まない場合および／またはエッチング停止として基板 1030 を使用する場合がある。  
10

#### 【0072】

図 10C は、本システムおよび方法による、例示的な超伝導集積回路 1000c の一部分の断面図である。図 10C は、加法的パターニングプロセスの金属堆積段階後の図 10B からの超伝導集積回路 1000b について描写する。図 10B からの特徴に加えて、超伝導集積回路 1000c は、パターニング済みの誘電体層 1040 の上部を覆って堆積させた（例えば、電気めっきによって）超伝導金属層 1020 も含む。超伝導金属層 1020 は、例えば、ニオブまたは動作の際に超伝導が可能な別の材料を含み得る。金属層 1020 の堆積は、超伝導金属で誘電体層 1040 のオープンの特徴（例えば、図 10B からの 1080）を充填する。したがって、誘電体層 1040 のパターンは、金属層 1020 をパターニングするための型として機能する。  
20

#### 【0073】

図 10D は、本システムおよび方法による、例示的な超伝導集積回路 1000d の一部分の断面図である。図 10D は、加法的パターニングプロセスの金属平坦化段階後の図 10C からの超伝導集積回路 1000c について描写する。図 10C からの超伝導集積回路 1000c と比較すると、集積回路 1000d の金属層 1020 は、誘電体層 1040 の最上部の高さまで余分な金属を取り除くため、平坦化／研磨されている（例えば、CMP または同様のプロセスによって）。この平坦化動作の後、金属層 1020 に残されたものは、誘電体層 1040 のオープンの特徴（例えば、図 10B からの 1080）を充填する金属層 1020 のそれらの部分のみである。したがって、金属層 1020 は、金属層 1020 を誘電体層 1040 の型に加え、いかなる余分な金属も研磨で取り出すことによってパターニングされている。金属層 1020 の平坦化／研磨は、金属層 1020 と誘電体層 1040 との間の界面に達した時点で停止するように構成することができる。当業者であれば、金属層 1020 の平坦化／研磨は、誘電体層の平坦化／研磨に使用されるスラリとは異なる／修正された特殊なスラリを必要とし得ることが理解されよう。  
30

#### 【0074】

図 10E は、本システムおよび方法による、例示的な超伝導集積回路 1000e の一部分の断面図である。図 10E は、誘電体層 1060 を堆積させた後の図 10D からの超伝導集積回路 1000d について描写する。誘電体層 1060 は、金属層 1020 をカバーし、CVD、PVD、ALD または誘電体堆積の他の任意の公知の方法によって堆積させることができる。誘電体層 1040 と誘電体層 1060 の組合せは共に、内層誘電体（「ILD」）を形成し、その厚さは、誘電体層 1060 の堆積によって実質的に決定される。以前に説明されるように、より優れた厚さ制御は、平坦化プロセスと比べて、堆積プロセスを介して達成することができ、したがって、誘電体層 1040 および 1060 によって形成された ILD の厚さは、図 9E からの誘電体層 940 によって形成された ILD の厚さより優れた精度に制御することができる。いくつかの実施形態では、誘電体層 1060 の最上面は、誘電体層 1060 の厚さに実質的な影響をもたらすことなく、滑らかな表面を提供できるほど十分に研磨／平坦化することができる。  
40

#### 【0075】

図10Fは、本システムおよび方法による、例示的な超伝導集積回路1000fの一部分の断面図である。図10Fは、エッティング停止層1071を堆積させた後の図10Eからの超伝導集積回路1000eについて描写する。エッティング停止層1071は、誘電体層1060をカバーし、CVD、PVD、ALDまたは誘電体堆積の他の任意の公知の方法によって堆積させる、例えば、シリコン窒化物で形成することができる。エッティング停止層1071は、エッティング停止層1071の上方に堆積させた追加の誘電体層のパターニング(すなわち、エッティング)が通り抜けて誘電体層1060に達することがないことを保証する。当業者であれば、ILD厚さの定義は、1つ以上のエッティング停止層の厚さを含んでも含まなくともよいことが理解されよう。

## 【0076】

10

図10Gは、本システムおよび方法による、例示的な超伝導集積回路1000gの一部分の断面図である。図10Gは、誘電体層1043を堆積させた後の図10Fからの超伝導集積回路1000fについて描写する。誘電体層1043は、CVD、PVD、ALDまたは同様のものを介して堆積させる、例えば、シリコン酸化物を含み得る。誘電体層1043は、エッティング停止層1071を覆って堆積させる。

## 【0077】

図10Hは、本システムおよび方法による、例示的な超伝導集積回路1000hの一部分の断面図である。図10Hは、誘電体層1043を覆ってネガ型フォトレジストマスク1011を堆積させた後の図10Gからの超伝導集積回路1000gについて描写する。加法的パターニングプロセスでは、マスク1011は、誘電体層1043上を覆い、誘電体層1043の所望の回路パターンのネガティブまたはその逆を効果的にトレースする。言い換れば、所望の回路パターンは、ネガ型フォトレジストマスク1011でカバーされていない誘電体層1043の領域に対応する。マスク1011で直接カバーされていない誘電体層1043のそれらの領域は、エッティングで取り出され、オープンの特徴(例えば、溝)を形成するが、マスク1011で直接カバーされている誘電体層1043のそれらの領域は、エッティング後も残留する。

20

## 【0078】

図10Iは、本システムおよび方法による、例示的な超伝導集積回路1000iの一部分の断面図である。図10Iは、加法的パターニングプロセスのエッティング段階後の図10Hからの超伝導集積回路1000hについて描写する。超伝導集積回路1000iでは、図10Hからのネガ型フォトレジストマスク1011は、剥ぎ取られている。図10Hからの超伝導集積回路1000hと比較すると、図10Iの超伝導集積回路1000iの誘電体層1043は、所望の回路パターンを誘電体層1043にトレースするオープンの特徴(例えば、溝)1081を生成するため、エッティングされている。フォトレジストマスク1011で直接カバーされていた誘電体層1043のそれらの領域は、エッティングされないまま残留する。誘電体層1043へのエッティングは、エッティング停止層1071によって制御することができ、エッティング停止層1071は、誘電体層1043と誘電体層1042との間の界面を提供し、エッティングはそれを通過することはない。

30

## 【0079】

40

図10Jは、本システムおよび方法による、例示的な超伝導集積回路1000jの一部分の断面図である。図10Jは、加法的パターニングプロセスの金属堆積段階後の図10Iからの超伝導集積回路1000iについて描写する。図10Iからの特徴に加えて、超伝導集積回路1000jは、パターニング済みの誘電体層1043の上部を覆って堆積させた(例えば、電気めっきによって)超伝導金属層1021も含む。超伝導金属層1021は、例えば、ニオブまたは動作の際に超伝導が可能な別の材料を含み得る。金属層1021の堆積は、超伝導金属で誘電体層1043のオープンの特徴(例えば、図10Iからの1081)を充填する。したがって、誘電体層1043のパターンは、金属層1021をパターニングするための型として機能する。

## 【0080】

50

図10Kは、本システムおよび方法による、例示的な超伝導集積回路1000kの一部

分の断面図である。図 10 K は、加法的パターニングプロセスの金属平坦化段階後の図 10 J からの超伝導集積回路 1000 j について描写する。図 10 J からの超伝導集積回路 1000 j と比較すると、集積回路 1000 k の金属層 1021 は、誘電体層 1043 の最上部の高さまで余分な金属を取り除くため、平坦化 / 研磨されている（例えば、CMP または同様のプロセスによって）。この平坦化動作の後、金属層 1021 に残されたものは、誘電体層 1043 のオープンの特徴（例えば、図 10 I からの 1081）を充填する金属層 1021 のそれらの部分のみである。したがって、金属層 1021 は、金属層 1021 を誘電体層 1043 の型に加え、いかなる余分な金属も研磨で取り出すことによってパターニングされている。金属層 1021 の平坦化 / 研磨は、金属層 1021 と誘電体層 1043 との間の界面に達した時点で停止するように構成することができる。

10

#### 【0081】

以前に説明されるように、加法的パターニングプロセスは、超伝導集積回路におけるILD 厚さの制御を改善することができる。ILD 厚さが定義された時点で、後続の加工処理行為は、製作されている回路の要件によって決定されるような、加法的パターニングまたは減法的パターニング手法を使用することができる。例えば、図 10 G ~ 10 K は、加法的パターニング手法によってパターニングされている第 2 の超伝導金属層について描写し、それは、いくつかの回路では（例えば、第 2 の金属層 1021 を覆って、少なくとも第 3 の金属層を、そして結果的に、第 2 の ILD を含む回路では）、有利であり得る。しかし、代替の実施形態では（例えば、第 2 の金属層 1021 が最上部の金属層であり、第 2 の金属層 1021 の上方には ILD が画定されない回路では）、第 2 の金属層 1021 の堆積およびパターニングは、好ましい場合、回路の ILD 厚さ制御に悪影響を及ぼすことなく、減法的パターニング手法を使用することができる。

20

#### 【0082】

図 10 A ~ 10 K で説明される動作、行為または工程は、任意の特定の集積回路設計において必要な限り多くの層を提供するため、層 1043 および 1021 の上方の追加の誘電体および配線層に対して繰り返すことができる（要望に応じて、追加のビア接続を用いて）。図 10 A ~ 10 K で説明される動作、行為または工程は、図 11 で要約される。

#### 【0083】

図 11 は、本システムおよび方法による、ILD 厚さ制御の改善を実現するために超伝導集積回路製作プロセスにおいて加法的パターニング技法を使用する方法 1100 を示す。方法 1100 は、6 つの動作または行為 1101 ~ 1106 を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび / または追加の行為を追加することができる理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。1101 では、第 1 の誘電体層を覆ってネガ型フォトレジストマスクを堆積させる。図 10 A の文脈で説明されるように、ネガ型フォトレジストマスクは、所望の回路パターンの逆をトレースする。所望の回路パターンは、フォトレジストマスクでカバーされていない第 1 の誘電体層の領域に対応する。1102 では、オープンの特徴（例えば、溝）を生成するため、ネガ型フォトレジストマスクによって提供されたパターンを第 1 の誘電体層にエッチングする。いくつかの実施形態では、第 1 の誘電体層は、エッチング停止層上を覆うことができ、1102 でのエッチングはそれを通過することはない。1103 では、第 1 の誘電体層のオープンの特徴を充填するため、パターニング済みの誘電体層上にまたはパターニング済みの誘電体層を覆って超伝導金属層を堆積させる。超伝導金属層は、例えば、ニオブを含み得、上記で説明されるように、ニオブは、製作されている特定の回路の要件および特性に応じて、電気めっきによって、または、標準のニオブ堆積技法によって、堆積させることができる。第 1 の誘電体層のオープンの特徴を充填するため、第 1 の誘電体層が超伝導金属で完全にコーティングされるように、余分な超伝導金属を堆積させることができる。1104 では、超伝導金属層に残されたものが、第 1 の誘電体層のオープンの特徴を充填するその部分のみであるように、超伝導金属層を第 1 の誘電体層の高さまで平坦化する（例えば、CMP プロセスによって）。1105 では、所望の ILD 厚さを生成するため、

30

40

50

第2の誘電体層を堆積させる。第2の誘電体層は、超伝導金属層の上部にまたは超伝導金属層を覆って(結果的に、第1の誘電体層を覆って)、少なくともほぼ所望の内層誘電体厚さに対応する高さまで堆積させる。第2の誘電体層は、例えば、CVD、PVD、ALDまたは同様のプロセスによって堆積させることができる。第2の誘電体層は、必要に応じて、滑らかな表面を提供するように平坦化することができる。1106では、第2の超伝導金属層が第1の超伝導金属層から少なくともILD厚さだけ分離されるように、第2の誘電体層の上部にまたは第2の誘電体層を覆って第2の超伝導金属層を堆積させる。いくつかの実施形態では、第2の超伝導金属層は、第2の誘電体層の上部に直接または第2の誘電体層を覆って直接、堆積させることができる(そして、例えば、標準の減法的パターンニング手法(例えば、図9A~9E)によってパターンニングすることができる)。他の実施形態では、最初に、第2の誘電体層の上部に直接、エッチング停止層を堆積させることができ、エッチング停止層の上部にまたはエッチング停止層を覆って第3の誘電体層を堆積させることができ、第3の誘電体層をネガ型マスクでパターンニングしてオープンの特徴を生成することができ、次いで、第3の誘電体層の上部にまたは第3の誘電体層を覆って(依然として、第2の誘電体層の上部にまたは第2の誘電体層を覆って)第2の超伝導金属層を堆積させ、第3の誘電体層のオープンの特徴を充填することができる。10

#### 【0084】

図10A~10Kは、超伝導加法的パターンニングプロセスについて描写し、超伝導金属(例えば、ニオブ)層の堆積に電気めっきを使用することができ、2つの金属層を分離するILDの厚さは、平坦化/研磨プロセスによって完全に制御されることとは対照的に、誘電体堆積プロセス(例えば、CVD、PVD、ALDまたは同様のもの)によって実質的に制御される。図10A~10Kおよび図11は、超伝導ダマシンプロセスについて描写する。しかし、当業者であれば、図10A~10K(および図11)に描写されるプロセスは、別個の金属層間のいかなるビア接続も提供しないという点で簡易化されていることが理解されよう。本システムおよび方法によれば、加法的プロセスは、金属層間のビア接続を有する超伝導集積回路の製作にも使用することができる。例えば、超伝導デュアルダマシンプロセスを使用して、誘電体層のビアホールとオープンの特徴の両方を超伝導金属で充填することができる。本システムおよび方法によれば、超伝導デュアルダマシンプロセスは、別個のビアマスキング/エッチングおよび配線マスキング/エッチング行為を含み得る。いくつかの実施形態では、オープンビアおよび配線特徴は、超伝導金属で同時に充填することができる。いくつかの実施形態では、ビアは、複数の段階で、マスキング、エッチングおよび充填を行うことができる。20

#### 【0085】

複数の超伝導層を使用する超伝導集積回路は、層間の超伝導相互接続を必要とする場合が多い。これらの相互接続は、「ビア」として知られている。Hinode et al., Physica C 426-432 (2005) 1533-1540は、超伝導ビアに特有の困難のいくつかについて論じている。例えば、ニオブは、超伝導集積回路において、導体として一般的に使用される超伝導金属であるが、ニオブは、ビアホールを自然に充填することはあまりうまくできない。この結果、ニオブを使用する超伝導集積回路の配線層間の接触不良が起こる。具体的には、ニオブは、約0.7:1または70%より大きい深さ対幅のアスペクト比を有する穴を不完全に充填する。当業者であれば、それは、高アスペクト比の穴を適切に充填するのを妨げるニオブ固有の化学および/または物理的性質であることが理解されよう。30

#### 【0086】

回路サイズは、半導体および超伝導体集積回路の両方において一般的な設計上の考慮事項であり、目標は、限られた空間次元内で、より密度が高く、より洗練された回路を適合させることである場合が多い。高アスペクト比のビアが望ましいが、その理由は、高アスペクト比のビアが、より高密度に詰められた回路の開発を可能にするためである。最先端の技術によれば、高アスペクト比の超伝導ビアの生成不能は、現時点において、ニオブを使用する超伝導集積回路の密度および小型化を制限する。本システムおよび方法によれば4050

、高アスペクト比（すなわち、約 0 . 7 : 1 より大きい）のニオブピアは、「超伝導加法的パターニング」、「超伝導ダマシン」および／または「超伝導デュアルダマシン」プロセスを使用することによって製作することができる。

#### 【 0 0 8 7 】

本明細書に記載される様々な実施形態は、超伝導デュアルダマシンプロセスのためのシステムおよび方法を提供する。超伝導デュアルダマシンプロセスは、加法的パターニングを使用し、図 10 A ~ 10 K および図 11 に描写される超伝導ダマシンプロセスと同様であり得、超伝導デュアルダマシンプロセスは別個の超伝導配線層間の超伝導ビア接続を提供するという追加の特徴がある。ビア接続は、例えば、誘電体のオープンの特徴が超伝導金属で充填される前に、パターニング済みの誘電体の範囲内でパターニングおよび形成することができる。したがって、多層の集積回路の各金属配線層では、超伝導デュアルダマシンプロセスは、配線特徴を生成するための配線マスキング／エッチング動作と、それに続く、配線特徴の範囲内でビアをエッチングすることができるような別個のビアマスキング／エッチング動作とを含み得る。

#### 【 0 0 8 8 】

図 12 A は、本システムおよび方法による、超伝導デュアルダマシンプロセスのビアマスキング段階の間の例示的な超伝導集積回路 1200 a の一部分の断面図である。集積回路 1200 a は、基板 1230 上でまたは基板 1230 によって支えられる N b - A 10 x - N b 三層 1210 と、誘電体層 1241 とを含む。集積回路 1200 a は、ジョセフソン接合 1221 および配線コンポーネント 1222 を画定するために三層 1210 が既にパターニング済みの（例えば、フォトレジストマスキングおよびプラズマエッチング技法を介して）製作プロセスの中間段階で描写されている。図 12 A に描写されるビアマスキング段階では、集積回路 1200 a は、誘電体層 1241 上を覆うネガ型フォトレジストマスク層 1251 をさらに含む。マスク 1251 は、三層 1210 へのビア接続のための所望の位置のネガティブまたはその逆を効果的にトレースする。言い換えるれば、所望のビア位置は、フォトレジストマスク 1251 でカバーされていない誘電体層 1241 の領域に対応する。マスク 1251 で直接カバーされていない誘電体層 1241 のそれらの領域は、エッチングで取り出され、三層 1210 を露出するオープンホールを形成するが、マスク 1251 で直接カバーされている誘電体層 1241 のそれらの領域は、エッチング後も残留する。

#### 【 0 0 8 9 】

図 12 B は、本システムおよび方法による、例示的な超伝導集積回路 1200 b の一部分の断面図である。図 12 B は、図 10 B ~ 10 D で説明されている動作または行為と同様に、加法的パターニングプロセスの誘電体エッチング、金属堆積および金属平坦化／研磨段階後の図 12 A からの超伝導集積回路 1200 a について描写する。フォトレジストマスク 1251 およびフォトレジストマスク 1251 で直接カバーされていなかった誘電体層 1241 のそれらの領域は、エッチングで取り出されている（すなわち、図 10 A から図 10 B に進む際に説明されるものと同様の方法で）。誘電体層 1241 で結果として得られた穴は、超伝導金属で充填され（すなわち、図 10 B から 10 C に進む際に説明されるものと同様の方法で）、ジョセフソン接合 1221 および 1222 にそれぞれ超伝導接続を提供するビア 1261 および 1262 の第 1 の部分が生成される。超伝導ビア 1261 および 1262 の第 1 の部分は、例えば、ニオブ電気めっきプロセスを使用してニオブで充填することができ、約 0 . 7 : 1 の、0 . 7 : 1 より小さいまたは 0 . 7 : 1 より大きい（電気めっき充填プロセスで可能になるような）アスペクト比を有し得る。誘電体層 1241 の上面の上方に堆積させた余分なニオブは、CMP プロセスを介して取り除かれている（すなわち、図 10 C から 10 D に進む際に説明されるものと同様の方法で）。図 12 C ~ 12 G で説明されるように、図 12 B は、超伝導ビア 1261 および 1262 のそれぞれの第 1 の部分のみを示す。ビア 1261 および 1262 の構造に追加するため、さらなる加工処理動作または行為を使用することができる。

#### 【 0 0 9 0 】

10

20

30

40

50

図 12 C は、本システムおよび方法による、例示的な超伝導集積回路 1200c の一部分の断面図である。図 12 C は、エッティング停止層 1271、1272 および誘電体層 1242、1243 を堆積させた後のデュアルダマシンプロセスの配線マスキング段階の間の図 12 B からの回路 1200b について描写する。エッティング停止層 1271 は、例えば、CVD、PVD または ALD プロセスを介して、誘電体層 1241 上にまたは誘電体層 1241 を覆って堆積させ、例えば、SiN を含み得る。誘電体層 1242 は、例えば、CVD、PVD または ALD プロセスを介して、エッティング停止層 1271 上にまたはエッティング停止層 1271 を覆って堆積させ、例えば、SiO<sub>2</sub> を含み得る。誘電体層 1242 の堆積は、その上にくる次の金属層（未だ図示せず - 図 12 G の金属層 1290 を参照）から三層 1210 を分離する、結果として得られた ILD の厚さの制御に使用することができる。本システムおよび方法によれば、加法的パターニング手法は、ILD 厚さ制御の改善を提供するが、その理由は、誘電体層の厚さは、平坦化 / 研磨プロセスと比べて、堆積プロセスを通じてより精密に制御することができるためである。エッティング停止層 1272 は、例えば、CVD、PVD または ALD プロセスを介して、誘電体層 1242 上にまたは誘電体層 1242 を覆って堆積させ、例えば、SiN を含み得る。誘電体層 1243 は、例えば、CVD、PVD または ALD プロセスを介して、エッティング停止層 1272 上にまたはエッティング停止層 1272 を覆って堆積させ、例えば、SiO<sub>2</sub> を含み得る。図 12 C に描写される配線マスキング段階では、集積回路 1200c は、誘電体層 1243 上を覆うネガ型フォトレジストマスク層 1252 をさらに含む。この加法的パターニングプロセスでは、マスク 1252 は、誘電体層 1243 の所望の回路パターンのネガティブまたはその逆を効果的にトレースする。言い換えれば、所望の回路パターンは、ネガ型フォトレジストマスク 1252 でカバーされていない誘電体層 1243 の領域に対応する。マスク 1252 で直接カバーされていない誘電体層 1243 のそれらの領域は、エッティングで取り出され、オープンの特徴（例えば、溝）を形成するが、マスク 1252 で直接カバーされている誘電体層 1243 のそれらの領域は、エッティング後も残る。マスク 1252 は、三層 1210 の上方に位置する金属配線層（図示せず、図 12 G の金属層 1290 を参照）のための回路パターンを画定する。

#### 【0091】

図 12 D は、本システムおよび方法による、例示的な超伝導集積回路 1200d の一部分の断面図である。図 12 D は、加法的パターニングプロセスの配線エッティング段階後の図 12 C からの超伝導集積回路 1200c について描写する。図 12 C からのフォトレジストマスク 1252 は、剥ぎ取られており、誘電体層 1243 は、所望の回路パターンを誘電体層 1243 にトレースするオープンの特徴（例えば、溝）1281 および 1282 を生成するため、エッティングされている。フォトレジストマスク 1252 で直接カバーされていた誘電体層 1243 のそれらの領域は、エッティングされないまま残る。誘電体層 1243 へのエッティングは、例えば、エッティング停止層 1272 によって制御することができ、エッティング停止層 1272 は、誘電体層 1243 と誘電体層 1242 との間の界面を提供し、エッティングはそれを通過することはなく、それにより、図 12 C で説明される ILD 厚さがこのエッティングによる影響を受けないまま残ることを保証する。

#### 【0092】

図 12 E は、本システムおよび方法による、例示的な超伝導集積回路 1200e の一部分の断面図である。図 12 E は、デュアルダマシンプロセスのビアマスキング段階の間の図 12 D からの超伝導集積回路 1200d について描写する。集積回路 1200e は、ネガ型フォトレジストマスク 1253 を含み、ネガ型フォトレジストマスク 1253 は、パターニング済みの誘電体層 1243 上を覆い、ビア 1261 および 1262 が誘電体層 1243 まで延在するようにビア接続 1261 および 1262 のそれぞれの第 2 の部分に対する位置のネガティブまたはその逆を効果的にトレースする。ビア（例えば、ビア 1261 および 1262）の第 2 の部分に対するエッティングは、エッティング停止層 1272 および 1271 ならびに誘電体層 1242 のすべてを一度に通り抜けてエッティングする化学エッティング（すなわち、「スラリ」）を使用することができる。あるいは、ビア（例えば、

ビア 1 2 6 1 および 1 2 6 2 の第 2 の部分に対するエッティングは、複数の段階で完了することができ、第 1 の段階は、エッティング停止層 1 2 7 2 を通り抜けてエッティングする化学エッティングを使用し、第 2 の段階は、誘電体層 1 2 4 2 を通り抜けてエッティングする化学エッティングを使用し、第 3 の段階は、エッティング停止層 1 2 7 1 を通り抜けてエッティングする化学エッティングを使用する。エッティングを单一の動作もしくは行為で実行するか、または、複数の動作もしくは行為で実行するかに関わらず、エッティングは、ビア 1 2 6 1 および 1 2 6 2 のそれぞれの第 1 の部分の既存の金属が露出する際に停止するように設計することができる。ビア 1 2 6 1 および 1 2 6 2 の位置は、フォトレジストマスク 1 2 5 3 でカバーされていない誘電体層 1 2 4 3 のそれぞれのオープンの特徴 1 2 8 1 および 1 2 8 2 の範囲内のエッティング停止層 1 2 7 2 の領域（誘電体層 1 2 4 2 およびエッティング停止層 1 2 7 1 の上方の）に対応する。<sup>10</sup> マスク 1 2 5 3 で直接カバーされていないエッティング停止層 1 2 7 2 （ならびに誘電体層 1 2 4 2 およびエッティング停止層 1 2 7 1 ）のそれらの領域は、エッティングで取り出され、ビア 1 2 6 1 および 1 2 6 2 の第 1 の部分の金属を露出するオープンホールを形成するが、マスク 1 2 5 3 で直接カバーされているエッティング停止層 1 2 7 2 （ならびに誘電体層 1 2 4 2 およびエッティング停止層 1 2 7 1 ）のそれらの領域は、エッティング後も残留する。したがって、超伝導デュアルダマシンプロセスは、加法的パターニングを使用して、誘電体層のオープンの特徴を画定し（図 1 0 A ~ 1 0 K で説明される超伝導ダマシンプロセスと同様の方法で）、誘電体層のオープンの特徴の範囲内のビア接続のマスキングおよびエッティングをさらに提供する。ビアは、複数の段階で充填することができ、第 2 の段階は、第 1 の段階までの超伝導延伸を提供する。<sup>20</sup>

#### 【 0 0 9 3 】

図 1 2 F は、本システムおよび方法による、例示的な超伝導集積回路 1 2 0 0 f の一部分の断面図である。図 1 2 F は、デュアルダマシンプロセスのビアエッティング段階後の図 1 2 E からの超伝導集積回路 1 2 0 0 e について描写する。エッティング停止層 1 2 7 2 、誘電体層 1 2 4 2 およびエッティング停止層 1 2 7 1 はすべて、ビア 1 2 6 1 および 1 2 6 2 のそれぞれの第 1 の部分の既存の金属を露出させ、誘電体層 1 2 4 3 のオープンの特徴 1 2 8 1 および 1 2 8 2 とビア 1 2 6 1 および 1 2 6 2 の第 1 の部分との間のそれぞれの接続を提供するため、エッティングされている（上記で説明されるようにすべてを一度にまたは順番に）。図 1 2 E からのフォトレジストマスク 1 2 5 3 は、剥ぎ取られている。フォトレジストマスク 1 2 5 3 で直接カバーされていた誘電体層 1 2 4 3 およびエッティング停止層 1 2 7 2 （ならびに誘電体層 1 2 4 2 およびエッティング停止層 1 2 7 1 ）のそれらの領域は、エッティングされないまま残留する。したがって、超伝導デュアルダマシンプロセスでは、ビア 1 2 6 1 および 1 2 6 2 の第 2 の部分は、誘電体層 1 2 4 3 のオープンの特徴 1 2 8 1 および 1 2 8 2 にエッティングすることができる。これにより、その後に、ビア 1 2 6 1 および 1 2 6 2 の第 2 の部分と誘電体層 1 2 4 3 のオープンの特徴 1 2 8 1 および 1 2 8 2 の両方を超伝導金属で同時に充填することが可能になる。<sup>30</sup>

#### 【 0 0 9 4 】

図 1 2 G は、本システムおよび方法による、例示的な超伝導集積回路 1 2 0 0 g の一部分の断面図である。図 1 2 G は、超伝導金属堆積および平坦化動作または行為を完了した後の図 1 2 F からの超伝導集積回路 1 2 0 0 f について描写する。超伝導金属（例えば、ニオブ）は、超伝導ビア 1 2 6 1 および 1 2 6 2 のそれぞれの部分を充填し、誘電体層 1 2 4 3 のオープンの特徴（図 1 2 F からの 1 2 8 1 および 1 2 8 2 ）も充填して、配線特徴 1 2 9 1 および 1 2 9 2 を生成するため、誘電体層 1 2 4 3 上にまたは誘電体層 1 2 4 3 を覆って堆積させる。以前に説明されるように、超伝導金属（例えば、ニオブ）は、ビア 1 2 6 1 および 1 2 6 2 の第 2 の部分（ならびに / またはビア 1 2 6 1 および 1 2 6 2 全体、すなわち、ビア 1 2 6 1 の第 1 および第 2 の部分を組み合わせた長さならびにビア 1 2 6 2 の第 1 および第 2 の部分を組み合わせた長さ）が、約 0 . 7 : 1 より大きいアスペクト比を含むいかなるアスペクト比も有し得るよう、ビア 1 2 6 1 および 1 2 6 2 の第 2 の部分の十分な充填を可能にする電気めっきプロセスによって堆積させることができる。図 1 2 F からのオープンの特徴 1 2 8 1 および 1 2 8 2 を完全に充填するため、余分<sup>40</sup>

な金属を誘電体層 1243 の上面の上方に堆積させることができる。この余分な金属は、平坦化 / 研磨プロセス（例えば、図 10J から 10K に進む際に説明されるような CMP）を介して、誘電体層 1243 の高さまで取り除くことができる。したがって、金属堆積および平坦化動作または行為は、誘電体層 1243 の図 12F からのオープンの特徴 1281 および 1282 を充填し、ビア 1261 および 1262 の第 2 の部分も充填して、配線層 1290 と三層 1210 との間の完全なビア接続を提供する、パターニング済みの金属配線層 1290 を画定する。

#### 【 0095 】

図 12A ~ 12G で説明される行為は、任意の特定の集積回路設計において必要な限り多くの層を提供するため、層 1243 および 1290 の上方の追加の誘電体および配線層に対して繰り返すことができる（要望に応じて、追加のビア接続を用いて）。図 12A ~ 12G で説明される動作、行為または工程は、図 13 で要約される。

#### 【 0096 】

図 13 は、本システムおよび方法による、超伝導デュアルダマシンプロセスを実装する方法 1300 のフロー図である。方法 1300 は、10 の行為 1301 ~ 1310 を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび / または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。1301 では、第 1 の誘電体層上にまたは第 1 の誘電体層を覆ってネガ型フォトレジストマスクを堆積させ、ネガ型フォトレジストマスクは、超伝導ビアの位置を提供する。第 1 の誘電体層は、図 12A に描写されるように、Nb - AlOx - Nb 三層などの超伝導金属層上を覆うことができる。1302 では、オープンホールを生成するため、ビアの位置を第 1 の誘電体層にエッチングする。オープンホールは、第 1 の誘電体層の真下の超伝導金属層の超伝導金属を露出させることができる。1303 では、オープンホールを充填し、それにより、超伝導ビアの第 1 の部分を提供するため、第 1 の誘電体層上にまたは第 1 の誘電体層を覆って超伝導金属層を堆積させる。以前に説明されるように、超伝導金属は、ニオブを含み得、例えば、電気めっきプロセスによって堆積させることができる。次いで、第 1 の誘電体層の上面が露出するまで、超伝導金属層を平坦化する（例えば、CMP によって）。1304 では、第 2 の誘電体層を堆積させる。第 2 の誘電体層の堆積に先立って、少なくとも 1 つのエッチング停止層の堆積が行われる。いくつかの実施形態では、1304 での第 2 の誘電体層の堆積は、順番に、第 1 のエッチング停止層を堆積させる工程、内層誘電体を堆積させる工程、第 2 のエッチング停止層を堆積させる工程、および、第 2 の誘電体層を堆積させる工程を含み得る。以前に説明されるように、内層誘電体の厚さは、この堆積プロセスによって決定されるため、ILD 厚さが平坦化プロセスによって制御される減法的パターニングプロセスより精密に制御することができる。1305 では、第 2 の誘電体層上にまたは第 2 の誘電体層を覆って、回路パターンを提供する第 1 のネガ型フォトレジストパターンを堆積させる。1306 では、オープンの特徴（例えば、溝）を生成するため、回路パターンを第 2 の誘電体層にエッチングする。1304 での第 2 の誘電体層の堆積に先立って少なくとも 1 つのエッチング停止層の堆積が行われると（説明されるように）、1306 でのエッチングは、少なくとも 1 つのエッチング停止層で停止するように構成することができる。次いで、第 1 のネガ型フォトレジストパターンを剥ぎ取ることができる。1307 では、第 2 の誘電体層上にまたは第 2 の誘電体層を覆って、第 2 の誘電体層のオープンの特徴の範囲内の超伝導ビアの位置を提供する第 2 のネガ型フォトレジストマスクを堆積させる。例えば、動作または行為 1301 ~ 1303 からの超伝導ビアは、上向きに延伸して、第 2 の誘電体層のオープンの特徴によって画定された回路パターン（1305）に接続することができる。したがって、1307 では、行為 1301 ~ 1303 からのビアを第 2 の誘電体層の回路パターン（1305）に接続することになっている位置を、第 2 の誘電体層のオープンの特徴の範囲内に画定する。1308 では、少なくとも第 2 の誘電体層を通り抜けて下向きに延伸するオープンの特徴の範囲内にオープンホールを生成し、超伝導ビア（行為 1303 からの）の第 1 の（充填）部

10

20

30

40

50

分の上部を露出させるため、ビアの位置を第2の誘電体層にエッチングする。次いで、第2のネガ型フォトレジストマスクを剥ぎ取ることができる。1309では、オープンホールを充填し、ビアの第2の部分を提供するため、および、オープンの特徴を充填し、第2の誘電体層の回路パターンを提供するため、第2の誘電体層を覆って超伝導金属層を堆積させる。以前に説明されるように、超伝導金属は、ニオブを含み得、オープンホールの充填を容易にし、いかなるアスペクト比（例えば、約0.7:1より大きいアスペクト比）も有するビアの生成を可能にする電気めっきプロセスによって堆積させることができる。行為1309は、第2の誘電体層の配線要素を同時に形成し、第2の誘電体層の配線要素から（例えば、第1の誘電体層の真下に位置する配線層へ）のビア接続を完成する。1310では、いかなる余分な金属を取り除き、第2の誘電体層の上面を露出させるため、超伝導金属層を平坦化または研磨する（例えば、CMPプロセスによって）。集積回路に追加層を生成する必要があれば、第3の誘電体層を堆積させることができ、次いで、第3の誘電体層の上部でまたは第3の誘電体層にわたって、行為1301～1310を繰り返すことができる。  
10

#### 【0097】

図10A～10K、図11、図12A～12Gおよび図13に描写される超伝導ダマシンおよび／またはデュアルダマシンプロセスは、超伝導金属自体のエッチングを一度も必要とすることのない完全な超伝導集積回路の製作に使用することができる。そのようなものは、超伝導金属としてニオブを使用する回路に対して有利であり得るが、その理由は、当技術分野において、ニオブをエッチングするための技法が、アルミニウムなどの他の材料をエッチングするための技法より開発が遅れているためである（半導体産業におけるアルミニウムの大量使用のため）。その上、ニオブのエッチングは、回路動作および性能に悪影響を及ぼす恐れがあるニオブ酸化物および／または他の化合物の形成をもたらし得る。したがって、本明細書に記載される超伝導ダマシンおよび／またはデュアルダマシン手法は、望まないニオブ酸化物の形成を抑える（場合によっては、排除する）という追加の利益を有する。  
20

#### 【0098】

上記で説明される超伝導ダマシンおよびデュアルダマシンプロセスは、標準のフォトレジストマスキングおよびプラズマエッチング（すなわち、標準の減法的パターニング）と比べて、すべてをまとめて取り入れると、超伝導集積回路製作に特定の利益を提供することができる、あるプロセス変更を実装する。しかし、本システムおよび方法によれば、上記で説明されるプロセスのいくつかは、確実な利益を実現するため、そうでなければ標準のフォトレジストマスキングおよびプラズマエッチングプロセスに個別に組み込むことができる。例えば、ビア充填およびビア臨界電流制御は、減法的パターニングプロセスでさえもニオブを堆積させるために電気めっきを使用することによって達成することができる。そのようなプロセスは、ニオブ堆積段階で、より典型的なCVD、PVDまたはALDプロセスとは対照的に電気めっきプロセスが使用されることを除いて、図9A～9Eで概説されるプロセスからの変化をほとんど伴わない可能性がある。上記で説明されるように、電気めっきプロセスを介するニオブ堆積は、ビア接続のより優れた充填を行うことができ（CVD、PVDまたはALDタイプのプロセスを介するニオブ堆積と比較して）、高アスペクト比（例えば、約0.7:1より大きい）を有するビアの確実な製作を可能にする。  
30  
40

#### 【0099】

そうでなければ標準の減法的パターニングプロセスに統合することができる、上記で説明される超伝導ダマシンおよび／またはデュアルダマシンプロセスの個々の態様の別の例は、誘電体平坦化とは対照的に誘電体堆積によってILD厚さを定義することである。本システムおよび方法によれば、そうでなければ典型的な減法的パターニングプロセス（例えば、図9A～9Eに示されるような）は、誘電体平坦化プロセスとは対照的に誘電体堆積プロセスによってILD厚さが決定されるように修正することができる。そのような修正は、例えば、誘電体層940の平坦化による図9Cから図9Dに進む際に描かれる誘電  
50

体平坦化を、金属層 920 の上部に至るまで拡張することを含み得る。次いで、追加の誘電体堆積を使用して、所望の I LD 厚さに達するまで、誘電体層 940 の高さを上げることができる（例えば、図 9 E に描写される高さまで）。以前に説明されるように、誘電体堆積は、誘電体平坦化より優れた厚さ制御を提供することができる。いくつかの実施形態では、金属層 920 の上部に至るまで誘電体層 940 を平坦化することは、C MP を伴う可能性があり、標準のスラリとは対照的に、高選択性スラリ（「HSS」）を使用することができる。

#### 【0100】

この明細書全体を通じて、例えば、シリコン、シリコン酸化物、サファイアまたは同様の材料（石英など）で形成された基板について言及する場合が多い。半導体産業では、集積回路における基板またはキャリアとしてドーピングされたシリコンを使用する場合が多いが、その理由は、ドーピングが製作プロセスを促進することができるためである。しかし、超伝導集積回路では、そのようなドーパントは、望まない雑音を生み出す源である可能性がある、および / または、そのようなドーパントは、シリコン基板の熱容量を上昇させる可能性があり、それは、基板の重要な機能が導電性金属を超伝導体性まで冷却するのを支援することである超伝導回路では特に望ましくない。したがって、超伝導集積回路における基板またはキャリアとしてドーピングされていない純シリコンを使用することが好みしい場合がある。

#### 【0101】

超伝導集積回路における基板として多くの異なる材料を使用することができるが、最上層にシリコン酸化物を有するシリコンが一般的に使用される。シリコン酸化物の最上層は、少なくとも部分的に追加される場合が多いが、その理由は、シリコン単体が透明であり、それにより、標準のリソグラフィプロセスの実行が難しくなり得るためである。しかし、特に雑音に対する感度が高い超伝導回路（例えば、超伝導量子プロセッサなどの超伝導量子ビット回路）では、このシリコンとシリコン酸化物との界面は、望ましくない雑音源となり得る。本システムおよび方法によれば、いくつかの応用において、最上層にシリコン酸化物を有するシリコンの代わりに、最上層に酸化アルミニウムなどの代替の材料を有するシリコンを含む基板上に超伝導集積回路を製作することが有利であり得る。

#### 【0102】

図 14 は、本システムおよび方法による、超伝導集積回路における使用のための基板 1400 の一部分の断面図である。基板 1400 は、2 つの層、すなわち、シリコン（例えば、上記で説明されるような標準のドーピングされたシリコンまたはドーピングされていない純シリコン）のベース層 1410 と、酸化アルミニウムの最上層 1420 とを備える。いくつかの実施形態では、ベース層 1410 は、サファイア、石英または基板として適切な任意の代替の材料を含み得る。酸化アルミニウム層 1420 は、非透明（例えば、半透明（translucent）、半透明（semi-transparent）または不透明）であり、したがって、標準のリソグラフィ処理技法と併せて基板 1400 の使用を容易にする。その上、シリコンと酸化アルミニウムとの界面は、基板において一般的に使用されるシリコンとシリコン酸化物との界面と比べて、雑音特性の改善を提供することができる（すなわち、より雑音の少ない源として動作する）。酸化アルミニウム最上層 1420 の追加の利益は、酸化アルミニウムが、シリコン酸化物と比べて、より優れたエッチング停止として機能することができ、したがって、酸化アルミニウム最上層 1420 を覆って堆積させた材料（例えば、ニオブなどの超伝導金属）のより精密なエッチングおよびパターニングが可能になることである。

#### 【0103】

以前に説明されるように、接合が約 200 を上回って加熱される場合、三層ジョセフソン接合の品質が劣化し得る（具体的には、例えば、AlO<sub>x</sub>などの絶縁バリアの品質が劣化し得る）。これは、超伝導集積回路においてジョセフソン接合三層を堆積させた時点で、ジョセフソン接合品質を維持するためにすべての後続の加工処理動作または行為を規格より低い温度（すなわち、< 200 ）で実行することが有利であり得ることを意味す

10

20

30

40

50

る。半導体産業では、誘電体は、通常、純度および滑らかさを向上させるため、高温で（例えば、400を上回って）堆積させる。しかし、ジョセフソン接合を使用する超伝導集積回路では、そのような高温でジョセフソン接合を覆って誘電体層を堆積させることは、ジョセフソン接合自体に悪影響を及ぼす恐れがある。それに従って、ジョセフソン接合三層を含む回路において低温誘電体堆積プロセスを使用することが有利であり得る。低温誘電体プロセスの一例は、低温オルトケイ酸テトラエチル（「TEOS」）誘電体堆積プロセスである。当技術分野では、TEOSは、シリコン酸化物の前駆体として使用される場合が多いが、ある温度（例えば、650～850）では、ジョセフソン接合品質に悪影響を及ぼす恐れがある。本システムおよび方法によれば、TEOS誘電体堆積プロセス（例えば、CVD TEOSプロセスまたはプラズマ強化CVD TEOSプロセス）は、ジョセフソン接合品質を維持するため、三層ジョセフソン接合にわたって適用する際、かなり低い温度（例えば、200辺り）で実行することができる。  
10

#### 【0104】

本明細書に記載される実施形態の多くは、超伝導量子計算における応用を対象とする。当業者であれば、量子情報の操作に対する要件（例えば、雑音の許容レベル）は、非量子情報の操作に対する要件より厳しいものであり得ることが理解されよう。したがって、本明細書に記載される様々な実施形態は超伝導量子プロセッサの製作における使用に特によく適しているが、これらの教示は、超伝導集積回路を組み込むいかなる応用（性能基準がそれほど厳しくない応用を含む）にも適用することができる。例えば、本明細書で提供される様々な教示は、単一磁束量子（SFQ）回路にも、ジョセフソン接合を使用するいかなる回路にも適用することができる。いくつかの例では、非量子計算応用における本システムおよび方法の適用は、ある特定の制約の緩和を可能にすることができる。SFQの応用は、量子計算応用より雑音に対する感度が低い可能性があり、そのため、結果として起こる誘電体欠陥の増加をあまり考慮せずに、ジョセフソン接合品質を維持するため、低温誘電体プロセスをSFQ回路に容易に適用することができる。  
20

#### 【0105】

また、低温誘電体堆積プロセスに加えて、ジョセフソン接合の後に（例えば、ジョセフソン接合三層の上部にまたは上方に）起こる金属堆積プロセスも、絶縁バリアが劣化するポイントへの接合の加熱をもたらし得る。本システムおよび方法によれば、後続の金属堆積プロセスによるジョセフソン接合三層の望まない加熱は、複数の段階で金属堆積プロセスを実行し、段階間でのシステムの冷却を可能にすることによって回避することができる。  
30

#### 【0106】

図15は、本システムおよび方法による、複数段階の金属堆積を実行する方法1500を示す。方法1500は、5つの動作または行為1501～1505を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび／または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、單なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。1501では、集積回路上に金属層の第1の部分を堆積させるため、金属堆積プロセスの第1の段階を開始する。堆積させる金属は、ニオブまたはアルミニウムなどの超伝導金属であり得、金属堆積プロセスは、CVD、PVDまたはALDなどのいかなる堆積技法も使用することができる。金属を堆積させるプロセスは、集積回路の加熱をもたらし得る。1502では、高温に対する感度が高い既存のコンポーネント（例えば、ジョセフソン接合三層）が損傷を受ける恐れがあるポイントへの集積回路の加熱を防ぐため、金属堆積プロセスの第1の段階を停止する。集積回路の温度（または堆積が行われるチャンバの温度）は、金属堆積の第1の段階の間モニタることができ、金属堆積プロセスは、モニタしている温度が既定の閾値に近づくかまたは既定の閾値を超えるように見える際に停止することができる。あるいは、以前のデータおよび／または計算に基づいて目標堆積時間を事前に決定することができ、事前に定義された目標堆積時間が経過した時点で、金属堆積プロセスの第1の段階を停止することができる。1503では、集積回路を冷却する。金属堆積プロ  
40  
50

セスが停止されているため、時間の経過と共に回路を受動的に冷却することができ、行為 1503 は、単に、回路が冷却されるまで待つ工程を伴う。いくつかの実施形態では、回路は、アルゴンなどの不活性ガスで堆積チャンバを満たすことによって能動的に冷却することができる。一般に、ガスの圧力が高いほど、より優れた熱化を提供するが、もちろん、圧力は、チャンバの強度、冷却時間などの要因によって制限される。1504 では、金属層の以前の部分の上部にまたは金属層の以前の部分を覆って金属層の追加の部分を堆積させるため（すなわち、金属層の堆積を再開するため）、金属堆積プロセスの追加の段階を開始する。金属堆積の追加の段階は、所望の金属層の厚さの合計（すなわち、金属層の第1の部分の厚さに金属層の追加の部分の厚さを足した和）を堆積させるまで、または、閾値温度 / 時間に再び達するまで、続けることができる。1505a では、所望の金属層の厚さの合計に達し、複数段階の金属層堆積プロセスを完了する。1505b では、所望の金属の厚さの合計に達する前に、回路の温度が閾値温度に達したため、所望の金属層の厚さの合計に達するまで、行為 1502 ~ 1505 を繰り返す。  
10

#### 【0107】

本明細書に記載される様々な実施形態は、多層の超伝導集積回路の製作のためのシステムおよび方法を提供する。そのような回路は、通常、層ごとに製作され（一度に1つの層ずつ、層間にビア接続を含めて）、したがって、各層の特徴がその上方および / または下方の1つまたは複数の層の特徴と正しく位置合わせされることを保証することが重要である。例えば、ビア接続によって第1の層の特徴に接続されるべき第2の層の特徴は（第2の層が第1の層の上方にある場合）、通常、第1の層の特徴の上方で正しく位置合わせする必要がある。半導体製作産業全体を通じて、「オープンフレームマスキングおよびエッチング」として知られているプロセスは、このアライメントを提供するために使用される場合が多い。オープンフレームマスキングおよびエッチング技法は、導電または絶縁層を堆積させる前に「ゼロマーク」または「アライメントマーク」で基板にマーク付けする工程を伴う。次いで、基板を覆って後続の各層を堆積させる前に、ゼロマークが「見える」必要がある。これは、導電層を堆積させた後、導電層のパターニングを正しく位置合わせすることができるよう、基板のゼロマーク上を覆う導電層の領域をエッチングで取り出して、ゼロマークを露出させる必要があることを意味する。薄い誘電体層（例えば、SiO<sub>2</sub>）は、通常、エッチングなしでゼロマークを見えるようにすることを可能にするほど十分に透明である。  
20  
30

#### 【0108】

したがって、オープンフレームマスキングおよびエッチングアライメント技法の超伝導バージョンでは、超伝導金属層を堆積させ、ゼロマーク近くのオープン領域を除く超伝導金属層の表面を完全にカバーする超伝導金属層上にまたは超伝導金属層を覆って第1のフォトレジストマスク層を堆積させる。次いで、基板のゼロマークを明らかにするため、超伝導金属層の露出領域をエッチングで取り出すエッチングを適用する。次いで、残留するいかなるフォトレジストも剥ぎ取り、次いで、超伝導金属層上にまたは超伝導金属層を覆って第2のフォトレジストマスク層を堆積させ、ここでは、第2のフォトレジストマスク層は、基板の露出ゼロマークと位置合わせした超伝導金属層に対する回路パターンを提供する。このプロセスは、集積回路積層体の後続の各超伝導金属層に対して繰り返される。上記に述べられるように、オープンフレームマスキングおよびエッチングプロセスは、半導体産業で一般的に使用される。残念ながら、ニオブなどの超伝導金属を使用して同じ技法が適用されると、同じ超伝導（例えば、ニオブ）金属層を2つのフォトレジストマスキングおよびエッチング動作（すなわち、ゼロマークを露出させるための第1の動作と、次いで、ゼロマークと位置合わせした回路パターンを適用するための第2の動作）に露出することは、集積回路の性能に悪影響を及ぼす恐れがある望ましくない残留物（例えば、フォトレジスト残留物および / または金属残留物、Nb欠陥など）の形成を超伝導金属層の表面にもたらすことが分かっている。したがって、当技術分野において、1つの超伝導金属層当たりのマスキングおよびエッチング動作の数を低減する、超伝導集積回路の複数の層を位置合わせする代替の方法の必要性が存在する。  
40  
50

## 【0109】

本システムおよび方法によれば、多層の超伝導集積回路の層は、製作の間、それぞれのアライメントマークを各誘電体層にエッチングすることによって、正しく位置合わせすることができる。この手法では、基板上でのゼロマーキングは不要である。代わりに、第1の超伝導金属層は、回路配線およびアライメントマークを含むようにパターニングすることができる。誘電体層は、第1の超伝導金属層上にまたは第1の超伝導金属層を覆って堆積させることができる。誘電体層（例えば、SiO<sub>2</sub>）は、第1の超伝導金属層のアライメントマークが誘電体層を通して識別できるほど十分に透明であり得る。次いで、誘電体層は、第1の超伝導金属層の特定の部分を露出させる穴を提供するようにパターニングおよびエッチングすることができ、これらの穴は、最終的には、第1の超伝導金属への超伝導ビア接続に対応する。そのような誘電体層のパターニングおよびエッチングは、標準のものである。しかし、本システムおよび方法によれば、誘電体層のパターンは、第1の超伝導金属層のアライメントマーク上を覆うアライメントマークも含み得る。このアライメントマークは、誘電体層にエッチングされ、容易に、第1の超伝導金属層のアライメントマーク上を覆うようにすることができるが、その理由は、誘電体層が十分透明であるためである。次いで、誘電体層の上部にまたは誘電体層を覆って第2の超伝導金属層を堆積させる。第2の超伝導金属層の堆積は、誘電体層のパターニング済みの穴を充填し（または少なくとも部分的に充填し）、第1の超伝導金属層への超伝導ビア接続を提供する。また、第2の超伝導金属層の堆積は、誘電体層にエッチングされたアライメントマークも少なくとも部分的に充填する。アライメントマークは、アライメントマークが第2の超伝導金属層の堆積によって充填されるという事実により、アライメントマークが第2の超伝導金属層の上面で識別できるようになるように設計することができる（例えば、サイズおよび／または形状において）。例えば、アライメントマークがかなり大きいものである場合、金属が「填まり込んで」マークを充填するため、アライメントマークの刻印は、第2の超伝導金属層の上面で識別できるものであり得る。したがって、第1の超伝導金属層のアライメントマークは、第2の超伝導金属層に刻印を残すように、上層の誘電体層で再現される。次いで、第2の超伝導金属層に対するパターンを提供するフォトレジストマスクを堆積させ、アライメントマークの刻印に位置合わせすることができる。次いで、このプロセスは、いかなる数の追加層に対しても繰り返すことができる。

## 【0110】

図16は、超伝導金属層1622のアライメントマークの刻印1680を示す、例示的な超伝導集積回路1600の一部分の断面図である。回路1600は、基板1630を含み、その上に、第1の超伝導金属層1621を堆積させている。層1621は、配線特徴1631、1632およびアライメントマーク1650を画定するため、パターニング済みである（例えば、マスキングおよびエッチングによって）。誘電体層1640は、パターニング済みの金属層1621を覆って堆積させている。また、誘電体層1640は、金属層1621のアライメントマーク1650および配線特徴1631、1632を露出させるようにパターニングもされている（例えば、マスキングおよびエッチングによって）。金属層1622は、誘電体層1640を覆って堆積させ、誘電体層1640のオープンの特徴を充填して、超伝導ビア1661、1662と、アライメントマーク1650上を覆う金属層1622の上面の刻印1680とを生成している。刻印1680は、アライメントマーク1650のサイズおよび／または形状により生じ得る。様々な実施形態では、アライメントマーク1650の性質に応じて、刻印1680は、少なくとも1つの凹部、少なくとも1つの突出部、複数の凹部、複数の突出部、および／または、少なくとも1つの凹部と少なくとも1つの突出部との組合せを含み得る。刻印1680は、後続の金属層1622のリソグラフィ処理の間に識別できるものであり得、それにより、金属層1622の上部のフォトレジストマスク層の堆積を位置合わせするための基準点として機能する。金属層1622の上部にまたは金属層1622を覆って追加の金属層（図示せず）を堆積させることになっている場合は（例えば、追加の誘電体層の堆積の後）、刻印1680を金属層1622の新しいアライメントマークにパターニングすることができる（あるいは

10

20

30

40

50

は、刻印 1680 をエッティングで取り出して、新しいアライメントマークを金属層 1622 の他の場所にパターニングすることができる）。上層の金属層に刻印を残すためにアライメントマークを誘電体層にパターニングするこのプロセスにより、オープンフレームマスキングおよびエッティングアライメント技法と関連付けられる追加の金属パターニング動作または行為なしで、積層体において複数の層を位置合わせすることが可能になる。このように、潜在的に望ましくないフォトレジストおよび／または金属残留物は、回避することも、低減することもできる。いくつかの実施形態では、アライメントマーク 1650 は、製作プロセスに固有の他の表面特徴と容易に区別することができる独特の刻印 1680 を提供するように設計することができる。例えば、アライメントマークは、回路パターン自体の特徴よりかなり（例えば、複数倍）大きいもの、および／または、1つもしくは複数の独自の形状を具体化するものであり得る。図 16 の文脈で説明されるプロセスは、図 17 で要約される。  
10

#### 【0111】

図 17 は、本システムおよび方法による、オープンフレームおよびマッチング技法を使用することなく、多層の超伝導集積回路の複数の層を位置合わせするための方法 1700 を示す。方法 1700 は、5 つの動作または行為 1701～1705 を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび／または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。1701 では、少なくとも 1 つのアライメントマークを含むように第 1 の超伝導金属層をパターニングする。以前に説明されるように、アライメントマークは、大きいものであり得るか、またはそうでなければ、後続のリソグラフィ段階の間に刻印を識別できるように、上層の金属層に認識可能な刻印を残すように特に設計することができる。1702 では、第 1 の超伝導金属層上にまたは第 1 の超伝導金属層を覆って第 1 の誘電体層を堆積させる。1703 では、ビアの位置にオープンホールを画定し、少なくとも 1 つのアライメントマークを露出させるように第 1 の誘電体層をパターニング（例えば、マスキングおよびエッティング）する。第 1 の誘電体層は、少なくとも部分的に透明なものであり得、少なくとも 1 つのアライメントマークは、第 1 の誘電体層を通して識別できるものであり得る。1704 では、オープンホールを少なくとも部分的に充填し、ビア接続を提供するため、第 1 の誘電体層上にまたは第 1 の誘電体層を覆って第 2 の超伝導金属層を堆積させる。また、第 2 の超伝導金属層は、少なくとも 1 つのアライメントマークをカバーし、それにより、第 2 の超伝導金属層の反対側の（すなわち、露出した）表面上に対応する刻印が残る。1705 では、フォトレジストマスクを第 2 の超伝導金属層上（例えば、第 2 の超伝導金属層の露出表面上）のアライメントマークの刻印に位置合わせする。次いで、第 2 の超伝導金属層上にまたは第 2 の超伝導金属層を覆ってフォトレジストマスクを堆積させることができ、追加の超伝導金属層が必要な場合は、行為 1701～1705 を繰り返すことができる。後続の層のアライメントマークは、第 1 の超伝導金属層のアライメントマーク上を覆うことができるか、または、後続の金属層のアライメントマークは、第 1 の超伝導金属層のアライメントマーク上を覆わない位置に配置することができる。  
20  
30  
40

#### 【0112】

上記で説明されるアライメントの論点は、いくつかの例では、加法的パターニングプロセス（ダミンプロセスまたはデュアルダミンプロセスなど）が使用される場合は回避することができる。

#### 【0113】

米国特許出願公開第 2011-0089405 号明細書は、超伝導集積回路における抵抗器材料としての白金の使用について記載している。本システムおよび方法によれば、白金は、スパッタプロセスを介して堆積させることができ、チタンなどの中間材料の薄層を使用して、白金と白金を堆積させている表面との間の付着性を向上させることができる。すなわち、白金が SiO<sub>2</sub> などの誘電材料上にまたは誘電材料を覆って堆積させる抵抗器として使用されることになっている場合は、最初に、誘電体表面上に薄い「付着層」（例 50

えば、チタンで形成される)を堆積させ(例えば、スパッタプロセスを介して)、次いで、付着層上に直接、白金を堆積させることができる。次いで、例えば、エッチャントのC<sub>l</sub><sub>2</sub>およびS F<sub>6</sub>化学を使用して、リソグラフィプロセスを介してチタン-白金(T i P t)の積層体をパターニングおよびエッチングすることができる。

#### 【0114】

以前に説明されるように、ニオブを含むいくつかの超伝導金属は、ビアホールを自然に充填することはあまりうまくできない。この結果、ビアを使用する超伝導集積回路の配線層間の接触不良が起こる。本システムおよび方法によれば、ビア充填は、ビアホールのエッチャングプロファイルを変更することによって改善することができる。通常、ビアホールは、実質的に滑らかで、実質的に垂直な側壁を形成するようにエッチャングされる(例えば、図12E~12Gのビア1261および1262ならびに図16のビア1661および1662を参照)。本システムおよび方法によれば、凹凸のあるおよび/または非垂直側壁を有するビアホールの形成は、ニオブなどの超伝導金属を次に堆積させると、ビア充填を改善することができる。したがって、凹凸のあるおよび/または非垂直側壁を有するビアホールは、多層の超伝導集積回路の配線層間の電気接続を改善すること、および/または、高アスペクト比(例えば、約0.7:1より大きいアスペクト比)のビアの製作を可能にすることができる。非垂直側壁を有するビアの一例は、テーパビアである。テーパビアを製作するための技法は、半導体産業で一般的に知られており、本システムおよび方法によれば、同じ技法(例えば、エッチャント化学など)の多くは、超伝導集積回路の層間の超伝導電気接続を改善するため、超伝導ビアの製作において使用することができる。

#### 【0115】

図18は、本システムおよび方法による、非垂直側壁1861および1862を有する超伝導ビア1860を示す、例示的な超伝導集積回路1800の一部分の断面図である。図18に示されるように、側壁1861および1862は、ビア1860の上部は広く、下部は狭くなるように、テーパが付されている。テーパ超伝導ビア1860は、超伝導配線層1852と超伝導配線層1851との間の超伝導電気接続を提供する。示されるように、超伝導配線層1851は、ジョセフソン接合の上部/対電極を提供する。テーパ超伝導ビア1860は、半導体産業におけるテーパビアをエッチャングするための公知の技法に従ってエッチャングすることができるが、本システムおよび方法によれば、超伝導配線層1851の超伝導金属(例えば、ニオブ)は、テーパビア1860をエッチャングする際のエッチャング停止として使用することができる(半導体産業においてエッチャング停止として、より一般的に使用される材料とは対照的に)。ビア1860のテーパプロファイルが誘電体層1840にエッチャングされた時点で、誘電体層1840を覆って超伝導金属(例えば、ニオブ)1852を堆積させ、ビア1860を充填することができる。側壁1861および1862のテーパプロファイルは、例えば、垂直側壁を有するビアプロファイルと比べて、超伝導金属層1852でのビア1860の充填の改善を容易にすることができます。したがって、超伝導金属層1852と超伝導金属層1851との間の改善された超伝導電気接続を確立することができ、そこでは、超伝導金属層1851(例えば、ニオブ)は、テーパビア1860のエッチャングの間のエッチャング停止としても、回路1800の超伝導配線層としても両方機能する。

#### 【0116】

いくつかの事例では、超伝導ビアの不完全な充填は、ビアホールの過剰エッチャングおよび下層の超伝導金属への掘り下げの結果であり得る。そのような過剰エッチャングは、ビアの側壁の真下の金属(例えば、ニオブ)中の溝を生成し得、次にビアが超伝導金属(例えば、ニオブ)で充填された時点で、ビア側壁上の超伝導金属とビアの真下の下層の超伝導金属との間の薄い物理接続が生じる。薄い物理接続は、通常、電気接続不良を起こす。本システムおよび方法によれば、下層の超伝導金属への過剰エッチャングは、下層の超伝導金属を覆って保護キャップ層を堆積させることによって低減することができる。例えば、超伝導金属層は、保護材料の薄層(窒化チタンまたはシリコン窒化物など)で覆うことができる。次に、覆われた超伝導金属層の上部でビアがエッチャングされると、保護キャップ層

10

20

30

40

50

は、超伝導金属層への過剰エッティングを防ぎ、最終的に、ビア側壁上の超伝導金属と真下の超伝導金属層との間のより優れた電気接続を提供することができる。保護キャップ層は、超伝導材料であり得る。窒化チタンは、ニオブ配線層上のキャッピング層の提供に特によく適しているが、その理由は、窒化チタンは約4.2 K未満で超伝導であり得るため、窒化チタンはニオブほど酸化しないため、および、窒化チタンはニオブ化学エッティングでうまくエッティングするが、SiO<sub>2</sub>化学エッティングに対して（すなわち、ビアエッティングの間に）優れたエッティング停止として機能するためである。いくつかの応用では、超伝導材料で形成される保護キャッピング層がパターニング済みの超伝導金属層の要素間（例えば、超伝導配線層の超伝導性経路またはトレース間）での超伝導短絡を招くことがないことを保証することが有利である。そのような短絡は、例えば、パターニングプロセスの間にキャッピング層もパターニングされるように、超伝導金属層をパターニングする前に超伝導金属層を覆って保護キャッピング層を堆積させることによって回避することができる。  
10

#### 【0117】

図19は、本システムおよび方法による、超伝導ビアを形成するための方法1900を示す。方法1900は、6つの動作または行為1901～1906を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび／または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。1901では、第1の超伝導金属層を堆積させる。第1の超伝導金属層は、ニオブまたはアルミニウムなどの超伝導金属を含み得、基板もしくは誘電体層を覆って、または、酸化アルミニウム層などの絶縁バリアを覆って堆積させることができる。第1の超伝導金属層は、例えば、超伝導配線層またはジョセフソン接合の超伝導対電極層であり得る。1902では、第1の超伝導金属層を覆って超伝導保護キャッピング層を堆積させる。超伝導保護キャッピング層は、例えば、窒化チタン、窒化チタンニオブまたは他の任意の適切な材料を含み得る。1903では、第1の超伝導金属層をパターニングする（例えば、以前に説明されるようなフォトレジストマスキングおよびエッティングプロセスを介して）。第1の超伝導金属層をパターニングする工程は、パターニングプロセス後に残留する第1の超伝導金属層の部分（例えば、超伝導金属層の配線パターン、および／または、超伝導金属層のジョセフソン接合対電極の画定）がそれを覆う超伝導保護キャッピング層を保持するように、同じパターンで超伝導保護キャッピング層をパターニングする工程を必然的に含む。1904では、パターニング済みの超伝導保護キャッピング層および第1の超伝導金属層を覆って誘電体層を堆積させる。誘電体層は、以前に説明されるように、例えば、シリコン酸化物またはハイブリッド誘電体層を含み得る。1905では、超伝導保護キャッピング層および第1の超伝導金属層のうちの少なくとも1つの一部分を露出させるため、誘電体層を通り抜ける穴をエッティングする。エッティングプロセスは、超伝導保護キャッピング層が露出した際に停止することができるか、エッティングプロセスは、超伝導保護キャッピング層に少なくとも部分的に続けることができるか、または、エッティングプロセスは、第1の超伝導金属層が露出した際に停止することができる。いずれの場合も、超伝導保護キャッピング層は、エッティングプロセスの間に穴の形状を維持する上で、および、第1の超伝導金属層への過剰エッティングを防ぐ上で役立てることができる。1906では、誘電体層を覆って第2の超伝導金属層を堆積させる。第2の超伝導金属層は、誘電体層を通り抜ける穴を少なくとも部分的に充填し、超伝導保護キャッピング層および第1の超伝導金属層のうちの少なくとも1つとの超伝導電気接続（すなわち、超伝導ビア）を形成することができる。  
20  
30  
40

#### 【0118】

図20は、本システムおよび方法による、超伝導金属層2021を覆って超伝導保護キャッピング層2051を含む、超伝導集積回路2000の一部分の断面図である。超伝導集積回路2000は、誘電体層2031によって超伝導金属層2021から分離される超伝導金属層2022をさらに含む。超伝導金属層2021および2022の各々は、例え  
50

ば、ニオブを含み得る。超伝導金属層 2021 は、超伝導ビア 2061 を通じて超伝導金属層 2022 と超伝導的に結合される。図 19 では、ビア 2061 は、超伝導金属層 2021 を露出させることなく、超伝導保護キャッピング層 2051 に部分的にエッチングされる形で示されている。上記で説明されるように、超伝導保護キャッピング層 2051 は、超伝導ビア 2061 の形成の間の超伝導金属層 2021 への過剰エッチングを防ぐことができ、それにより、超伝導金属層 2021 と超伝導金属層 2022 との間の超伝導電気接続を改善する。超伝導保護キャッピング層 2051 は、上記で説明されるように、例えば、窒化チタン、窒化チタンニオブまたは任意の適切な材料を含み得る。

#### 【0119】

以前に説明されるように、ジョセフソン接合の挙動は、その臨界電流と呼ばれる特性による影響を受ける。ジョセフソン接合の臨界電流は、接合が電圧状態に切り替わることなく、接合中を流れることができる電流の最大量（所定の外部磁場に対する、通常、ゼロ外部磁場で報告される）である。ジョセフソン接合の臨界電流は、接合の面積および絶縁バリアの厚さを含む、要因の数に依存する。絶縁バリアの所定の厚さに対し、接合の面積が大きいほど、その臨界電流は大きくなる。同様に、接合の所定の面積に対し、絶縁バリアの厚さが大きいほど、その臨界電流は低くなる。三層ジョセフソン接合を使用する超伝導集積回路では、通常、均一のバリア厚さを有する単一の三層を堆積させ、異なる面積の接合を形成するように三層をパターニングすることによって、異なる臨界電流の接合を実現させる。例えば、第 1 の臨界電流を有する第 1 のジョセフソン接合と、第 2 の臨界電流を有する第 2 のジョセフソン接合とが回路に必要とされ、第 2 の臨界電流が第 1 の臨界電流より大きい場合、第 2 のジョセフソン接合は、第 1 のジョセフソン接合より大きい面積を有するように設計および配置することができる。この手法は、比較的小型の回路および／または同様の臨界電流を有するジョセフソン接合を使用する回路に適しているが、大型の複雑な回路および／または広範囲の臨界電流にわたるジョセフソン接合を使用する回路にとって問題になり得る。例えば、第 1 の臨界電流を有するジョセフソン接合の第 1 のセットおよび第 2 の臨界電流を有するジョセフソン接合の第 2 のセットを形成するために単一の三層を利用し、第 2 の臨界電流が第 1 の臨界電流よりはるかに大きい回路では、接合の第 2 のセットの各接合の面積は、接合の第 1 のセットの各接合の面積よりはるかに大きいものである必要がある。ジョセフソン接合の第 2 のセットの接合の大きな面積は、集積回路自体の全フットプリント（すなわち、面積）を望ましくない方法で増加し得、回路を電気入力／出力システムに接続する際および／または周囲の磁場から回路を守る際に、複雑な事態を招く恐れがあり、最終的に、その意図する応用に対して、集積回路を大き過ぎるものにし得る。いくつかの応用では、集積回路内に別個の三層を堆積させることによって、これらの問題を克服することが可能であり得、そこでは、第 2 の三層は、第 1 の三層のものとは異なる絶縁バリア厚さを使用する。しかし、第 2 の三層を堆積させることにより、集積回路積層体の層の数がかなり増加し、それに従って、積層体の製作で必要とされる加工処理工程の数がかなり増加する。そのようなものは、欠陥の可能性を増大させ、一般に、完全に機能する回路の生成の可能性を低くし得る。また、第 2 の三層は必ず、第 2 の三層を堆積させる表面が基板と比べてあまり滑らかでも、あまり平らでもない可能性のある、回路積層体の上位層で堆積させなければならないため（すなわち、第 1 および第 2 の三層を共に基板上に堆積させることはできない）、第 2 の三層の均一の絶縁バリア厚さを達成することは、非常に難易度の高いものもあり得る。

#### 【0120】

ジョセフソン接合の絶縁バリアの厚さは、ジョセフソン接合の「臨界電流密度」または「 $J_c$ 」として知られているパラメータに影響を及ぼす。 $J_c$  は、本質的には、ジョセフソン接合の単位面積当たりの臨界電流の測定値であり、通常、絶縁バリアが厚いほど、低い $J_c$  を生み出し、通常、絶縁バリアが薄いほど、高い $J_c$  を生み出す。

#### 【0121】

本システムおよび方法によれば、異なる臨界電流を有するジョセフソン接合は、単一の超伝導集積回路において、ジョセフソン接合三層を、異なる厚さの 2 つの絶縁バリアを有

10

20

30

40

50

するジョセフソン接合「五層」と置き換えることによって実現することができる。ジョセフソン接合「五層」は、5つの層、すなわち、第1のベース電極として機能する超伝導材料の第1の層（例えば、ニオブ）と、第1の $J_c$ を有する第1の絶縁バリア（例えば、以前に説明されるように、アルミニウム上に成長させた酸化アルミニウムを含む、酸化アルミニウム）と、第1の対電極と第2のベース電極の両方として機能する超伝導材料の第2の層（例えば、ニオブ）と、第1の $J_c$ とは異なる第2の $J_c$ を有する第2の絶縁バリア（例えば、アルミニウム上に成長させた酸化アルミニウムを含む、酸化アルミニウム）と、第2の対電極として機能する超伝導材料の第3の層（例えば、ニオブ）とを備え得る。より詳細に説明されるように、一般に、第2の $J_c$ が第1の $J_c$ より低くなるように第2の絶縁バリアが第1の絶縁バリアより厚い方が有利であり得る。

10

### 【0122】

図21Aは、本システムおよび方法による、ジョセフソン接合五層2110を含む、超伝導集積回路2100aの一部分の断面図である。五層2110は、ニオブで形成される第1のベース電極2111と、酸化アルミニウムで形成される第1の絶縁バリア2112（以前に説明されるように、第1の絶縁バリア2112の成長を目的として、アルミニウム層は、第1のベース電極2111と第1の絶縁バリア2112との間に配置することができる）と、第2のベース電極としても機能し得る、ニオブで形成される第1の対電極2113と、酸化アルミニウムで形成される第2の絶縁バリア2114（以前に説明されるように、第2の絶縁バリア2114の成長を目的として、アルミニウム層は、第1の対電極2113と第2の絶縁バリア2114との間に配置することができる）と、ニオブで形成される第2の対電極2115とを含む。図21Aに示されるように、第1の絶縁バリア2112は、第2の絶縁バリア2114より実質的に薄い。その結果、第1の絶縁バリア2112は、第2の絶縁バリア2114より実質的に高い $J_c$ を有する。本システムおよび方法によれば、五層2110は、絶縁バリア2112または絶縁バリア2114によって臨界電流が決定されるジョセフソン接合を形成するようにパターニングすることができる。したがって、五層2110は、完全な第2の三層と比べて少数の層および少数の加工処理工程を使用しながら、ジョセフソン接合回路要素を画定する際の複数の $J_c$ の使用を可能にする。その上、五層2110は、第2の絶縁バリア2114と基板との間の層の数を最小化し、その結果、第2の絶縁バリア2114は、回路積層体において高位に堆積させた場合より平らで、厚さが均一であり得る。

20

### 【0123】

上記で説明されるように、第1の絶縁バリア2112は、第2の絶縁バリア2114より実質的に高い $J_c$ を有する（すなわち、薄い）。本システムおよび方法によれば、大部分の応用に対し、ジョセフソン接合五層において、 $J_c$ が高い方のバリアを $J_c$ が低い方のバリアの下方に配置する（あるいは、 $J_c$ が低い方のバリアを $J_c$ が高い方のバリアの上方に配置する）ことが有利である。これは、三層積層体と同様に、電流が五層積層体の層中を「垂直に」流れためである。第1の絶縁バリア2112と第2の絶縁バリア2114の両方を含む個々のジョセフソン接合では、2つの絶縁バリアは、事実上、互いに直列であり、接合の臨界電流は、2つの $J_c$ のうちの低い方の $J_c$ によって決定される。ジョセフソン接合のパターニングに使用されるフォトレジストマスキングおよびエッチング技法の性質により、ジョセフソン接合を画定するため、最下部の絶縁バリア（すなわち、第1の絶縁バリア2112）を定位位置に残しながら、五層積層体から最上部の絶縁バリア（すなわち、第2の絶縁バリア2114）を取り除くことは簡単なことであるが、最上部の絶縁バリアを定位位置に残しながら、最下部の絶縁バリアを取り除くことはかなり難しいことである。したがって、五層2110にパターニングされたジョセフソン接合は、一般に、i) 第1の絶縁バリア2112と第2の絶縁バリア2114の両方（その結果、接合の臨界電流は、 $J_c$ が低い方の絶縁バリアによって（すなわち、第2の絶縁バリア2114によって）決定される）、または、ii) 第1の絶縁バリア2112のみ（その結果、接合の臨界電流は、絶縁バリア2112によって決定される）を含むことになる。第1の絶縁バリア2112のみが存在する場合は、ジョセフソン接合の臨界電流は、第1の絶縁

30

40

50

バリア 2112 の  $J_c$  によって決定される。しかし、第 1 の絶縁バリア 2112 と第 2 の絶縁バリア 2114 の両方が存在する場合は、ジョセフソン接合の臨界電流は、2つの  $J_c$  のうちの低い方の  $J_c$  によって決定される（この場合、臨界電流は、第 2 の絶縁バリア 2114 によって決定される）。したがって、2つの異なる臨界電流のジョセフソン接合の形成を可能にするため、最上部の絶縁バリア（すなわち、第 2 の絶縁バリア 2114）の  $J_c$  が最下部の絶縁バリア（すなわち、第 1 の絶縁バリア 2112）の  $J_c$  より低い方が有利である。最下部の絶縁バリア（すなわち、第 1 の絶縁バリア 2112）が2つの  $J_c$  のうちの低い方の  $J_c$  を有すれば、最下部の絶縁バリア（すなわち、第 1 の絶縁バリア 2112）によって定義された臨界電流を有する接合のみが実際に形成され得る。

## 【0124】

10

図 21B は、本システムおよび方法による、例示的な超伝導集積回路 2100b の一部分の断面図である。図 21B は、五層 2110 を使用して 2 つのジョセフソン接合 2121 および 2122 が画定された後の図 21A からの超伝導集積回路 2100a について描写する。接合 2121 は、第 1 の絶縁バリア 2112 と第 2 の絶縁バリア 2114 の両方のパターニング済みの部分を含み、接合 2122 は、第 1 の絶縁バリア 2112 のパターニング済みの部分のみを含む。したがって、接合 2122 の臨界電流は、第 1 の絶縁バリア 2112 の  $J_c$  によって決定され、接合 2121 の臨界電流は、第 1 の絶縁バリア 2112 の  $J_c$  と第 2 の絶縁バリア 2114 の  $J_c$  のうちの低い方の  $J_c$  によって決定される。第 2 の絶縁バリア 2114 は、第 1 の絶縁バリア 2112 より厚く、したがって、第 2 の絶縁バリア 2114 は、第 1 の絶縁バリア 2112 より低い  $J_c$  を有する。したがって、接合 2121 の臨界電流は、第 2 の絶縁バリア 2114 の  $J_c$  によって決定される。しかし、第 2 の絶縁バリア 2114 の  $J_c$  が第 1 の絶縁バリア 2112 の  $J_c$  より高い場合は、接合 2121 の臨界電流は、第 1 の絶縁バリア 2112 の  $J_c$  によって決定されることになり、第 2 の絶縁バリア 2114 の存在にもかかわらず、接合 2121 および接合 2122 は両方とも、同じ臨界電流（同じ接合面積に対し）を有することになることに留意されたい。

20

## 【0125】

実質的に異なる臨界電流を有するジョセフソン接合を含むことが望ましい超伝導集積回路の一例は、ローカルのオンチップメモリおよび / または制御回路を有する超伝導量子プロセッサである。そのような回路では、超伝導量子ビットは、第 1 の臨界電流（または臨界電流の第 1 の範囲）を有するジョセフソン接合を使用することができ、オンチップメモリ / 制御回路は、第 1 の臨界電流（または臨界電流の第 1 の範囲）とは実質的に異なる第 2 の臨界電流（または臨界電流の第 2 の範囲）を有するジョセフソン接合を使用することができる、単一磁束量子 (S F Q)、量子磁束パラメトロン (Q F P) または他の超伝導論理回路（これらに限定されないが、その各々の全体が参照により本明細書に組み込まれる、米国特許第 8,098,179 号明細書、米国特許第 7,876,248 号明細書、米国特許第 8,035,540 号明細書、米国特許第 7,843,209 号明細書、米国特許第 8,018,244 号明細書および米国特許出願公開第 2011-0065586 号明細書に記載されているスキームを含む）を使用することができる。ジョセフソン接合五層を使用することにより、メモリ / 制御回路は、大面積ジョセフソン接合を必要とすることなく、量子プロセッサーアーキテクチャに統合することができ、そのようなものは、プロセッサの面積を低減することができ、例えば、量子ビットサイズの最小化を可能にする（量子ビット回路への雑音の結合を低減するため、量子ビットサイズは、量子プロセッサにおいて有利に最小化される）。

30

## 【0126】

40

図 22 は、本システムおよび方法による、ジョセフソン接合五層を形成するための方法 2200 を示す。方法 2200 は、5 つの動作または行為 2201 ~ 2205 を含むが、当業者であれば、代替の実施形態では、ある行為を省略することおよび / または追加の行為を追加することができることが理解されよう。当業者であれば、示される行為の順番は、単なる例示を目的として示され、代替の実施形態では変更できることが理解されよう。

50

2201では、第1の超伝導金属層を堆積させる。第1の超伝導金属層は、例えば、ニオブを含み得、誘電体層または基板上に堆積させることができる。2202では、第1の超伝導金属層を覆って第1の絶縁バリアを堆積させる。第1の絶縁バリアは、例えば、酸化アルミニウムを含み得、第1の超伝導金属層を覆って第1の絶縁バリアを堆積させる工程は、第1の超伝導金属層の上部にアルミニウム層を堆積させる工程と、アルミニウム層上で酸化アルミニウム層を成長させる工程とを含み得る。第1の絶縁バリアは、第1の臨界電流密度( $J_{c1}$ )を提供する第1の厚さを有し得る。2203では、第1の絶縁バリアを覆って第2の超伝導金属層を堆積させる。第2の超伝導金属層は、例えば、ニオブを含み得る。2204では、第2の超伝導金属層を覆って第2の絶縁バリアを堆積させる。第2の絶縁バリアは、例えば、酸化アルミニウムを含み得、第2の超伝導金属層を覆って第2の絶縁バリアを堆積させる工程は、第2の超伝導金属層の上部にアルミニウム層を堆積させる工程と、アルミニウム層上で酸化アルミニウム層を成長させる工程とを含み得る。第2の絶縁バリアは、第2の臨界電流密度( $J_{c2}$ )を提供する第2の厚さを有し得る。2205では、第2の絶縁バリアを覆って第3の超伝導金属層を堆積させる。第3の超伝導金属層は、例えば、ニオブを含み得る。本システムおよび方法によれば、例えば、超伝導量子プロセッサの応用において実質的に異なる臨界電流を有するジョセフソン接合の製作を容易にするため、第2の絶縁バリアの第2の厚さは、第1の絶縁バリアの第1の厚さとは実質的に異なり得る(その結果、 $J_{c1}$ は、 $J_{c2}$ とは実質的に異なる)。以前に説明されるように、第2の絶縁バリアの臨界電流密度 $J_{c2}$ が第1の絶縁バリアの臨界電流密度 $J_{c1}$ より実質的に低くなるように、第2の絶縁バリアの第2の厚さが第1の絶縁バリアの第1の厚さより実質的に大きいことを保証することは有利であり得る。次いで、本システムおよび方法に従って、ジョセフソン接合が実質的に異なる面積を有することを必要とすることなく、実質的に異なる臨界電流を有するジョセフソン接合を形成するように、方法2200によって形成された五層をパターニングすることができる。

#### 【0127】

本システムおよび方法のある特定の態様は、室温で実現することができ、ある特定の態様は、超伝導温度で実現することができる。したがって、この明細書および添付の特許請求の範囲全体を通じて、「超伝導」という用語は、「超伝導金属」などの物理構造の説明に使用される場合、適切な温度で超伝導体として振る舞うことが可能な材料を示すために使用される。超伝導材料は、必ずしも、本システムおよび方法のすべての実施形態において常に超伝導体として動作しなければならないわけではない。

#### 【0128】

示される実施形態の上記の説明は、要約で説明されるものを含めて、排他的であることも、開示されるものと全く同一の形態に実施形態を限定することも意図しない。特定の実施形態および実施例は、本明細書では、例示を目的として説明されているが、当業者によって認識されるように、本開示の精神および範囲から逸脱することなく、様々な均等な変更を行うことができる。様々な実施形態の本明細書で提供される教示は、他の超伝導性回路および構造に適用することができ、必ずしも、上記で一般的に説明される例示的な超伝導性回路および構造に適用するとは限らない。

#### 【0129】

2012年8月3日に出願された米国仮特許出願第61/608,379号明細書および2012年10月16日に出願された米国仮特許出願第61/714,642号明細書の教示は、その全体が参照により本明細書に組み込まれる。

#### 【0130】

上記で説明される様々な実施形態は、さらなる実施形態を提供するために組み合わせることができる。本明細書の特定の教示および定義と矛盾しない範囲で、この明細書で言及されるおよび/または出願データシートに列挙される、D-Wave Systems Inc.に譲渡された米国特許、米国特許出願公開、米国特許出願、外国特許、外国特許出願のすべては、その全体が参照により本明細書に組み込まれる。実施形態の態様は、様々な特許、出願および公開のシステム、回路および概念を使用してさらなる実施形態を提

10

20

30

40

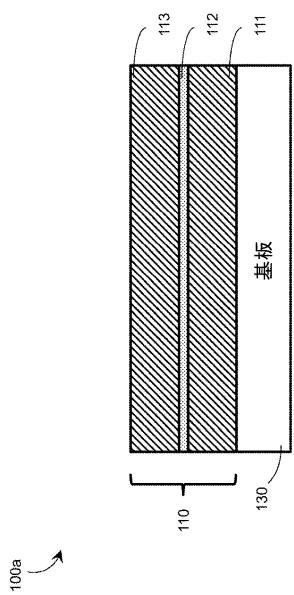
50

供するため、必要に応じて変更することができる。

【0131】

上記の詳細な説明を考慮して、実施形態に対してこれらのおよび他の変更を行うことができる。一般に、以下の請求項では、使用される用語は、本明細書および特許請求の範囲で開示される特定の実施形態に請求項を限定するものと解釈すべきではなく、こうした請求項が権利付与する均等物の全範囲と共に、すべての可能な実施形態を含むものと解釈すべきである。それに従って、請求項は、本開示によって制限されない。

【図1A】



【図1B】

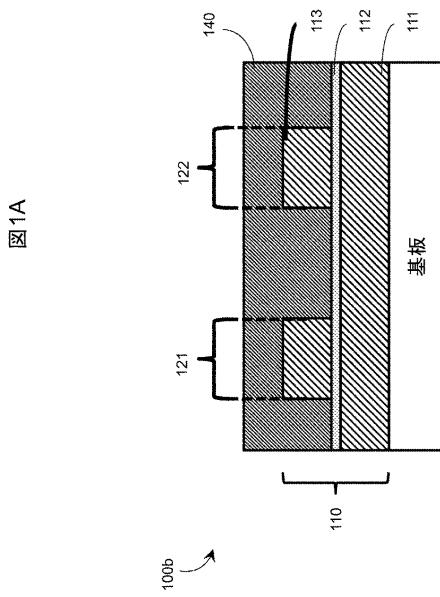
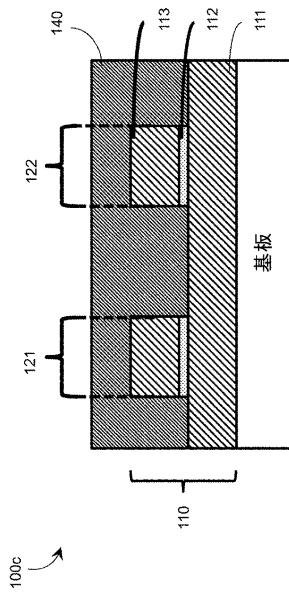


図1B

【図1C】



【図2】

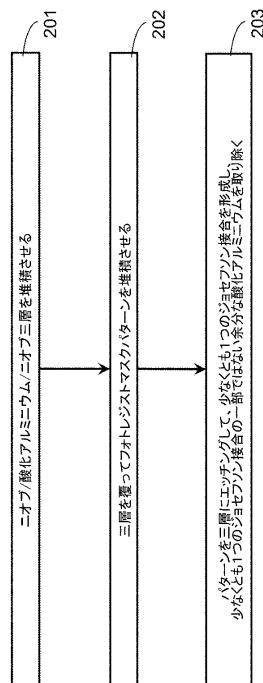


図2

図1C

【図3】

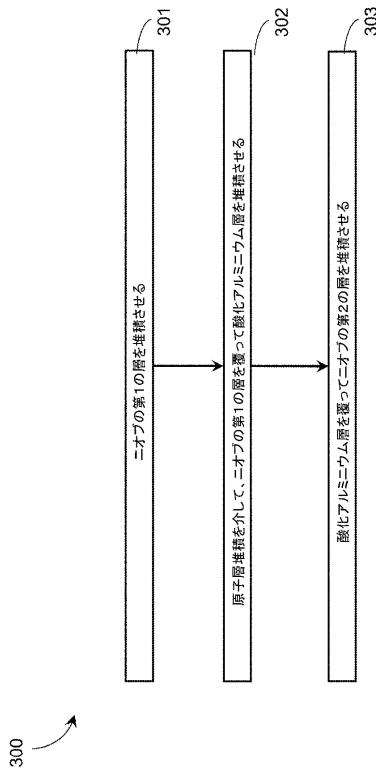


図3

【図4】

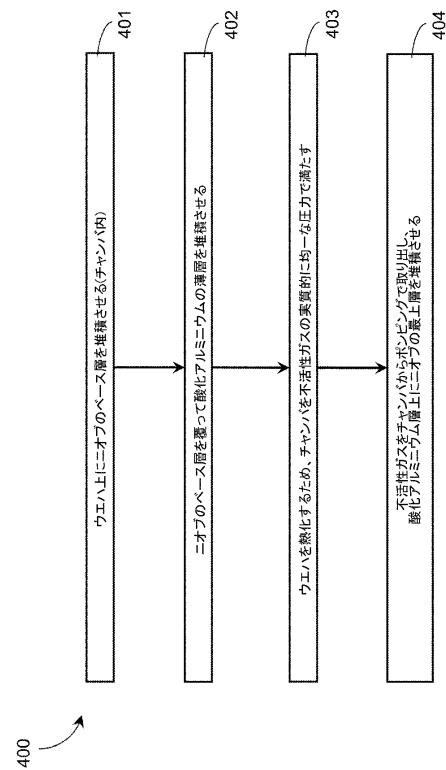


図4

【図5】

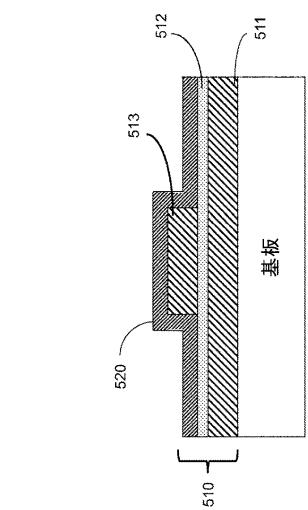


図5

【図6】

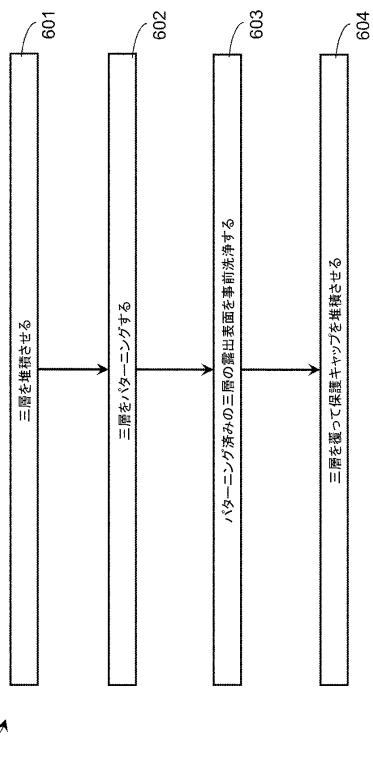


図6

【図7】

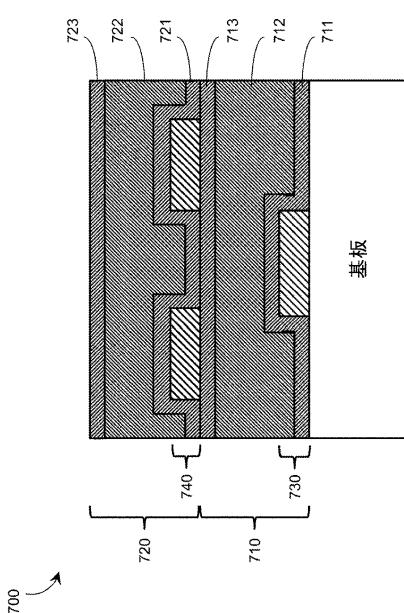


図7

【図8】

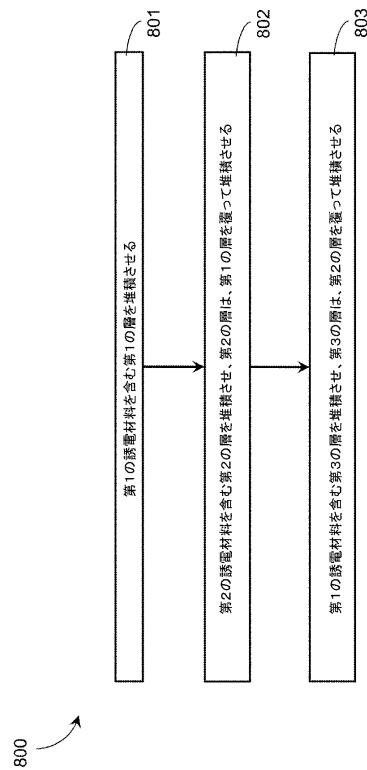
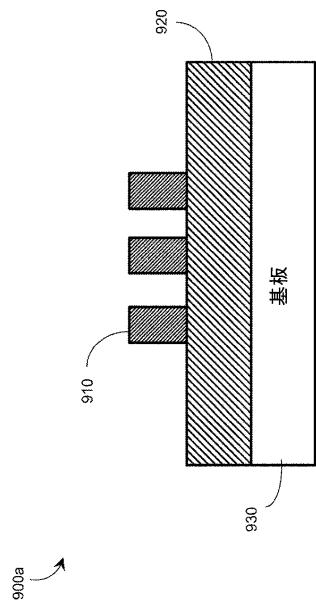


図8

【図9A】



【図9B】

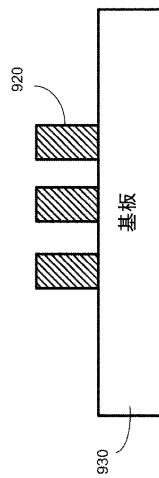


図9B

【図9C】

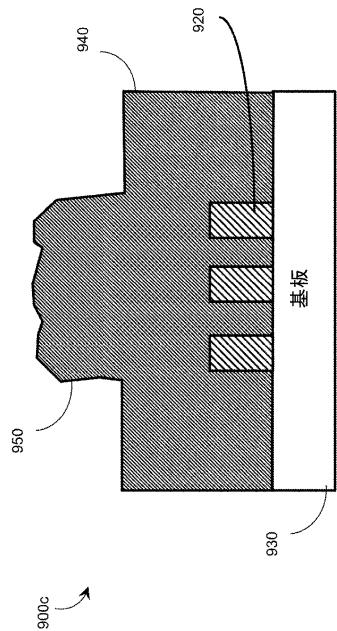


図9C

【図9D】

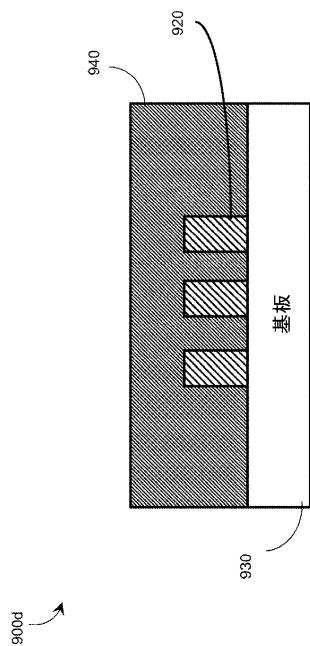


図9D

【図 9 E】

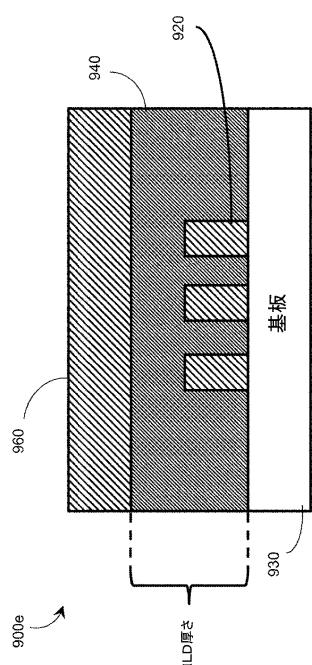


図9E

【図 10 A】

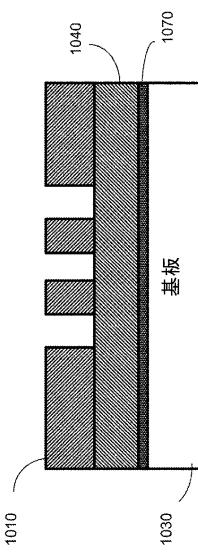


図10A

【図 10 B】

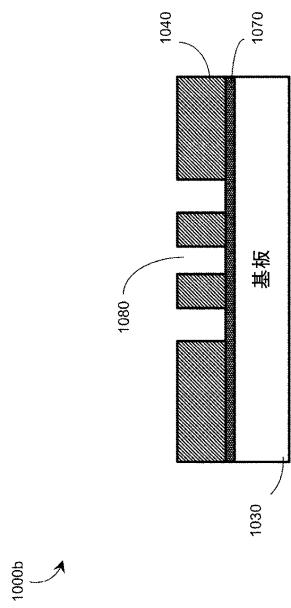


図10B

【図 10 C】

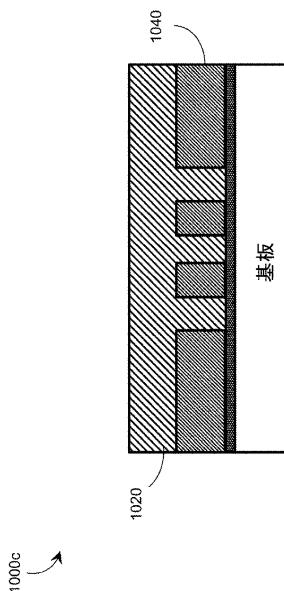


図10C

【図10D】

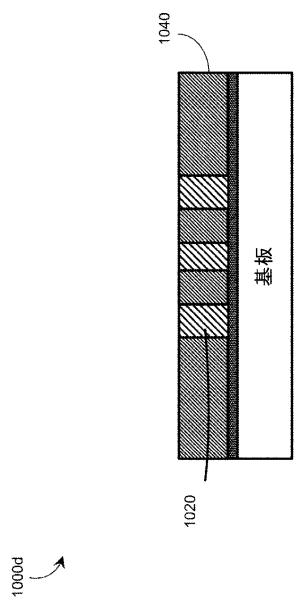


図10D

【図10E】

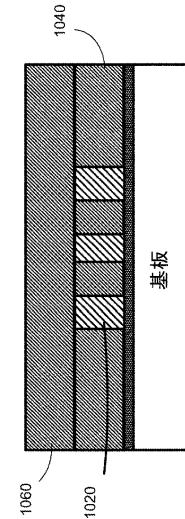


図10E

【図10F】

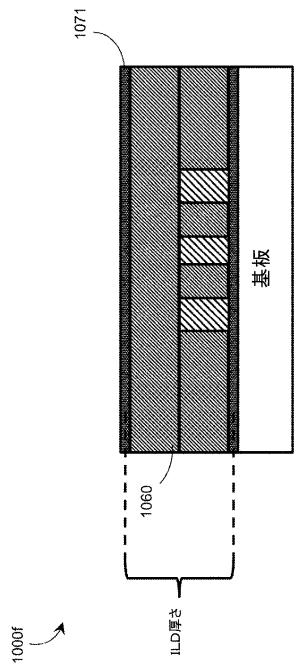


図10F

【図10G】

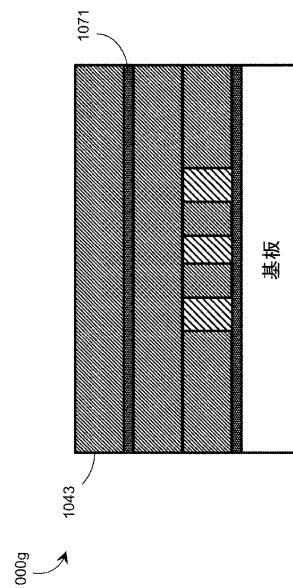
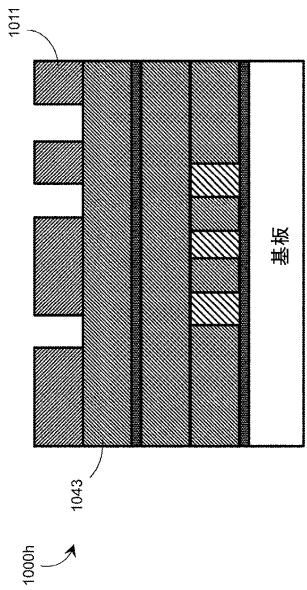


図10G

【図 10H】



【図 10I】

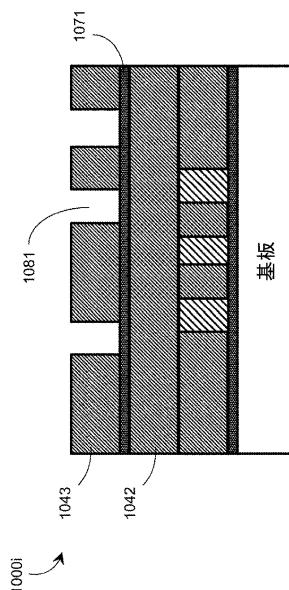
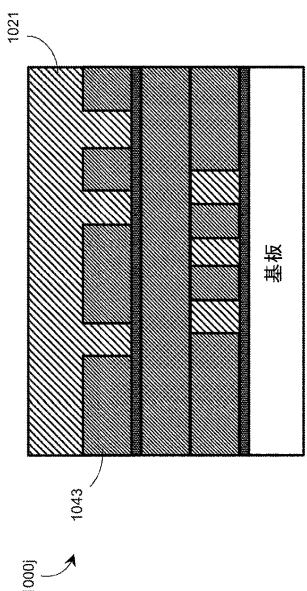


図10I

【図 10J】



【図 10K】

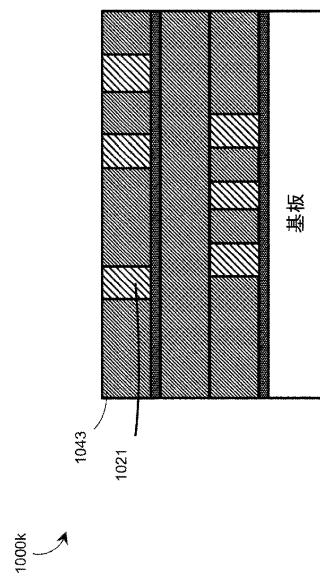
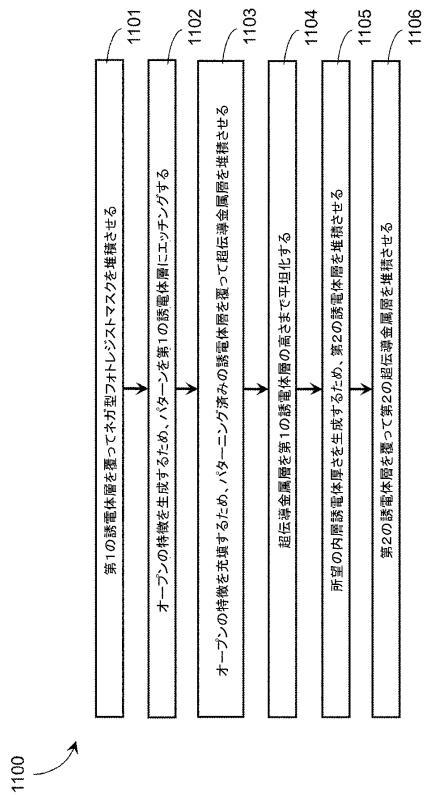


図10K

図10J

【図 1 1】



【図 1 2 A】

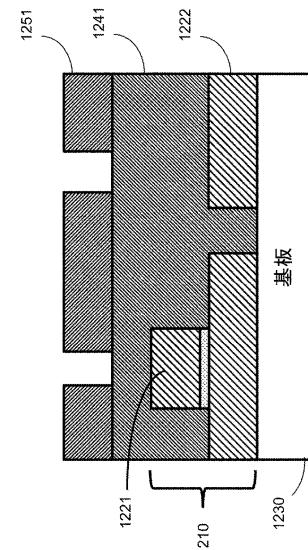


図12A

図11

【図 1 2 B】

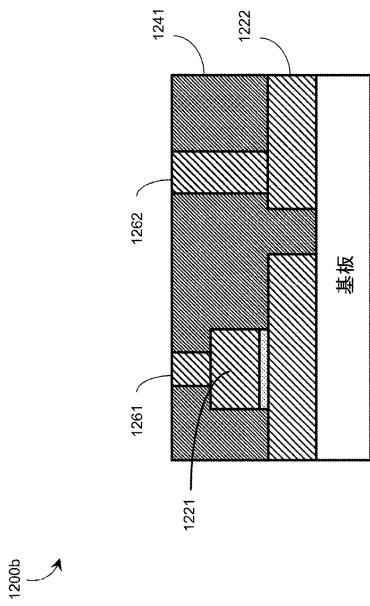


図12B

【図 1 2 C】

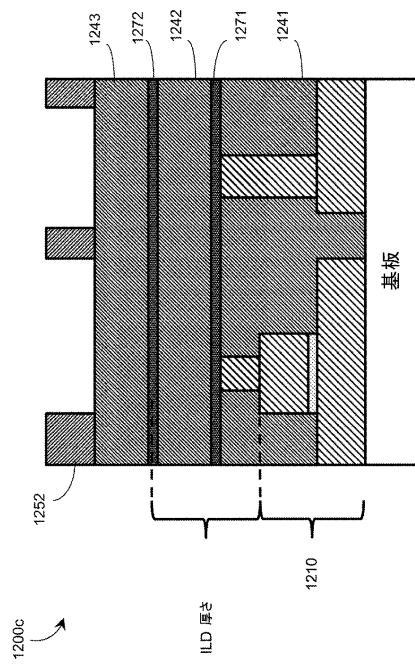


図12C

【図12D】

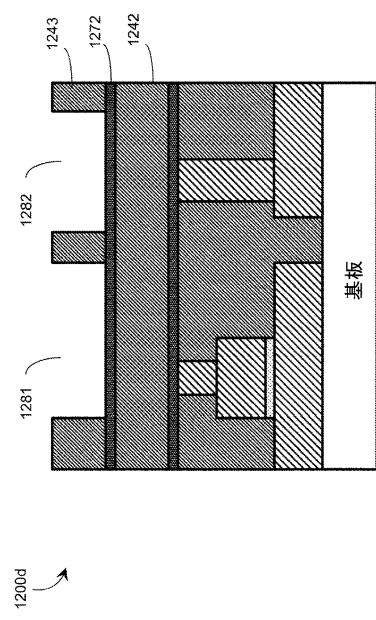


図12D

【図12E】

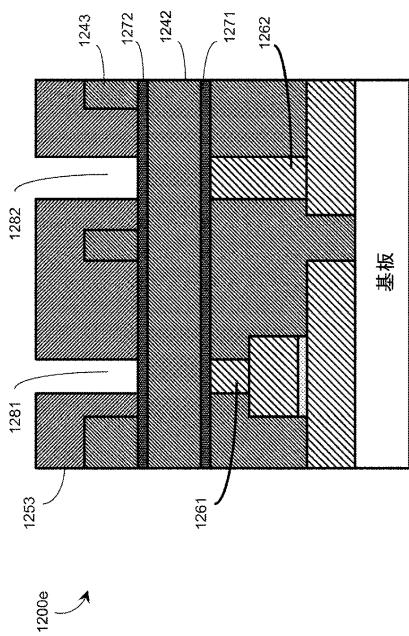


図12E

【図12F】

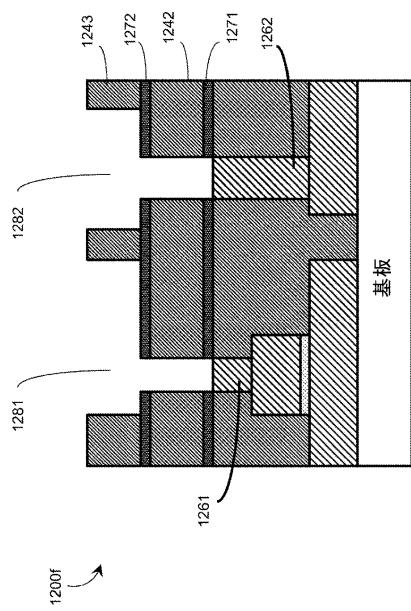


図12F

【図12G】

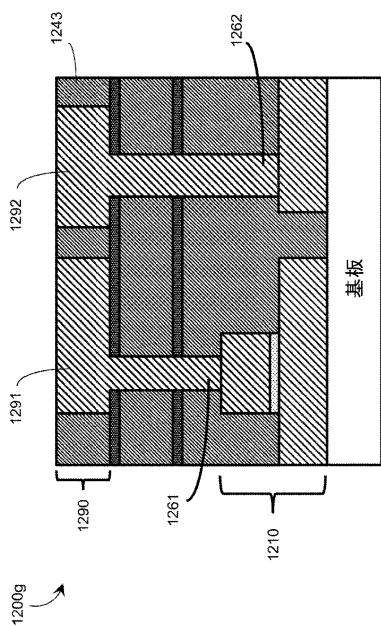


図12G

【図13】

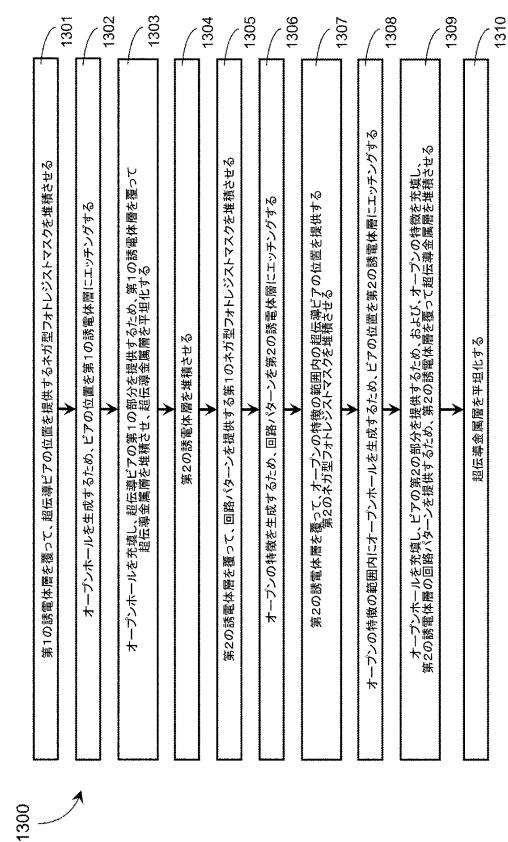


図13

【図14】

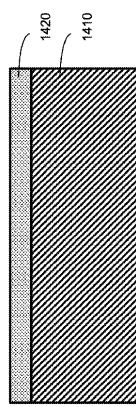


FIGURE 14

【図15】

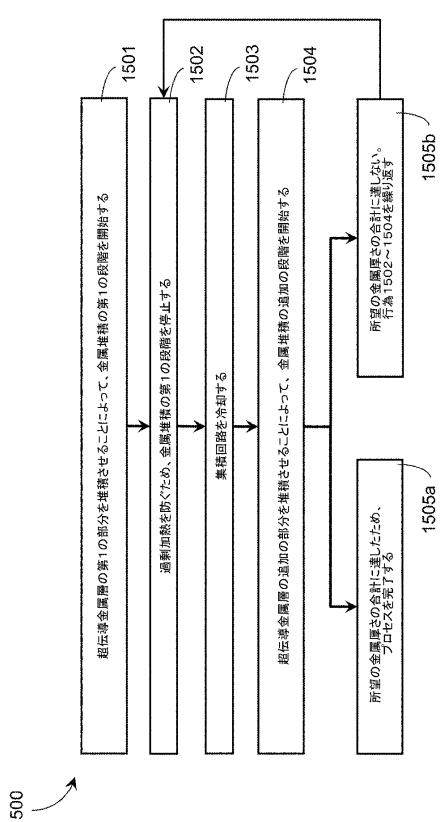


図15

【図16】

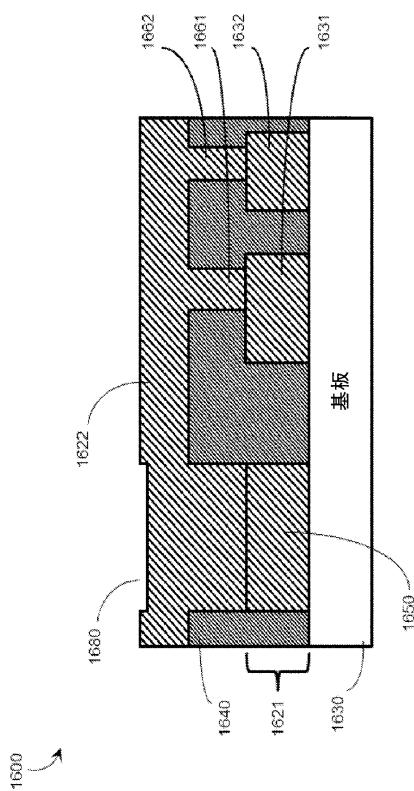


図16

【図17】

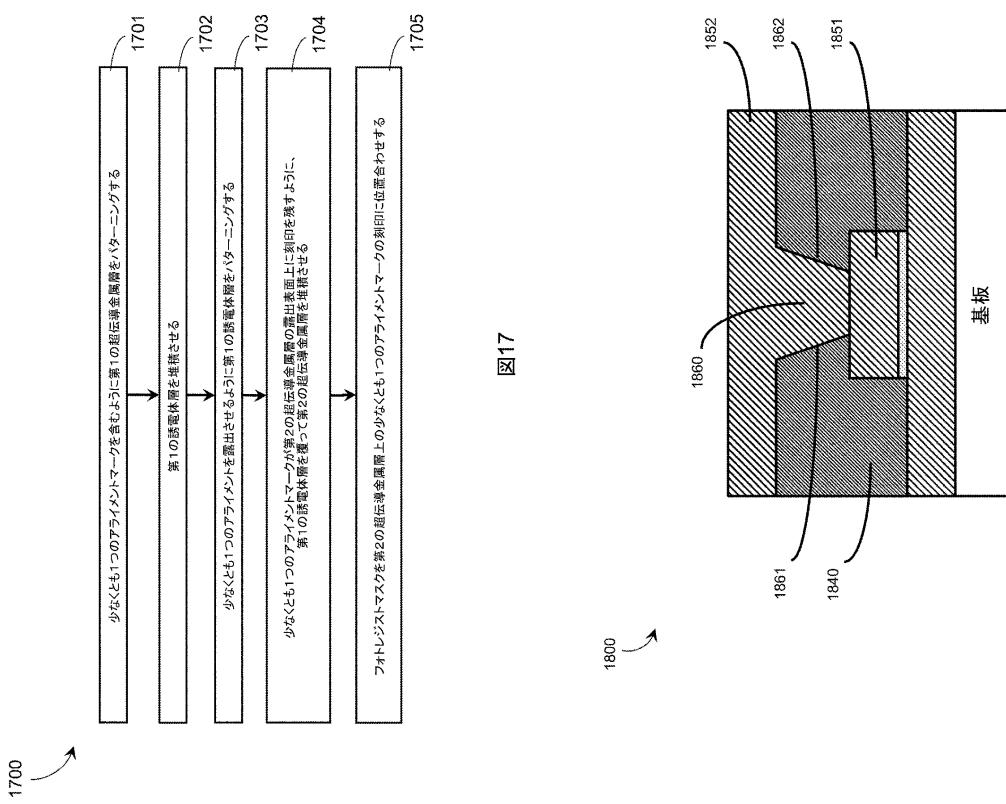


図17

【図18】

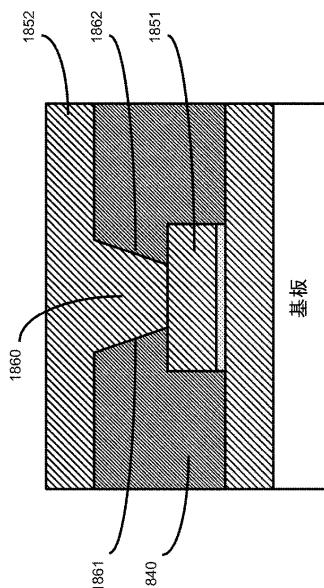


図18

【図19】

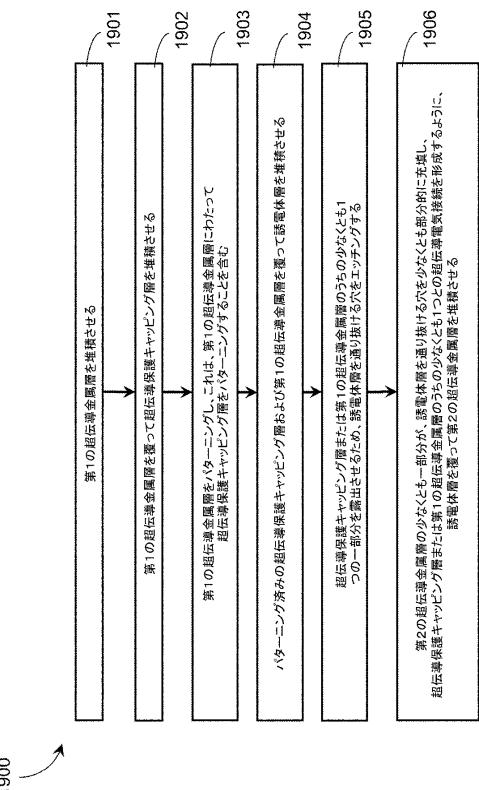


図19

【図20】

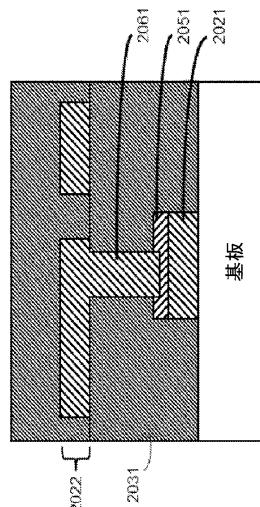
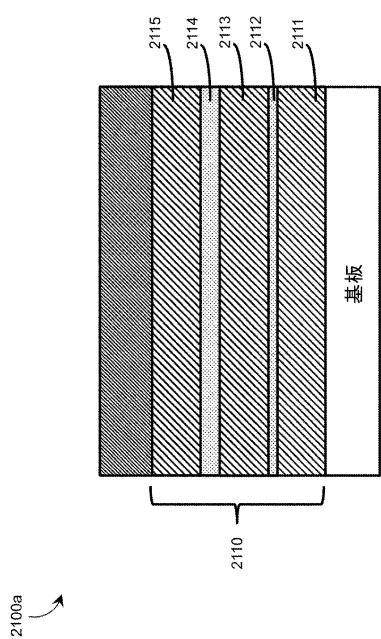


図20

【図21A】



【図21B】

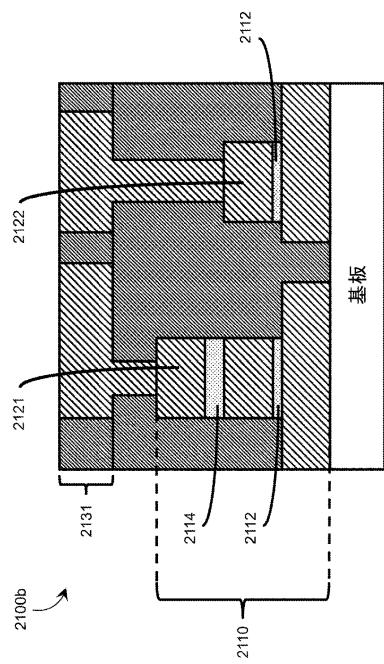


図21B

図21A

【図22】

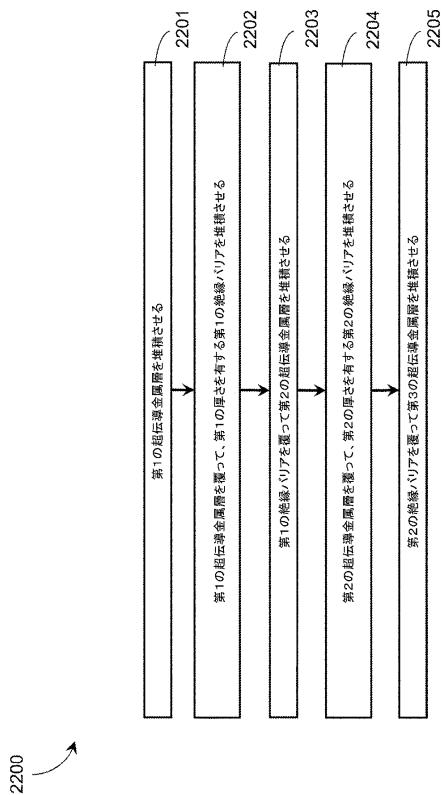


図22

---

フロントページの続き

(72)発明者 ラディジンスキー , エリック  
カナダ国 , ブリティッシュ コロンビア州 ブイ 5 ジー 4 エム 9 , バーナビー , ベータ アベニ  
ュー 3033

(72)発明者 ヒルトン , ジェレミー , ピー .  
カナダ国 , ブリティッシュ コロンビア州 ブイ 5 ジー 4 エム 9 , バーナビー , ベータ アベニ  
ュー 3033

(72)発明者 オ , ビヨン , ヒョブ  
カナダ国 , ブリティッシュ コロンビア州 ブイ 5 ジー 4 エム 9 , バーナビー , ベータ アベニ  
ュー 3033

(72)発明者 ブニク , ポール , アイ .  
カナダ国 , ブリティッシュ コロンビア州 ブイ 5 ジー 4 エム 9 , バーナビー , ベータ アベニ  
ュー 3033

審査官 棚田 一也

(56)参考文献 特開平 05 - 102547 (JP , A)  
特開平 07 - 245404 (JP , A)  
特開平 08 - 236823 (JP , A)  
特開 2007 - 150257 (JP , A)  
特開 2009 - 111306 (JP , A)  
特表 2004 - 519102 (JP , A)

(58)調査した分野(Int.Cl. , DB名)

H01L 39 / 00  
H01L 39 / 24