

(72) 발명자

김정문

서울특별시 송파구 신천동 892-1번지 무지개아파트
404호

김지환

인천광역시 연수구 원인재로 81, 삼성 5동 804호
(동춘동, 럭키아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호 20100018875

부처명 한국연구재단

연구사업명 중견연구자지원_도약연구

연구과제명 차세대 모바일 단말기 및 유비쿼터스 센서노드용 저전력 관리 기술

주관기관 고려대학교 산학협력단

연구기간 2010.07.01 ~ 2011.06.30

특허청구의 범위

청구항 1

전하펌프회로에 있어서,
제어신호에 따라 입력전압을 펌핑시켜 출력전압을 생성하는 전압 펌핑부 및
기준전압과 상기 출력전압의 차이를 기초로 상기 제어신호를 생성하는 제어신호 생성부를 포함하되,
상기 제어신호 생성부는 상기 출력전압의 레벨에 따라 펄스폭 변조된 제어신호를 생성하고,
상기 전압 펌핑부의 펌핑 구간은 상기 펄스폭 변조된 제어신호에 따라 가변되는 것인 전하펌프회로.

청구항 2

제 1 항에 있어서,
상기 제어신호 생성부는
상기 기준전압과 출력전압의 차이를 비교하여 제 1 신호로 출력하는 제 1 비교부,
상기 출력된 제 1 신호와 램프신호의 차이를 비교하여 제 2 신호로 출력하는 제 2 비교부,
상기 출력된 제 2 신호와 클럭신호를 NOR 신호 처리하여 제 3 신호로 출력하는 NOR 처리부 및
상기 출력된 제 3 신호를 인버팅하여 상기 제어신호로 출력하는 인버터를 포함하는 전하펌프회로.

청구항 3

제 2 항에 있어서,
상기 전압 펌핑부는
상기 입력전압을 전달하는 제 1 스위치와 제 2 스위치,
상기 제 1 스위치에 일단이 접속되고, 상기 인버터의 출력에 의하여 충방전이 제어되는 제 1 커패시터,
상기 제 2 스위치에 일단이 접속되고, 상기 NOR 처리부의 출력에 의하여 충방전이 제어되는 제 2 커패시터 및
상기 제 1 커패시터와 제 1 스위치의 접속노드에 인가되는 전압에 따라 상기 제 2 커패시터와 제 2 스위치의 접속노드에 인가되는 전압을 출력전압으로 전달하는 제 3 스위치를 포함하는 전하펌프회로.

청구항 4

제 3 항에 있어서,
상기 전압 펌핑부는
상기 제어신호의 블록킹 구간 동안 상기 제 3 스위치를 턴오프시켜 상기 제 2 커패시터에 전압을 충전하는 것을 특징으로 하는 전하펌프회로.

청구항 5

제 3 항에 있어서,
상기 전압 펌핑부는

상기 제어신호의 펄핑 구간 동안 제 3 스위치를 턴온시켜 상기 제 2 커패시터에 충전된 전압을 출력전압으로 전달하는 것을 특징으로 하는 전하펌프회로.

청구항 6

제 3 항에 있어서,

상기 제 1 스위치 및 제 2 스위치는 다이오드 결합된 PMOS 트랜지스터인 것인 전하펌프회로.

청구항 7

제 3 항에 있어서,

상기 제 3 스위치는 일단이 상기 제 2 스위치의 게이트에 접속되고, 타단이 출력단에 접속되며, 게이트가 상기 제 1 커패시터와 제 1 스위치의 접속노드에 접속된 PMOS 트랜지스터인 전하펌프회로.

명세서

기술 분야

[0001] 본 발명은 전하펌프회로에 관한 것이다.

배경 기술

[0002] 최근 SoC 칩에 사용되는 전력 관리 기술은 직류-직류 전력 변환을 중심으로 이루어지고 있다. 또한, 지속적으로 개발되고 있는 휴대용 전자 기기, 컴퓨터용 부품 등의 배터리 소모 시간 및 전력 소모량에 대한 많은 연구가 이루어지고 있는 실정이다. 예컨대, 휴대용 전자 기기에서는 한 개의 배터리로 칩 안의 여러 하위 시스템에 전원을 공급하기 위하여 고효율성과 함께 정확한 전압 변환이 필요하다.

[0003] 이러한 전압 변환을 위해 직류-직류 변환기, 로우 드롭 아웃(LDO, Low Drop Out), 전하 펌프 등의 선형 또는 스위치형의 변환기가 사용되고 있다. 여기서, 직류-직류 전환기는 로드/라인 레귤레이션, 즉각적인 동적 전압 변화 등의 장점으로 많이 사용되고 있으나 외부 인덕터와 넓은 칩 면적이 필요하여 PCB 모드의 면적 및 비용 손실이 증가하는 문제점이 있다.

[0004] 반면, 전하펌프는 별도의 인덕터가 필요없고, 안정도가 높아 칩 내의 하위 시스템에 전력을 공급할 경우 매우 유용하게 사용될 수 있다. 이러한 전하펌프는 DRAM, 디스플레이 구동 드라이버 등 비교적 높은 전압이 필요한 곳에 사용된다.

[0005] 도 1은 종래의 전하펌프회로를 도시한다.

[0006] 도 1에 도시된 바와 같이, 종래의 전하펌프회로(이하, “전하 펌프”라 함)(10)는 서로 상반된 위상을 갖는 제 1 클럭(CLK1) 및 제 2 클럭(CLK2)에 의해 구동되는 스위치부(12), 출력 커패시터(18) 및 부하(20)를 포함한다. 전하펌프(10)는 입력받은 직류 전압을 부하(20)가 필요로 하는 만큼의 상승된 직류 전압으로 변환하며, 출력 전압단에 연결된 부하(20)는 전하펌프(10)로부터 전압과 전류를 공급받는다. 이러한 전하펌프(10)는 복수개의 스위치를 사용하여 커패시터의 충전 및 방전을 통하여 상승된 직류 전압을 얻을 수 있다.

[0007] 즉, 전하펌프(10)의 스위치부(12)는 입력 단자(14, 16)에 의해 교대로 반복해가며 입력되는 제 1 클럭(CLK1) 및 제 2 클럭(CLK2) 신호를 이용하여 스위치를 열거나 닫음으로써 특정 노드의 전하를 출력 커패시터(18)에 충전하거나 방전시키고, 이를 통해 상승된 직류 전압을 얻을 수 있다.

[0008] 그러나, 상술한 종래의 전하펌프(10)는 출력전압의 리플이 크고 부하 전류의 범위가 작으며, 설계 후에는 출력 전압을 바꾸기 힘든 문제점이 있다. 그리고, 구동 클럭의 폭이 항상 고정되어 있기 때문에 출력전압 리플이나 회로구동시간을 줄이는 데에 한계가 있다.

발명의 내용

해결하려는 과제

- [0009] 본 발명의 일 실시예는 펄스폭 변조된 제어신호를 통해 출력전압 리플 및 회로구동시간을 줄이고 효과적으로 출력전압을 상승시킬 수 있는 전하펌프회로를 제공하는 데에 그 목적이 있다.

과제의 해결 수단

- [0010] 상술한 기술적 과제를 달성하기 위한 기술적 수단으로서, 본 발명의 일 실시예에 따른 전하펌프회로는 제어신호에 따라 입력전압을 펌핑시켜 출력전압을 생성하는 전압 펌핑부 및 기준전압과 출력전압의 차이를 기초로 제어신호를 생성하는 제어신호 생성부를 포함하되, 제어신호 생성부는 출력전압의 레벨에 따라 펄스폭 변조된 제어신호를 생성하고, 전압 펌핑부의 펌핑 구간은 펄스폭 변조된 제어신호에 따라 가변된다.

발명의 효과

- [0011] 전술한 본 발명의 과제 해결 수단 중 어느 하나에 의하면, 펄스폭 변조된 제어신호를 통해 출력전압 리플 및 회로구동시간을 줄이고 효과적으로 출력전압을 상승시킬 수 있다.
- [0012] 또한, 전술한 본 발명의 과제 해결 수단 중 어느 하나에 의하면, 고부하에서 출력전압이 감소할 경우 이를 감지하여 펄스폭 변조를 수행하고, 이를 통해 출력전압을 상승시킴으로써 넓은 부하 범위를 가질 수 있도록 한다.

도면의 간단한 설명

- [0013] 도 1은 종래의 전하펌프회로를 도시한다.
- 도 2는 본 발명의 일 실시예에 따른 전하펌프회로를 도시한다.
- 도 3은 본 발명의 일 실시예에 따른 전하펌프의 펄스폭 변조된 제어신호를 도시한다.
- 도 4는 본 발명의 일 실시예에 따른 블록킹 구간 및 펌핑 구간 동안 충전전되는 커패시터의 동작을 도시한다.
- 도 5는 본 발명의 일 실시예에 따른 회로 구동 시작시 및 정상상태에서의 펄스폭 변조된 제어신호의 상태를 도시한다.
- 도 6은 본 발명의 일 실시예에 따른 회로 구동 시작시부터 과도응답을 지나서 정상상태에 도달할 때까지의 펄스폭 변조된 제어신호를 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0014] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [0015] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0016] 도 2는 본 발명의 일 실시예에 따른 전하펌프회로를 도시한다.
- [0017] 도 2에 도시된 바와 같이, 본 발명의 전하펌프회로(이하, "전하 펌프"라 함)(100)는 제어신호 생성부(110), 전압 펌핑부(120), 제 3 커패시터(108) 및 부하(109)를 포함한다.
- [0018] 먼저, 본 발명의 전하펌프(100)의 각 구성요소에 대해서 설명하면, 전압 펌핑부(120)는 제어신호에 따라 입력전압을 펌핑시켜 출력전압을 생성한다. 전압 펌핑부(120)는 제 1 스위치(101), 제 2 스위치(102) 및 제 3 스위치(103)를 포함한다. 여기서, 입력전압을 전달하는 제 1 스위치(101) 및 제 2 스위치(102)는 다이오드 결합된 PMOS 트랜지스터일 수 있다.
- [0019] 또한, 제 3 스위치(103)는 일단이 제 2 스위치(102)의 게이트에 접속되고, 타단이 출력단에 접속되고, 게이트가 하기 제 1 커패시터(104)와 제 1 스위치(101)의 접속노드에 접속된 PMOS 트랜지스터일 수 있다. 이러한, 제 3

스위치(103)는 제 1 커패시터(104)와 제 1 스위치(101)의 접속노드(이하, “제 1 노드”라 함)(a')에 인가되는 전압에 따라 하기 제 2 커패시터(105)와 제 2 스위치(102)의 접속노드(이하, “제 2 노드”라 함)(b')에 인가되는 전압을 출력전압으로서 전달한다.

- [0020] 또한, 전압 펌핑부(120)는 제 1 스위치(101)에 일단이 접속되고 후술될 인버터(114)의 출력에 의하여 충방전이 제어되는 제 1 커패시터(104)와, 제 2 스위치(102)에 일단이 연결되고 후술될 NOR 처리부(113)의 출력에 의하여 충방전이 제어되는 제 2 커패시터(105)를 포함할 수 있다.
- [0021] 이러한 전압 펌핑부(120)는 2개의 전하펌프를 포함하는 구성 형태로서, 제 1 전하펌프는 제 1 스위치(101) 및 제 1 커패시터(104)를 포함하고, 제 2 전하펌프는 제 2 스위치(102) 및 제 2 커패시터(105)를 포함할 수 있다. 또한, 제 1 전하펌프 및 제 2 전하펌프는 각각 버퍼(106, 107)를 포함하는 형태일 수 있다.
- [0022] 제어신호 생성부(110)는 기준전압과 출력전압의 차이를 기초로 제어신호를 생성한다. 이때, 제어신호 생성부(110)는 출력전압의 레벨에 따라 펄스폭 변조된 제어신호를 생성하고, 전압 펌핑부(120)의 펌핑 구간은 펄스폭 변조된 제어신호에 따라 가변된다.
- [0023] 보다 상세히 설명하면, 도 2에 도시된 바와 같이, 제어신호 생성부(110)는 기준전압(V_{ref})과 피드백된 출력전압(V_{fb})의 차이를 비교하여 제 1 신호(V_c)로 출력하는 제 1 비교부(111) 및 출력된 제 1 신호(V_c)와 램프신호(V_{ramp})의 차이를 비교하여 제 2 신호(V_p)로 출력하는 제 2 비교부(112)를 포함한다.
- [0024] 또한, 제어신호 생성부(110)는 출력된 제 2 신호(V_p)와 클럭신호(CLK)를 NOR 신호 처리하여 제 3 신호(V_{nor})로 출력하는 NOR 처리부(113) 및 출력된 제 3 신호(V_{nor})를 인버팅하여 제어신호로 출력하는 인터버(114)를 포함한다. 이때, NOR 처리부(113) 및 인터버(114)의 회로 구성은 기준전압보다 피드백된 출력전압이 매우 낮거나 높아서 기준전압과 피드백된 출력전압의 차이가 접지전압이나 VDD가 될 경우, 램프신호와 비교가 정상적으로 이루어지지 않아 펄스폭 변조가 제대로 생성되지 않을 수 있는 회로 동작상의 문제점을 방지할 수 있다.
- [0025] 다음으로, 상술한 내용을 기초로 본 발명의 전하펌프(100)의 동작에 대해서 설명하면, 최초 전하펌프(100) 회로에 전원이 공급되면, 제 1 스위치(101) 및 제 2 스위치(102)는 단혀서 전류를 흘려 제 1 커패시터(104) 및 제 2 커패시터(105)를 충전하게 된다. 여기서, 제 1 스위치(101) 및 제 2 스위치(102)는 상술한 바와 같이 다이오드로 연결된 구조일 수 있으며, 이 경우, 전하펌프(100) 회로에 전원이 공급되면 닫힌 상태가 되어 전류를 흘려 보내게 된다. 이때, 제어신호 생성부(110)와 전압 펌핑부(120)를 연결하는 각각의 제 1 노드(a') 및 제 2 노드(b')의 전압은 입력전압(VDD)에 가까운 직류 전압을 나타낸다.
- [0026] 다음으로, 회로 구동시에는 출력 전압이 0(zero)에 가까우므로, 출력전압을 상승시키기 위해 제어신호의 펄스폭이 최대화된다. 이때, 펄스폭 변조된 제어신호가 각각의 버퍼(106, 107)를 거쳐 제 1 노드(a') 및 제 2 노드(b')의 전압을 제어신호의 최대 크기만큼 상승시키게 된다. 즉, 제 1 노드(a') 및 제 2 노드(b')의 전압은 $2V_{DD}$ 만큼 상승하게 되고 가장 높은 전압의 노드가 된다. 이때, 제어신호에 따라 제 3 스위치(103)가 닫히면 출력단의 제 3 커패시터(108) 및 부하(109)로 전류가 흐르게 되어 출력전압을 상승시키게 된다.
- [0027] 또한, 출력전압이 상승하면서 피드백된 출력전압이 제어신호 생성부(110)에 전달되고 기준전압과 출력전압의 차이를 기초로 펄스폭 변조된 제어신호가 생성된다. 이때, 출력전압의 레벨에 따라 펄스폭 변조된 제어신호가 생성되며, 이후, 상승된 출력전압이 정상상태가 되면 제어신호의 펄스폭이 고정된다.
- [0028] 이와 같이, 출력전압이 기존의 전하펌프의 단수에 의해 정해지는 것이 아니라 기준전압과 피드백된 출력전압의 차이를 기초로 정해지므로, 출력전압의 변화가 용이하다. 또한, 고부하에서 출력전압이 감소하는 것을 감지하여 펄스폭 변조를 수행함으로써 넓은 부하 범위를 가질 수 있다. 그리고, 제어신호 생성부(110) 및 전압 펌핑부(120)를 통해 출력전압의 상승을 조절하므로, 별도의 보상 회로가 필요하지 않고, 보다 안정성이 보장된 운영이 가능하다. 이하, 도 3을 통해 본 발명의 펄스폭 변조된 제어신호에 대해서 보다 구체적으로 설명하기로 한다.
- [0029] 도 3은 본 발명의 일 실시예에 따른 전하펌프의 펄스폭 변조된 제어신호를 도시한다.
- [0030] 도 3에 도시된 바와 같이, 상술한 제어신호 생성부(110)의 제 1 비교부(111)는 기준전압과 출력전압의 차이를 비교하여 제 1 신호(131)를 출력한다. 그리고, 제 2 비교부(112)는 출력된 제 1 신호(131)와 램프신호(132)의 차이를 비교하여 제 2 신호(133)를 출력한다.
- [0031] 또한, NOR 처리부(113)는 제 2 신호(133)와 클럭신호(134)를 NOR 신호 처리하여 제 3 신호(135)로 출력한다. 이때, 인터버(114)는 제 3 신호(135)를 인버팅하여 제어신호로서 제 1 노드(a')를 통해 전압 펌핑부(120)로 전

달한다.

- [0032] 이러한 펄스폭 변조된 제어신호를 통해 블록킹 구간 및 펌핑 구간 동안 커패시터가 충전되며, 이하 도 4를 통해 보다 구체적으로 설명하기로 한다.
- [0033] 도 4는 본 발명의 일 실시예에 따른 블록킹 구간 및 펌핑 구간 동안 충전되는 커패시터의 동작을 도시한다.
- [0034] 도 4의 (a)에 도시된 바와 같이, 전하펌프(100)는 제어신호의 블록킹 구간(Blocking Period) 동안 제 3 스위치(103)를 턴오프시켜, 제 2 커패시터(105)에 입력전압을 충전한다. 이때, 제 3 스위치(103)에 연결된 제 3 커패시터(108)에 충전된 전압이 출력전압으로 전달될 수 있다.
- [0035] 도 4의 (b)에 도시된 바와 같이, 전하펌프(100)는 제어신호의 펌핑 구간(Pumping Period) 동안 제 3 스위치(103)를 턴온시켜, 제 2 커패시터(105)에 충전된 전압을 출력전압으로 전달한다. 이와 같은 과정을 통해 출력전압(Vout)이 상승하게 되며, 하기 도 5를 통해 보다 상세히 설명하기로 한다.
- [0036] 도 5는 본 발명의 일 실시예에 따른 회로 구동 시작시 및 정상상태에서의 펄스폭 변조된 제어신호의 상태를 도시한다.
- [0037] 도 5의 (a)에 도시된 바와 같이, 펄스폭 변조된 제어신호(502)의 블록킹 구간(Blocking Period) 및 펌핑 구간(Pumping Period)을 교대로 반복하면서 출력전압(504)을 상승시킨다. 여기서, 펌핑 구간의 폭은 최대값(MAX)을 갖고, 블록킹 구간의 폭은 최소값(MIN)을 갖는다.
- [0038] 도 5의 (b)에 도시된 바와 같이, 상승된 출력전압(504)이 정상상태가 되면 제어신호(502)의 펄스폭이 일정한 폭으로 고정된다. 여기서, 블록킹 구간의 폭은 최대값(MAX)을 갖고, 펌핑 구간의 폭은 최소값(MIN)을 갖는다.
- [0039] 도 6은 본 발명의 일 실시예에 따른 회로 구동 시작시부터 과도응답을 지나서 정상상태에 도달할 때까지의 펄스폭 변조된 제어신호를 도시한다.
- [0040] 도 6의 (a) 및 (b)에 도시된 바와 같이, 회로 구동 초기(506), 과도기(508) 및 정상상태(510)에 도달하기까지 펄스폭 변조된 제어신호(502)의 상태가 변하고 있음을 알 수 있다. 여기서, 상승한 바와 같이 펄스폭 변조된 제어신호(502)의 블록킹 구간 및 펌핑 구간이 교대로 반복되면서 출력전압(504)을 상승시킨다.
- [0041] 그리고, 상승된 출력전압(504)이 정상상태(510)가 되면 제어신호(502)의 펄스폭이 일정한 폭으로 고정됨을 알 수 있다. 이때, 제어신호 생성부(110)에는 피드백된 출력전압(512)이 전달되고, 기준전압(514)과 피드백된 출력전압(512)의 차이를 기초로 펄스폭 변조된 제어신호가 생성된다.
- [0042] 이와 같이, 펄스폭 변조된 제어신호를 통해 출력전압 리플 및 회로구동시간을 줄이고 효과적으로 출력전압을 상승시킬 수 있게 된다. 또한, 고부하에서 출력전압이 감소할 경우 이를 감지하여 펄스폭 변조를 수행하고, 이를 통해 출력전압을 상승시킴으로써 넓은 부하 범위를 가질 수 있게 된다.
- [0043] 한편, 도 2에서 도시된 각각의 구성요소는 일종의 '모듈'로 구성될 수 있다. 상기 '모듈'은 소프트웨어 또는 Field Programmable Gate Array(FPGA) 또는 주문형 반도체(ASIC, Application Specific Integrated Circuit)과 같은 하드웨어 구성요소를 의미하며, 모듈은 어떤 역할들을 수행한다. 그렇지만 모듈은 소프트웨어 또는 하드웨어에 한정되는 의미는 아니다. 모듈은 어드레싱할 수 있는 저장 매체에 있도록 구성될 수도 있고 하나 또는 그 이상의 프로세서들을 실행시키도록 구성될 수도 있다. 구성요소들과 모듈들에서 제공되는 기능은 더 작은 수의 구성요소들 및 모듈들로 결합되거나 추가적인 구성요소들과 모듈들로 더 분리될 수 있다.
- [0044] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.
- [0045] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

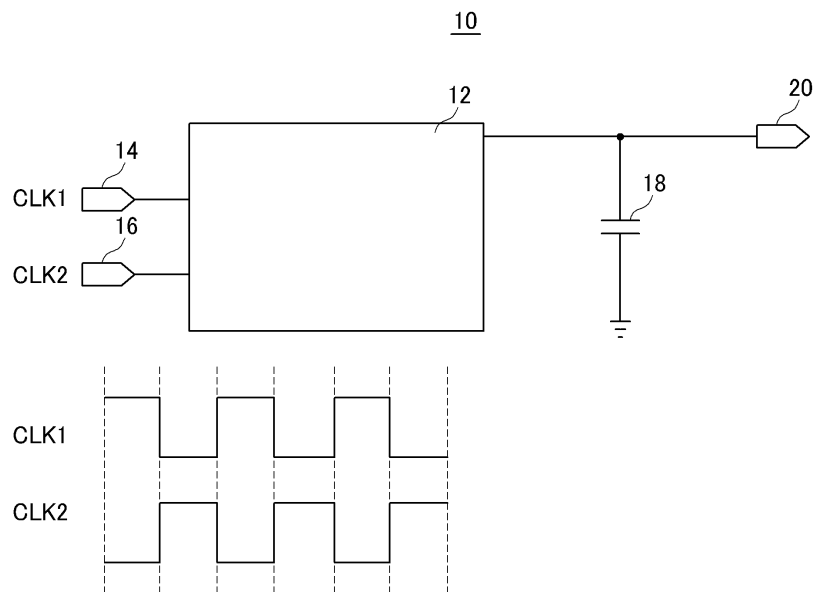
부호의 설명

[0046]

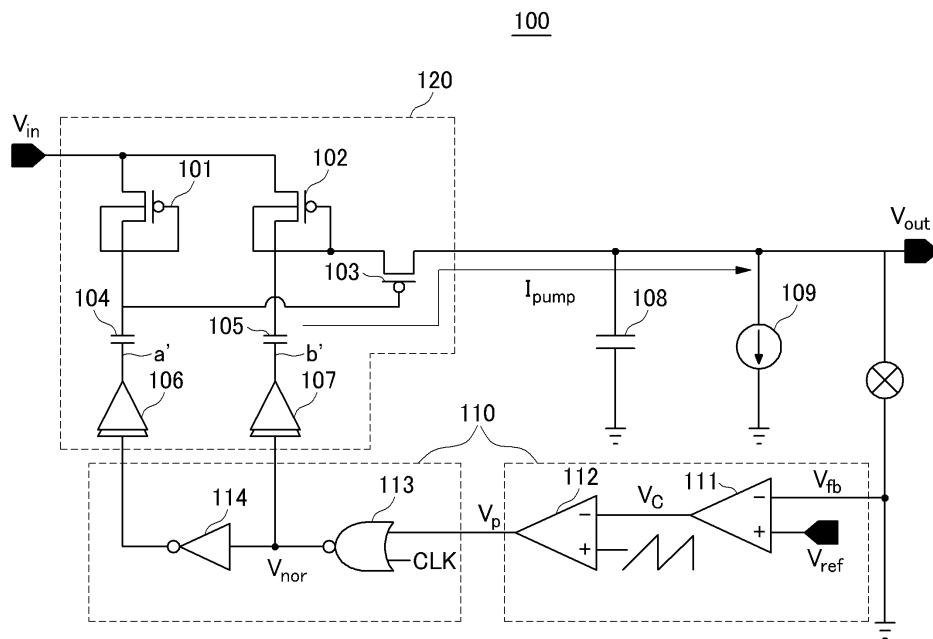
101~103: 스위치 104: 제 1 커패시터
 105: 제 2 커패시터 106, 107: 버퍼
 108: 제 3 커패시터 109: 부하
 110: 제어신호 생성부 111: 제 1 비교부
 112: 제 2 비교부 113: NOR 처리부
 114: 인버터 120: 전압 펌핑부

도면

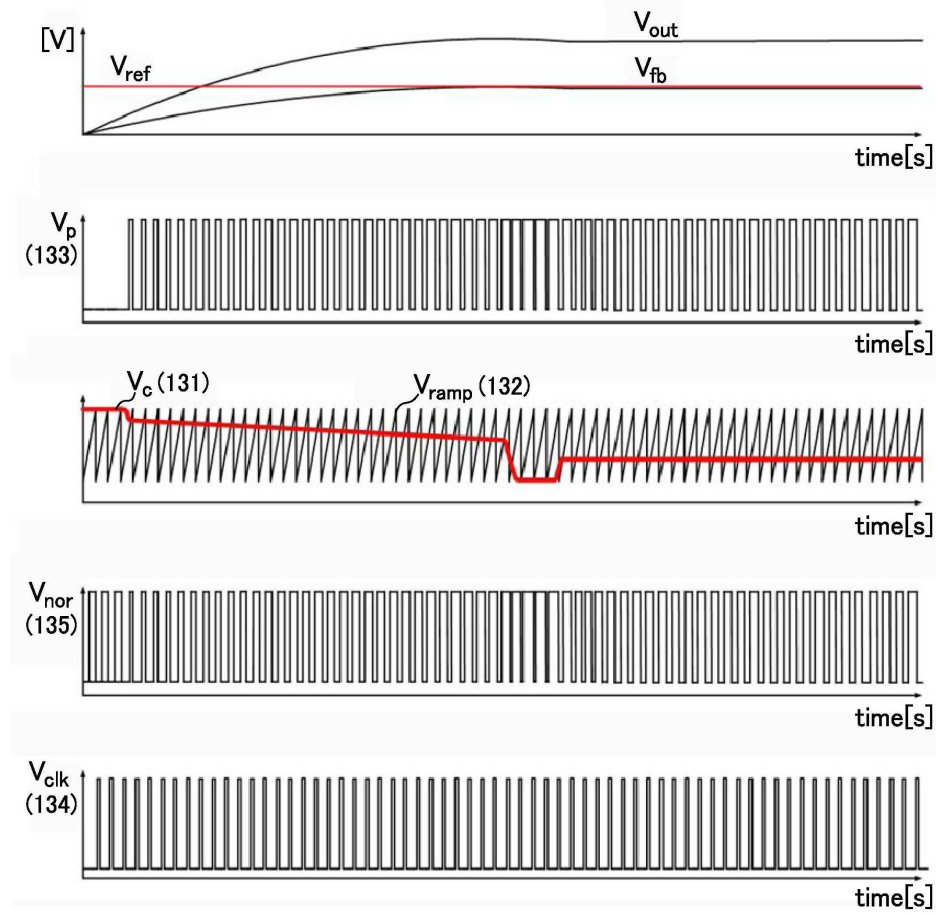
도면1



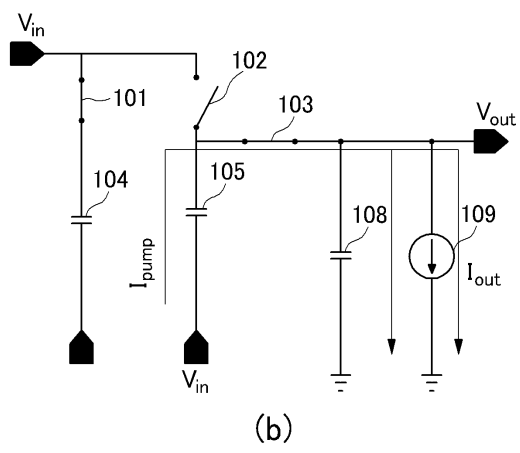
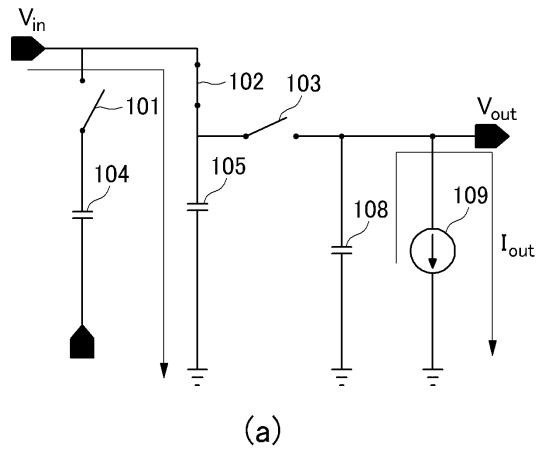
도면2



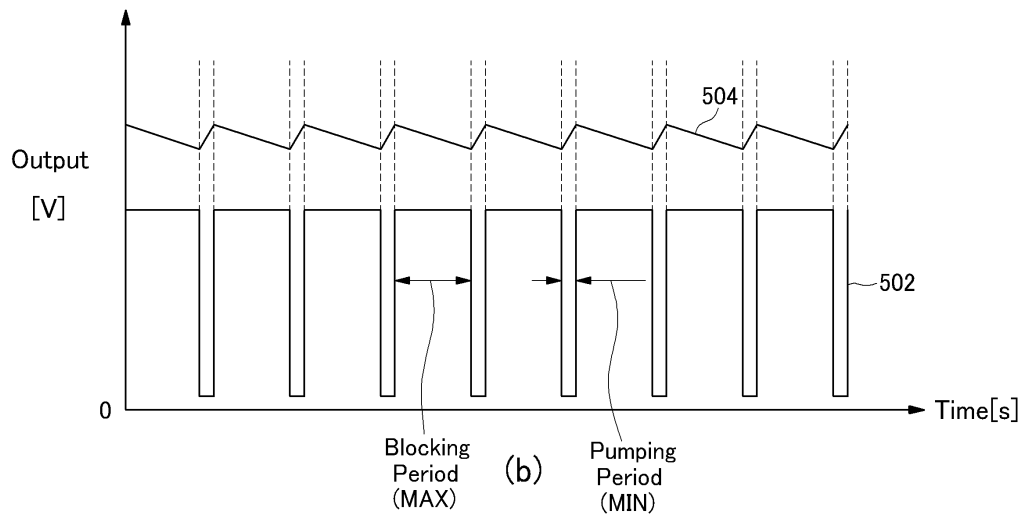
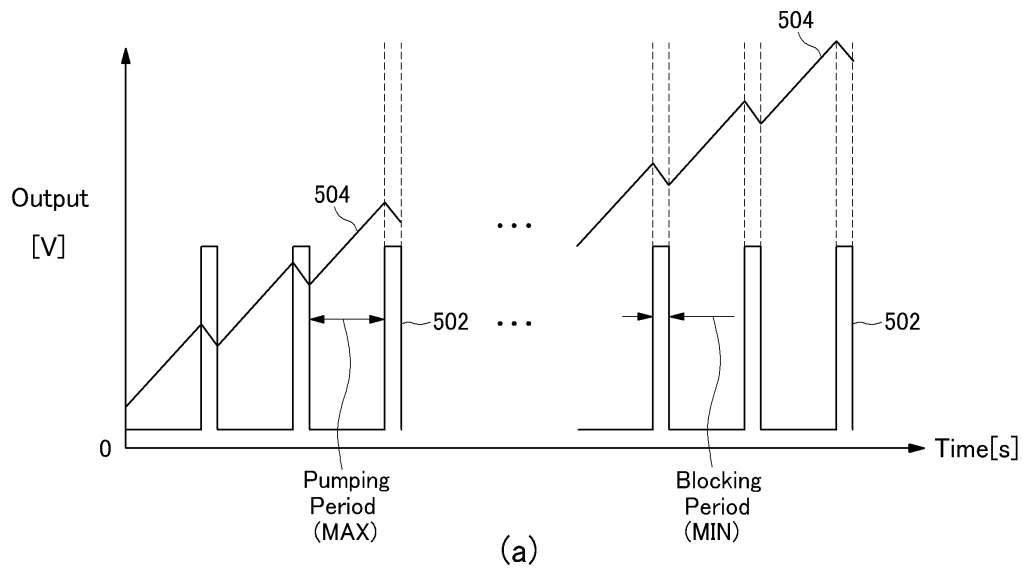
도면3



도면4



도면5



도면6

