

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6201718号
(P6201718)

(45) 発行日 平成29年9月27日(2017.9.27)

(24) 登録日 平成29年9月8日(2017.9.8)

(51) Int.Cl.		F I			
HO 1 L	27/04	(2006.01)	HO 1 L	27/04	L
HO 1 L	21/822	(2006.01)	HO 1 F	17/00	B
HO 1 F	17/00	(2006.01)			

請求項の数 9 (全 15 頁)

(21) 出願番号	特願2013-260583 (P2013-260583)	(73) 特許権者	000006013
(22) 出願日	平成25年12月17日(2013.12.17)		三菱電機株式会社
(65) 公開番号	特開2015-119007 (P2015-119007A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成27年6月25日(2015.6.25)	(74) 代理人	100082175
審査請求日	平成28年9月29日(2016.9.29)		弁理士 高田 守
		(74) 代理人	100106150
			弁理士 高橋 英樹
		(74) 代理人	100148057
			弁理士 久野 淑己
		(72) 発明者	塚原 良洋
			東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
		審査官	小堺 行彦

最終頁に続く

(54) 【発明の名称】 インダクタ、MMIC

(57) 【特許請求の範囲】

【請求項1】

第1巻線と、

前記第1巻線の内側の部分を經由せずに、前記第1巻線の最外周部分と電氣的に接続された入力端子と、

前記第1巻線の上に前記第1巻線を覆うように形成された第1絶縁膜と、

前記第1絶縁膜の上に形成された第2巻線と、

前記第2巻線の上に前記第2巻線を覆うように形成された第2絶縁膜と、

前記第2絶縁膜の上に形成された、渦巻状の第3巻線と、

前記第1巻線と前記第2巻線の外側の部分ほど先に信号が伝送し、かつすべての信号が前記第1巻線と前記第2巻線を伝送するように、前記第1巻線と前記第2巻線を複数箇所

で接続する複数の接続導体と、
前記第1巻線の中央部分又は前記第2巻線の中央部分と、前記第3巻線の中央部分を接続する中央部接続導体と、

前記第3巻線の内側の部分を經由せずに、前記第3巻線の最外周部分と電氣的に接続された出力端子と、を備えたことを特徴とするインダクタ。

【請求項2】

渦巻き状の第1巻線と、

前記第1巻線の内側の部分を經由せずに、前記第1巻線の最外周部分と電氣的に接続された入力端子と、

10

20

前記第 1 巻線の上に前記第 1 巻線を覆うように形成された第 1 絶縁膜と、
 前記第 1 絶縁膜の上に形成された第 2 巻線と、
 前記第 2 巻線の上に前記第 2 巻線を覆うように形成された第 2 絶縁膜と、
 前記第 2 絶縁膜の上に形成された第 3 巻線と、
 前記第 1 巻線の中央部分と、前記第 2 巻線の中央部分又は前記第 3 巻線の中央部分を接続する中央部接続導体と、

前記第 2 巻線と前記第 3 巻線の内側の部分ほど先に信号が伝送し、かつすべての信号が前記第 2 巻線と前記第 3 巻線を伝送するように、前記第 2 巻線と前記第 3 巻線を複数箇所

で接続する複数の接続導体と、
前記第 3 巻線の内側の部分を經由せずに、前記第 3 巻線の最外周部分と電氣的に接続された出力端子と、を備えたことを特徴とするインダクタ。

10

【請求項 3】

前記第 1 巻線の下層に、
 最外周部分で前記入力端子と接続された、渦巻き状の第 1 追加巻線と、
 前記第 1 追加巻線の上に形成された、渦巻き状の第 2 追加巻線と、
 前記第 1 追加巻線の中央部分と前記第 2 追加巻線の中央部分を接続する追加中央部接続導体と、

前記第 1 巻線の最外周部分と前記第 2 追加巻線の最外周部分を接続する追加接続導体と、
 を備えたことを特徴とする請求項 1 又は 2 に記載のインダクタ。

【請求項 4】

20

前記第 2 巻線は前記第 1 巻線の直上を避けて形成され、前記第 3 巻線は前記第 1 巻線の直上に形成されたことを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載のインダクタ。

【請求項 5】

前記第 2 巻線の一部は、前記第 1 巻線の直上かつ前記第 3 巻線の直下であり、前記第 2 巻線の一部は前記第 1 巻線と平行に伸びることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載のインダクタ。

【請求項 6】

前記第 1 巻線と前記第 2 巻線の垂直距離は場所によって異なることを特徴とする請求項 1 ~ 5 のいずれか 1 項に記載のインダクタ。

【請求項 7】

30

前記第 2 巻線と前記第 3 巻線の垂直距離は場所によって異なることを特徴とする請求項 1 ~ 5 のいずれか 1 項に記載のインダクタ。

【請求項 8】

基板と、
 前記基板に形成されたトランジスタと、
 前記基板に形成された抵抗素子と、
 前記基板に形成されたキャパシタと、
 前記基板に形成された、第 1 巻線と、前記第 1 巻線の内側の部分を經由せずに前記第 1 巻線の最外周部分と電氣的に接続された入力端子と、前記第 1 巻線の上に前記第 1 巻線を覆うように形成された第 1 絶縁膜と、前記第 1 絶縁膜の上に形成された第 2 巻線と、前記第 2 巻線の上に前記第 2 巻線を覆うように形成された第 2 絶縁膜と、前記第 2 絶縁膜の上に形成された、渦巻き状の第 3 巻線と、前記第 1 巻線と前記第 2 巻線の外側の部分ほど先に信号が伝送し、かつすべての信号が前記第 1 巻線と前記第 2 巻線を伝送するように、前記第 1 巻線と前記第 2 巻線を複数箇所で接続する複数の接続導体と、前記第 1 巻線の中央部分又は前記第 2 巻線の中央部分と、前記第 3 巻線の中央部分を接続する中央部接続導体と、前記第 3 巻線の内側の部分を經由せずに前記第 3 巻線の最外周部分と電氣的に接続された出力端子と、を有するインダクタと、を備えたことを特徴とする M M I C。

40

【請求項 9】

基板と、
 前記基板に形成されたトランジスタと、

50

前記基板に形成された抵抗素子と、
前記基板に形成されたキャパシタと、

前記基板に形成された、渦巻き状の第1巻線と、前記第1巻線の内側の部分を經由せずに前記第1巻線の最外周部分と電氣的に接続された入力端子と、前記第1巻線の上に前記第1巻線を覆うように形成された第1絶縁膜と、前記第1絶縁膜の上に形成された第2巻線と、前記第2巻線の上に前記第2巻線を覆うように形成された第2絶縁膜と、前記第2絶縁膜の上に形成された第3巻線と、前記第1巻線の中央部分と、前記第2巻線の中央部分又は前記第3巻線の中央部分を接続する中央部接続導体と、前記第2巻線と前記第3巻線の内側の部分ほど先に信号が伝送し、かつすべての信号が前記第2巻線と前記第3巻線を伝送するように、前記第2巻線と前記第3巻線を複数箇所で接続する複数の接続導体と、前記第3巻線の内側の部分を經由せずに前記第3巻線の最外周部分と電氣的に接続された出力端子と、を有するインダクタと、を備えたことを特徴とするMMIC。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば、高周波無線機器又は高周波レーダ機器等で使用される高周波デバイスに用いられるインダクタとMMIC (Monolithic Microwave Integrated Circuit)に関する。

【背景技術】

【0002】

20

特許文献1には3層の巻線が重ねられたスパイラル状のインダクタが開示されている。第1層の巻線、第2層の巻線、及び第3層の巻線はそれぞれ渦巻き状に形成されている。第3層の巻線の中央部とインダクタの外部を接続するために、第3層の巻線にはエアブリッジが形成されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2000-269418号公報

【特許文献2】国際公開第2008/016089号

【特許文献3】特開2003-78017号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0004】

3つの層に巻線を形成してそれらでインダクタを形成することがある。そのインダクタの最下層の巻線には入力端子が接続され、最上層の巻線には出力端子が接続される。3つの層の巻線を渦巻き状に形成すると、信号は、最下層の巻線の外側の部分から内側の部分に流れ、その後中間層の巻線の内側の部分から外側の部分に流れ、最後に最上層の巻線の外側の部分から内側の部分に流れる。そのため、最上層の巻線と出力端子を接続するためには、特許文献1に開示のエアブリッジのような、複雑な構成が必要となる問題があった。3つの層に巻線を形成した場合に限らず、3層以上の奇数層(例えば5つの層)に巻線を形成したインダクタについても同様の問題があった。

40

【0005】

本発明は上述のような課題を解決するためになされたもので、簡単な構成で端子との接続が可能で、3層以上の奇数層に巻線を形成したインダクタと、そのインダクタを用いたMMICを提供することを目的とする。

【課題を解決するための手段】

【0006】

本願の発明に係るインダクタは、第1巻線と、該第1巻線の内側の部分を經由せずに、該第1巻線の最外周部分と電氣的に接続された入力端子と、該第1巻線の上に該第1巻線を覆うように形成された第1絶縁膜と、該第1絶縁膜の上に形成された第2巻線と、該第

50

2巻線の上に該第2巻線を覆うように形成された第2絶縁膜と、該第2絶縁膜の上に形成された、渦巻状の第3巻線と、該第1巻線と該第2巻線の外側の部分ほど先に信号が伝送し、かつすべての信号が該第1巻線と該第2巻線を伝送するように、該第1巻線と該第2巻線を複数箇所て接続する複数の接続導体と、該第1巻線の中央部分又は該第2巻線の中央部分と、該第3巻線の中央部分を接続する中央部接続導体と、該第3巻線の内側の部分を経由せずに、該第3巻線の最外周部分と電氣的に接続された出力端子と、を備えたことを特徴とする。

【0007】

本願の発明に係る他のインダクタは、渦巻き状の第1巻線と、該第1巻線の内側の部分を経由せずに、該第1巻線の最外周部分と電氣的に接続された入力端子と、該第1巻線の上に該第1巻線を覆うように形成された第1絶縁膜と、該第1絶縁膜の上に形成された第2巻線と、該第2巻線の上に該第2巻線を覆うように形成された第2絶縁膜と、該第2絶縁膜の上に形成された第3巻線と、該第1巻線の中央部分と、該第2巻線の中央部分又は該第3巻線の中央部分を接続する中央部接続導体と、該第2巻線と該第3巻線の内側の部分ほど先に信号が伝送し、かつすべての信号が該第2巻線と該第3巻線を伝送するように、該第2巻線と該第3巻線を複数箇所て接続する複数の接続導体と、該第3巻線の内側の部分を経由せずに、該第3巻線の最外周部分と電氣的に接続された出力端子と、を備えたことを特徴とする。

【0008】

本願の発明に係るMMICは、基板と、該基板に形成されたトランジスタと、該基板に形成された抵抗素子と、該基板に形成されたキャパシタと、該基板に形成された、第1巻線と、該第1巻線の内側の部分を経由せずに該第1巻線の最外周部分と電氣的に接続された入力端子と、該第1巻線の上に該第1巻線を覆うように形成された第1絶縁膜と、該第1絶縁膜の上に形成された第2巻線と、該第2巻線の上に該第2巻線を覆うように形成された第2絶縁膜と、該第2絶縁膜の上に形成された、渦巻状の第3巻線と、該第1巻線と該第2巻線の外側の部分ほど先に信号が伝送し、かつすべての信号が該第1巻線と該第2巻線を伝送するように、該第1巻線と該第2巻線を複数箇所て接続する複数の接続導体と、該第1巻線の中央部分又は該第2巻線の中央部分と、該第3巻線の中央部分を接続する中央部接続導体と、該第3巻線の内側の部分を経由せずに該第3巻線の最外周部分と電氣的に接続された出力端子と、を有するインダクタと、を備えたことを特徴とする。

【0009】

本願の発明に係る他のMMICは、基板と、該基板に形成されたトランジスタと、該基板に形成された抵抗素子と、該基板に形成されたキャパシタと、該基板に形成された、渦巻き状の第1巻線と、該第1巻線の内側の部分を経由せずに該第1巻線の最外周部分と電氣的に接続された入力端子と、該第1巻線の上に該第1巻線を覆うように形成された第1絶縁膜と、該第1絶縁膜の上に形成された第2巻線と、該第2巻線の上に該第2巻線を覆うように形成された第2絶縁膜と、該第2絶縁膜の上に形成された第3巻線と、該第1巻線の中央部分と、該第2巻線の中央部分又は該第3巻線の中央部分を接続する中央部接続導体と、該第2巻線と該第3巻線の内側の部分ほど先に信号が伝送し、かつすべての信号が該第2巻線と該第3巻線を伝送するように、該第2巻線と該第3巻線を複数箇所て接続する複数の接続導体と、該第3巻線の内側の部分を経由せずに該第3巻線の最外周部分と電氣的に接続された出力端子と、を有するインダクタと、を備えたことを特徴とする。

【発明の効果】

【0010】

本発明によれば、最上層の巻線の内側の部分に信号を入力できるように、最上層の下の層の巻線の接続を調整するので、簡単な構成で端子との接続が可能なインダクタと、そのインダクタを用いたMMICを提供できる。

【図面の簡単な説明】

【0011】

10

20

30

40

50

- 【図 1】実施の形態 1 に係るインダクタの斜視図である。
 【図 2】図 1 の I I - I I 破線における断面図である。
 【図 3】周波数特性を示す図である。
 【図 4】実施の形態 2 に係るインダクタの第 1 巻線の平面図である。
 【図 5】実施の形態 2 に係るインダクタの第 2 巻線の平面図である。
 【図 6】実施の形態 2 に係るインダクタの第 3 巻線の平面図である。
 【図 7】第 1 ~ 第 3 巻線を重ねて表示した平面図である。
 【図 8】図 7 の V I I I - V I I I 破線における断面図である。
 【図 9】実施の形態 2 に係るインダクタの平面図である。
 【図 10】実施の形態 3 に係るインダクタの斜視図である。
 【図 11】実施の形態 4 に係るインダクタの斜視図である。
 【図 12】実施の形態 5 に係るインダクタの斜視図である。
 【図 13】実施の形態 6 に係るインダクタの断面図である。
 【図 14】周波数特性を示す図である。
 【図 15】実施の形態 7 に係るインダクタの断面図である。
 【図 16】周波数特性を示す図である。

10

【発明を実施するための形態】

【0012】

本発明の実施の形態に係るインダクタについて図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

20

【0013】

実施の形態 1 .

図 1 は、本発明の実施の形態 1 に係るインダクタ 10 の斜視図である。インダクタ 10 は入力端子 12 から出力端子 14 へ信号を伝送するスパイラルインダクタを構成している。

【0014】

インダクタ 10 は同心円状の第 1 巻線 16 を備えている。第 1 巻線 16 は配線 16 a、16 b を備えている。第 1 巻線 16 の最外周部分と入力端子 12 は電氣的に接続されている。第 1 巻線 16 の上層には渦巻状の第 2 巻線 18 が形成されている。第 2 巻線 18 は配線 18 a、18 b を備えている。第 2 巻線 18 の上層には渦巻状の第 3 巻線 20 が形成されている。第 3 巻線 20 は配線 20 a、20 b を備えている。第 3 巻線 20 の最外周部分と出力端子 14 は電氣的に接続されている。

30

【0015】

第 1 巻線 16 と第 2 巻線 18 の接続について説明する。第 1 巻線 16 と第 2 巻線 18 は、第 1 巻線 16 と第 2 巻線 18 の外側の部分ほど先に信号が伝送するように接続されている。具体的には、接続導体 22 により、第 1 巻線 16 の外側の部分である配線 16 b と第 2 巻線 18 の外側の部分である配線 18 b が接続されている。そして、接続導体 24 により、第 1 巻線 16 の内側の部分である配線 16 a と第 2 巻線 18 の内側の部分である配線 18 a が接続されている。

【0016】

第 3 巻線 20 と第 1 巻線 16 の接続について説明する。第 1 巻線 16 の中央部分（配線 16 a）と第 3 巻線 20 の中央部分（配線 20 a）は中央部接続導体 26 により接続されている。

40

【0017】

インダクタ 10 の信号の流れを説明する。入力端子 12 から入力した信号は、まず配線 16 b を伝送し接続導体 22 を経由して配線 18 b を伝送する。つまり、第 1 巻線 16 と第 2 巻線 18 の外側の部分を伝送する。次に、配線 18 a を伝送し接続導体 24 を経由して配線 16 a を伝送する。つまり、第 1 巻線 16 と第 2 巻線 18 の内側の部分を伝送する。その後信号は、中央部接続導体 26 を経由して第 3 巻線 20 の内側の部分から外側の部分へ伝送し、出力端子 14 に出力される。

50

【0018】

図2は、図1のII-II破線における断面図である。図2は、第1～第3巻線の相対位置、第1巻線16と第2巻線18の間の構成、及び第2巻線18と第3巻線20の間の構成を示す図である。第1巻線16は半導体基板30の上に形成されている。半導体基板30の材料は、特に限定されないが、例えばGaAs、Si、SiGe、SiC、又はGaNである。第1巻線16の上には第1巻線16を覆うように第1絶縁膜32が形成されている。第1絶縁膜32は、第1巻線16に耐湿性を付与するための絶縁膜32aと、誘電体膜32bを備えている。絶縁膜32aは例えばSiNで形成する。誘電体膜32bは例えばポリイミドで形成する。

【0019】

第1絶縁膜32の上には第2巻線18が形成されている。第2巻線18の上には第2巻線18を覆うように第2絶縁膜34が形成されている。第2絶縁膜34は、第2巻線18に耐湿性を付与するための絶縁膜34aと、誘電体膜34bを備えている。絶縁膜34aは例えばSiNで形成する。誘電体膜34bは例えばポリイミドで形成する。

【0020】

第2絶縁膜34の上に第3巻線20が形成されている。図2から分かるように、第2巻線18は第1巻線16の直上を避けて形成されている。また、第3巻線20は第1巻線16の直上に形成されている。なお、前述の接続導体22、24は第1絶縁膜32を開口したコンタクトホールに形成され、中央部接続導体26は第1絶縁膜32と第2絶縁膜34を開口したコンタクトホールに形成される。

【0021】

本発明の実施の形態1に係るインダクタ10によれば、第1巻線16と第2巻線18は、接続導体22、24により、第1巻線16と第2巻線18の外側の部分ほど先に信号が伝送するように接続されている。そのため、第1巻線16の中央部分(配線16a)と第3巻線20の中央部分(配線20a)を中央部接続導体26で接続して第3巻線20の内側の部分から外側の部分に信号を伝送することができる。これにより、第1巻線16の最外周部分に入力端子12を接続し第3巻線20の最外周部分に出力端子14を接続することができる。つまり、エアーブリッジなどの複雑な構成を必要としない簡単な構成でインダクタ10と端子を接続できる。

【0022】

第2巻線18は第1巻線16の直上を避けて形成され、第3巻線20は第1巻線16の直上に形成されている。つまり、第1巻線16と第2巻線18が平面視で重ならず、第2巻線18と第3巻線20が平面視で重ならない。これにより、第1巻線16と第2巻線18間、及び第2巻線18と第3巻線20間の結合容量の増加を防ぐことができる。

【0023】

ここで、2つの層に巻線を形成した、インダクタ10と同じ巻数を有するインダクタを比較例とする。図3は、インダクタ10と比較例のインダクタの周波数特性を示す図である。インダクタ10と比較例のインダクタのカットオフ周波数はほぼ等しい。よって、新規な構造を有するインダクタ10は、2つの層に巻線を形成した従来構造の比較例のインダクタとほぼ同等の周波数特性を有している。

【0024】

本発明の実施の形態1では、第1巻線16の中央部分と第3巻線20の中央部分を中央部接続導体26で接続したが、第2巻線18の中央部分と第3巻線20の中央部分を中央部接続導体で接続してもよい。

【0025】

第1巻線16と第2巻線18を接続する接続導体の数は2つに限定されない。第1巻線16と第2巻線18の外側の部分ほど先に信号が伝送するように第1巻線16と第2巻線18を複数箇所接続する複数の接続導体を備える限り、接続導体の数は特に限定されない。

【0026】

本発明の実施の形態 1 では、第 1 巻線 1 6 を同心円状に形成し、第 2 巻線 1 8 を渦巻状に形成した。しかし、第 1 巻線 1 6 と第 2 巻線 1 8 の外側の部分ほど先に信号が伝送すれば、第 1 巻線と第 2 巻線を同心円状に形成するか渦巻状に形成するかは特に限定されない。

【 0 0 2 7 】

MMIC とは、トランジスタ、抵抗素子、インダクタ、及びキャパシタを同一基板に形成したものである。抵抗素子、インダクタ、及びキャパシタなどの受動素子で整合回路を形成することが多い。このような MMIC においては、大面積を占めるスパイラルインダクタが MMIC の小型化を阻害していたが、本発明の実施の形態 1 に係るインダクタ 1 0 を採用することで MMIC を小型化できる。そのため、インダクタ 1 0 は MMIC に搭載

10

【 0 0 2 8 】

実施の形態 2 .

本発明の実施の形態 2 に係るインダクタは、第 1 巻線と第 2 巻線の外側の部分ほど先に信号が伝送する点は実施の形態 1 のインダクタ 1 0 と同様であるが、インダクタ 1 0 よりも各巻線の巻数を増加させたものである。図 4 は、本発明の実施の形態 2 に係るインダクタの第 1 巻線 5 0 の平面図である。同心円状に形成された第 1 巻線 5 0 は、最外周部分としての配線 5 1 を備えている。配線 5 1 の一端は入力端子 1 2 に接続され、他端は接続部 5 1 a である。

20

【 0 0 2 9 】

配線 5 1 の内側には、一端が接続部 5 2 a で他端が接続部 5 2 b である配線 5 2 が形成されている。配線 5 2 の内側には、一端が接続部 5 3 a で他端が接続部 5 3 b である配線 5 3 が形成されている。配線 5 3 の内側には、一端が接続部 5 4 a で他端が接続部 5 4 b である配線 5 4 が形成されている。配線 5 4 の内側には、一端が接続部 5 5 a で他端が接続部 5 5 b である配線 5 5 が形成されている。

【 0 0 3 0 】

図 5 は、本発明の実施の形態 2 に係るインダクタの第 2 巻線 6 0 の平面図である。同心円状に形成された第 2 巻線 6 0 は、最外周部分として配線 6 1 を備えている。配線 6 1 の一端は接続部 6 1 a であり、他端は接続部 6 1 b である。配線 6 1 の内側には、一端が接

30

続部 6 2 a で他端が接続部 6 2 b である配線 6 2 が形成されている。配線 6 2 の内側には、一端が接続部 6 3 a で他端が接続部 6 3 b である配線 6 3 が形成されている。配線 6 3 の内側には、一端が接続部 6 4 a で他端が接続部 6 4 b である配線 6 4 が形成されている。

【 0 0 3 1 】

図 6 は、本発明の実施の形態 2 に係るインダクタの第 3 巻線 7 0 の平面図である。渦巻き状に形成された第 3 巻線 7 0 は、一端が第 3 巻線 7 0 の中央部に形成された接続部 7 2 a であり、他端（最外周部分）が出力端子 1 4 に接続された配線 7 2 を備えている。

【 0 0 3 2 】

第 1 巻線 5 0 と第 2 巻線 6 0 は、第 1 巻線 5 0 と第 2 巻線 6 0 の外側の部分ほど先に信号が伝送するように接続されている。つまり、第 1 巻線 5 0 の接続部 5 1 a、5 2 a、5 2 b、5 3 a、5 3 b、5 4 a、5 4 b、5 5 a は、それぞれ接続導体により、第 2 巻線の 6 1 a、6 1 b、6 2 a、6 2 b、6 3 a、6 3 b、6 4 a、6 4 b に接続されている。そして、第 1 巻線 5 0 の中央部分（接続部 5 5 b）は、接続部 6 5 を介して第 3 巻線 7 0 の中央部分（接続部 7 2 a）に中央部接続導体で接続されている。

40

【 0 0 3 3 】

実施の形態 2 に係るインダクタの信号の流れについて説明する。入力端子 1 2 から入力した信号は、まず配線 5 1 を伝送し、接続部 5 1 a と接続部 6 1 a を経由して配線 6 1 を伝送する。その後、信号は、接続部 6 1 b と接続部 5 2 a を経由して配線 5 2 を伝送する。その後、信号は、接続部 5 2 b と接続部 6 2 a を経由して配線 6 2 を伝送する。その後

50

、信号は、接続部 6 2 b と接続部 5 3 a を経由して配線 5 3 を伝送する。その後、信号は、接続部 5 3 b と接続部 6 3 a を経由して配線 6 3 を伝送する。その後、信号は、接続部 6 3 b と接続部 5 4 a を経由して配線 5 4 を伝送する。その後、信号は、接続部 5 4 b と接続部 6 4 a を経由して配線 6 4 を伝送する。その後、信号は、接続部 6 4 b と接続部 5 5 a を経由して配線 5 5 を伝送し、接続部 5 5 b に至る。

【 0 0 3 4 】

その後、信号は、接続部 5 5 b から中央部接続導体により接続部 6 5 を経由して第 3 巻線 7 0 の中央部に (接続部 7 2 a) に至る。最後に、信号は、第 3 巻線 7 0 の内側の部分から外側の部分に伝送し、出力端子 1 4 に達する。

【 0 0 3 5 】

図 7 は、第 1 ~ 第 3 巻線 5 0、6 0、7 0 を重ねて表示したインダクタ 9 0 の平面図である。図 8 は、図 7 の V I I I - V I I I 破線における断面図である。図 8 に示すとおり、第 2 巻線 6 0 の配線 6 1、6 2、6 3、6 4 は第 1 巻線 5 0 の配線 5 1、5 2、5 3、5 4、5 6 の直上を避けて形成され、第 3 巻線 7 0 の配線 7 2 は配線 5 1、5 2、5 3、5 4、5 5 の直上に形成されている。

【 0 0 3 6 】

図 9 は、実施の形態 2 に係るインダクタ 9 0 の平面図である。破線は、2 つの層に巻線を形成した、インダクタ 9 0 と同じ巻数のインダクタの外形を示す。高いインダクタンスを必要とする場合にはインダクタの巻数を増加させる必要があるのでインダクタの面積が増加しやすい。従来は簡単な構成で 3 つの層に巻線を形成したインダクタを作成するのが困難であったので、巻数を増加させる場合は、2 つの層に巻線を形成せざるを得なかった。そのため、図 9 の破線に示すようにインダクタが大型化していた。

【 0 0 3 7 】

しかしながら、本発明の実施の形態 2 に係るインダクタ 9 0 は、第 1 巻線と第 2 巻線の外側の部分ほど先に信号が伝送する構成をとることで、簡単な構成で端子との接続が可能な 3 層構造のインダクタとなっている。従って、図 9 に示すとおり、小型なインダクタ 9 0 を提供することができる。

【 0 0 3 8 】

実施の形態 3 .

図 1 0 は、本発明の実施の形態 3 に係るインダクタ 1 0 0 の斜視図である。インダクタ 1 0 0 は、実施の形態 1 のインダクタ 1 0 に追加構造 1 0 2 を付加したインダクタである。第 1 巻線 1 6 の下層に、第 1 追加巻線 1 0 4 と第 2 追加巻線 1 0 6 が形成されている。

【 0 0 3 9 】

第 1 追加巻線 1 0 4 は、最外周部分で入力端子 1 2 と接続された渦巻き状の形状を有している。第 1 追加巻線 1 0 4 の上に渦巻き状の形状で第 2 追加巻線 1 0 6 が形成されている。第 1 追加巻線 1 0 4 と第 2 追加巻線 1 0 6 の間には絶縁体が形成されている。第 1 追加巻線 1 0 4 の中央部分と第 2 追加巻線 1 0 6 の中央部分は追加中央部接続導体 1 0 8 で接続されている。そして、第 1 巻線 1 6 の最外周部分と第 2 追加巻線 1 0 6 の最外周部分は追加接続導体 1 1 0 で電氣的に接続されている。

【 0 0 4 0 】

インダクタ 1 0 0 は、2 層構造の追加構造 1 0 2 と、3 層構造のインダクタ 1 0 を含むことで、全体としては 5 層構造となっている。追加接続導体 1 1 0 の一部が点線で表されているのは、この部分に任意の数の追加構造 1 0 2 を追加し得ることを示している。例えば N 個の追加構造 1 0 2 を形成した場合は、インダクタ全体としては、巻線が形成された層を 3 + 2 N 層有することになる。

【 0 0 4 1 】

なお、この点線部分には、追加構造 1 0 2 だけでなく、巻数が 1 のリング状の巻線を挿入することもできる。例えば 1 個のリング状の巻線と 1 個の追加構造 1 0 2 を形成した場合は、インダクタ全体としては、巻線が形成された層を 6 層有することになる。しかしながら、巻線が形成された層の総数が偶数であれば全ての巻線を渦巻き状に形成することがで

10

20

30

40

50

きるので、本発明の構造を採用する実益に乏しい。そのため、本発明は、巻線が形成された層の総数が、3層以上の奇数層（例えば5層、7層など）であるインダクタに適用することが好ましい。

【0042】

インダクタ100は、追加構造102の分だけインダクタ10よりもインダクタンスが大きくなっている。しかし、インダクタ100とインダクタ10の占有面積は等しい。従って、インダクタ100は大きいインダクタンスを小面積で実現する要求のあるMMIC用途に好適である。しかも、追加構造102の数を増減させることで任意のインダクタンスを設定することが可能である。

【0043】

実施の形態4.

図11は、本発明の実施の形態4に係るインダクタ150の斜視図である。インダクタ150は渦巻き状の第1巻線152を備えている。第1巻線152の最外周部分が入力端子12と電氣的に接続されている。第1巻線152は配線152a、152bを備えている。

【0044】

第1巻線152の上には同心円状の第2巻線154が形成されている。第2巻線154は配線154a、154bを備えている。第2巻線154の上には同心円状の第3巻線156が形成されている。第3巻線156は配線156a、156bを備えている。第3巻線156の最外周部分は出力端子14と電氣的に接続されている。

【0045】

実施の形態1と同様に、第1巻線152の上に第1巻線152を覆うように第1絶縁膜が形成され、第2巻線154の上に第2巻線154を覆うように第2絶縁膜が形成される。従って、第1絶縁膜の上に第2巻線154が形成され、第2絶縁膜の上に第3巻線156が形成されている。

【0046】

第1巻線152の中央部分（配線152a）と第2巻線154の中央部分（配線154a）は中央部接続導体160で接続されている。第2巻線154と第3巻線156は、複数の接続導体162、164、166で、第2巻線154と第3巻線156の内側の部分ほど先に信号が伝送するように接続されている。つまり、接続導体162により、第2巻線154の内側の部分である配線154aと、第3巻線156の内側の部分である配線156aが接続されている。接続導体164により、配線156aと第2巻線154の外側の部分である配線154bが接続されている。接続導体166により、配線154bと第3巻線156の外側の部分である配線156bが接続されている。

【0047】

入力端子12から入力した信号は、まず第1巻線152を伝送する。その後、信号は、中央部接続導体160を経由して配線154aを伝送し、接続導体162を経由して配線156aを伝送する。つまり、第2巻線154と第3巻線156の内側の部分に信号が伝送する。その後、信号は、接続導体164を経由して配線154bを伝送し、接続導体166を経由して配線156bを伝送し、出力端子14に出力される。つまり、第2巻線154と第3巻線156の外側の部分に信号が伝送する。

【0048】

第2巻線154と第3巻線156は、複数の接続導体162、164、166で、第2巻線154と第3巻線156の内側の部分ほど先に信号が伝送するように接続されている。これにより、第3巻線156の内側の部分から外側の部分に信号を伝送することができる。従って、インダクタ150は、第1巻線152の最外周部分に入力端子12を接続し第3巻線156の最外周部分に出力端子14を接続することができるので、エアーブリッジなどの複雑な構成を必要としない非常に簡単な構成である。

【0049】

インダクタ150の複数の接続導体の数又は配置を変更することで、容易にインダクタ

10

20

30

40

50

ンスを変更できる。例えば、第1巻線152を共通仕様として形成しておき、インダクタンスが異なる製品ごとに複数の接続導体を作り分けることができる。

【0050】

中央部接続導体160は、第1巻線152の中央部分と第2巻線154の中央部分を接続するのではなく、第1巻線152の中央部分と第3巻線156の中央部分(配線156a)を接続してもよい。第2巻線154と第3巻線156を複数箇所接続する複数の接続導体162、164、166は、第2巻線154と第3巻線156の内側の部分ほど先に信号が伝送するものであれば、他の構成でもよい。

【0051】

本発明の実施の形態4では、第2巻線154と第3巻線156を同心円状に形成したが、第2巻線154と第3巻線156の内側の部分ほど先に信号が伝送すれば、第2巻線154と第3巻線156を同心円状に形成するか渦巻状に形成するかは特に限定されない。

10

【0052】

実施の形態5 .

図12は、本発明の実施の形態5に係るインダクタ200の斜視図である。インダクタ200は、実施の形態4のインダクタ150に実施の形態3の追加構造102を付加したインダクタである。インダクタ200は、追加構造102の分だけインダクタ150よりもインダクタンスが大きくなっている。しかし、インダクタ150とインダクタ200の占有面積は等しい。従って、インダクタ200は大きいインダクタンスを小面積で実現する要求のあるMMIC用途に好適である。しかも、追加構造102の数を増減させることで任意のインダクタンスを設定することが可能である。

20

【0053】

実施の形態6 .

本発明の実施の形態6に係るインダクタは、実施の形態2に係るインダクタ90の第2巻線の位置を変更したインダクタに関する。図13は、本発明の実施の形態6に係るインダクタ250の断面図である。配線61Aは、配線51の直上かつ配線72の直下にある。配線62Aは、配線52の直上かつ配線72の直下にある。つまり、第2巻線の一部(配線61A、62A)が第1巻線の直上かつ第3巻線の直下にある。なお、第2巻線の一部(配線61A、62A)は、第1巻線と平行に伸びる部分である。従って、配線61A、62Aと、配線51、52は単に交差するのではなく、一定の距離だけ平行に伸びる。

30

【0054】

インダクタ250は上記のとおり構成されているので、実施の形態2のインダクタ90に比べると、配線間距離に近い部分を有する。よって、巻線間の結合容量を増加させることができる。図14は、実施の形態6のインダクタ250と実施の形態2のインダクタ90の周波数特性を示す図である。インダクタ250のカットオフ周波数は、インダクタ90のカットオフ周波数に比べて低周波数側へシフトしている。

【0055】

インダクタ250のように、第2巻線の一部を他の第2巻線の部分に比べて、第1巻線及び第3巻線に近づけることで、インダクタ250の周波数特性を変えることができる。例えば、インダクタ250を増幅器等の整合回路又はフィルタ回路としてMMIC上に搭載した場合を考える。この場合、トランジスタの製造ばらつきにより特性変動が生じ得るが、この特性変動が起こらないように配線間距離を修正することが可能である。配線間距離の修正は、インダクタの巻数を変えるよりも容易にできる。

40

【0056】

インダクタ250では、配線間距離を近くする配線として配線61A、62Aを採用したが、別の配線を用いて配線間距離の近い部分を設けても良い。なお、第2巻線の配線を第1巻線の直上かつ第3巻線の直下に設けると、第1巻線に対する結合容量と第3巻線に対する結合容量を同時にシフトすることができるので効率的である。

【0057】

実施の形態7 .

50

本発明の実施の形態 7 に係るインダクタは、実施の形態 2 に係るインダクタ 90 の第 2 巻線と第 3 巻線の位置を変更したインダクタンスに関する。図 15 は、本発明の実施の形態 7 に係るインダクタ 300 の断面図である。配線 61B は、絶縁膜 32a だけを介して配線 51 に接している。配線 61B は、誘電体膜 32b の一部を開口し当該開口を埋めることで形成されている。配線 62A、63、64 は、絶縁膜 32a と誘電体膜 32b を介して第 1 巻線と接している。従って、第 1 巻線と第 2 巻線の垂直距離（最短距離）は場所によって異なる。

【0058】

第 3 巻線の配線 72A は、絶縁膜 34a だけを介して配線 62A に接している。配線 72A は、誘電体膜 34b の一部を開口し当該開口を埋めることで形成されている。配線 72 の配線 72A 以外の部分は、絶縁膜 34a と誘電体膜 34b を介して第 2 巻線と接している。従って、第 2 巻線と第 3 巻線の垂直距離（最短距離）は場所によって異なる。

10

【0059】

このように、配線 61B と配線 51 が絶縁膜 32a だけを介して接しているので、第 1 巻線と第 2 巻線の結合容量を増加させることができる。また、配線 72A と配線 62A が絶縁膜 34a だけを介して接しているので、第 2 巻線と第 3 巻線の結合容量を増加させることができる。図 16 は、実施の形態 7 に係るインダクタ 300 と、実施の形態 6 のインダクタ 250 と、実施の形態 2 のインダクタ 90 の周波数特性を示す図である。インダクタ 300 によれば、インダクタ 250 及びインダクタ 90 よりもカットオフ周波数を低周波数側へシフトすることができる。

20

【0060】

なお、実現したい周波数特性によっては、配線 61B と配線 72A のいずれか一方を採用してもよい。ここまでで説明した各実施の形態に係るインダクタと MMIC の特徴は、適宜に組み合わせてもよい。

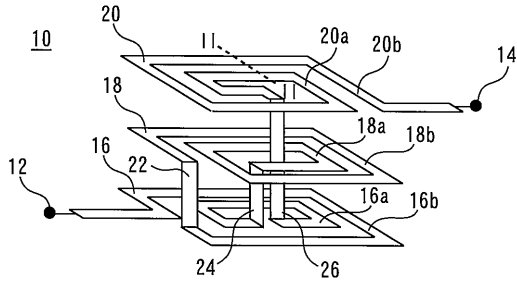
【符号の説明】

【0061】

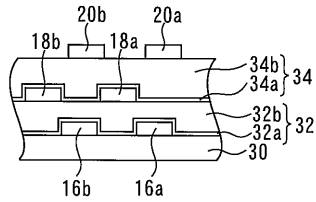
10 インダクタ、 12 入力端子、 14 出力端子、 16 第 1 巻線、 16a, 16b 配線、 18 第 2 巻線、 18a, 18b 配線、 20 第 3 巻線、 20a, 20b 配線、 22, 24 接続導体、 26 中央部接続導体、 30 半導体基板、 32 第 1 絶縁膜、 34 第 2 絶縁膜

30

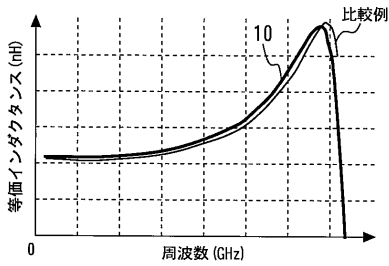
【図1】



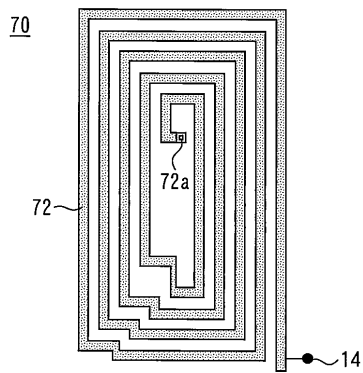
【図2】



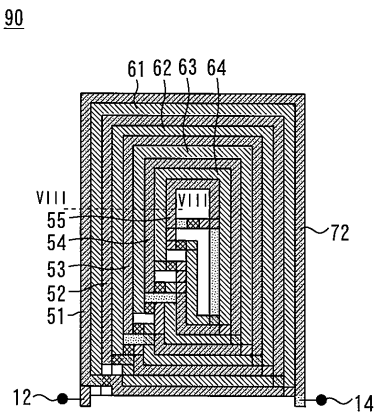
【図3】



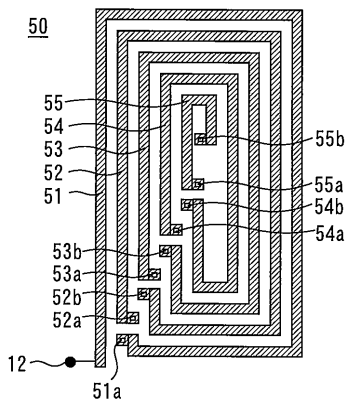
【図6】



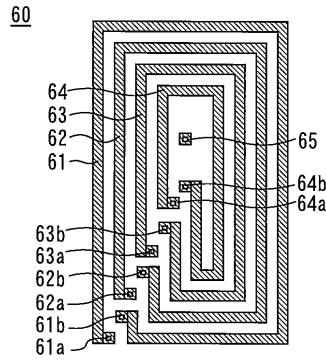
【図7】



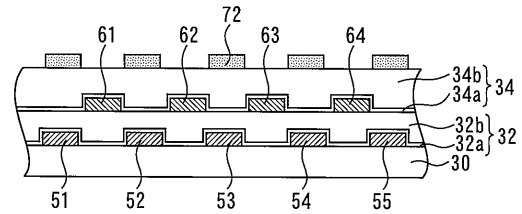
【図4】



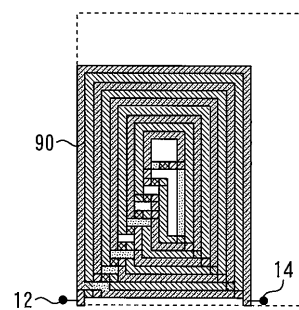
【図5】



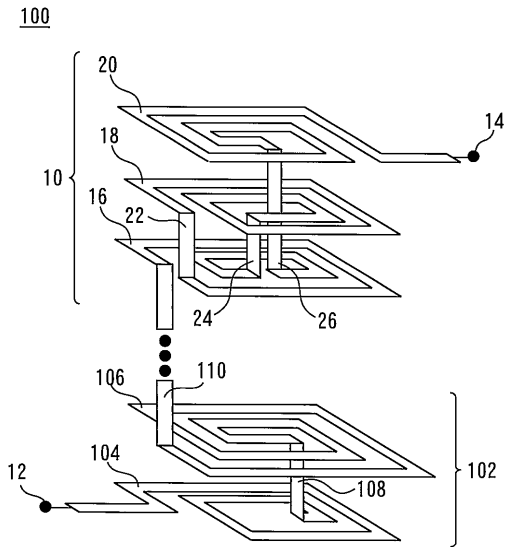
【図8】



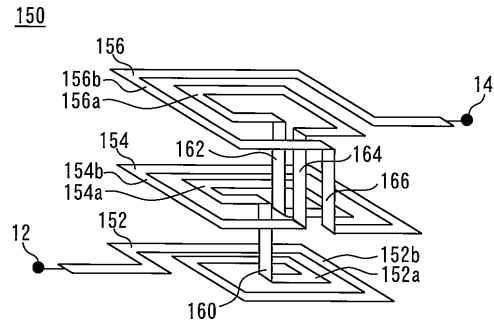
【図9】



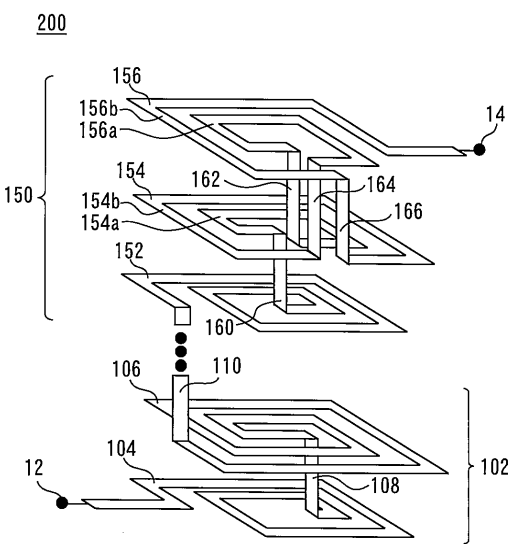
【図10】



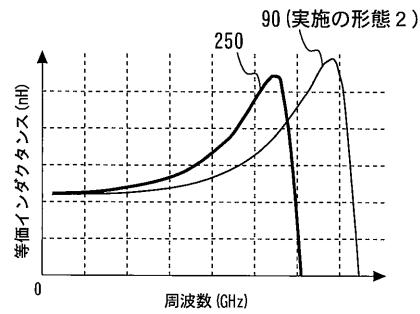
【図11】



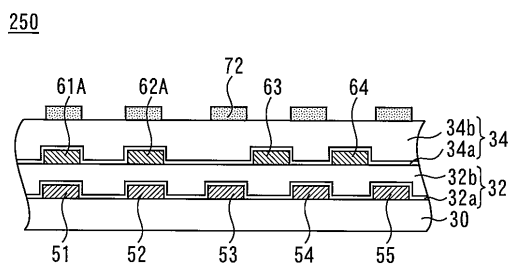
【図12】



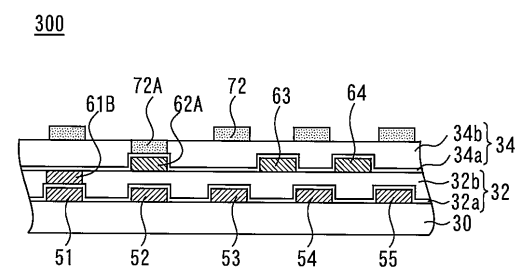
【図14】



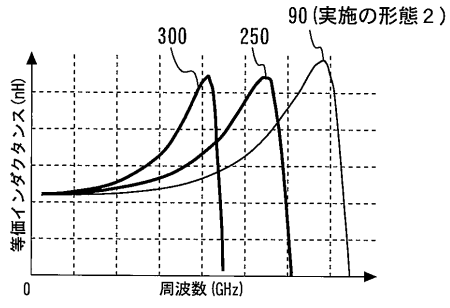
【図13】



【図15】



【図 16】



フロントページの続き

(56)参考文献 特開2001-267512(JP,A)
特開2014-096426(JP,A)
米国特許第05610433(US,A)
特開2008-198863(JP,A)
特開2010-122012(JP,A)
実開昭55-040577(JP,U)
特開2002-237576(JP,A)
特開2012-084586(JP,A)
国際公開第2008/090995(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H01L 21/822
H01F 17/00
H01L 27/04