



(12)发明专利

(10)授权公告号 CN 106463502 B

(45)授权公告日 2019.12.20

(21)申请号 201580025203.9

(72)发明人 N·莫江德 S·S·宋 Z·王

(22)申请日 2015.04.20

C·F·耶普

(65)同一申请的已公布的文献号

(74)专利代理机构 上海专利商标事务所有限公司 31100

申请公布号 CN 106463502 A

代理人 唐杰敏

(43)申请公布日 2017.02.22

(51)Int.CI.

(30)优先权数据

H01L 27/02(2006.01)

14/281,710 2014.05.19 US

H01L 27/11(2006.01)

(85)PCT国际申请进入国家阶段日

(56)对比文件

2016.11.14

US 2009189227 A1, 2009.07.30,

(86)PCT国际申请的申请数据

CN 103681471 A, 2014.03.26,

PCT/US2015/026588 2015.04.20

CN 103377685 A, 2013.10.30,

(87)PCT国际申请的公布数据

CN 102714205 A, 2012.10.03,

W02015/179050 EN 2015.11.26

CN 1527388 A, 2004.09.08,

(73)专利权人 高通股份有限公司

审查员 吴朦朦

地址 美国加利福尼亚州

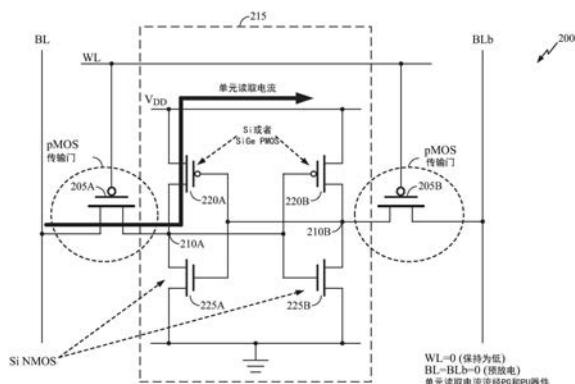
权利要求书2页 说明书10页 附图8页

(54)发明名称

具有高级金属图案化的高密度静态随机存取存储器阵列

(57)摘要

提供了涉及具有高级金属图案化的高密度静态随机存取存储器(SRAM)阵列的方法和装备。在一示例中,提供了一种用于制造SRAM的方法。该方法包括使用自对准双图案化(SADP)技术来在第一层中形成取向在第一方向上的多个基本上平行的第一金属线。该方法还包括使用切割掩模来在基本上垂直于第一方向的第二方向上蚀刻基本上平行的第一金属线,以将基本上平行的第一金属线分成具有在第一方向上对准的第一相应侧面和在第二方向上对准的第二相应侧面的多个岛。该方法还包括在第二层中形成取向在第一方向上的多个第二金属线。



1. 一种用于制造静态随机存取存储器的方法,包括:

使用自对准双图案化技术来在第一层中形成取向在第一方向上的多个基本上平行的第一金属线;

使用切割掩模来在基本上垂直于所述第一方向的第二方向上蚀刻所述基本上平行的第一金属线,以将所述基本上平行的第一金属线分成具有在所述第一方向上基本上对准的第一相应侧面和在所述第二方向上基本上对准的第二相应侧面的多个岛,其中所述多个岛中的至少一个岛被配置成位线;

在第二层中形成取向在所述第一方向上的多个第二金属线;以及

形成包括耦合至所述多个第二金属线中的第二金属线的栅极和耦合至所述多个岛中的岛的漏极的硅锗p型金属氧化物硅传输门晶体管。

2. 如权利要求1所述的方法,其特征在于,所述多个岛中的岛被配置成正电源导体、以及负电源导体中的一者。

3. 如权利要求1所述的方法,其特征在于,所述多个第二金属线中的第二金属线被配置成字线。

4. 如权利要求1所述的方法,其特征在于,所述方法进一步包括将所述静态随机存取存储器集成到移动设备、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理、位置固定的数据单元、以及计算机中的至少一者中。

5. 一种装备,包括:

静态随机存取存储器,所述静态随机存取存储器包括:

多个金属岛,所述多个金属岛形成在基板上并且除了每个配置成供电电压岛的岛之外均具有在第一方向上基本上对准的第一相应侧面和在第二方向上基本上对准的第二相应侧面,其中所述多个岛中的至少一个岛被配置成位线;

在第二层中并且取向在所述第一方向上的多个金属线;以及

包括耦合至多个金属线中的金属线的栅极和耦合至所述多个金属岛中的岛的漏极的硅锗p型金属氧化物硅传输门晶体管。

6. 如权利要求5所述的装备,其特征在于,所述装备的至少一部分集成在半导体管芯上。

7. 如权利要求5所述的装备,其特征在于,所述装备进一步包括与所述静态随机存取存储器集成的基站和移动设备中的至少一者。

8. 如权利要求5所述的装备,其特征在于,所述装备进一步包括所述静态随机存取存储器是其构成部分的移动设备、基站、终端、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理、位置固定的数据单元、以及计算机中的至少一者。

9. 一种非瞬态计算机可读介质,包括:

在其上存储的光刻设备可执行指令,所述指令被配置成使得光刻设备执行包括以下步骤的方法:

用自对准双图案化技术来在第一层中形成取向在第一方向上的多个基本上平行的第一金属线;

使用切割掩模来在基本上垂直于所述第一方向的第二方向上蚀刻所述基本上平行的第一金属线,以将所述基本上平行的第一金属线分成具有在所述第一方向上基本上对准的

第一相应侧面和在所述第二方向上基本上对准的第二相应侧面的多个岛,其中所述多个岛中的至少一个岛被配置成位线;

在第二层中形成取向在所述第一方向上的多个第二金属线;以及
形成包括耦合至所述多个第二金属线中的第二金属线的栅极和耦合至所述多个岛中的岛的漏极的硅锗p型金属氧化物硅传输门晶体管。

10. 如权利要求9所述的非瞬态计算机可读介质,其特征在于,所述方法进一步包括将所述多个岛中的岛配置成所述位线、正电源导体、以及负电源导体中的一者。

11. 如权利要求9所述的非瞬态计算机可读介质,其特征在于,所述方法进一步包括将所述多个岛中的岛配置成字线。

具有高级金属图案化的高密度静态随机存取存储器阵列

[0001] 公开领域

[0002] 本公开一般涉及电子设备，并且更为具体但不排他性地，涉及具有高级金属图案化的高密度静态随机存取存储器阵列的方法和装备。

[0003] 背景

[0004] 随机存取存储器 (RAM) 是现代数字架构的无处不在的组件。RAM可以是自立设备，或者可被集成到使用RAM的设备中，诸如微处理器、微控制器、专用集成电路 (ASIC)、片上系统 (SoC)、或其他类似设备。RAM可以是易失性或非易失性的。易失性RAM在功率被移除时丢失其存储的信息。非易失性RAM即使在功率被移除时也能维持存储器内容。一种类型的易失性RAM是静态随机存取存储器 (SRAM)，其通常使用双稳态锁存电路作为存储器位单元。

[0005] 现代市场力量影响SRAM的设计和生产，并且由此存在对于减小新的SRAM设计的物理大小的需求。为了在14nm的特征大小以及低于14nm的特征大小的情况下，通过使用CMOS技术来继续加倍SRAM电路的密度(根据摩尔定律)，SRAM布局需要被优化以允许更高的密度、更高的产出、以及更低的生产成本。研究者正面临着在位单元和存储器阵列两个级别都提出成本有效的SRAM布局优化。

[0006] 常规六晶体管 (6T) SRAM设计(诸如图1的具有第一金属层中的字线 (WL) 以及第二金属层中的位线 (BL) 的6T SRAM设计100)具有交错并且未对准的金属岛。在电路特征大小为22nm时，图1中所描绘的结构必须使用被称为光刻-蚀刻-光刻-蚀刻(还被称为LELE)的制造技术来分开地且个别地制造。然而，为了将特征大小缩小为小于22nm，需要具有增大的掩模数量的三重图案化(即LELELE)，以分开地且个别地制造交错且未对准的金属岛。增加的掩模数目增大制造成本、降低制造速度、增加掩模数量、并且减小制造产出。

[0007] 相应地，业界长期以来存在对在常规方法和装备有所改善的方法和装备的需要，包括改善的方法和由此所提供的装备。

[0008] 概述

[0009] 本概述提供本教义某些方面的基本理解。本概述并非详细穷尽性的，且既不意图标识所有关键特征，也不意图限制权利要求的范围。

[0010] 公开了用于制造静态随机存取存储器 (SRAM) 的示例性方法和装备。该示例性方法包括使用自对准双图案化技术来在第一层中形成取向在第一方向上的多个基本上平行的第一金属线。该方法还包括使用切割掩模来在基本上垂直于第一方向的第二方向中蚀刻基本上平行的第一金属线，以将基本上平行的第一金属线分成具有在第一方向上基本上对准的第一相应侧面和在第二方向上基本上对准的第二相应侧面的多个岛。多个岛中的岛能被配置成位线、正电源导体、以及负电源导体中的一者。该方法还包括在第二层中形成取向在第一方向上的多个第二金属线，以及形成硅锗p型金属氧化物硅 (PMOS) 传输门晶体管，该传输门晶体管包括耦合至多个第二金属线中的第二金属线的栅极以及耦合至多个岛中的岛的漏极。多个第二金属线中的第二金属线能被配置成字线。SRAM能被集成到移动设备、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理、位置固定的数据单元、以及计算机中的至少一者中。

[0011] 在进一步示例中,提供了包括存储于其上的光刻设备可执行指令的非瞬态计算机可读介质,这些指令被配置成使光刻设备执行前述方法的至少一部分。

[0012] 在另一示例中,提供了一种装备。该装备包括:包括多个金属岛的SRAM,这些金属岛在基板上形成并且除了每第三个岛之外均具有在第一方向上基本上对准的第一相应侧面以及在第二方向上基本上对准的第二相应侧面。SRAM还包括在第二层中并且取向在第一方向上的多个金属线,以及包括耦合至多个第二金属线中的金属线的栅极和耦合至多个金属岛中的岛的漏极的硅锗PMOS传输门晶体管。该装备的至少一部分可被集成到半导体管芯上。该装备可包括与SRAM集成的基站和移动设备中的至少一者。该装备还可包括SRAM是其构成部分的移动设备、基站、终端、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理、位置固定的数据单元、以及计算机中的至少一者。

[0013] 还公开了制造SRAM的示例性方法。该方法包括用于使用自对准双图案化技术来在第一层中形成取向在第一方向上的多个基本上平行的第一金属线的步骤,以及用于使用切割掩模来在基本上垂直于第一方向的第二方向上蚀刻基本上平行的第一金属线,以将基本上平行的第一金属线分成具有在第一方向上基本上对准的第一相应侧面以及在第二方向上基本上对准的第二相应侧面的多个岛的步骤。多个岛中的岛能被配置成位线、正电源导体、以及负电源导体中的一者。该方法还包括用于在第二层中形成取向在第一方向上的多个第二金属线的步骤,以及用于形成包括耦合至多个第二金属线中的第二金属线的栅极和耦合至多个岛中的岛的漏极的硅锗PMOS传输门晶体管的步骤。多个第二金属线中的第二金属线能被配置成字线。该方法还可包括用于将SRAM集成到移动设备、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理、位置固定的数据单元、以及计算机中的至少一者中的步骤。

[0014] 还公开了一种用于读取六晶体管静态只读存储器位单元的方法。该方法包括将位线预放电并且将字线保持为逻辑低以导通高沟道迁移率的硅锗PMOS传输门晶体管,由此使得读取电流从位线、经过传输门晶体管以及(四晶体管双稳态锁存电路中的)PMOS上拉晶体管流到电源。

[0015] 前述内容宽泛地勾勒出本教导的一些特征和技术优点以使详细描述和附图可以被更好地理解。在详细描述中还描述了附加的特征和优点。本构思和所公开的实施例可容易地被用作改动或设计用于实施与本教导相同的目的的其他结构的基础。此类等同构造并不脱离权利要求中所阐述的本教导的技术。作为这些教导的特性的发明性特征、连同进一步的目标和优点从详细说明和附图中被更好地理解。每一附图仅出于解说和描述目的来提供,且并不限定本教导。

[0016] 附图简述

[0017] 给出了附图以描述本教导的示例,并且附图并不作为限定。

[0018] 图1描绘了示例性的常规六晶体管静态随机存取存储器设计。

[0019] 图2描绘了示例性高性能位单元的示意图。

[0020] 图3描绘了用于制造具有高级金属图案化的高密度静态随机存取存储器位单元的示例性方法。

[0021] 图4描绘了关于金属的一层字线的制造的示例性细节。

[0022] 图5也描绘了用于制造具有高级金属图案化的高密度静态随机存取存储器位单元

的示例性方法。

[0023] 图6描绘了示例性通信系统。

[0024] 图7描绘了示例性接入点。

[0025] 图8描绘了示例性无线设备的功能框图。

[0026] 根据惯例,附图中所描绘的特征可能并非按比例绘制。相应地,出于清晰起见,所描绘的特征的尺寸可能被任意放大或缩小。根据惯例,为了清楚起见,某些附图被简化。因此,附图可能未绘制特定装备或方法的所有组件。此外,类似附图标记贯穿说明书和附图标示类似特征。

[0027] 详细描述

[0028] 引言

[0029] 提供了涉及具有高级金属图案化的高密度静态随机存取存储器(SRAM)阵列的方法和装备。例如,提供了包括垂直的第一金属层和单个水平的第一金属层的新SRAM阵列布局,该垂直的第一金属层和单个水平的第一金属层被切割以实现更好的工艺余量、降低的成本和简化的存储器外围设计解决方案。所提议的SRAM设计允许一个方向(垂直)对称的第一金属层图案化,由此减少掩模的有效数目。

[0030] 在一示例中,提供了一种用于制造SRAM的方法。该方法包括使用自对准双图案化(SADP)技术来在第一层中形成取向在第一方向上的多个基本上平行的第一金属线。该方法还包括使用切割掩模来在基本上垂直于第一方向的第二方向上蚀刻基本上平行的第一金属线,以将基本上平行的第一金属线分成具有在第一方向上对准的第一相应侧面和在第二方向上对准的第二相应侧面的多个岛。该方法还包括在第二层中形成取向在第一方向上的多个第二金属线。多个岛中的岛可被配置成位线、正电源导体、以及负电源导体中的一者。多个第二金属线中的第二金属线能被配置成字线(WL)。WL和多个岛在第一金属层中,但是可以按特定的次序集来顺序地图案化。

[0031] 本文中公开的示例性装备和方法有利地解决了长期以来的工业需求,以及其他先前未标识出的需求,并且缓解了常规方法和装备的不足。例如,由本文公开的装备和方法所提供的优点包括胜过常规技术的在制造成本、制造速度、掩模数量、电路密度、以及制造产出方面的改进。所提供的装备也是可缩放的。

[0032] 在本申请的文本和附图中公开了示例性实施例。可以设计替换实施例而不会脱离本发明的范围。另外,当前教导的常规元素可能不被详细描述、或者可能被省去以免湮没当前教导的诸方面。

[0033] 如本文中所使用的,术语“示例性”意指“用作示例、实例或解说”。描述为“示例性”的任何实施例不必被解释为优于或胜过其他实施例。同样,术语“本发明的实施例”并不要求本发明的所有实施例都包括所讨论的特征、优点、或工作模式。术语“在一个示例中”、“示例”、“在一个特征中”和/或“特征”在本说明书中的使用并非必然引述相同特征和/或示例。此外,特定特征和/或结构可与一个或多个其他特征和/或结构组合。并且,由此描述的装备的至少一部分可被配置成执行由此描述的方法的至少一部分。

[0034] 应该注意,术语“连接”、“耦合”或其任何变体意指在元件之间的直接或间接的任何连接或耦合,且可涵盖两个元件之间中间元件的存在,这两个元件经由该中间元件被“连接”或“耦合”在一起。元件之间的耦合和/或连接可为物理的、逻辑的、或其组合。如本文所

采用的，元件可例如通过使用一条或多条导线、电缆、和/或印刷电气连接以及通过使用电磁能量被“连接”或“耦合”在一起。电磁能量可具有在射频区域、微波区域和/或光学(可见和不可见两者)区域中的波长。这些是若干非限定和非穷尽性示例。

[0035] 应该理解，术语“信号”可包括任何信号，诸如数据信号、音频信号、视频信号、多媒体信号、模拟信号、和/或数字信号。信息和信号能使用各种各样的不同技艺和技术中的任一种来表示。例如，本说明书中描述的数据、指令、过程步骤、命令、信息、信号、位、和/或码元可由电压、电流、电磁波、磁场和/或磁粒子、光场和/或光粒子、和其任何组合来表示。

[0036] 本文中使用诸如“第一”、“第二”等之类的指定对元素的任何引述并不限定那些元素的数量和/或次序。确切而言，这些指定被用作区别两个或更多个元素和/或者元素实例的便捷方法。因此，对第一元素和第二元素的引述并不意味着仅能采用两个元素，或者第一元素必须必然地位于第二元素之前。同样，除非另外声明，否则元素集合可包括一个或多个元素。另外，在说明书或权利要求中使用的“A、B、或C中的至少一者”形式的术语可被解读为“A或B或C或这些元素的任何组合。”

[0037] 本文所使用的术语仅出于描述特定实施例的目的，而并不旨在限定。如本文所使用的，单数形式的“一”、“某”和“该”旨在也包括复数形式，除非上下文另有明确指示。并且，术语“由…组成”、“具有”、“包含”和“包括”在本文中使用时，指明所陈述的特征、整数、步骤、操作、元素、和/或组件的存在，但并不排除一个或多个其他特征、整数、步骤、操作、元素、组件和/或其群组的存在和/或添加。

[0038] 所提供的装备可以是具有存储器的电子设备的一部分和/或耦合至该具有存储器的电子设备，该电子设备诸如但不限于：移动设备、移动电话、无线设备、个人数据助理(PDA)、手持式计算机、便携式计算机、GPS接收机、导航设备、相机、音频播放器、摄录像机、游戏控制台、手表、钟表、计算器、电视机、平板显示器、计算机监视器、汽车显示器(例如，里程表显示器等)、驾驶座舱控件、驾驶座舱显示器、耦合至相机的显示器(例如，车辆中的后视和/或侧视相机)、电子相框、电子告示牌、电子标记、以及投影仪中的至少一者。

[0039] 术语“移动设备”可描述但不限于移动电话、移动通信设备、寻呼机、个人数字助理、个人信息管理器、移动手持式计算机、便携型计算机、无线设备、无线调制解调器、和/或通常由个人携带并且具有通信能力(例如，无线、蜂窝、红外、短程无线电等)的其他类型的便携式电子设备。并且，术语“用户装备(UE)”、“移动终端”、“移动设备”和“无线设备”可以是可互换的。

[0040] 缩写

[0041] 提供以下常用缩写和首字母缩写的列表以帮助理解本公开，并且该列表不作为限定来提供。

[0042] 6T SRAM——六晶体管静态随机存取存储器

[0043] BL——位线

[0044] BLb——位线补

[0045] CUT——移除先前沉积的材料(例如，通过烧蚀、蚀刻等)

[0046] Ge——锗

[0047] LE——光刻，然后蚀刻

[0048] LELE——光刻，然后蚀刻，然后第二光刻，然后第二蚀刻

[0049] LELELE——光刻,跟随着蚀刻,跟随着第二光刻,跟随着第二蚀刻,跟随着第三光刻,跟随着第三蚀刻。

[0050] M0,M1——金属层号0,金属层号1,等等。

[0051] MD1——在金属层1下面的线金属层栈的两个中部中的第一个中部。

[0052] MD2——在金属层1下面的线金属层栈的两个中部中的第二个中部。

[0053] MP——多晶硅栅极的线金属触点的中部

[0054] NMOS——n型金属氧化物半导体

[0055] PD——下拉

[0056] PG——传输门

[0057] PMOS——P型金属氧化物半导体

[0058] PO——多晶硅

[0059] PU——上拉

[0060] SADP——自对准双图案化

[0061] Si——硅

[0062] SL——源线

[0063] SRAM——静态随机存取存储器

[0064] UE——用户装备

[0065] V0,V1——垂直互连接入(例如,通孔)层号

[0066] WL——字线

[0067] 附图描述

[0068] 图2描绘了示例性高性能位单元200的示意图,该位单元200是具有高级金属图案化的高密度静态随机存取存储器(SRAM)阵列的示例。位单元200包括配置成耦合至双稳态锁存电路215的相应输入210A-210B的传输门(PG)205A-205B的两个p型金属氧化物半导体(PMOS)晶体管。配置成传输门205A-205B的两个PMOS晶体管可以由具有比硅更高的沟道迁移率的材料(诸如,硅锗(SiGe))来制造。双稳态锁存电路215包括一对互补金属氧化物半导体(CMOS)反相器,该反相器由与相应的下拉(PD)n型金属氧化物半导体(NMOS)晶体管225A-225B串联耦合的上拉(PU)PMOS晶体管220A-220B构成。如图2中所描绘的,PMOS晶体管220A-220B的栅极和输出与相应的NMOS晶体管225A-225B交叉耦合。

[0069] 在操作中,在施加功率的情况下,可以将比特写入高性能位单元200,该高性能位单元200可保留该比特,并且可以从高性能位单元200读取该比特。当从高性能位单元200移除功率时,该高性能位单元200不再保留该比特。传输门205A-205B控制位线(BL,BLb)与双稳态锁存电路215之间的访问以通过双稳态锁存电路215来控制比特的写入、保留和读取。

[0070] 图2还描绘了执行示例性高性能位单元200的低功率读取操作。位线在基本上零伏下被预放电。字线(WL)被保持为低以导通传输门205A-205B并且允许电流在位线与双稳态锁存电路215之间流动(例如,访问)。作为结果,单元读取电流流经位线之一、传输门205A-205B之一、以及PU PMOS晶体管220A-220B之一到达VDD(单元读取电流流经的PU PMOS晶体管取决于双稳态锁存电路215的状态)。这将一条位线上的电压上拉至基本上VDD,同时将另一位线留在基本上处于接地电位。耦合至位线的感测放大器可被用于确定哪个位线已经被上拉——由此标识高性能位单元200是存储逻辑“0”还是逻辑“1”。

[0071] 图3描绘了用于制造具有高级金属图案化的高密度SRAM位单元(诸如示例性高性能位单元200)的示例性方法300。所描绘的位单元可以被耦合以形成具有高级金属图案化的高密度SRAM位单元阵列。

[0072] 在步骤305中,使用光刻-蚀刻-光刻-蚀刻(LELE)或自对准双图案化(SADP)技术来形成多晶硅栅极(P0)结构(例如,PG 205A-205B),并且该多晶硅栅极(P0)结构随后被切割。

[0073] SADP技术可用于形成具有特征大小的结构,该特征大小的关键尺寸比光刻装备的关键尺寸更小(例如,大约比光刻装备的关键尺寸小两倍)。该SADP技术对于制造材料的平行线特别有用。

[0074] 在一示例中,SADP技术包括形成具有比光刻装备的标准关键尺寸小两倍的特征大小的间隔体掩模。首先,在基板上沉积要由其形成结构的多晶硅材料层。随后,在这一材料层上形成间隔体掩模。

[0075] 在光刻装备的标准关键尺寸下通过使用具有模板掩模的牺牲材料的第一光刻沉积、跟随着在光刻装备的关键尺寸下通过光刻掩模的第一蚀刻来形成间隔体掩模。随后,执行第二材料的第二光刻沉积以形成间隔体掩模,跟随着执行第二蚀刻以移除第二材料的特定深度。接着执行第三蚀刻以移除牺牲材料,这留下由在第二蚀刻中未被移除的第二材料所形成的间隔体掩模。通过间隔体掩模对先前布置的多晶硅材料的第四蚀刻形成具有比光刻装备的标准关键尺寸更小的关键尺寸处的特征大小的结构。由此,间隔体掩模的每条线产生两条线。随后,可移除间隔体掩模。

[0076] 在步骤310中,使用相应的LELE技术来形成MD1和MP结构。

[0077] 在步骤315中,使用LELE或者光刻-蚀刻-光刻-蚀刻-光刻-蚀刻(LELELE)技术来形成通孔零级(V0)结构。此外,通过使用LE技术在单个方向上形成第一金属线(如最左边、中间、以及最右边的垂直线所描绘的)来形成金属一级(M1)结构,随后使用切割掩模以基本上相等的间隔来(例如,连续地)切割这些金属线。由此,在基本上垂直于第一金属线的方向的方向上切割第一金属线以将基本上平行的第一金属线分成多个岛,这些岛具有在第一金属线的方向上基本上对准的第一相应侧面以及垂直于第一金属线基本上对准的第二相应侧面。这导致多个岛中的诸个岛是对准的,而不是交错的。在切割之后,配置成字线(WL)的两条金属线与第一金属线平行地形成。附加细节参加图4。

[0078] 在步骤320中,使用LELE技术来形成通孔零级(V1)结构。此外,通过使用LELE或SADP技术在单个方向上形成第二金属线来形成金属二级(M2)结构。第二金属线被配置成VSS和BL线。

[0079] 图4描绘了示例性方法300中的关于金属一层(M1)字线(WL)的制造的示例性细节400。具体地,在一示例中,当WL宽度基本上为40nm时,在步骤315中的切割技术期间形成的VDD、BL、和/或VSS岛可以像 2760nm^2 那样大($40\text{nm} \times 69\text{nm} = 2760\text{nm}^2$)。由此,可用此设计来提供比最小允许着陆焊盘区域更大的着陆焊盘区域。而且,还可用此设计来提供最小允许着陆焊盘区域。

[0080] 图5还描绘了用于制造具有高级金属图案化的高密度SRAM位单元(诸如示例性高性能位单元200)的示例性方法500。所描绘的位单元可被耦合以形成具有高级金属图案化的高密度静态随机存取存储器位单元阵列。

[0081] 在步骤505中,使用LELE或SADP技术来形成P0结构,并且该P0结构随后被切割。

[0082] 在步骤510中,使用相应的LELE技术来形成MD1和MP结构。

[0083] 在步骤515中,使用LELELE技术来形成通孔零级 (V0) 结构。此外,通过使用LE技术来在单个方向上形成第一金属线(如最左边、中间、以及最右边的垂直线所描绘的)来形成金属一级 (M1) 结构,随后使用切割掩模以基本上相等的间隔来切割这些金属线。在步骤515中,除了配置成VSS的岛(例如,每第三个岛)之外,该切割可以是连续的。不将VSS线分成两个分开的岛允许两个毗邻的VSS线(例如,如步骤320中所描绘的)被组合成单个VSS线。此组合减少位线电容,这改进了位单元的电性能。此外,在基本上垂直于第一金属线的方向的方向上切割第一金属线,以将基本上平行的第一金属线分成多个岛,这些岛(除了配置成VSS的岛之外)具有在第一金属线的方向上基本上对准的第一相应侧面以及垂直于第一金属线基本上对准的第二相应侧面。这导致诸岛是对准的,而不是交错的。在切割之后,配置成字线 (WL) 的两条金属线与第一金属线平行地形成。

[0084] 在步骤520中,使用LELE技术来形成通孔零级 (V1) 结构(描绘为黑盒)。此外,通过使用LELE或SADP技术在单个方向上形成第二金属线来形成金属二级 (M2) 结构。第二金属线被配置成VSS和BL线。

[0085] 图6描绘了其中可有利地采用本公开的实施例的示例性通信系统600。出于解说目的,图6示出了三个远程单元605、615和625以及两个基站620A-B。通信系统600可具有更多或更少的远程单元以及更多或更少的基站。远程单元605、615和625包括在本文中进一步讨论的本公开的实施例610A-C的至少一部分。图6还示出了从基站620A-B到远程单元605、615和625的前向链路信号630,以及从远程单元605、615和625到基站620A-B的反向链路信号635。

[0086] 在图6中,远程单元605被示为移动电话,远程单元615被示为便携式计算机,且远程单元625被示为无线本地环路系统中的位置固定的远程单元。在各示例中,远程单元615可以是移动设备、移动电话、手持式个人通信系统 (PCS) 单元、便携式数据单元(诸如个人数据助理)、启用GPS的设备、导航设备、机顶盒、音乐播放器、移动设备、视频播放器、娱乐单元、或者存储或检索数据或计算机指令的任何其他设备,或其任何组合。尽管图6描绘了根据本公开的教导的远程单元,但本公开并不限于这些示例性单元。本公开的实施例可以合适地被采用在包括SRAM存储器的任何设备中。

[0087] 图7描绘了示例性接入点 (AP) 700。接入点700可以是例如基站620A-B中的任何基站。如图所示,接入点700包括执行用于与一个或多个移动设备(例如,用户设备705A-B)通信的各种操作的TX数据处理器710、码元调制器720、发射机单元 (TMTR) 730、一个或多个天线(例如,天线740A-B)、接收机单元 (RCVR) 750、码元解调器760、RX数据处理器770、以及配置信息处理器780。接入点700还可包括一个或多个控制器和/或处理器(以单数被解说为控制器/处理器785)以及被配置成存储相关数据或指令的存储器790(例如,高性能位单元200)。这些单元可经由总线795一起根据用于通信的一种或多种恰当的无线电技术来执行处理以及针对接入点700的其他功能。示例性高性能位单元200可以是接入点700的一部分内、和/或耦合至接入点700的一部分的电路(诸如TX数据处理器710、码元调制器720、发射机单元730、接收机单元750、码元解调器760、RX数据处理器770、和/或配置信息处理器780和/或控制器/处理器785)的一部分。在示例中,基站620A-B和/或接入点700中的任何一者被配置成执行由此描述的方法的至少一部分。

[0088] 接入点700可提供无线局域网(WLAN)空中接口(例如,根据IEEE 802.11x协议)、和/或蜂窝空中接口(例如,根据LTE协议)。接入点700可与用户设备(例如,用户设备705A-B)通信,并且用户设备(例如,用户设备705A-B)可与接入点700通信。一般而言,接入点700可在无线频谱的无执照部分(诸如,工业、科学和医疗(ISM)无线电频带)上提供空中接口(例如,根据IEEE802.11x协议),和/或可在无线频带被保留用于蜂窝通信的有执照部分上提供空中接口(例如,根据LTE协议)。接入点700还可被配置成在无线频谱的无执照部分上提供蜂窝(例如,LTE)连通性。这种类型的无执照蜂窝操作可包括在无线频谱的有执照部分(例如,LTE补充下行链路(SDL))中操作的锚定有执照载波和无线频谱的无执照部分(例如,LTE-无执照)的使用,或者可以是在不使用锚定有执照载波的情况下操作的自立配置(例如,LTE自立)。

[0089] 图8解说了可在通信系统600内采用的无线设备800(例如,移动设备)中利用的各种组件。无线设备800是可被配置成包括本文中描述的装备的设备的示例。无线设备800例如可以是三个远程单元605、615和625中的任何远程单元。无线设备800可以是移动设备,诸如用户设备(例如,用户设备705A-B)。

[0090] 无线设备800可包括控制无线设备800的操作的处理器805。处理器805也可被称为中央处理单元(CPU)。可包括只读存储器(ROM)和随机存取存储器(RAM)(例如,高性能位单元200)两者的存储器810向处理器805提供指令和数据。存储器810的一部分还可包括非易失性随机存取存储器(NVRAM)。处理器805基于存储器810内存储的程序指令来执行逻辑和算术运算。存储器810中的指令可以是可执行的以实现本文所描述的方法。

[0091] 处理器805可包括用一个或多个处理器实现的处理系统或者可以是其组件。这一个或多个处理器可用微处理器、微控制器、数字信号处理器(DSP)、现场可编程门阵列(FPGA)、可编程逻辑器件(PLD)、控制器、状态机、门控逻辑、分立硬件组件、专用硬件有限状态机、和/或能演算和/或操纵信息的任何其他合适实体来实现。

[0092] 处理系统还可包括存储软件的非瞬态机器可读介质。软件可意指任何类型的指令,无论其被称作软件、固件、中间件、微代码、硬件描述语言、和/或其他。指令可包括代码(例如,源代码格式、二进制代码格式、可执行代码格式、或任何其他合适的代码格式)。这些指令在由该一个或多个处理器执行时,可将该处理器(例如,处理器805)变换成使该处理器执行本文中描述的功能的专用处理器。

[0093] 无线设备800还可包括外壳815,发射机820、和接收机825,以允许在无线设备800与远程位置之间进行数据传送和接收。发射机820和接收机825可被组合成收发机830。天线835可被附连至外壳815并且电耦合至收发机830。无线设备800还可包括(未示出)多个发射机、多个接收机、多个收发机、和/或多个天线。

[0094] 无线设备800可进一步包括配置成处理数据的数字信号处理器(DSP)840。无线设备800还可进一步包括用户接口845。用户接口845可包括按键板、话筒、扬声器、和/或显示器。用户接口845可包括向无线设备800的用户传达信息和/或从该用户接收输入的任何元件和/或组件。

[0095] 无线设备800的各种组件可由总线系统850耦合在一起。总线系统850可包括例如数据总线,以及除了数据总线之外还有电源总线、控制信号总线、和/或状态信号总线。本领域技术人员将领会,无线设备800的组件可使用其他某种机制被耦合在一起以彼此接受或

提供输入。

[0096] 示例性高性能位单元200可以是无线设备800的一部分内、和/或耦合至无线设备800的一部分的电路(诸如,处理器805、存储器810、发射机820、接收机825、和/或DSP 840)的一部分。在示例中,基站620A-B和/或无线设备800中的任何一者被配置成执行由此描述的方法的至少一部分。

[0097] 尽管图8中解说了数个分开的组件,但本领域技术人员将认识到,这些组件中的一个或多个组件可被组合或者共同地实现。例如,处理器805可被用于不仅实现以上关于处理器805所描述的功能性,而且还实现以上关于DSP 840所描述的功能性。另外,图8中解说了每个组件可使用多个分开的元件来实现。

[0098] 此外,本领域技术人员将领会,结合本文中所公开的实施例描述的各种解说性逻辑块、模块、电路、和算法步骤可被实现为电子硬件、计算机软件、或两者的组合。为清楚地解说硬件与软件的这一可互换性,各种解说性组件、块、模块、电路、以及步骤在上面是以其功能性的形式作一般化描述的。此类功能性是被实现为硬件还是软件取决于具体应用和施加于整体系统的设计约束。技术人员对于每种特定应用可用不同的方式来实现所描述的功能性,但此类实现决策不应被解读成导致脱离了本发明的范围。

[0099] 在一些方面,能在能够通过共享可用系统资源(例如,通过指定带宽、发射功率、编码、交织等中的一者或者)来支持与多个用户通信的多址系统中采用本文中的教导。例如,本文中的教导能应用于以下技术中的任何一个技术或其组合:码分多址(CDMA)系统、多载波CDMA(MCCDMA)、宽带CDMA(W-CDMA)、高速分组接入(HSPA、HSPA+)系统、时分多址(TDMA)系统、频分多址(FDMA)系统、单载波FDMA(SC-FDMA)系统、正交频分多址(OFDMA)系统、或者其他多址技术。采用本文中的教导的无线通信系统能被设计成实现一种或多种标准,诸如IS-95、cdma2000、IS-856、W-CDMA、TDSCDMA、以及其他标准。CDMA网络能实现诸如通用地面无线电接入(UTRA)、cdma2000、或者其他某种技术的无线电技术。UTRA包括W-CDMA和低码片率(LCR)。cdma2000技术涵盖IS-2000、IS-95和IS-856标准。TDMA网络能实现诸如全球移动通信系统(GSM)等无线电技术。OFDMA网络可实现无线电技术,诸如演进UTRA(E-UTRA)、IEEE 802.11、IEEE 802.16、IEEE802.20、Flash-OFDM RTM等。UTRA、E-UTRA、以及GSM是通用移动电信系统(UMTS)的部分。本文中的教导能在3GPP长期演进(LTE)系统、超移动宽带(UMB)系统和其他类型的系统中实现。LTE是使用E-UTRA的UMTS版本。UTRA、E-UTRA、GSM、UMTS和LTE在来自名为“第3代伙伴项目”(3GPP)的组织的文献中描述,而cdma2000在来自名为“第3代伙伴项目2”(3GPP2)的组织的文献中描述。尽管本公开的某些方面能用3GPP术语来描述,但是应当理解,本文中的教导能应用于3GPP(例如,Re199、Re15、Re16、Re17)技术以及3GPP2(例如,1xRTT,1xEV-D0 Re10、RevA、RevB)技术和其他技术。这些技术能在新兴和未来的网络和接口中使用,包括长期演进(LTE)。

[0100] 结合本文中所公开的实施例描述的方法、序列和/或算法中的至少一部分可直接在硬件中、在由处理器执行的软件中、或者在这两者的组合中体现。在一示例中,处理器包括多个分立的硬件组件。软件模块可驻留在RAM存储器、闪存、ROM存储器、EPROM存储器、EEPROM存储器、寄存器、硬盘、可移动盘、CD-ROM、和/或本领域中所知的任何其他形式的存储介质中。示例性存储介质(例如,存储器)可被耦合至处理器,以使得处理器能从存储介质读取信息以及向存储介质写入信息。在替换方案中,存储介质可以与处理器集成。此外,许

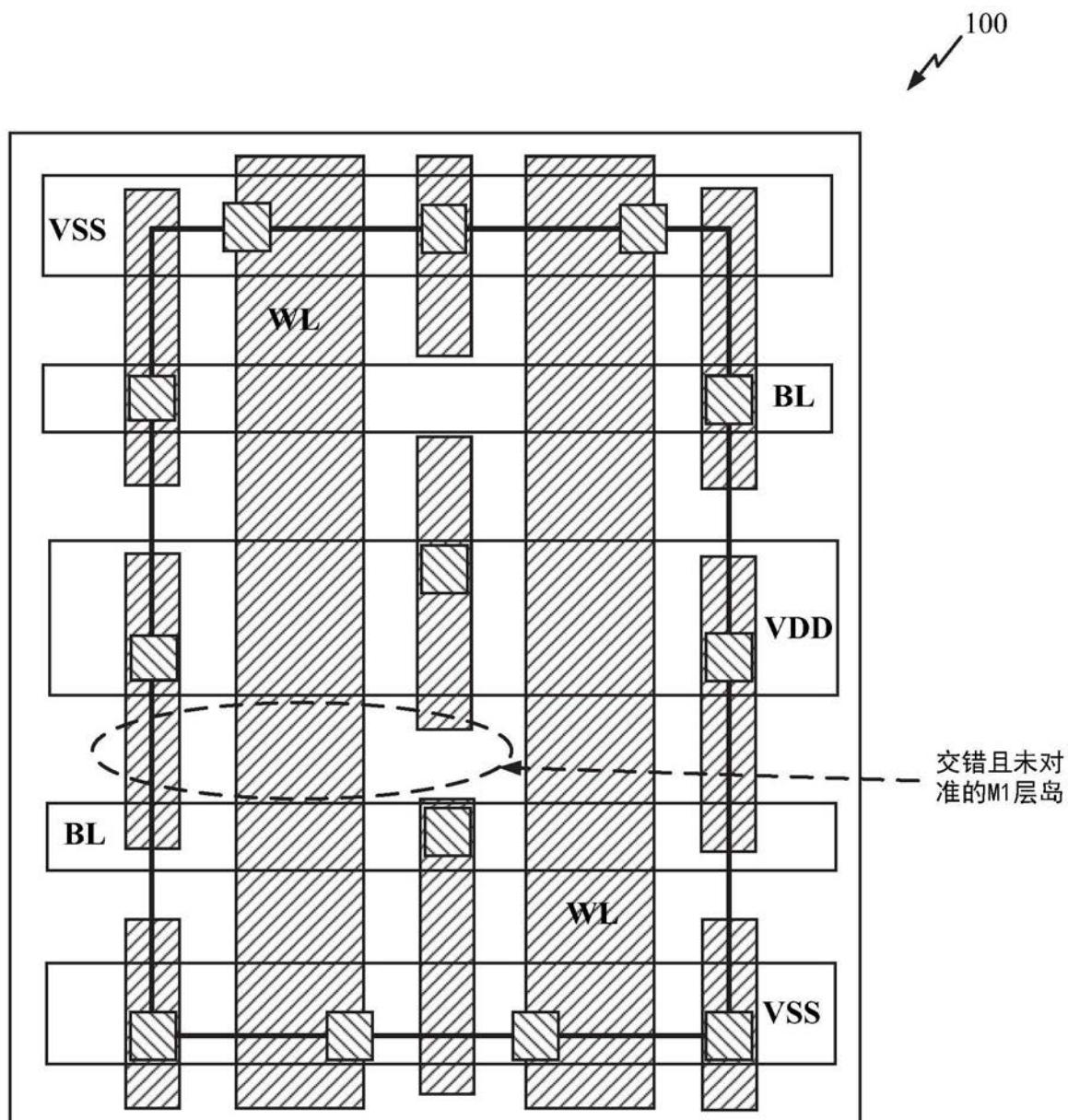
多实施例是根据将由例如计算设备的元件执行的动作序列来描述的。本文中描述的动作能由专用电路(例如,专用集成电路(ASIC))、由正被一个或多个处理器执行的程序指令、或由这两者的组合来执行。另外,本文描述的动作序列可被认为是完全体现在任何形式的计算机可读存储介质内,其内存储有一经执行就将使相关联的处理器(诸如,专用处理器)执行本文中描述的功能的至少一部分的相应计算机指令集。因此,本发明的各种方面可以用数种不同形式来体现,所有这些形式都已被构想落在所要求保护的主题内容的范围内。另外,对于本文中所描述的每个实施例,任何此类实施例的对应电路可在本文中被描述为例如“配置成执行所描述的动作的逻辑”。

[0101] 本发明的实施例可包括实施本文描述的方法的计算机可读介质。相应地,本发明并不限于所解说的示例且任何用于执行本文所描述的功能的手段均被包括在本发明的实施例中。

[0102] 所公开的设备和方法可被设计并且可被配置在以图形数据库系统2(GDSII)兼容格式、开放艺术系统交换标准(OASIS)兼容格式、和/或GERBER(例如,RS-274X等)兼容格式的计算机可执行文件中,该计算机可执行文件存储在非瞬态(即,非瞬时)计算机可读介质上。该文件可被提供给制造处理器,制造处理器用光刻设备基于该文件来制造集成器件。沉积材料以形成本文所描述的结构的至少一部分可使用沉积技术(诸如物理气相沉积(PVD,例如,溅镀)、等离子体增强型化学气相沉积(PECVD)、热化学气相沉积(热CVD)、和/或旋涂等)来执行。蚀刻材料以形成本文所描述的结构的至少一部分可使用诸如等离子蚀刻之类的蚀刻技术来执行。在一示例中,集成器件在半导体晶片上。半导体晶片可被切割为半导体管芯并被封装在半导体芯片中。可在本文中描述的设备(例如,移动设备)中采用半导体芯片。

[0103] 本申请中已描述或解说描绘的任何内容都不旨在指定任何组件、步骤、特征、对象、益处、优点、或等同物奉献给公众,无论这些组件、步骤、特征、对象、益处、优点或等同物是否记载在权利要求中。

[0104] 尽管本公开示出了本发明的示例性实施例,但是应当注意到,在其中可作出各种更换和改动而不会脱离如所附权利要求定义的本发明的范围。



现有技术

图1

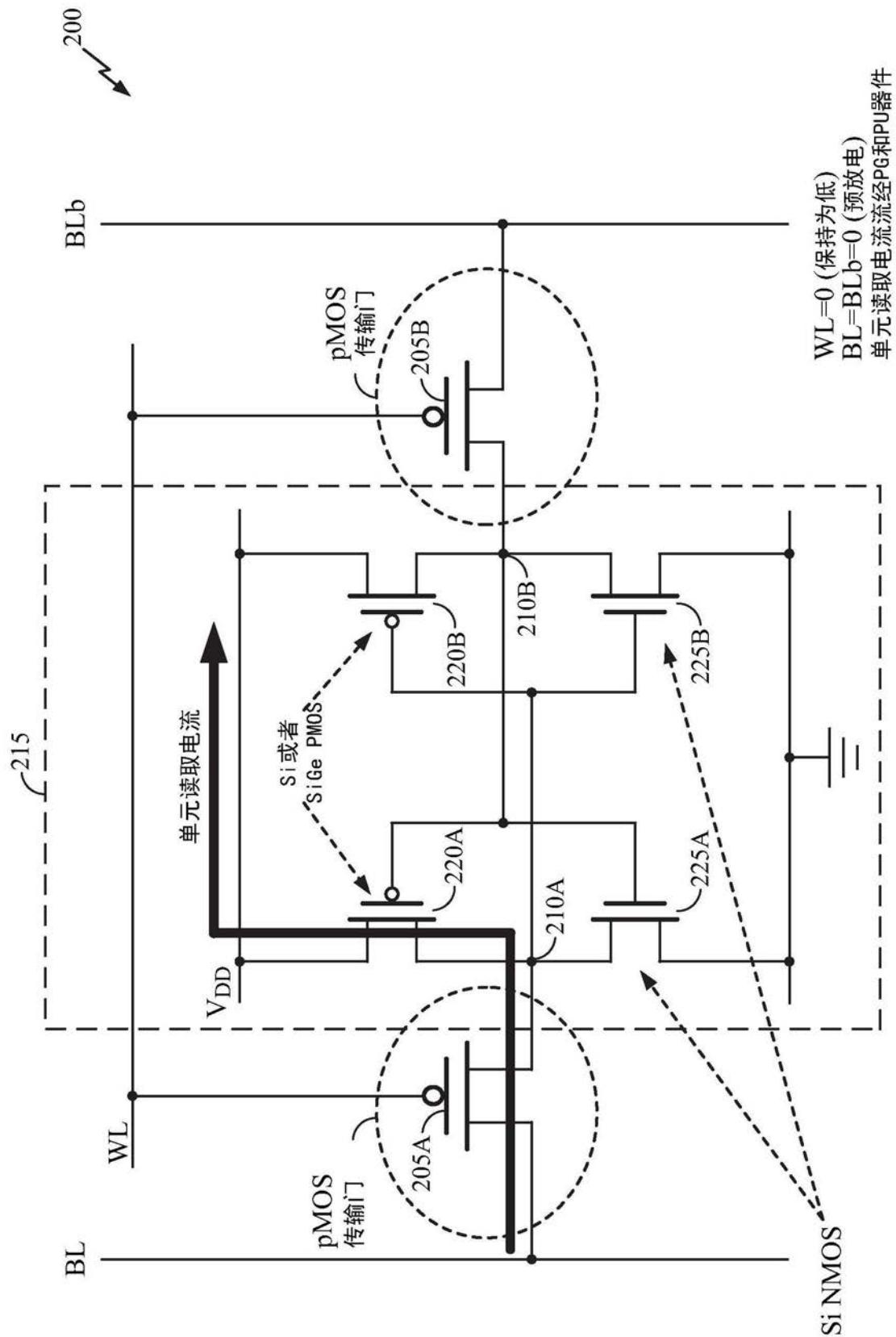


图2

布局	Fin, PO	305 ↗	310 ↗	315 ↗	320 ↗	最小M1面积=40x69n(=2760nm ²)
	MD1, MP	V0, M1	V0, M1	V1, M2	V1, M2	
图案化	PO, LELE (或者SADP) + 切割	MD1 LELE MP LELE	MD1 LELE MP LELE	V0, LELE M1, LE(V)+ 切割 + LE(V) 用于WL的最后LE 连续的切割图案	V0, LELE M1, LE(V)+ 切割 + LE(V) 用于WL的最后LE 连续的切割图案	V1, LELE M2, LELE (或者SADP)

图3

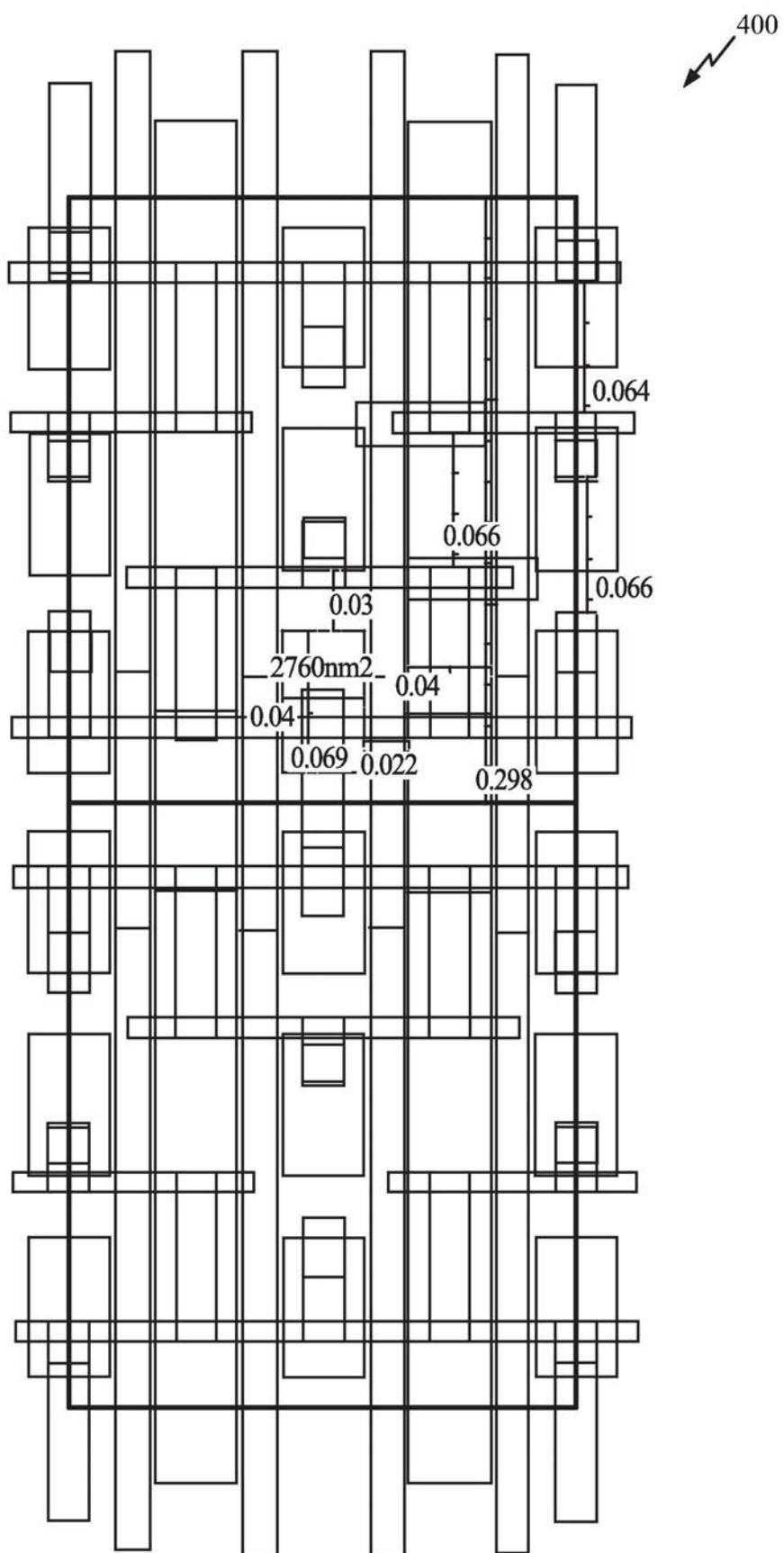


图4

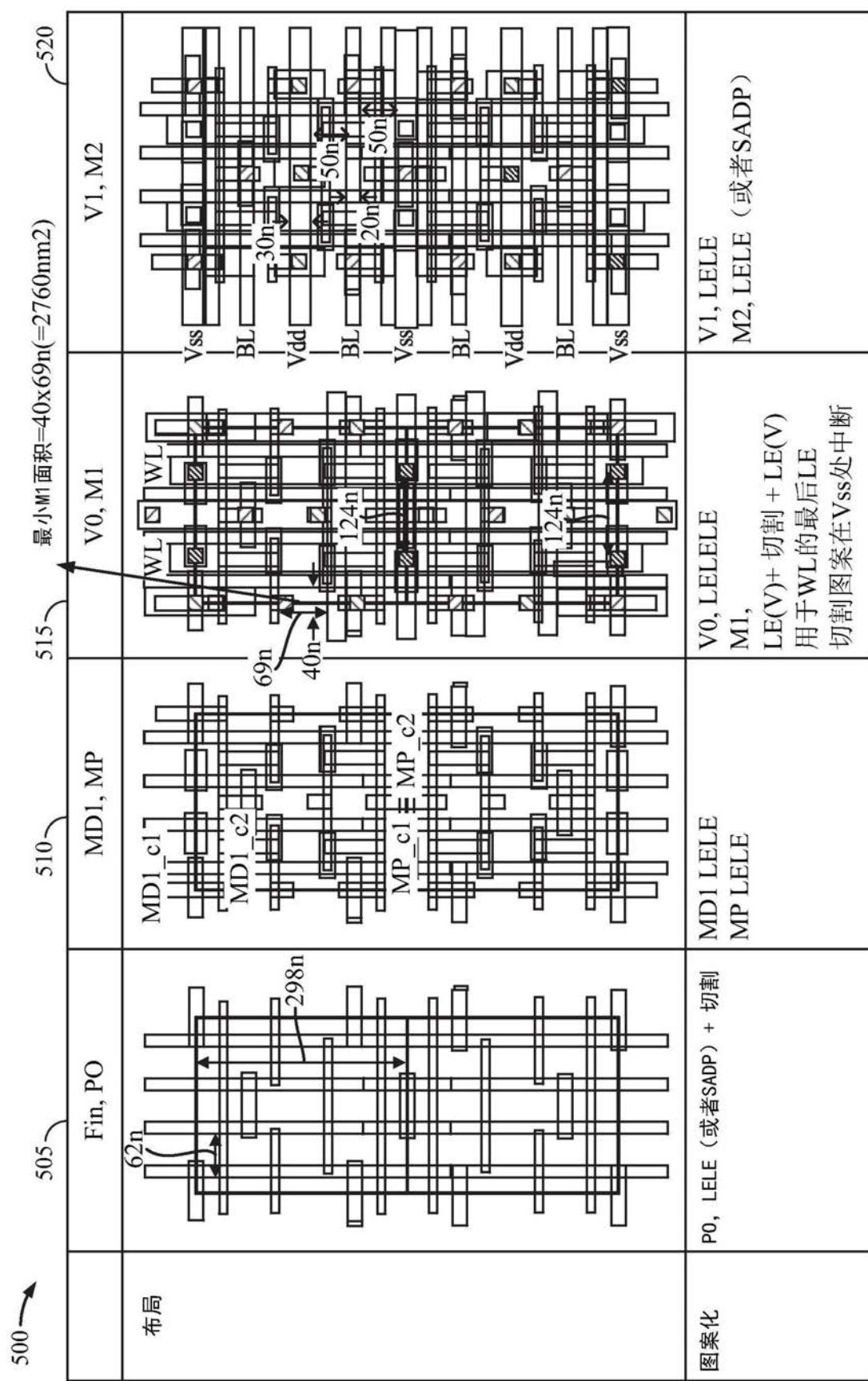


图5

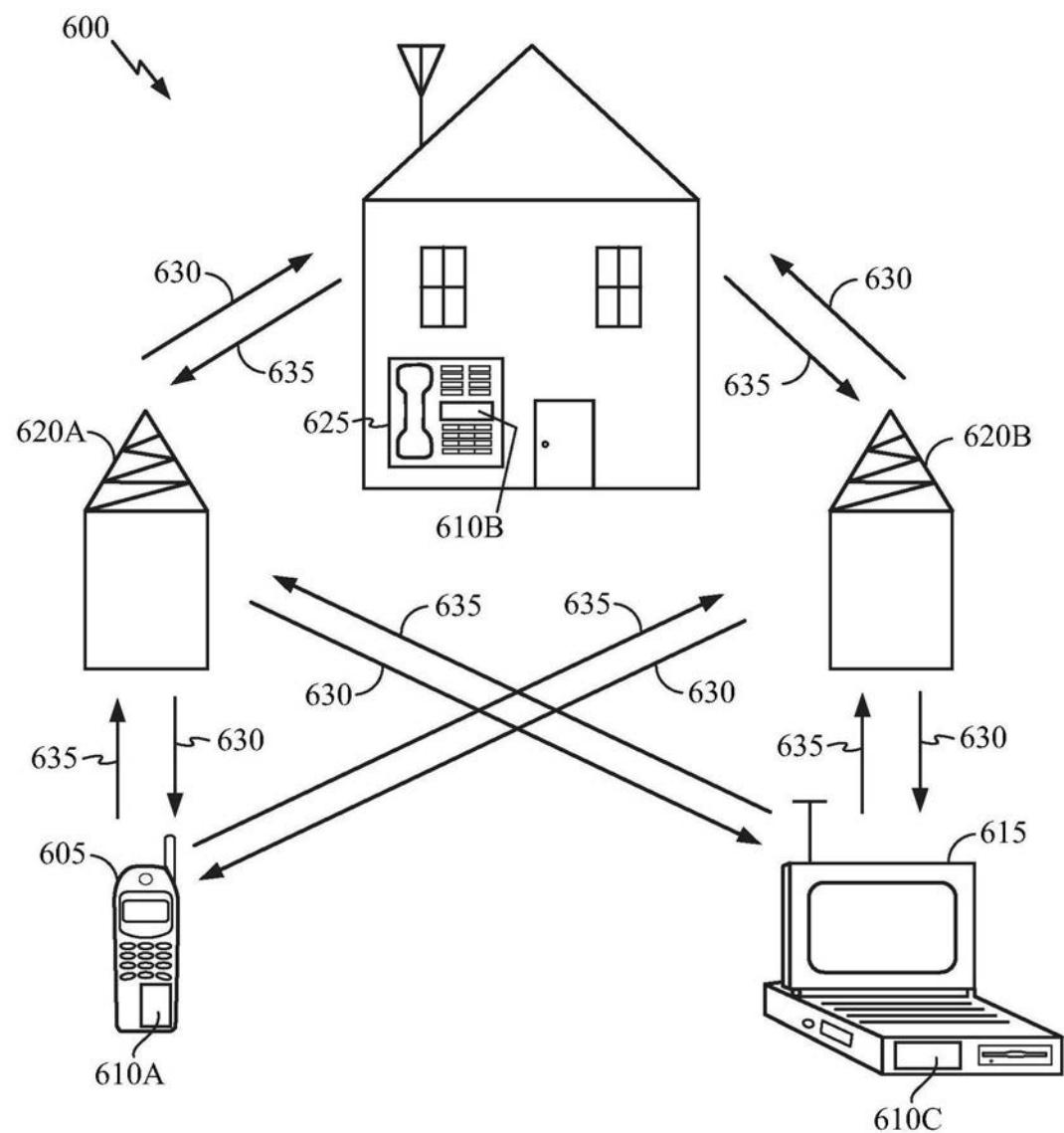


图6

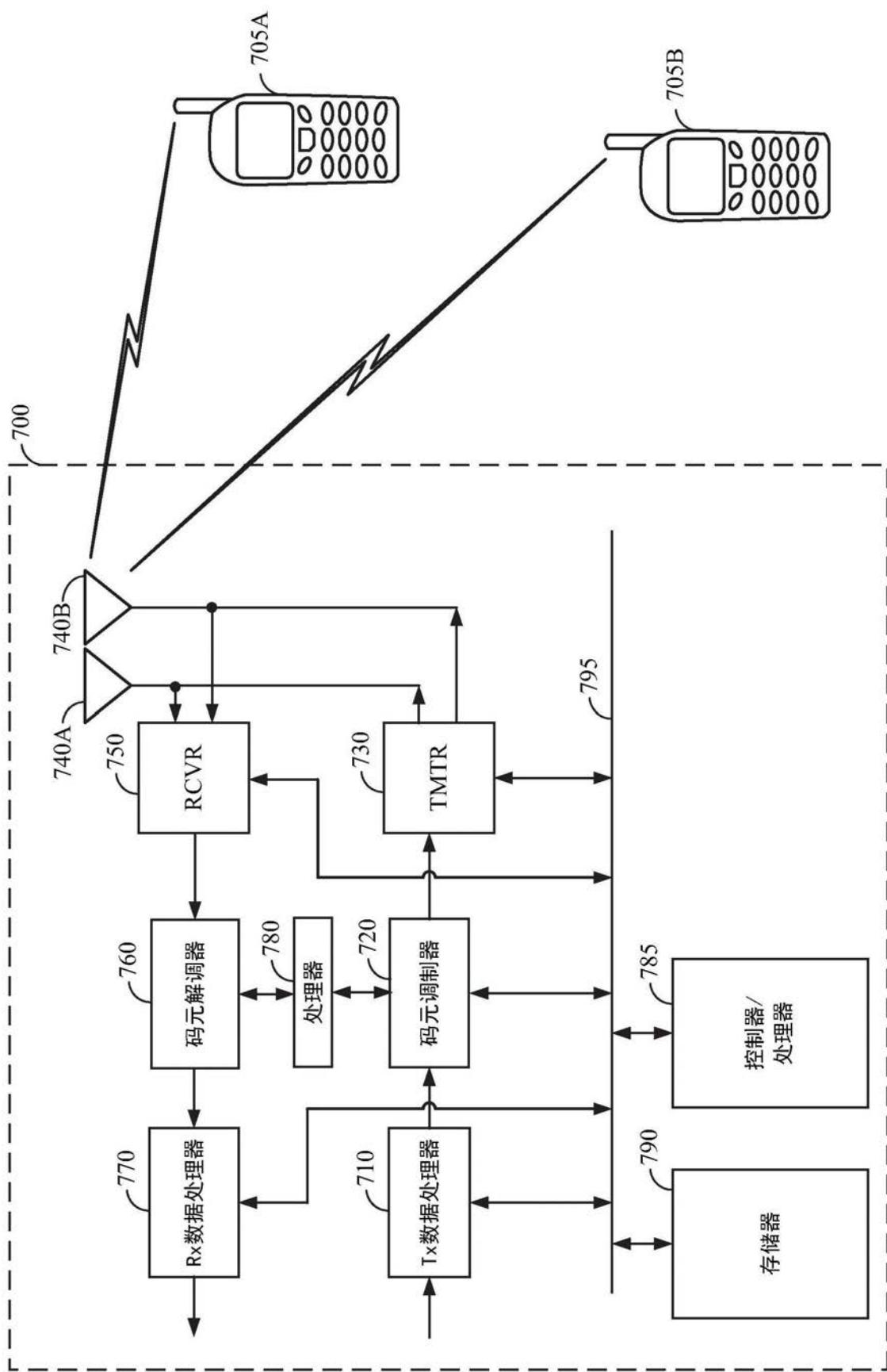


图7

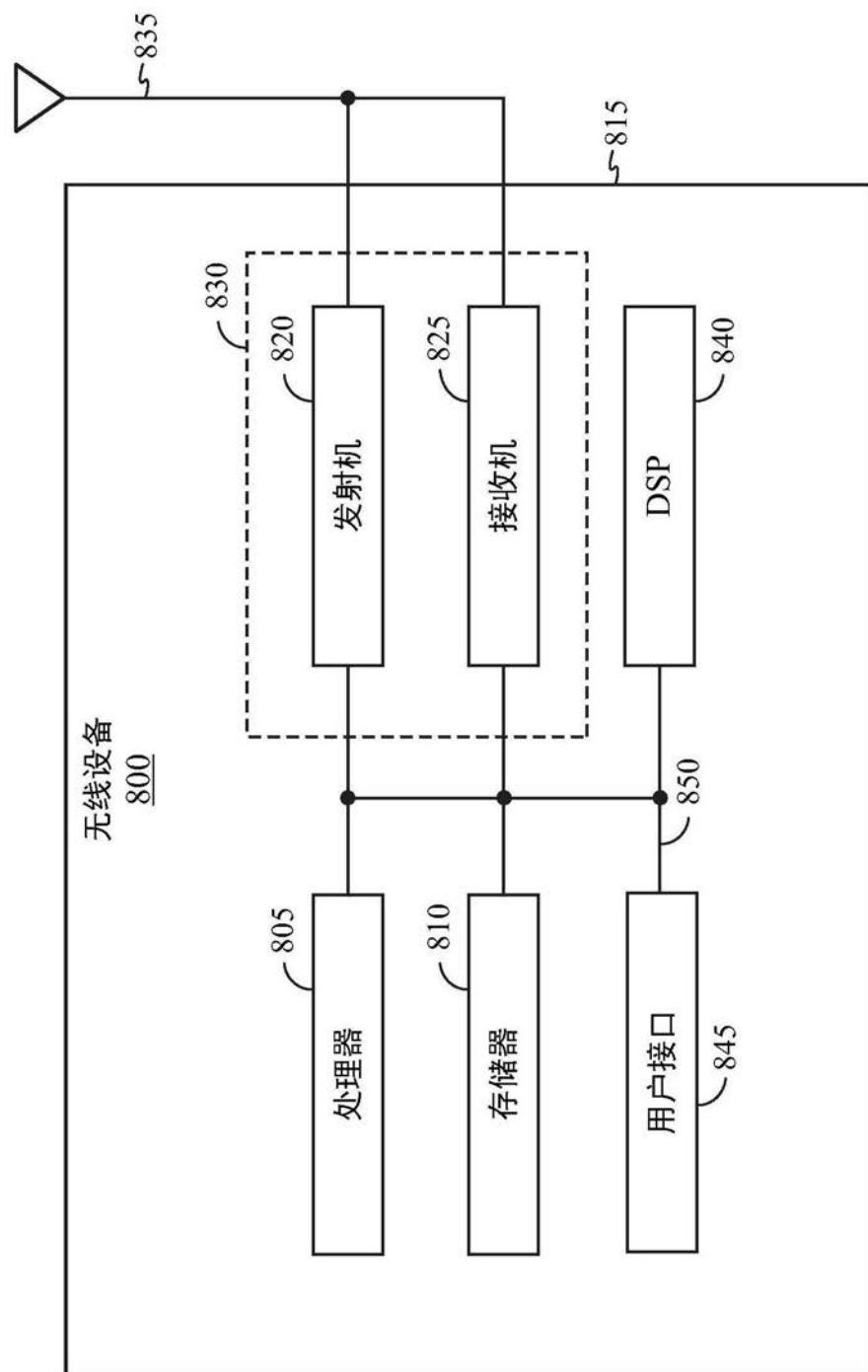


图8