

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 27 年 12 月 10 日 (2015.12.10)

【公表番号】特表 2015-509280 (P2015-509280A)

【公表日】平成 27 年 3 月 26 日 (2015.3.26)

【年通号数】公開・登録公報 2015-020

【出願番号】特願 2014-531351 (P2014-531351)

【国際特許分類】

H 0 1 L 21/683 (2006.01)

H 0 1 L 21/3065 (2006.01)

H 0 1 L 21/205 (2006.01)

C 2 3 C 16/46 (2006.01)

H 0 1 L 21/02 (2006.01)

H 0 1 L 35/30 (2006.01)

H 0 5 B 3/68 (2006.01)

【F I】

H 0 1 L 21/68 N

H 0 1 L 21/302 1 0 1 G

H 0 1 L 21/205

C 2 3 C 16/46

H 0 1 L 21/02 Z

H 0 1 L 35/30

H 0 5 B 3/68

【手続補正書】

【提出日】平成 27 年 10 月 19 日 (2015.10.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体処理装置において半導体基板を支えるために使用される基板サポートアセンブリの温度制御ベース板を覆うように構成された、熱板であって、

電気絶縁板と、

少なくとも第 1、第 2、第 3、及び第 4 の平面熱ゾーンを含む平面熱ゾーンであって、各平面熱ゾーンは、熱電素子として 1 つ以上のペルチェダイオードを含み、前記平面熱ゾーンは、前記電気絶縁板全域に横方向に分布され、前記半導体基板上における空間温度分布を調整するように動作可能である、平面熱ゾーンと、

前記電気絶縁板全域に横方向に分布された第 1 及び第 2 の導電性正電圧ラインを含む正電圧ラインと、

前記電気絶縁板全域に横方向に分布された第 1 及び第 2 の導電性負電圧ラインを含む負電圧ラインと、

前記電気絶縁板全域に横方向に分布された第 1 及び第 2 の導電性共通ラインを含む共通ラインと、

前記電気絶縁板全域に横方向に分布された第 1、第 2、第 3、第 4、第 5、第 6、第 7、及び第 8 のダイオードと、

を備え、前記第 1 のダイオードのアノードは、前記第 1 の導電性正電圧ラインに接続さ

れ、前記第 1 のダイオードのカソードは、前記第 1 の平面熱ゾーンに接続され、

前記第 2 のダイオードのアノードは、前記第 1 の平面熱ゾーンに接続され、前記第 2 のダイオードのカソードは、前記第 1 の導電性負電圧ラインに接続され、

前記第 3 のダイオードのアノードは、前記第 1 の導電性正電圧ラインに接続され、前記第 3 のダイオードのカソードは、前記第 2 の平面熱ゾーンに接続され、

前記第 4 のダイオードのアノードは、前記第 2 の平面熱ゾーンに接続され、前記第 4 のダイオードのカソードは、前記第 1 の導電性負電圧ラインに接続され、

前記第 5 のダイオードのアノードは、前記第 2 の導電性正電圧ラインに接続され、前記第 5 のダイオードのカソードは、第 3 の平面熱ゾーンに接続され、

前記第 6 のダイオードのアノードは、前記第 3 の平面熱ゾーンに接続され、前記第 6 のダイオードのカソードは、前記第 2 の導電性負電圧ラインに接続され、

前記第 7 のダイオードのアノードは、前記第 2 の導電性正電圧ラインに接続され、前記第 7 のダイオードのカソードは、前記第 4 の平面熱ゾーンに接続され、

前記第 8 のダイオードのアノードは、前記第 4 の平面熱ゾーンに接続され、前記第 8 のダイオードのカソードは、前記第 2 の導電性負電圧ラインに接続され、

前記第 1 の導電性共通ラインは、前記第 1 及び第 3 の平面熱ゾーンの両方に接続され、

前記第 2 の導電性共通ラインは、前記第 2 及び第 4 の平面熱ゾーンの両方に接続される、熱板。

【請求項 2】

請求項 1 に記載の熱板であって、

前記平面熱ゾーンは、抵抗ヒータ素子を含まない、熱板。

【請求項 3】

請求項 1 に記載の熱板であって、

(a) 前記平面熱ゾーンの各ゾーンの前記ペルチェダイオードは、前記電気絶縁板の上方部分のなかに位置付けられ、前記正電圧ライン及び前記負電圧ラインは、前記ペルチェダイオードの下方に配され、前記電気絶縁板内の鉛直方向のビアによって前記ダイオードに電氣的に接続され、前記共通ラインは、前記正電圧ライン及び前記負電圧ラインの下方にあり、前記電気絶縁板内の鉛直方向のビアによって前記平面熱ゾーンに電氣的に接続される、熱板。

【請求項 4】

請求項 1 に記載の熱板であって、

前記平面熱ゾーンは、

(a) 各平面熱ゾーンが、前記半導体基板上に製造されているデバイスダイ 4 つ分以下であるように、又は、

(b) 各平面熱ゾーンが、前記半導体基板上に製造されているデバイスダイ 2 つ分以下であるように、又は、

(c) 各平面熱ゾーンが、前記半導体基板上に製造されているデバイスダイ 1 つ分以下であるように、又は、

(d) 各平面熱ゾーンが、前記半導体基板上のデバイスダイのサイズ及び前記半導体基板の全体サイズに対応して可変されて、

サイズ決定された、熱板。

【請求項 5】

請求項 1 に記載の熱板であって、

前記平面熱ゾーンは、

(a) 各平面熱ゾーンが  $0.1 \sim 1 \text{ cm}^2$  であるように、又は、

(b) 各平面熱ゾーンが  $2 \sim 3 \text{ cm}^2$  であるように、又は、

(c) 各平面熱ゾーンが  $1 \sim 15 \text{ cm}^2$  であるように、又は

(d) 各平面熱ゾーンが  $16 \sim 100 \text{ cm}^2$  であるように、

サイズ決定される、熱板。

【請求項 6】

請求項 1 に記載の熱板であって、  
前記熱板は、16 ~ 400 の平面熱ゾーンを含む、熱板。

【請求項 7】

請求項 1 に記載の熱板であって、  
前記電気絶縁板は、ポリマ材料、セラミック材料、ガラス繊維複合材、又はそれらの組み合わせの 1 枚以上の層を含む、熱板。

【請求項 8】

請求項 1 に記載の熱板であって、  
前記正電圧ラインの総数は、前記平面熱ゾーンの総数の半分以下であり、及び / 又は前記共通ラインの総数は、前記平面熱ゾーンの総数の半分以下である、熱板。

【請求項 9】

請求項 1 に記載の熱板であって、  
前記平面熱ゾーンの総面積は、前記熱板の上面の 50 ~ 100 % である、熱板。

【請求項 10】

請求項 1 に記載の熱板であって、  
前記平面熱ゾーンは、矩形格子、六角形格子、又は有極配列の形に配置され、前記平面熱ゾーンは、幅が少なくとも 1 ミリメートルで且つ最大で 10 ミリメートルである隙間によって互いから隔てられる、熱板。

【請求項 11】

基板サポートアセンブリであって、  
前記基板サポートアセンブリ上に半導体基板を静電クランプするように構成された少なくとも 1 つの静電クランプ電極を含む静電チャック (ESC) と、  
請求項 1 に記載の熱板の、前記 ESC を支えている上側と、  
前記熱板の下側に取り付けられた温度制御ベース板と、  
を備える基板サポートアセンブリ。

【請求項 12】

請求項 11 に記載の基板サポートアセンブリであって、更に、  
前記熱板の上方又は下方に配置される少なくとも 1 枚の一次ヒータ層を備え、前記一次ヒータ層は、前記平面熱ゾーンから電氣的に絶縁され、前記一次ヒータ層は、前記半導体基板の平均温度制御を提供する少なくとも 1 つの抵抗ヒータを含み、前記平面熱ゾーンは、前記半導体基板の処理中に、その半径方向及び方位角方向における温度分布制御を提供する、基板サポートアセンブリ。

【請求項 13】

請求項 1 に記載の熱板を製造するための方法であって、  
セラミック粉末と、結合剤と、液体との混合を加圧してシートにすることと、  
前記シートを乾燥させることと、  
前記シートに穴を開けることによって前記シート内にピアを形成することと、  
前記シート上に前記正電圧ライン、前記負電圧ライン、及び前記共通ラインを形成することと、  
前記シートを揃えることと、  
接着又は焼結によって前記シートを接合して前記熱板を形成することと、  
スラリ状の導電粉末によって前記ピアを満たすことと、  
各平面熱ゾーンのなかの (1 つ以上の) ペルチェ素子が、ペアをなす正ライン及び負ラインと、1 本の共通ラインとに接続され、異なる平面熱ゾーンのなかのペルチェ素子で同じ共通ラインと同じペアの正ライン及び負ラインとを共有するものが、2 つとしてないように、前記熱板上にペルチェ素子及びダイオードを接合することと、  
を備える方法。

【請求項 14】

請求項 13 に記載の方法であって、  
前記正ライン、及び前記負ライン、及び前記共通ラインは、スラリ状の導電粉末をスク

リーン印刷する、事前にカットされた金属箔を押し付ける、又はスラリ状の導電粉末を噴き付けることによって形成される、方法。

【請求項 15】

請求項 1 に記載の熱板を製造するための方法であって、

(a) ガラス繊維複合材板、又は電気絶縁ポリマ膜で覆われた金属板に、金属シートを接合することと、

(b) 前記金属シートの表面に、パターン化レジスト膜を施すことであって、前記パターン化レジスト膜内の開口は、正電圧ライン、負電圧ライン、及びノ又は共通ラインに対応する一グループの導体ラインの形状及び位置を定める、ことと、

(c) 前記パターン化レジスト膜内の開口を通して露出されている部分の前記金属シートを化学的にエッチングすることによって、前記導体ラインのグループを形成することと、

(d) 前記パターン化レジスト膜を除去することと、

(e) 前記金属シートに電気絶縁ポリマ膜を施すことと、

(f) 随意としてステップ (b) ~ (e) を 1 回以上にわたって繰り返すことと、

(g) 前記 (1 枚以上の) 金属シート及び前記 (1 枚以上の) 電気絶縁ポリマ膜に穴を開け、前記穴を金属、スラリ状の導体粉末、伝導性接着剤、又は伝導性ポリマの少なくとも 1 つで満たすことによって、ビアを形成することと、

(h) 各平面熱ゾーンのなかのペルチェ素子が、ペアをなす正電圧ライン及び負電圧ラインと、1 本の共通ラインとに接続され、異なる平面熱ゾーンのなかのペルチェ素子で同じ共通ラインと同じペアの正電圧ライン及び負電圧ラインとを共有するものが、2 つとしてないように、1 枚以上の電気絶縁ポリマ膜にペルチェ素子及びダイオードを接合し、前記膜を組み合わせることで熱板を形成することと、

を備える方法。

【請求項 16】

請求項 11 の基板サポートアセンブリを含むプラズマ処理チャンバのなかで半導体基板をプラズマ処理するための方法であって、

(a) 半導体基板を前記プラズマ処理チャンバに取り込み、前記半導体基板を前記基板サポートアセンブリ上に位置決めすることと、

(b) 微小寸法 (CD) 均一性に影響を及ぼす処理条件を打ち消す温度分布を決定することと、

(c) 前記基板サポートアセンブリを使用して前記半導体基板を加熱し、前記温度分布に適合させることと、

(d) 前記平面熱ゾーンを独立制御式に加熱又は冷却することによって前記温度分布を制御しつつ、プラズマを点火して前記半導体基板を処理することと、

(e) 前記半導体基板を前記プラズマ処理チャンバから取り出し、異なる半導体基板でステップ (a) ~ (e) を繰り返すことと、

を備える方法。

【請求項 17】

請求項 12 に記載の基板サポートアセンブリであって、

前記一次ヒータ層は、2 つ以上のヒータを含む、基板サポートアセンブリ。

【請求項 18】

請求項 1 に記載の熱板であって、

前記熱板は、静電クランプ層を支えるように構成される、熱板。

【請求項 19】

半導体処理装置において半導体基板を支えるために使用される基板サポートアセンブリの温度制御ベース板を覆うように構成された、熱板であって、

電気絶縁板と、

少なくとも第 1、第 2、第 3、及び第 4 の平面熱ゾーンを含む平面熱ゾーンであって、各平面熱ゾーンは、熱電素子として 1 つ以上のペルチェダイオードを含み、前記平面熱ゾ

ーンは、前記電気絶縁板全域に横方向に分布され、前記基板上における空間温度分布を調整するように動作可能である、平面熱ゾーンと、

前記電気絶縁板全域に横方向に分布された第 1 及び第 2 の導電性正電圧ラインを含む正電圧ラインと、

前記電気絶縁板全域に横方向に分布された第 1 及び第 2 の導電性負電圧ラインを含む負電圧ラインと、

前記電気絶縁板全域に横方向に分布された第 1 及び第 2 の導電性共通ラインを含む共通ラインと  
を備え、

前記第 1 の導電性共通ラインは、前記第 1 及び第 3 の平面熱ゾーンの両方に接続され、  
前記第 2 の導電性共通ラインは、前記第 2 及び第 4 の平面熱ゾーンの両方に接続される、熱板。

【請求項 20】

請求項 19 に記載の熱板であって、

前記平面熱ゾーンは、抵抗ヒータ素子を含まない、熱板。

【請求項 21】

請求項 19 に記載の熱板であって、

(a) 前記平面熱ゾーンの各ゾーンの前記ペルチェダイオードは、前記電気絶縁板の上方部分のなかに位置付けられ、前記正電圧ライン及び前記負電圧ラインは、前記ペルチェダイオードの下方に配され、前記電気絶縁板内の鉛直方向のビアによって前記ダイオードに電氣的に接続され、前記共通ラインは、前記正電圧ライン及び前記負電圧ラインの下方にあり、前記電気絶縁板内の鉛直方向のビアによって前記平面熱ゾーンに電氣的に接続される、熱板。

【請求項 22】

請求項 19 に記載の熱板であって、

前記平面熱ゾーンは、

(a) 各平面熱ゾーンが、前記半導体基板上に製造されているデバイスダイ 4 つ分以下であるように、又は、

(b) 各平面熱ゾーンが、前記半導体基板上に製造されているデバイスダイ 2 つ分以下であるように、又は、

(c) 各平面熱ゾーンが、前記半導体基板上に製造されているデバイスダイ 1 つ分以下であるように、又は、

(d) 各平面熱ゾーンが、前記半導体基板上のデバイスダイのサイズ及び前記半導体基板の全体サイズに対応して可変されて、  
サイズ決定された、熱板。

【請求項 23】

請求項 19 に記載の熱板であって、

前記平面熱ゾーンは、

(a) 各平面熱ゾーンが  $0.1 \sim 1 \text{ cm}^2$  であるように、又は、

(b) 各平面熱ゾーンが  $2 \sim 3 \text{ cm}^2$  であるように、又は、

(c) 各平面熱ゾーンが  $1 \sim 15 \text{ cm}^2$  であるように、又は

(d) 各平面熱ゾーンが  $16 \sim 100 \text{ cm}^2$  であるように、

サイズ決定される、熱板。

【請求項 24】

請求項 19 に記載の熱板であって、

前記熱板は、 $16 \sim 400$  の平面熱ゾーンを含む、熱板。

【請求項 25】

請求項 19 に記載の熱板であって、

前記電気絶縁板は、ポリマ材料、セラミック材料、ガラス繊維複合材、又はそれらの組み合わせの 1 枚以上の層を含む、熱板。

**【請求項 26】**

請求項 19 に記載の熱板であって、

前記正電圧ラインの総数は、前記平面熱ゾーンの総数の半分以下であり、及び / 又は前記共通ラインの総数は、前記平面熱ゾーンの総数の半分以下である、熱板。

**【請求項 27】**

請求項 19 に記載の熱板であって、

前記平面熱ゾーンの総面積は、前記熱板の上面の 50 ~ 100 % である、熱板。

**【請求項 28】**

請求項 19 に記載の熱板であって、

前記平面熱ゾーンは、矩形格子、六角形格子、又は有極配列の形に配置され、前記平面熱ゾーンは、幅が少なくとも 1 ミリメートルで且つ最大で 10 ミリメートルである隙間によって互いから隔てられる、熱板。

**【請求項 29】**

基板サポートアセンブリであって、

前記基板サポートアセンブリ上に半導体基板を静電クランプするように構成された少なくとも 1 つの静電クランプ電極を含む静電チャック (ESC) と、

請求項 19 に記載の熱板の、前記 ESC を支えている上側と、

前記熱板の下側に取り付けられた温度制御ベース板と、

を備える基板サポートアセンブリ。

**【請求項 30】**

請求項 29 に記載の基板サポートアセンブリであって、更に、

前記熱板の上方又は下方に配置される少なくとも 1 枚の一次ヒータ層を備え、前記一次ヒータ層は、前記平面熱ゾーンから電氣的に絶縁され、前記一次ヒータ層は、前記半導体基板の平均温度制御を提供する少なくとも 1 つの抵抗ヒータを含み、前記平面熱ゾーンは、前記半導体基板の処理中に、その半径方向及び方位角方向における温度分布制御を提供する、基板サポートアセンブリ。

**【請求項 31】**

請求項 19 に記載の熱板を製造するための方法であって、

セラミック粉末と、結合剤と、液体との混合を加圧してシートにすることと、

前記シートを乾燥させることと、

前記シートに穴を開けることによって前記シート内にビアを形成することと、

前記シート上に前記正電圧ライン、前記負電圧ライン、及び前記共通ラインを形成することと、

前記シートを揃えることと、

接着又は焼結によって前記シートを接合して前記熱板を形成することと、

スラリ状の導体粉末によって前記ビアを満たすことと、

各平面熱ゾーンのなかの (1 つ以上の) ペルチェ素子が、ペアをなす正ライン及び負ラインと、1 本の共通ラインとに接続され、異なる平面熱ゾーンのなかのペルチェ素子で同じ共通ラインと同じペアの正ライン及び負ラインとを共有するものが、2 つとしてないように、前記熱板上にペルチェ素子及びダイオードを接合することと、

を備える方法。

**【請求項 32】**

請求項 31 に記載の方法であって、

前記正ライン、及び前記負ライン、及び前記共通ラインは、スラリ状の導電粉末をスクリーン印刷する、事前にカットされた金属箔を押し付ける、又はスラリ状の導電粉末を噴き付けることによって形成される、方法。

**【請求項 33】**

請求項 19 に記載の熱板を製造するための方法であって、

(a) ガラス繊維複合材板、又は電気絶縁ポリマ膜で覆われた金属板に、金属シートを接合することと、

(b) 前記金属シートの表面に、パターン化レジスト膜を施すことであって、前記パターン化レジスト膜内の開口は、正電圧ライン、負電圧ライン、及び/又は共通ラインに対応する一グループの導体ラインの形状及び位置を定める、ことと、

(c) 前記パターン化レジスト膜内の開口を通して露出されている部分の前記金属シートを化学的にエッチングすることによって、前記導体ラインのグループを形成することと、

(d) 前記パターン化レジスト膜を除去することと、

(e) 前記金属シートに電気絶縁ポリマ膜を施すことと、

(f) 随意としてステップ(b)～(e)を1回以上にわたって繰り返すことと、

(g) 前記(1枚以上の)金属シート及び前記(1枚以上の)電気絶縁ポリマ膜に穴を開け、前記穴を金属、スラリ状の導体粉末、伝導性接着剤、又は伝導性ポリマの少なくとも1つで満たすことによって、ビアを形成することと、

(h) 各平面熱ゾーンのなかのペルチェ素子が、ペアをなす正電圧ライン及び負電圧ラインと、1本の共通ラインとに接続され、異なる平面熱ゾーンのなかのペルチェ素子で同じ共通ラインと同じペアの正電圧ライン及び負電圧ラインとを共有するものが、2つとしてないように、1枚以上の電気絶縁ポリマ膜にペルチェ素子及びダイオードを接合し、前記膜を組み合わせて熱板を形成することと、

を備える方法。

【請求項34】

請求項29の基板サポートアセンブリを含むプラズマ処理チャンバのなかで半導体基板をプラズマ処理するための方法であって、

(a) 半導体基板を前記プラズマ処理チャンバに取り込み、前記半導体基板を前記基板サポートアセンブリ上に位置決めすることと、

(b) 微小寸法(CD)均一性に影響を及ぼす処理条件を打ち消す温度分布を決定することと、

(c) 前記基板サポートアセンブリを使用して前記半導体基板を加熱し、前記温度分布に適合させることと、

(d) 前記平面熱ゾーンを独立制御式に加熱又は冷却することによって前記温度分布を制御しつつ、プラズマを点火して前記半導体基板を処理することと、

(e) 前記半導体基板を前記プラズマ処理チャンバから取り出し、異なる半導体基板でステップ(a)～(e)を繰り返すことと、

を備える方法。

【請求項35】

請求項30に記載の基板サポートアセンブリであって、

前記一次ヒータ層は、2つ以上のヒータを含む、基板サポートアセンブリ。

【請求項36】

請求項19に記載の熱板であって、

前記熱板は、静電クランプ層を支えるように構成される、熱板。