



(12) 发明专利申请

(10) 申请公布号 CN 102347297 A

(43) 申请公布日 2012. 02. 08

(21) 申请号 201110291703. 0

(22) 申请日 2011. 09. 30

(71) 申请人 常熟市广大电器有限公司

地址 215500 江苏省苏州市常熟市东门大街
2 号

(72) 发明人 徐子旸

(74) 专利代理机构 苏州广正知识产权代理有限
公司 32234

代理人 张利强

(51) Int. Cl.

H01L 23/48(2006. 01)

H01L 23/00(2006. 01)

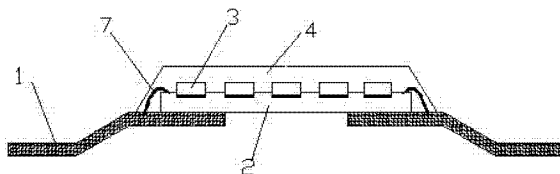
权利要求书 1 页 说明书 2 页 附图 1 页

(54) 发明名称

一种小尺寸多芯片的封装结构

(57) 摘要

本发明公开了一种小尺寸多芯片的封装结构,该芯片封装结构主要包括引线框架、基板、芯片和封装体,其特征在于,所述的基板上表面设置多个用于容留芯片的容留凹槽,所述的容留凹槽采用模具锻压成型,所述的芯片置于容留凹槽,并通过软焊料实现电性连接,所述的基板下表面通过粘胶固定在引线框架上,并使用金线实现电性连接,所述的基板、芯片以及部分引线框架均通过封装体封装。本发明揭示了一种小尺寸多芯片的封装结构,该封装结构中基板设置的容留凹槽结构,有效提高了芯片与基板间的电连接和固定连接性能,且容留凹槽的规格可由锻压工艺控制,具有较高的灵活性和实用性;同时,该芯片封装工艺操作简便,成本低,可实现批量生产。



1. 一种小尺寸多芯片的封装结构,该芯片封装结构主要包括引线框架、基板、芯片和封装体,其特征在于,所述的基板上表面设置多个用于容留芯片的容留凹槽,所述的容留凹槽采用模具锻压成型,所述的芯片置于容留凹槽,并通过软焊料实现电性连接,所述的基板下表面通过粘胶固定在引线框架上,并使用金线实现电性连接,所述的基板、芯片以及部分引线框架均通过封装体封装。

2. 根据权利要求 1 所述的小尺寸多芯片的封装结构,其特征在于,所述的基板选用铜合金或铝合金材料,其上表面装设有印制电路板,用于实现多个芯片的串联。

3. 根据权利要求 2 所述的小尺寸多芯片的封装结构,其特征在于,所述的基板上表面设置的容留凹槽的规格及间距可根据芯片封装要求进行调整。

4. 根据权利要求 1 所述的小尺寸多芯片的封装结构,其特征在于,所述的软焊料为胶状物,其主要成分是含有铅、锡、铝或铜颗粒的混合胶状物,该混合胶状物具有良好的导电性和粘结性。

5. 根据权利要求 4 所述的小尺寸多芯片的封装结构,其特征在于,所述的软焊料在一定的压力及温度下产生粘结性,所形成的软焊料层的厚度不超过 20um。

一种小尺寸多芯片的封装结构

技术领域

[0001] 本发明涉及一种芯片封装结构,尤其涉及一种小尺寸多芯片的封装结构,属于芯片封装技术领域。

背景技术

[0002] 芯片封装技术就是将芯片包裹起来,以避免芯片与外界接触,防止外界对芯片的损害的一种工艺技术。空气中的杂质和不良气体,乃至水蒸气都会腐蚀芯片上的精密电路,进而造成电学性能下降。不同的封装技术在制造工序和工艺方面差异很大,封装后对内存芯片自身性能的发挥也起到至关重要的作用。随着光电、微电制造工艺技术的飞速发展,电子产品始终在朝着更小、更轻、更便宜的方向发展,因此芯片元件的封装形式也不断得到改进。

[0003] 随着芯片小型化的趋势不断发展,芯片的尺寸越来越小,功率却越来越大,使用金属导线实现芯片的电性连接已经无法满足芯片封装的导电性和稳定性方面的要求;同时,在芯片封装结构的散热性方面也存在不足。因此,现有技术中出现采用软焊料电性连接芯片与基板,该种连接方式具有较高的电连接性能和散热性能,但是,由于软焊料层存在流动性,使得芯片粘结时容易产生偏差,出现虚焊现象,影响芯片的封装效果。

发明内容

[0004] 针对上述需求,本发明提供了一种小尺寸多芯片的封装结构,该封装结构中基板上表面设置的容留凹槽结构能有效容置定量的软焊料,使芯片与基板间产生良好的电连接和固定连接性能,且该工艺易于实施,可实现多芯片的同时封装操作。

[0005] 本发明是一种小尺寸多芯片的封装结构,该芯片封装结构主要包括引线框架、基板、芯片和封装体,其特征在于,所述的基板上表面设置多个用于容留芯片的容留凹槽,所述的容留凹槽采用模具锻压成型,所述的芯片置于容留凹槽,并通过软焊料实现电性连接,所述的基板下表面通过粘胶固定在引线框架上,并使用金线实现电性连接,所述的基板、芯片以及部分引线框架均通过封装体封装。

[0006] 在本发明一较佳实施例中,所述的基板选用铜合金或铝合金材料,其上表面装设有印制电路板,用于实现多个芯片的串联。

[0007] 在本发明一较佳实施例中,所述的基板上表面设置的容留凹槽的规格及间距可根据芯片封装要求进行调整。

[0008] 在本发明一较佳实施例中,所述的软焊料为胶状物,其主要成分是含有铅、锡、铝或铜颗粒的混合胶状物,该混合胶状物具有良好的导电性和粘结性。

[0009] 在本发明一较佳实施例中,所述的软焊料在一定的压力及温度下产生粘结性,所形成的软焊料层的厚度不超过 20um。

[0010] 本发明揭示了一种小尺寸多芯片的封装结构,该封装结构中基板设置的容留凹槽结构,有效提高了芯片与基板间的电连接和固定连接性能,且容留凹槽的规格可由锻压工

艺控制,具有较高的灵活性和实用性;同时,该芯片封装工艺操作简便,成本低,可实现批量生产。

附图说明

[0011] 下面结合附图和具体实施方式对本发明作进一步详细的说明:

图 1 是本发明实施例小尺寸多芯片的封装结构的结构示意图;

图 2 是本发明实施例小尺寸多芯片的封装结构中基板结构示意图;

附图中各部件的标记如下: 1、引线框架,2、基板,3、芯片,4、封装体,5、容留凹槽,6、软焊料,7、金线。

具体实施方式

[0012] 下面结合附图对本发明的较佳实施例进行详细阐述,以使本发明的优点和特征能更易于被本领域技术人员理解,从而对本发明的保护范围做出更为清楚明确的界定。

[0013] 图 1 是本发明实施例小尺寸多芯片的封装结构的结构示意图;图 2 是本发明实施例小尺寸多芯片的封装结构中基板结构示意图;该芯片封装结构主要包括引线框架 1、基板 2、芯片 3 和封装体 4,其特征在于,所述的基板 2 上表面设置多个用于容留芯片的容留凹槽 5,所述的容留凹槽 5 采用模具锻压成型,所述的芯片 3 置于容留凹槽 5,并通过软焊料 6 实现电性连接,所述的基板 2 下表面通过粘胶固定在引线框架 1 上,并使用金线 7 实现电性连接,所述的基板 2、芯片 3 以及部分引线框架 1 均通过封装体 4 封装。

[0014] 本发明中提及的小尺寸多芯片的封装结构中基板 2 选用铜合金或铝合金材料,其上表面装设有印制电路板,用于实现多个芯片的串联;基板 2 上表面设置的容留凹槽 5 的规格及间距可根据芯片封装要求进行调整,其大小略大于芯片 3 的大小规格,而深度一般不超过 50um,防止芯片 3 陷在容留凹槽 5 内,影响芯片的散热。

[0015] 软焊料 6 为胶状物,其主要成分是含有铅、锡、铝或铜颗粒的混合胶状物,该混合胶状物具有良好的导电性和粘结性;软焊料 6 在一定的压力及温度下产生粘结性,所形成的软焊料层的厚度不超过 20um;在实际封装过程中,首先,软焊料 6 被定量分配到容留凹槽 5 中,其量是根据容留凹槽 5 的规格而定;然后,盖上芯片 3,在芯片 3 上施加一定的压力,温度维持在 100℃ -120℃,直至软焊料 6 凝结稳定,时间一般为 1-2 小时。

[0016] 本发明揭示了一种小尺寸多芯片的封装结构,其特点是:该封装结构中基板设置的容留凹槽结构,有效提高了芯片与基板间的电连接和固定连接性能,且容留凹槽的规格可由锻压工艺控制,具有较高的灵活性和实用性;同时,该芯片封装工艺操作简便,成本低,可实现批量生产。

[0017] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本领域的技术人员在本发明所揭露的技术范围内,可不经创造性劳动想到的变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应该以权利要求书所限定的保护范围为准。

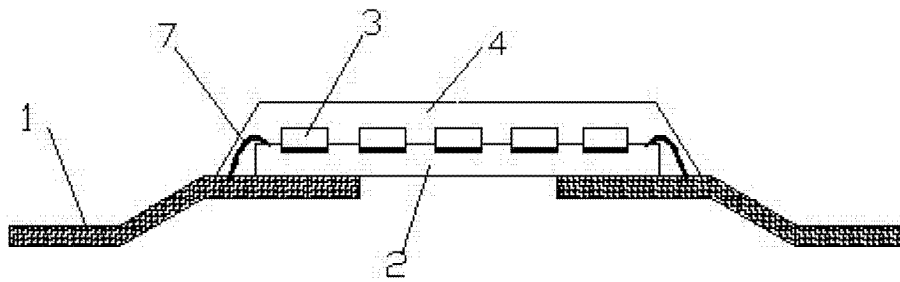


图 1

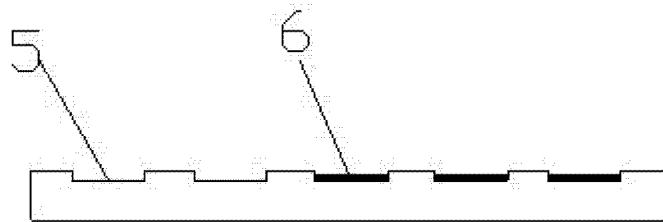


图 2