



등록특허 10-2540168



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2023년06월02일

(11) 등록번호 10-2540168

(24) 등록일자 2023년05월31일

(51) 국제특허분류(Int. Cl.)

H01L 21/67 (2006.01) H01L 21/324 (2017.01)

(52) CPC특허분류

H01L 21/67109 (2013.01)

H01L 21/324 (2013.01)

(21) 출원번호 10-2019-7035666

(22) 출원일자(국제) 2018년05월03일

심사청구일자 2021년04월28일

(85) 번역문제출일자 2019년12월02일

(65) 공개번호 10-2019-0138317

(43) 공개일자 2019년12월12일

(86) 국제출원번호 PCT/US2018/030787

(87) 국제공개번호 WO 2018/204576

국제공개일자 2018년11월08일

(30) 우선권주장

62/500,609 2017년05월03일 미국(US)

15/966,211 2018년04월30일 미국(US)

(56) 선행기술조사문헌

JP2008060016 A*

JP2010073383 A*

JP5830687 B2*

US20140042152 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

어플라이드 머티어리얼스, 인코포레이티드

미국 95054 캘리포니아 산타 클라라 바우어스 애브뉴 3050

(72) 발명자

라오, 프리덤

싱가포르 579800 싱가포르 비산 스트리트 31 라플레이시아 콘도 21 #05-01

이바노프, 데니스

러시아 197343 상트페테르부르크 47 71 란스코 로드

(뒷면에 계속)

(74) 대리인

특허법인 남엔남

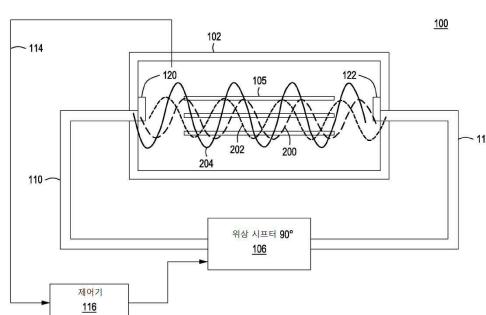
전체 청구항 수 : 총 8 항

심사관 : 민지현

(54) 발명의 명칭 반도체 프로세싱 동안의 마이크로파 공동 내의 균일한 열 분포를 위한 방법 및 장치

(57) 요약

반도체 배치들에 걸친 균일한 열 분포를 위한 방법들 및 장치가 본원에서 제공된다. 일 실시예에 따르면, 반도체 프로세싱을 위한 마이크로파 오븐은, 공동 및 복수의 입력 포트들을 갖는 열 하우징; 복수의 입력 포트들을 통해 열 하우징의 공동에 마이크로파 신호를 제공하도록 구성된 전력 소스; 전력 소스와 입력 포트들 사이에 배치된 위상 시프터 — 위상 시프터는 위상 시프터에 제공된 2개 이상의 신호들 사이의 위상 차이를 변동시키도록 구성됨 —; 및 위상 시프터에 통신가능하게 커플링되고, 2개 이상의 신호들 사이의 위상 차이를 제어하도록 구성된 제어기를 포함한다.

대 표 도 - 도2

(52) CPC특허분류

H01L 21/67115 (2013.01)

H01L 21/67248 (2013.01)

(72) 발명자

주푸디, 아난트크리슈나

싱가포르 128035 싱가포르 05-09 웨스트 코스트 크
레센트 50

오우, 유에 쟁

싱가포르 760452 싱가포르 #12-150 이순 렁 로드
블록 452

명세서

청구범위

청구항 1

공동 및 복수의 입력 포트들을 갖는 열 하우징(thermal housing) – 제1 입력 포트는 상기 공동의 제1 측상에 배치되고, 제2 입력 포트는 상기 공동의 제1 측에 대향하는 상기 공동의 제2 측상에 배치되고, 상기 제1 입력 포트와 대향함 –;

상기 복수의 입력 포트들을 통해 상기 열 하우징의 공동에 각각의 주파수가 25 밀리초 지속하는 4096개의 주파수들에 걸쳐 변동하는 마이크로파 신호를 제공하도록 구성된 가변 주파수 마이크로파 드라이브(VFMD; variable frequency microwave drive) 전력 소스;

상기 전력 소스와 상기 입력 포트들 사이에 배치된 위상 시프터 – 상기 위상 시프터는 상기 위상 시프터에 제공된 2개 이상의 신호들 사이의 위상 차이를 변동시키도록 구성됨 –;

상기 위상 시프터에 상기 전력 소스를 커플링시키고, 상기 마이크로파 신호를 적어도 2개의 마이크로파 신호들로 분할하는 제1 도파관 – 상기 적어도 2개의 마이크로파 신호들은 상기 위상 시프터를 위한 입력 신호들임 –;

상기 제1 입력 포트에 상기 위상 시프터를 커플링시키고, 상기 적어도 2개의 마이크로파 신호들 중 제1 마이크로파 신호를 상기 공동 내로 가이딩하도록 구성된 제2 도파관;

상기 제2 입력 포트에 상기 위상 시프터를 커플링시키고, 상기 적어도 2개의 마이크로파 신호들 중 제2 마이크로파 신호를 상기 공동 내로 가이딩하도록 구성된 제3 도파관 – 상기 공동에 제공되는 상기 제1 마이크로파 신호 및 상기 제2 마이크로파 신호 각각은 각각의 주파수가 수십(tens of) 밀리초 지속하는 수천개의(thousands of) 주파수들에 걸쳐 변동함 –; 및

상기 2개 이상의 신호들 사이의 상기 위상 차이를 제어하고 – 상기 위상 차이가 상기 제1 마이크로파 신호와 상기 제2 마이크로파 신호 사이에 존재함 –; 그리고

전기장 왜곡의 모드들의 혼합을 생성하고, 전기장 세기를 랜덤화하여, 더 균일한 경화에 이르게 하도록 구성되고 상기 위상 시프터에 통신가능하게 커플링된 제어기
를 포함하는,
반도체 프로세싱을 위한 마이크로파 오븐.

청구항 2

제1 항에 있어서,

상기 제어기에 의해 제어되는 이동가능 포지션을 갖는 기계식 페데스탈(mechanical pedestal)을 더 포함하는,
반도체 프로세싱을 위한 마이크로파 오븐.

청구항 3

제2 항에 있어서,

상기 열 하우징 및 상기 제어기에 커플링된 피드백 메커니즘을 더 포함하며,

상기 피드백 메커니즘은 제어 파라미터들을 결정하도록 구성되고,

상기 제어기는 상기 제어 파라미터들에 따라 상기 기계식 페데스탈의 포지셔닝을 제어하는,

반도체 프로세싱을 위한 마이크로파 오븐.

청구항 4

제1 항에 있어서,

상기 열 하우징 및 상기 제어기에 커플링된 피드백 메커니즘을 더 포함하며,

상기 피드백 메커니즘은 제어 파라미터들을 결정하도록 구성되고,

상기 제어기는 상기 제어 파라미터들에 따라 상기 위상 시프터에 의해 도입되는 위상 차이를 제어하는,

반도체 프로세싱을 위한 마이크로파 오븐.

청구항 5

제1 항에 있어서,

상기 제어기는 상기 위상 시프터에 의해 도입되는 위상 차이를 0도 내지 180도에서 제어하도록 구성되는,

반도체 프로세싱을 위한 마이크로파 오븐.

청구항 6

제1 항에 있어서,

상기 공동은 내부에 서스펜딩(suspend)되어 있는 복수의 반도체 웨이퍼들을 포함하는,

반도체 프로세싱을 위한 마이크로파 오븐.

청구항 7

제6 항에 있어서,

상기 반도체 웨이퍼들은 에폭시 웨이퍼들인,

반도체 프로세싱을 위한 마이크로파 오븐.

청구항 8

복수의 반도체 웨이퍼들을 균일하게 가열하기 위한 마이크로파 오븐으로서,

상기 복수의 반도체 웨이퍼들이 서스펜딩(suspend)되어 있는 공동을 갖는 열 하우징 – 제1 입력 포트는 상기 공동의 제1 측상에 배치되고, 제2 입력 포트는 상기 공동의 제1 측에 대향하는 상기 공동의 제2 측상에 배치되고, 상기 제1 입력 포트와 대향함 –;

상기 열 하우징에 커플링되고, 2개 이상의 신호들 사이에 0도 내지 180도의 위상 차이를 도입하는 위상 시프터;

상기 위상 시프터에 커플링되고, 각각의 주파수가 25 밀리초 지속하는 4096개의 주파수들에 걸쳐 변동하는 마이크로파 신호를 생성하는 가변 주파수 마이크로파 드라이브(VFMD; variable frequency microwave drive) 전력 소스;

상기 위상 시프터에 상기 전력 소스를 커플링시키고, 상기 마이크로파 신호를 적어도 2개의 마이크로파 신호들로 분할하는 제1 도파관 – 상기 적어도 2개의 마이크로파 신호들은 상기 위상 시프터를 위한 입력 신호들임 –;

상기 제1 입력 포트에 상기 위상 시프터를 커플링시키고, 상기 적어도 2개의 마이크로파 신호들 중 제1 마이크로파 신호를 상기 공동 내로 가이딩하도록 구성된 제2 도파관;

상기 제2 입력 포트에 상기 위상 시프터를 커플링시키고, 상기 적어도 2개의 마이크로파 신호들 중 제2 마이크로파 신호를 상기 공동 내로 가이딩하도록 구성된 제3 도파관 – 상기 공동에 제공되는 상기 제1 마이크로파 신호 및 상기 제2 마이크로파 신호 각각은 각각의 주파수가 수십 밀리초 지속하는 수천개의 주파수들에 걸쳐 변동함 –; 및

상기 복수의 반도체 웨이퍼들의 특성들에 기초하여 상기 2개 이상의 신호들 사이의 위상 차이를 변경하고 – 상기 위상 차이가 상기 제1 마이크로파 신호와 상기 제2 마이크로파 신호 사이에 존재함 –; 그리고

전기장 왜곡의 모드들의 혼합을 생성하고, 전기장 세기를 랜덤화하여, 더 균일한 경화에 이르게 하도록

구성되는 제어기

를 포함하는,

복수의 반도체 웨이퍼들을 균일하게 가열하기 위한 마이크로파 오븐.

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

발명의 설명

기술 분야

[0001]

[0001] 본 개시내용의 실시예들은 일반적으로, 반도체 웨이퍼 레벨 패키징에 관한 것이다.

배경 기술

[0002]

[0002] 마이크로파 오븐들은 반도체 웨이퍼 레벨 패키징을 포함하는 여러 산업 애플리케이션들에 널리 사용되며, 그 마이크로파 오븐들에서, 웨이퍼들의 배치(batch)가 전형적으로 가열된다. 배치에서의 모든 웨이퍼들을 균일하게 가열하는 것은 최고의 품질의 경화 또는 수분 제거를 얻는 데 중요하다. 본 발명자들은, 균일한 가열을 달성하기 위한 오븐의 효과적인 설계 이외에도, 오븐 내의 공간 가열 패턴을 변화시키기 위해 제어 메커니즘들이 유리하게 사용될 수 있다는 것을 발견하였다.

[0003]

[0003] 따라서, 본 발명자들은 배치 가열 프로세스에서 복수의 기판들을 균일하게 가열하기 위한 방법들 및 장치를 개발하였다.

발명의 내용

[0004]

[0004] 반도체 배치들에 걸친 균일한 열 분포를 위한 방법들 및 장치가 본원에서 제공된다. 일부 실시예에 따르면, 반도체 프로세싱을 위한 마이크로파 오븐은, 공동 및 복수의 입력 포트들을 갖는 열 하우징; 복수의 입력 포트들을 통해 열 하우징의 공동에 마이크로파 신호를 제공하도록 구성된 전력 소스; 전력 소스와 입력 포트들 사이에 배치된 위상 시프터 — 위상 시프터는 위상 시프터에 제공된 2개 이상의 신호들 사이의 위상 차이를 변동시키도록 구성됨 —; 및 위상 시프터에 통신가능하게 커플링되고, 2개 이상의 신호들 사이의 위상 차이를 제어하도록 구성된 제어기를 포함할 수 있다.

[0005]

[0005] 다른 실시예에 따르면, 기판을 프로세싱하기 위한 방법은, 마이크로파 공동에 배치된 기판에 기판을 처리하기 위한 복수의 마이크로파 신호들을 제공하는 단계; 복수의 마이크로파 신호들 중 적어도 하나의 마이크로

파 신호의 위상을 복수의 마이크로파 신호들 중 적어도 하나의 다른 마이크로파 신호와 상이하게 되도록 제어하는 단계; 기판 및 마이크로파 공동의 제어 파라미터들을 측정하는 단계; 및 제어 파라미터들에 기초하여 위상을 제어하는 단계를 포함한다.

[0006] 일부 실시예들에 따르면, 반도체 웨이퍼들을 균일하게 가열하기 위한 마이크로파 오븐은, 반도체 웨이퍼들이 서스펜딩(suspend)되어 있는 공동을 갖는 열 하우징; 열 하우징에 커플링되고, 2개 이상의 신호들 사이에 대략 0도 내지 180도의 위상 차이를 도입하는 위상 시프터; 위상 시프터에 커플링되고, 전력 신호를 생성하는 전력 소스; 및 반도체 웨이퍼들의 특성들에 기초하여, 2개 이상의 신호들 사이의 위상 차이를 변동시키는 제어기를 포함할 수 있다.

[0007] 본 개시내용의 다른 및 추가적인 실시예들이 아래에서 설명된다.

도면의 간단한 설명

[0008] 앞서 간략히 요약되고 아래에서 더 상세히 논의되는 본 개시내용의 실시예들은 첨부된 도면들에 도시된 본 개시내용의 예시적인 실시예들을 참조하여 이해될 수 있다. 그러나, 첨부된 도면들은 본 개시내용의 단지 전형적인 실시예들을 예시하는 것이므로 범위를 제한하는 것으로 간주되지 않아야 하는데, 이는 본 개시내용이 다른 균등하게 유효한 실시예들을 허용할 수 있기 때문이다.

[0009] 도 1은 본 개시내용의 적어도 일부 실시예들에 따른, 공동 내의 균일한 열 분포를 위한 장치의 블록도이다.

[0010] 도 2는 본 개시내용의 적어도 일부 실시예들에 따른, 도 1의 장치의 기능을 예시하는 도면이다.

[0011] 도 3은 본 개시내용의 적어도 일부 실시예들에 따른, 반도체 웨이퍼에 걸친, 다양한 위상들에서의 전기장 분포의 예시이다.

[0012] 도 4는 본 개시내용의 적어도 일부 실시예들에 따른 제어기의 블록도이다.

[0013] 도 5는 본 개시내용의 적어도 일부 실시예들에 따른, 균일한 열 분포를 위한 방법이다.

[0014] 이해를 용이하게 하기 위해, 도면들에 대해 공통인 동일한 엘리먼트들을 지정하기 위해 가능한 경우 동일한 참조 번호들이 사용되었다. 도면들은 실적대로 도시된 것이 아니고, 명확성을 위해 간략화될 수 있다. 일 실시예의 엘리먼트들 및 특징들은 추가적인 설명 없이 다른 실시예들에 유의하게 포함될 수 있다.

발명을 실시하기 위한 구체적인 내용

[0009] 공동에서 반도체 배치들을 균일하게 가열하기 위한 방법 및 장치의 실시예들이 본원에서 제공된다. 일부 반도체 웨이퍼들은 에폭시 베이스를 가지며, 에폭시에 작동 실리콘 다이(working silicon die)들이 임베딩되어 있다. 일부 경우들에서, 이들 다이들은 로직 칩들, 메모리 칩들, 신호 프로세싱 칩들 등일 수 있다. 금속 콘택들이 이들 칩들 상에 형성되어 외부 연결들이 형성된다. 웨이퍼는 또한, 패시베이션 층, 폴리머 층 및 금속 재분배 층을 중착하는 것과 같은 여러 다른 생산 단계들을 거친다. 이어서, 외부 연결들을 위해 솔더 범프(solder bump)들이 생성된다. 일반적으로, 이들 웨이퍼들은 "팬-아웃 웨이퍼(fan-out wafer)들"로 지칭되며, 생산 프로세스는 "팬-아웃 웨이퍼 레벨 패키징(fan-out wafer level packaging)"으로 지칭된다.

[0010] 생산 프로세스 동안, 마이크로파 오븐들에서 에폭시 웨이퍼들의 탈기 및 경화가 수행되어, 금속화 및 스퍼터링으로 진행하기 위해 웨이퍼들로부터 수분이 제거되고, 그에 따라, 이들 프로세스들 동안 아웃가스(outgassing)이 방지된다. 추가로, 동일한 장치를 사용하여 경화될 수 있는 다양한 웨이퍼들의 상이한 기하형상들로 인해, 웨이퍼들에 걸친 가열이 상이하게 될 것이다. 따라서, 본 발명자들은, 균일한 열 분포 및 전기장 노출을 통해 탈기 및 경화를 개선하기 위해, 팬-아웃 웨이퍼-레벨 패키징의 다양한 페이즈들 동안 사용될 수 있는 방법들 및 장치를 생성하였다.

[0011] 더 구체적으로, 마이크로파 오븐들은 정상파들의 원리를 사용하여 내부에서 물체들을 가열한다. 정상파들은 공동의 주어진 형상 및 사이즈의 공진 주파수들에 대응한다. 본 개시내용의 실시예들에서, 마이크로파 오븐의 동작 주파수들은, 공진 모드들의 수를 최대화하여 필드 분포 그리고 그에 따른 가열 패턴이, 가열되는 물체 내에서 균일하게 되도록 선택된다. 고 전력 산업 애플리케이션들에서 마이크로파 오븐 공동에 피드되는 전력은 대개, 다수의 입력 소스들을 통해 발생된다. 웨이퍼 레벨 패키징에서, 금속 콤포넌트들의 존재로 인한 오븐 공동 내부의 아킹을 방지할 뿐만 아니라 고도의 열 균일성을 달성하기 위해, 가변 주파수 마이크로파 전력

공급이 사용된다. 가변 주파수 마이크로파 오븐 공동의 설계는 사소한 것이 아니며, 에폭시 및 금속 조성이 크게 변화될 수 있는 웨이퍼들과 함께, 기하학적으로 복잡할 수 있는 공동의 공진 주파수들의 식별을 수반한다. 넓은 대역의 주파수들 사이에서 공진 모드들을 컴퓨팅하는 것은, 복잡하고 시간 소모적인 컴퓨터 기반 모델들을 사용하여, 전자기장 분포를 지배하는 맥스웰 방정식(Maxwell equation)들을 푸는 것을 수반한다. 따라서, 설계는 여러 번 최적이 아니게 되고, 많은 수의 비-공진 주파수 컴포넌트들을 수반하여, 공동 내의 불-균일한 필드 분포를 초래한다. 따라서, 본 개시내용의 실시예들은 유리하게, 그러한 경우에 필드 균일성을 조정하기 위해 입력 피드들에 대한 제어 메커니즘들을 제공한다. 더 구체적으로, 입력 피드들에 위상 차이를 도입함으로써, 제어가 달성될 수 있다. 입력들 사이의 위상 차이의 변동은 오븐 내의 각각의 론치(launch)로부터의 마이크로파 필드들이 보강 또는 상쇄 간섭하게 한다. 이는 필드 패턴 그리고 그에 따라 공진 모드들의 변동을 발생시킨다. 이러한 효과는 필드 분포를 변화시키기 위해 오븐 공동의 형상 또는 사이즈를 약간 변경하는 것과 유사하다.

[0012] [0018] 계다가, 아래에서 더 상세히 설명되는 바와 같이, 위상 차이를 변화시키는 것은 공진 모드들을 이버네센트(evanescent) 모드들로 그리고 그 반대로 변환시킨다. 이는 가변 주파수 드라이브의 동일한 주파수 대역에서 더 많은 이전에 존재하지 않은 공진 모드들을 도입한다. 이는 본질적으로, 모드 스터러(mode stirrer), 또는 웨이퍼 스택 회전기(wafer stack rotator) 또는 수직 진동 드라이브(vertical oscillatory drive)를 갖는 것과 동일하다. 이는 필드에서 고도의 균일성을 달성하는 데 매우 유익하다. 가열을 원하는 대로 제어하기 위해, 위상을 시프트함으로써, 부하의 특정 영역들에 필드를 집중시키도록, 정확한 주파수 모드들이 유리하게 선택될 수 있다.

[0013] [0019] 본 개시내용에 따른 적어도 일부 실시예들은, 듀얼 소스 마이크로파 오븐을 위한, 멀티소스 마이크로파 공동, 전력 소스(들), 도파관들, 및 위상 시프터로 구성되며, 이는 도면들에 도시되고 아래에서 더 상세히 설명된다.

[0014] [0020] 도 1에서 설명되는 장치(100)는, 에폭시 웨이퍼 상의 폴리머 코팅 및 패터닝 동안, 폴리머를 균일하게 경화시키도록 공동에서 전기장을 균일하게 분포시키기 위해 사용된다. 추후에, 구리 라인들이 형성될 때(예컨대, 다마신(damascene) 구조들), 웨이퍼는 건조 구리를 보장하기 위한 수분 제거를 위해 장치(100)에 배치된다.

[0015] [0021] 본 발명자들에 의해 개시되는 일 실시예에 따르면, 반도체 웨이퍼의 경화 및 반도체 웨이퍼로부터의 수분 제거를 위한 장치는 위상 시프터에 커플링되며, 그 위상 시프터는 장치로의 마이크로파 전력 입력 피드들 사이의 위상 차이를 제어한다. 마이크로파 신호들의 각각의 피드는 상이한 위상을 가지며, 마이크로파 신호들 사이의 위상 차이가 웨이퍼의 특성들에 따라 제어 및 변동되어, 마이크로파 신호 피드들의 전자기장들이 서로 보강 및 상쇄되게 하여, 전기장 왜곡의 다양한 모드들을 생성하고, 필드 세기를 랜덤화(randomize)하고, 공동 내의 가열의 균일성을 도입한다.

[0016] [0022] 도 1은 본원에서 제공되는 실시예들에 따른, 공동 내의 균일한 열 분포를 위한 장치(100)의 블록도이다.

[0017] [0023] 장치(100)(예컨대, 마이크로파 오븐)는, 예컨대, 가열 및 경화를 위해 물체들(105)이 배치되는 공동(103)을 갖는 열 하우징(102)을 포함한다. 일부 경우들에서, 물체들(105)은 패키징의 경화 및 수분 제거 페이즈들을 거치는 반도체 웨이퍼들의 배치들이다. 장치(100)는 제1 입력 포트(120) 및 제2 입력 포트(122)를 더 포함한다. 일부 실시예들에서, 장치(100)는, 위상 시프터(106)에 의해 제공되는 입력 전력 소스들의 수에 따라, 더 많은 입력 포트들을 포함한다.

[0018] [0024] 장치(100)는 전력 소스(104)를 더 포함하며, 그 전력 소스(104)는 일부 경우들에서 증폭기 등일 수 있다. 전력 소스(104)는 더 높은 전력 산업 애플리케이션들에 대해 일반적으로 동작가능한 가변 주파수 전력 소스이다. 일부 실시예들에서, 전력 소스(104)는 가변 주파수 마이크로파 드라이브(VFMD; variable frequency microwave drive)이다. 예컨대, 일부 구성들은 전력 소스(104)가 4096개의 주파수들(각각 대략 25초)에 걸쳐 변동될 수 있게 한다. VFMD는 장치(100)의 금속 컴포넌트들에서 발생할 수 있는 아킹의 가능성을 감소시키고, 그리고 프로세싱되는 모든 웨이퍼들에 대한 균일한 가열을 획득하려고 시도하기 위해 가열의 상이한 패턴들을 혼합함으로써, 공동(103) 내에서 일정 레벨의 온도 균일성을 유지하지만, 에폭시 실리콘 및 다이들의 재료 특성들 및 장치(100)의 콤팩트니스(compactness)로 인해 여전히 작은 변동들이 발생될 수 있고, 그에 따라, 균일성이 예측 불가능하게 될 수 있다. 따라서, 웨이퍼들에 걸쳐 안정적인 균일성을 획득하기 위해, 위상 시프터(106)를 통해 위상 시프트가 도입된다.

- [0019] [0025] 전력 소스(104)는 도파관(108)을 통해 위상 시프터(106)에 커플링된다. 도파관(108)은 전력 소스(104)로부터의 인입 신호를 분할하여, 적어도 2개의 신호들을 위상 시프터(106)에 제공한다. 일부 실시예들에서, 적어도 2개의 마이크로파 신호들은 진폭 및 주파수가 동일하다. 일부 실시예들에서, 적어도 2개의 마이크로파 신호들은 진폭 및 주파수가 상이하다. 일부 실시예들에서, 도파관(108)은 신호를 2개 초파의 신호들로 분할한다. 위상 시프터(106)는, 마이크로파 신호들 중 적어도 하나의 신호의 위상을 다른 신호들 중 적어도 하나의 신호의 위상을 유지하면서 시프트함으로써, 2개 이상의 마이크로파 신호들 사이의 위상 차이를 제어한다.
- [0020] [0026] 일부 실시예들에서, 위상 시프터(106)는 소스들 중 하나의 피드 도파관에 임베딩될 수 있다. 본 개시 내용의 다른 실시예들에서, 디지털 위상 시프터가 소스들 중 하나에 공급하는 도파관으로의 피드 전에 임베딩될 수 있다. 일부 실시예들에서, 위상 시프터(106)는 입력과 출력 사이의 위상 차이를 변화시키기 위해 노브 또는 다른 제어기를 포함한다. 이는 물리적 회전 노브, 디지털 제어 회로망 등일 수 있다.
- [0021] [0027] 도파관들(108)의 길이 및 위상 시프터(106)의 위치는 입력 소스들 사이의 디플트 위상 차이가 충분한 정확도로 알려지도록 선택된다. 예컨대, 일부 실시예들에서, 위상 시프터를 제외한 도파관 길이들 사이의 차이는 입력 마이크로파 전력 공급의 평균 파장의 정수배가 되도록 선택되고, 그에 따라, 다수의 소스들로부터 도메인에 진입하는 파들은 동위상이 된다.
- [0022] [0028] 도 1에 도시된 예에서, 위상 시프터(106)는 전력 소스(104)로부터의 마이크로파 신호를 2개의 마이크로파 신호들로 분할한다. 제1 신호는, 예컨대 위상 시프트가 도입되지 않은 상태로, 도파관(110)을 따라 이동하는 한편, 제2 신호는, 예컨대 오리지널 전력 신호로부터 90도 위상 시프트를 갖는 상태로, 도파관(112)을 따라 이동한다. 결과적으로, 제2 신호는 제1 신호와 비교하여 90도 위상 차이를 갖는다. 일부 실시예들에서, 입력 소스들 사이의 위상 차이는 90도이지만, 다른 실시예들에서, 위상 시프터(106)에 의해 도입되는 위상 차이는, 제어기(116)에 의해, 위상 시프터(106)의 제어들의 기계적, 전기적, 또는 디지털 조정으로, 0도 내지 180도 사이에서 변동된다.
- [0023] [0029] 각각의 신호가 각각의 도파관(110 및 112)을 통해 이동함에 따라, 신호들은 공동(103)의 대향 단부들에서 대략 동시에 각각의 포트들(120 및 122)을 통해 공동에 진입한다. 2개의 신호들의 전기장은 보강 및 상쇄 간섭하여, 물체들(105)에 걸친 공진 모드들 및 전기장 패턴의 변동을 발생시킴으로써, 유리하게, 예컨대 프로세싱되는 웨이퍼(들)의 더 균일한 가열을 제공한다.
- [0024] [0030] 일부 실시예들에서, 공동(103) 및/또는 그 공동(103) 내의 물체들(105)의 제어 파라미터들을 위상 시프터(106)에 직접적으로 또는 제어기(116)와 같은 매개체를 통해 다시 전달하기 위해, 피드백 메커니즘(114)이 제공된다. 일부 경우들에서, 제어기(116)는 제어 파라미터들을 측정한다. 제어기(116)는, 수신된 특성들에 따라, 위상 시프터(106)에 의해 도입되는 신호들 사이의 위상 차이를 수정한다. 일부 제어 파라미터들의 예들은, 공동(103)의 온도, 공동(103) 내의 물체들(105)의 온도, 공동(103)의 기하형상, 물체들(105) 상에서 또는 공동(103) 내에서 검출된 수분 레벨들, 물체(105) 또는 공동(103)의 직접적인 전자기장 측정치들, 또는 물체들에 관련된 다른 판독들을 포함한다. 프로세싱되는 웨이퍼들의 온도 균일성에 따라, 입력 소스들 사이의 위상 차이는, 위상 시프터(106)의 노브 또는 위상 시프터(106)에 공급되는 외부 전압을 제어하는 (예컨대) 스텝퍼 모터 또는 솔레노이드를 사용하여 조정될 수 있다. 제어기(116)가 제어기(116)로부터 위상 시프터(106)로의 디지털 신호를 통해 입력 신호들 중 적어도 하나의 위상을 직접적으로 수정하는 것과 같은, 위상 차이를 제어하는 다른 수단들이 또한, 본 개시내용에 의해 고려된다.
- [0025] [0031] 물체(예컨대, 반도체)의 최적 및 효과적 경화/수분 제거를 달성하기 위해, 장치(100)에 의해 프로세싱되는 물체는 공동(103)에서 변동되는 공간 가열 패턴에 노출된다. 본 발명자들에 따르면, 위상이 상이한 신호 소스들에 의해 생성되는, 물체 표면에 걸친 전자기장 및 열 변동은 물체에 비교적 균일한 열 분포를 제공하여, 종래의 경화/수분 제거 프로세스들과 비교할 때, 더 균일한 경화 및 수분 제거를 발생시킨다. 추가로, 제어기(116)는 비-공진으로부터 이버네센트로 모드들을 변화시켜서, 모드들의 혼합을 생성하고, 전기장 세기를 랜덤화하여, 종래의 방법들보다 더 균일한 경화를 발생시킬 수 있다.
- [0026] [0032] 도 2에 도시된 바와 같이, 포트(120)는 마이크로파 신호(200)를 생성하고, 포트(122)는 마이크로파 신호(202)를 생성한다. 당업자는, 예시되는 신호들이 마이크로파 전력만을 나타내고, 그리고 포트들(120 및 122)에 의해 도입되는 물리적 신호들이 상당히 상이할 수 있음을 인식할 것이다. 예시된 마이크로파 신호들(200 및 202)은 보강 및 상쇄 간섭하여 마이크로파(204)를 형성한다. 마이크로파(204)는 더 깊은 퍽크들 및 벨리들을 갖고, 그에 따라, 도 3에 예시된 바와 같은 전기장 패턴 이미지(300)를 발생시킨다. 이미지(300)는 "비-공

진 모드"로 지칭되는 것을 예시한다.

[0027] [0033] 제어기(116)는, 위상 차이가 일정 시간 기간 동안 90도로 유지된 후에, 위상 차이를 180도로 조정할 수 있다. 도 3의 이미지(302)는 포트(120)에 의해 입력된 파와 포트(122)에 의해 입력된 파 사이에 180도 위상 차이가 생성될 때 관찰되는 전기장 패턴을 예시하며, 이는 "이버네센트 모드"로 지칭된다.

[0028] [0034] 설명되는 범위에 걸쳐, 위상 시프터(106)에 의해 도입되는 위상 차이를 변동시킴으로써, 프로세싱되는 물체들(105)의 균일한 가열이 달성된다. 일부 실시예들에서, 장치(100)는 경화 및 수분 제거를 위해 사용되고, 그리고 예폭시 웨이퍼들의 탈기, 구리 어닐링, 평활화, 또는 균일한 전자기 분포로부터 이익을 얻을 수 있는 임의의 프로세스 동안 사용될 수 있다.

[0029] [0035] 다른 실시예에 따르면, 제어기(116)는 물체(105)의 포지션을 수정하기 위해, 선택적인 페데스탈(130)을 통해, 공동(103) 내의 물체(105)의 물리적 포지션을 조정한다. 다른 실시예들에서, 페데스탈(130)은 마이크로파 가열에 부가하여 물체(105)에 복사 가열을 제공한다. 제어기(116)는 장치(100)에서 측정된 제어 파라미터들에 기초하여, 기계적 수단을 통해, 페데스탈(130)의 높이, 또는 다른 차원들의 페데스탈(130)의 포지셔닝을 조정한다. 페데스탈(130)의 재포지셔닝(repositioning)은 위상 시프터(106)의 위상 시프트와 상보적이며, 일부 경우들에서, 페데스탈(130)의 포지션은 정적으로 유지된다.

[0030] [0036] 도 4는 본 개시내용의 예시적인 실시예들에 따른 제어기(116)의 블록도이다.

[0031] [0037] 위상 시프터를 제어하기 위한 방법들의 다양한 실시예들은 제어기(116)에 의해 실행될 수 있다. 도 4는 제어기(116)의 단지 예시적인 실시예일 뿐이며, 다른 구성들 및 실시예들이 가능하다. 도 4에 도시된 실시예에 따르면, 제어기(116)는 하나 이상의 CPU들(1 내지 N), 지원 회로들(404), I/O 회로들(406), 및 시스템 메모리(408)를 포함한다. 시스템 메모리(408)는 제어 파라미터들(420)을 더 포함할 수 있다. CPU들(1 내지 N)은 시스템 메모리(408)에 있는 하나 이상의 애플리케이션들을 실행하도록 동작한다. 제어기(116)는 본 명세서에서 설명되는 실시예들의 임의의 다른 시스템, 디바이스, 엘리먼트, 기능성, 또는 방법을 구현하기 위해 사용될 수 있다. 예시된 실시예들에서, 제어기(116)는 프로세서-실행가능한 실행가능 프로그램 명령들로서 방법(500)(도 5)을 구현하도록 구성될 수 있다.

[0032] [0038] 제어기(116)는 도 1에 도시된 위상 시프터(106)에 커플링되어, 2개 이상의 신호들 사이에 도입된 위상 차이를 제어하며, 여기서, 제어 파라미터들(420)은, 도입된 위상 차이를 수정할 때 또는 위상 차이의 타이밍을 수정할 때 고려되는, 장치(100)에 관련된 파라미터들을 포함한다.

[0033] [0039] 상이한 실시예들에서, 제어기(116)는, 개인용 컴퓨터 시스템, 데스크톱 컴퓨터, 랩톱, 노트북 또는 넷북 컴퓨터, 메인프레임 컴퓨터 시스템, 핸드헬드 컴퓨터, 워크스테이션, 네트워크 컴퓨터, 모바일 디바이스, 이를테면 스마트 폰 또는 PDA, 소비자 디바이스, 또는 일반적으로는 임의의 타입의 컴퓨팅 또는 전자 디바이스를 포함하는(그러나 이에 제한되지는 않음) 다양한 타입들의 디바이스들 중 임의의 디바이스일 수 있다.

[0034] [0040] 다양한 실시예들에서, 제어기(116)는 하나의 프로세서를 포함하는 단일 프로세서 시스템일 수 있거나, 또는 여러 프로세서들(예컨대, 2개, 4개, 8개, 또는 다른 적합한 수)을 포함하는 다중 프로세서 시스템일 수 있다. CPU들(1 내지 N)은 명령들을 실행할 수 있는 임의의 적합한 프로세서일 수 있다. 예컨대, 다양한 실시예들에서, CPU들(1 내지 N)은 다양한 ISA(instruction set architecture)들 중 임의의 것을 구현하는 범용 또는 임베디드 프로세서들일 수 있다. 다중 프로세서 시스템들에서, CPU들(1 내지 N) 각각은 일반적으로(그러나 필수적인 것은 아님), 동일한 ISA를 구현할 수 있다.

[0035] [0041] 시스템 메모리(408)는 CPU들(1 내지 N)에 의해 액세스 가능한 프로그램 명령들 및/또는 데이터를 저장하도록 구성될 수 있다. 다양한 실시예들에서, 시스템 메모리(408)는 임의의 적합한 메모리 기술, 이를테면, SRAM(static random access memory), SDRAM(synchronous dynamic RAM), 비휘발성/플래시-타입 메모리, 또는 임의의 다른 타입의 메모리를 사용하여 구현될 수 있다. 예시된 실시예에서, 위에서 설명된 실시예들의 엘리먼트들 중 임의의 엘리먼트를 구현하는 프로그램 명령들 및 데이터는 시스템 메모리(408) 내에 저장될 수 있다. 다른 실시예들에서, 프로그램 명령들 및/또는 데이터는 상이한 타입들의 컴퓨터-액세스가능 매체들 상에서, 또는 시스템 메모리(408) 또는 제어기(116)와 분리되어 있는 유사한 매체들 상에서, 수신, 전송, 또는 저장될 수 있다.

[0036] [0042] 일 실시예에서, I/O 회로들(406)은 CPU들(1 내지 N)과 시스템 메모리(408)와 디바이스 내의 임의의 주변 디바이스들 사이의 I/O 트래픽을 조정하도록 구성될 수 있으며, 그 임의의 주변 디바이스들은 네트워크 인터페이스 또는 다른 주변 인터페이스들, 이를테면 입력/출력 디바이스들을 포함한다. 일부 실시예들에서, I/O 회

로들(406)은, 하나의 컴포넌트(예컨대, 시스템 메모리(408))로부터의 데이터 신호들을 다른 컴포넌트(예컨대, CPU들(1 내지 N))에 의해 사용하는 데 적합한 포맷으로 변환시키기 위해, 임의의 필요한 프로토콜, 타이밍, 또는 다른 데이터 변환들을 수행할 수 있다. 일부 실시예들에서, I/O 회로들(406)은, 예컨대, USB(Universal Serial Bus) 표준 또는 PCI(Peripheral Component Interconnect) 버스 표준의 변형과 같은 다양한 타입들의 주변 버스들을 통해 부착된 디바이스들에 대한 지원을 포함할 수 있다. 일부 실시예들에서, I/O 회로들(406)의 기능은, 예컨대, 노스 브리지(north bridge) 및 사우스 브리지(south bridge)와 같은 2개 이상의 별개의 컴포넌트들로 분할될 수 있다. 또한, 일부 실시예들에서, 시스템 메모리(408)에 대한 인터페이스와 같은, I/O 회로들(406)의 기능성 중 일부 또는 전부는 CPU들(1 내지 N)에 직접적으로 통합될 수 있다.

[0037] 네트워크 인터페이스는, 제어기(116)와 네트워크에 부착된 다른 디바이스들, 이를테면 하나 이상의 디스플레이 디바이스들(미도시) 또는 하나 이상의 외부 시스템들 사이에서, 또는 노드들 사이에서, 데이터가 교환될 수 있게 하도록 구성될 수 있다. 다양한 실시예들에서, 네트워크는, LAN(Local Area Network)들(예컨대, 이더넷 또는 회사 네트워크), WAN(Wide Area Network)들(예컨대, 인터넷), 무선 데이터 네트워크들, 일부 다른 전자 데이터 네트워크, 또는 이들의 일부 조합을 포함하는(그러나 이에 제한되지는 않음) 하나 이상의 네트워크들을 포함할 수 있다. 다양한 실시예들에서, 네트워크 인터페이스는, 유선 또는 무선 일반 데이터 네트워크들, 이를테면 예컨대 임의의 적합한 타입의 이더넷 네트워크를 통한 통신; 텔레커뮤니케이션(telecommunication)/텔레포니(telephony) 네트워크들, 이를테면 아날로그 음성 네트워크들 또는 디지털 광섬유 통신 네트워크들을 통한 통신; 스토리지 에어리어 네트워크(storage area network)들, 이를테면 파이버 채널 SAN(Fiber Channel SAN)들을 통한 통신; 또는 임의의 다른 적합한 타입의 네트워크 및/또는 프로토콜을 통한 통신을 지원할 수 있다.

[0038] 일부 실시예들에서, 입력/출력 디바이스들은 하나 이상의 디스플레이 단자들, 키보드들, 터치패드들, 스캐닝 디바이스들, 음성 또는 광학 인식 디바이스들, 또는 하나 이상의 제어기(116)에 의해 데이터를 입력하거나 또는 데이터에 액세스하는 데 적합한 임의의 다른 디바이스들을 포함할 수 있다. 다수의 입력/출력 디바이스들이 존재할 수 있거나, 또는 제어기(116)의 다양한 노드들 상에 분포될 수 있다. 일부 실시예들에서, 유사한 입력/출력 디바이스들이 제어기(116)와 분리되어 있을 수 있고, 그리고 유선 또는 무선 연결을 통해, 이를테면 네트워크 인터페이스를 통해 제어기(116)의 하나 이상의 노드들과 상호작용할 수 있다.

[0039] 일부 실시예들에서, 예시된 제어기는 도 5의 흐름도들에 의해 예시되는 방법들의 예시적인 구현이다. 다른 실시예들에서, 상이한 엘리먼트들 및 데이터가 포함될 수 있다.

[0040] 도 5는 본원에서 제공되는 예시적인 실시예들에 따른, 더 균일한 열 분포로 기판을 프로세싱하기 위한 방법(500)이다. 방법(500)은, 장치(100) 내의 공동(103)과 같은 공동에서 경화 또는 건조되는 물체에 걸친 균일한 열 분포를, 공동에 걸친 전기장을 수정함으로써 달성하는 데 있어서 제어기(116)에 의해 수행되는 프로세스를 예시한다.

[0041] 방법(500)은 502에서 시작되고, 503으로 진행된다.

[0042] 단계(503)에서, 복수의 도파관들은, 대응하여, 복수의 마이크로파 신호들을 마이크로파 공동에 배치된 기판에 제공한다. 마이크로파 신호들은 도 1에 도시된 전력 소스(104)와 같은 전력 소스에 의해 생성된다. 기판은 예컨대 반도체 웨이퍼이며, 마이크로파 공동은 예컨대, 반도체 프로세싱 및 패키징에서 반도체 웨이퍼를 프로세싱하는 데 사용되는 챔버들 중 하나이다.

[0043] 504에서, 제어기(116)는 임의의 제어 파라미터들이 수정되었는지 여부를 결정한다. 일부 실시예들에서, 제어 파라미터들은 공동 내의 수분 및 전자기장 측정치들, 물체 및 공동의 온도 등을 포함한다. 504에서 제어 파라미터들이 수정되지 않은 경우, 방법은 508로 진행된다. 파라미터들이 수정된 경우, 제어기(116)는 506으로 진행된다.

[0044] 506에서, 위상 시프터(106)의 파라미터들이 수정된다. 예컨대, 제어 파라미터들은 신호들 사이의 위상 각 차이가 더 커져야하거나 또는 더 작아져야 함을 표시할 수 있다. 506에서, 제어기(116)는 위상 시프터(106)가 위상 차이 파라미터를 수정하게 한다.

[0045] 이어서, 방법은 508로 진행되며, 508에서, 제어기(116)는 마이크로파 신호들 중 적어도 하나의 마이크로파 신호의 위상을 복수의 마이크로파 신호들 중 적어도 하나의 다른 마이크로파 신호와 상이하게 되도록 변동시키기 위해, 위상 시프터(106)를 제어한다. 일부 실시예들에서, 제어기(116)는 제어기(116)에 의해 수신된 제어 파라미터들에 따라 위상 차이를 변동시킨다. 다른 실시예들에서, 제어기(116)는 미리 결정된 파라미터들에

따라 2개 이상의 전력 신호들 사이의 위상 차이를 유지한다. 2개 이상의 소스들로부터 가열 장치, 예컨대 장치(100)에 전력이 피드될 때, 신호들은 보강 및 상쇄 간섭하여 도 2에 도시된 전기장 패턴들을 생성한다. 비-공진 모드와 이버네센트 모드의 혼합은 장치(100)에서 경화 및 수분 제거를 위한 웨이퍼들에 걸쳐 균일한 열 분포를 유도한다.

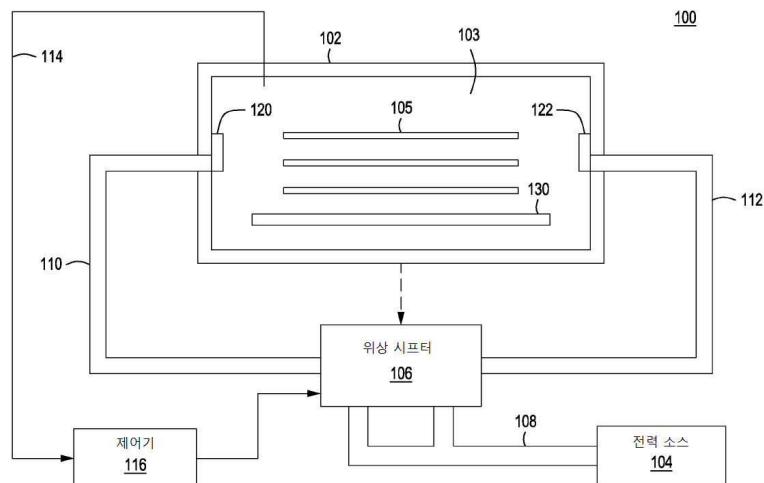
[0046] [0052] 510에서, 제어기(116)는 입력 전력 피드들에 상이한 위상 시프트를 도입하기 위해 제어 파라미터들이 다시 수정을 요구하는지를 결정하기 위해, 장치(100)에 대한 측정들을 수행한다.

[0047] [0053] 방법은 512에서 종료된다.

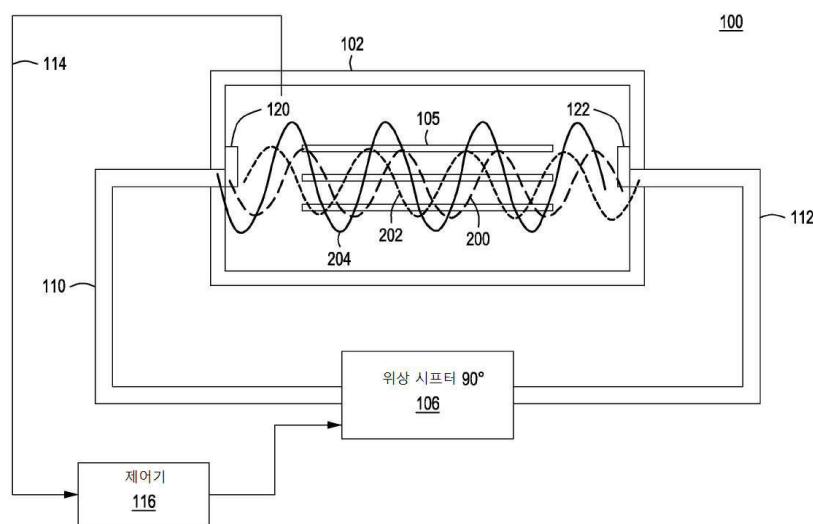
[0048] [0054] 전술한 바가 본 개시내용의 실시예들에 관한 것이지만, 본 개시내용의 다른 및 추가적인 실시예들이 본 개시내용의 기본적인 범위로부터 벗어나지 않으면서 고안될 수 있다.

도면

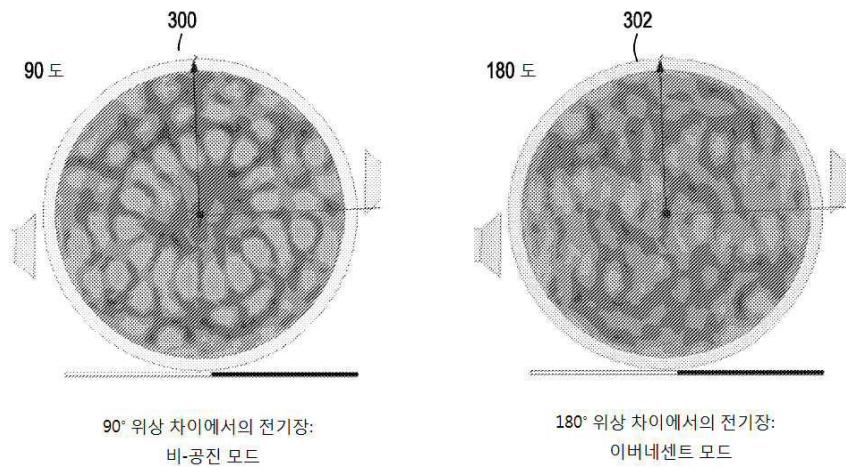
도면1



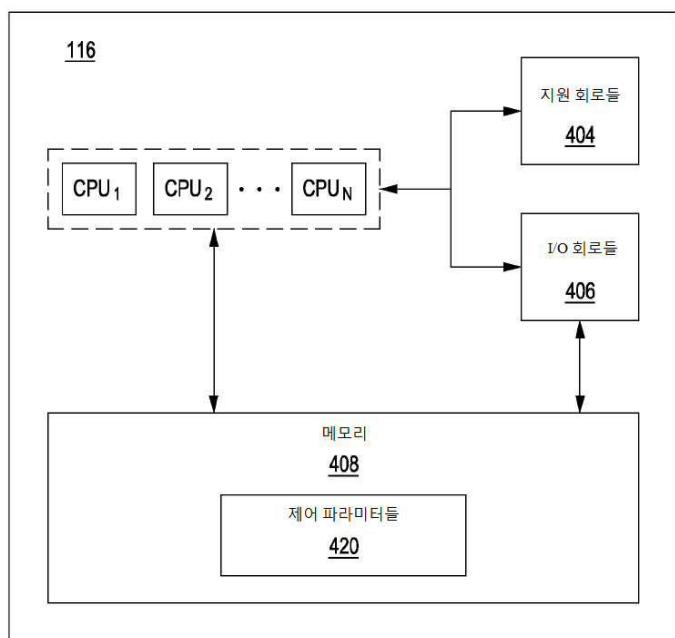
도면2



도면3



도면4



도면5

