

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-117944

(P2017-117944A)

(43) 公開日 平成29年6月29日(2017.6.29)

(51) Int.Cl. F I テーマコード (参考)
 HO1S 5/026 (2006.01) HO1S 5/026 618 5F173

審査請求 未請求 請求項の数 5 O L (全 11 頁)

<p>(21) 出願番号 特願2015-252124 (P2015-252124) (22) 出願日 平成27年12月24日 (2015.12.24)</p>	<p>(71) 出願人 000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号 (74) 代理人 100082175 弁理士 高田 守 (74) 代理人 100106150 弁理士 高橋 英樹 (74) 代理人 100148057 弁理士 久野 淑己 (72) 発明者 中村 直幹 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内 Fターム(参考) 5F173 AA26 AA46 AD15 AG05 AG22 AH14 AP05 AP32 AP37 AR93 AR99</p>
--	--

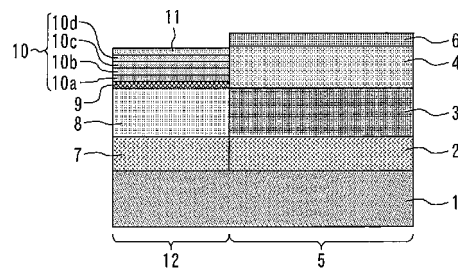
(54) 【発明の名称】 光半導体装置の製造方法

(57) 【要約】

【課題】 製造ばらつきによる等価屈折率の不整合を修正することができる光半導体装置の製造方法を得る。

【解決手段】 光半導体素子5を形成した後に、フォトルミネセンス検査により活性層3の屈折率を求めて光半導体素子5の等価屈折率を算出する。光導波路12を形成した後に、フォトルミネセンス検査により光導波路層8の屈折率を求めて光導波路12の等価屈折率を算出する。屈折率調整層10をエッチングして、光半導体素子5の等価屈折率と光導波路12の等価屈折率が整合するように屈折率調整層10の膜厚を調整する。光導波路12は、電界が印加されず電流が注入されないパッシブ導波路である。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

半導体基板上に第 1 のクラッド層、活性層、及び第 2 のクラッド層を順に積層して光半導体素子を形成する工程と、

フォトルミネセンス検査により前記活性層の屈折率を求めて前記光半導体素子の等価屈折率を算出する工程と、

前記半導体基板上に第 3 のクラッド層、前記活性層に接合され前記活性層の屈折率よりも小さい屈折率を有する光導波路層、及び屈折率調整層を順に積層して光導波路を形成する工程と、

フォトルミネセンス検査により前記光導波路層の屈折率を求めて前記光導波路の等価屈折率を算出する工程と、

前記屈折率調整層をエッチングして、前記光半導体素子の等価屈折率と前記光導波路の等価屈折率が整合するように前記屈折率調整層の膜厚を調整する工程と、

前記屈折率調整層の膜厚を調整した後に、前記第 2 のクラッド層及び前記屈折率調整層上にコンタクト層を形成する工程とを備え、

前記光導波路は、電界が印加されず電流が注入されないパッシブ導波路であることを特徴とする光半導体装置の製造方法。

10

【請求項 2】

前記屈折率調整層は、前記光導波路層から遠ざかるほど低屈折率となる積層された複数の半導体層を有することを特徴とする請求項 1 に記載の光半導体装置の製造方法。

20

【請求項 3】

前記屈折率調整層は、異なる 2 種類の半導体層を交互に積層したものであることを特徴とする請求項 1 に記載の光半導体装置の製造方法。

【請求項 4】

前記光導波路層の膜厚を前記活性層の膜厚よりも薄くして、前記光半導体素子の屈折率分布中心に対して前記光導波路の屈折率分布中心が偏心しないようにすることを特徴とする請求項 1 ~ 3 の何れか 1 項に記載の光半導体装置の製造方法。

【請求項 5】

前記屈折率調整層をエッチングする際に前記活性層がエッチングされないようにすることを特徴とする請求項 4 に記載の光半導体装置の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光半導体素子と光導波路を集積した光半導体装置の製造方法に関する。

【背景技術】

【0002】

近年の光通信のトラフィック増大に伴い、高速動作可能な光半導体装置が開発されている。これらの光半導体装置は、半導体レーザ又は光変調器などの光半導体素子と光導波路をモノリシック集積した構造であるものも多い（例えば、特許文献 1 参照）。

【先行技術文献】

40

【特許文献】

【0003】

【特許文献 1】特開 2014 - 82411 号公報

【非特許文献】

【0004】

【非特許文献 1】半導体レーザ、応用物理学シリーズ、オーム社、p 35

【非特許文献 2】Refractive Indexes of (Al, Ga, In)As Epilayers on InP for Optoelectronic Applications, M. J. Mondry, et al., IEEE PHOTONICS TECHNOLOGY LETTERS, VOL. 4, NO. 6, JUNE 1992

【発明の概要】

50

【発明が解決しようとする課題】

【0005】

集積デバイスにおいて光半導体素子の等価屈折率と光導波路の等価屈折率が整合していないと、伝搬する導波光のモード不整合損失が発生し、端面出射光出力特性が劣化する。また、反射戻り光によるキックの発生など、レーザ動作が不安定になる。

【0006】

従来は、光半導体素子の活性層の組成と光導波路の光導波路層の組成を制御することで等価屈折率を整合させていた。しかし、活性層の組成と光導波路の光導波路層の組成は製造ばらつきにより必ずしも一致するわけではないため、光半導体素子の等価屈折率と光導波路の等価屈折率に不整合が生じる。また、これらの等価屈折率はそれぞれの構造を結晶

10

【0007】

本発明は、上述のような課題を解決するためになされたもので、その目的は製造ばらつきによる等価屈折率の不整合を修正することができる光半導体装置の製造方法を得るものである。

【課題を解決するための手段】

【0008】

本発明に係る光半導体装置の製造方法は、半導体基板上に第1のクラッド層、活性層、及び第2のクラッド層を順に積層して光半導体素子を形成する工程と、フォトルミネセンス検査により前記活性層の屈折率を求めて前記光半導体素子の等価屈折率を算出する工程と、前記半導体基板上に第3のクラッド層、前記活性層に接合され前記活性層の屈折率よりも小さい屈折率を有する光導波路層、及び屈折率調整層を順に積層して光導波路を形成する工程と、フォトルミネセンス検査により前記光導波路層の屈折率を求めて前記光導波路の等価屈折率を算出する工程と、前記屈折率調整層をエッチングして、前記光半導体素子の等価屈折率と前記光導波路の等価屈折率が整合するように前記屈折率調整層の膜厚を調整する工程と、前記屈折率調整層の膜厚を調整した後に、前記第2のクラッド層及び前記屈折率調整層上にコンタクト層を形成する工程とを備え、前記光導波路は、電界が印加されず電流が注入されないパッシブ導波路であることを特徴とする。

20

【発明の効果】

【0009】

本発明では、光半導体素子と光導波路を形成した後にフォトルミネセンス検査によりこれらの等価屈折率を求め、屈折率調整層をエッチングして両者の等価屈折率が整合するように屈折率調整層の膜厚を調整する。これにより、製造ばらつきによる等価屈折率の不整合を修正することができる。

30

【図面の簡単な説明】

【0010】

【図1】本発明の実施の形態1に係る光半導体装置の製造方法のフローチャートである。

【図2】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図3】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図4】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

40

【図5】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図6】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図7】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図8】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図9】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図10】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図11】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図12】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図13】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

【図14】本発明の実施の形態1に係る光半導体装置の製造方法を示す断面図である。

50

【図 15】本発明の実施の形態 1 に係る光半導体装置の製造方法を示す断面図である。

【図 16】本発明の実施の形態 1 に係る光半導体装置を示す斜視図である。

【図 17】本発明の実施の形態 1 に係る光半導体装置の内部を透視した斜視図である。

【図 18】光導波路の層構成の一例を示す図である。

【図 19】等価屈折率整合に必要な屈折率調整層の除去層数と等価屈折率の関係を示す図である。

【図 20】等価屈折率整合時と不整合時の光半導体装置の電流光出力特性を示す図である。

【図 21】本発明の実施の形態 2 に係る光半導体装置の製造方法を示す断面図である。

【図 22】本発明の実施の形態 3 に係る光半導体装置の製造方法を示す断面図である。

【図 23】本発明の実施の形態 3 に係る光半導体装置の製造方法を示す断面図である。

【図 24】本発明の実施の形態 3 に係る光半導体装置の製造方法を示す断面図である。

【図 25】本発明の実施の形態 4 に係る光半導体装置の製造方法を示す断面図である。

【図 26】本発明の実施の形態 1 ~ 4 に係る光半導体装置の変形例を示す平面図である。

【発明を実施するための形態】

【0011】

本発明の実施の形態に係る光半導体装置の製造方法について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

【0012】

実施の形態 1 .

図 1 は、本発明の実施の形態 1 に係る光半導体装置の製造方法のフローチャートである。図 2 から図 15 は、本発明の実施の形態 1 に係る光半導体装置の製造方法を示す断面図である。ただし、図 2 ~ 9 , 13 は共振器方向に沿った断面図であり、図 10 ~ 12 , 14 は共振器方向に垂直な断面図である。図 16 は、本発明の実施の形態 1 に係る光半導体装置を示す斜視図である。図 17 は、本発明の実施の形態 1 に係る光半導体装置の内部を透視した斜視図である。これらの図を参照しながら本実施の形態に係る光半導体装置の製造方法を説明する。

【0013】

まず、図 2 に示すように、 n 型 InP 基板 1 をチャンバに格納し (ステップ S1)、 n 型 InP 基板 1 上に n 型 InP クラッド層 2、活性層 3、及び p 型 InP クラッド層 4 を有機気相成長法 (MOCVD 法) により順に積層して光半導体素子 5 を形成する (ステップ S2)。ここでは、光半導体素子 5 はレーザダイオードである。

【0014】

次に、フォトルミネセンス検査により活性層 3 の発光波長を評価することで活性層 3 の屈折率を求める (ステップ S3)。フォトルミネセンスは、活性層 3 を形成した基板に特定の波長の光を入射させ、その発光を測定するもので、バンドギャップ又は組成の評価等に用いられる。活性層 3 の材料が $InGaAsP$ でも $AlGaInAs$ でも組成を知ることによって屈折率の算出が可能である (例えば、非特許文献 1, 2 参照)。

【0015】

次に、図 3 に示すように、 SiO_2 膜 6 を成膜し、光半導体素子 5 を残したい箇所のみ SiO_2 膜 6 を残し、不要部分の SiO_2 膜 6 を除去する (ステップ S4)。次に、図 4 に示すように、 SiO_2 膜 6 をマスクとしてドライエッチング又はウェットエッチングを行って、不要部分の n 型 InP クラッド層 2、活性層 3、及び p 型 InP クラッド層 4 を除去する (ステップ S5)。

【0016】

次に、図 5 に示すように、 SiO_2 膜 6 を選択成長マスクとして、 n 型 InP 基板 1 上に n 型 InP クラッド層 7、 $InGaAsP$ の光導波路層 8、 20nm の InP 層 9、屈折率調整層 10、及び p 型 InP クラッド層 11 を順に積層して光導波路 12 を形成する。光導波路層 8 は $AlGaInAs$ でもよい。光導波路層 8 は活性層 3 に側面同士が接合され、活性層 3 の屈折率よりも小さい屈折率を有する。

10

20

30

40

50

【0017】

屈折率調整層10は、層厚がそれぞれ20nmで組成比が20nmのステップで光導波路層8からp型InPクラッド層11に向かって短波となるようにグレーデッドに積層された複数のInGaAsP層10a, 10b, 10c, 10dを有する。InGaAsPは短波組成において屈折率小となる材料であるため、InGaAsP層10a, 10b, 10c, 10dは光導波路層8から遠ざかるほど低屈折率となる。これにより、導波する光の分布がp型InPクラッド層11側に広がるのを防ぐことができる。また、屈折率調整層10の各層の組成は導波光がバンド端吸収の影響を受けない範囲で設定することができ、層厚と層数も任意で設定できる。

【0018】

次に、フォトルミネセンス検査により光導波路層8の発光波長を評価することで光導波路層8の屈折率を求める(ステップS7)。測定方法は、活性層3の屈折率を求める場合と同様である。

【0019】

次に、数値計算により光半導体素子5の等価屈折率と光導波路12の等価屈折率を算出する。そして、両者の等価屈折率が整合するような屈折率調整層10の膜厚を算出する(ステップS8)。

【0020】

次に、算出結果に基づいて屈折率調整層10をエッチングして、光半導体素子5の等価屈折率と光導波路12の等価屈折率が整合するように屈折率調整層10の膜厚を調整する(ステップS9)。

【0021】

具体的には、まず、図6に示すように、SiO₂膜6をマスクとして残したまま、p型InPクラッド層11を塩酸とリン酸の混合液など用いてウェットエッチングにより除去する。次に、図7に示すように、酒石酸と過酸化水素水の混合液を用いて、屈折率調整層10のInGaAsP層をエッチングする。

【0022】

図18は、光導波路の層構成の一例を示す図である。図19は、等価屈折率整合に必要な屈折率調整層の除去層数と等価屈折率の関係を示す図である。ここでは、活性層3はAlGaInAs系材料であり、光半導体素子5の等価屈折率は3.267であり、光導波路層8、屈折率調整層10の組成が全層20nm短波化した場合について計算した。光半導体素子5の等価屈折率と光導波路12の等価屈折率を整合させるためには、InGaAsP層10b, 10c, 10dを除去することで実現できることが分かる。

【0023】

ここで、酒石酸と過酸化水素水の混合比を調整することで特定のInGaAsP層をエッチングすることができる。また、同じ混合比でもInGaAsP層の組成に応じてエッチングレートが異なるため、選択エッチングが可能である。また、エッチングレートも毎分10nm程度であるため、十分な精度でエッチングが可能である。

【0024】

屈折率調整層10をInGaAsP材料で構成することで、屈折率調整層10のエッチングにおいてエッチングレートの小さいエッチャントを用いることができる。なお、屈折率調整層10をAlGaInAs材料で構成してもよいが、AlGaInAsに対するエッチングレートの小さいエッチャントの作製は難しい。また、酒石酸と過酸化水素水の混合液に限らず、他の有機酸と過酸化水素水の混合液を用いてもよい。また、ウェットエッチングに限らず、ドライエッチングを用いてもよい。

【0025】

また、屈折率調整層10のエッチング量はエッチング時間を制御することで調整する。InP層9は酒石酸と過酸化水素水混合液に対するエッチングストッパーとして機能するが、エッチング時間を制御する場合には必ずしも必要ではない。

【0026】

10

20

30

40

50

なお、光導波路 12 の光導波路層 8 は、屈折率調整層 10 が無い従来の構造の場合に光導波路 12 の等価屈折率が光半導体素子 5 の等価屈折率よりも小さくなるように設計する。即ち、光導波路 12 の光導波路層 8 の屈折率を活性層 3 の屈折率よりも小さな値とし、上部の屈折率調整層 10 でこれを調整する。この調整により光導波路 12 の等価屈折率を大きくすることはできるが、小さくすることはできないため、このような設定を行う。また、屈折率調整前の光導波路 12 の等価屈折率は、光半導体素子 5 の等価屈折率を上回る必要がある。

【0027】

次に、図 8 に示すように、 SiO_2 膜 6 をフッ酸などのエッチャントを使用して除去する（ステップ S10）。次に、図 9 及び図 10 に示すように、新たに SiO_2 膜 13 を成膜し、約 1 ~ 2 μm 幅のストライプ状に加工する。次に、図 11 に示すように、 SiO_2 膜 13 をマスクとしてドライエッチングを行ってリッジを形成する（ステップ S11）。なお、ドライエッチングの代わりにウェットエッチングを行ってもよい。

10

【0028】

次に、図 12 に示すように、リッジ形成時に用いた SiO_2 膜 13 を選択成長マスクとして MOCVD 法によりリッジ側面に p 型 InP 層 14、n 型 InP 層 15、及び p 型 InP 層 16 を順に積層して電流狭窄構造 17 を形成する（ステップ S12）。なお、電流狭窄構造 17 は半絶縁性半導体を用いたものでもよい。

【0029】

次に、図 13 及び図 14 に示すように、 SiO_2 膜 13 をフッ酸などで除去した後、p 型 InP クラッド層 4、屈折率調整層 10 及び電流狭窄構造 17 上に MOCVD 法により p 型コンタクト層 18 を形成する（ステップ S13）。次に、図 15 に示すように、p 側電極 19 及び n 側電極 20 を形成する（ステップ S14）。この際に p 側電極 19 は光導波路 12 には形成せず、光半導体素子 5 のみに形成する。また、屈折率調整層 10 でバンド不連続が生じるため、電流注入が妨げられる。従って、光導波路 12 は、電流非注入のパッシブ導波路である。なお、n 側電極 20 は n 型 InP 基板 1 の裏面全面に形成するが、光半導体素子 5 のみに形成してもよい。以上の工程により、図 16 及び図 17 に示すような光半導体素子 5 と光導波路 12 を集積した構造が製造される。

20

【0030】

以上説明したように、本実施の形態では、光半導体素子 5 と光導波路 12 を形成した後にフォトルミネセンス検査によりそれらの等価屈折率を求め、屈折率調整層 10 をエッチングして両者の等価屈折率が整合するように屈折率調整層 10 の膜厚を調整する。これにより、製造ばらつきによる等価屈折率の不整合を修正することができる。また、結晶成長後のエッチングにより調整を行うため、ウエハプロセス中に容易に実現することができる。

30

【0031】

図 20 は、等価屈折率整合時と不整合時の光半導体装置の電流光出力特性を示す図である。等価屈折率を整合させることで、反射戻り光に起因するキック、及び、散乱損失によるスロープ効率の低下など、I-L 特性の劣化を抑制することができる。

【0032】

なお、本実施の形態では屈折率調整層 10 は組成が異なる複数の InGaAsP 層からなるが、屈折率調整層 10 は組成が同じ一層の InGaAsP 層でもよい。ただし、組成が異なる InGaAsP 層はエッチングレートが異なるため、エッチングによる屈折率調整層 10 の膜厚の調整が容易になる。

40

【0033】

実施の形態 2 .

図 21 は、本発明の実施の形態 2 に係る光半導体装置の製造方法を示す断面図である。実施の形態 1 では光半導体素子 5 の屈折率分布中心に対して光導波路 12 の屈折率分布中心が偏心している。これを補正するため、本実施の形態では光導波路層 8 の膜厚を活性層 3 の膜厚よりも薄くして、光半導体素子 5 の屈折率分布中心に対して光導波路 12 の屈折

50

率分布中心が偏心しないようにする。なお、活性層 3 に AlGaInAs 材料を使用し、屈折率調整層 10 をエッチングする際に活性層 3 がエッチングされないようにする。その他の構成及び効果は実施の形態 1 と同様である。

【0034】

実施の形態 3 .

図 22 ~ 24 は、本発明の実施の形態 3 に係る光半導体装置の製造方法を示す断面図である。

【0035】

まず、実施の形態 1 と同様に図 1 ~ 4 の工程を実施する。次に、図 22 に示すように、SiO₂ 膜 6 を選択成長マスクとして、n 型 InP 基板 1 上に n 型 InP クラッド層 7、InGaAsP の光導波路層 8、屈折率調整層 21、及び p 型 InP クラッド層 11 を順に積層して光導波路 12 を形成する。

10

【0036】

本実施の形態の屈折率調整層 21 は、実施の形態 1 の屈折率調整層 10 とは異なり、異なる 2 種類の半導体層である InP 層 21a と InGaAsP 層 21b を交互に積層したものである。それぞれの膜厚は 20 nm である。InGaAsP 層 21b の組成は実施の形態 1 と同様に導波光がバンド端吸収の影響を受けない範囲で選んだものである。また、InGaAsP 光導波路層 86 に接する層は InP 層 21a であっても InGaAsP 層 21b であっても構わない。また、各層の層厚とペア数は任意で設定できる。

20

【0037】

次に、実施の形態 1 と同様に、フォトルミネセンス検査により光導波路層 8 の発光波長を評価することで光導波路層 8 の屈折率を求める。数値計算により光半導体素子 5 の等価屈折率と光導波路 12 の等価屈折率を算出する。そして、両者の等価屈折率を整合するような屈折率調整層 10 の膜厚を算出する。

【0038】

次に、図 23 に示すように、p 型 InP クラッド層 11 を塩酸とリン酸の混合液など用いてウェットエッチングにより除去する。そして、屈折率調整層 21 をエッチングして光半導体素子 5 の等価屈折率と光導波路 12 の等価屈折率が整合するように屈折率調整層 21 の膜厚を調整する。InP 層 21a のエッチングには、例えば、塩酸とリン酸の混合液のようなエッチングレートの小さいものを用いることが望ましい。InGaAsP 層 21b のエッチングには酒石酸と過酸化水素水を用いる。実施の形態 1 では時間制御によるエッチングを実施したが、本実施の形態では InP 層 21a と InGaAsP 層 21b が互いにエッチングストッパー層として機能するため、時間制御は不要である。

30

【0039】

その後、実施の形態 1 と同様の工程を行うことで、図 24 に示すように本実施の形態に係る光半導体装置が製造される。

【0040】

以上説明したように、本実施の形態では、光半導体素子 5 と光導波路 12 を形成した後にフォトルミネセンス検査によりそれらの等価屈折率を求め、屈折率調整層 21 をエッチングして両者の等価屈折率が整合するように InP 層 21a と InGaAsP 層 21b のペア数を調整する。これにより、実施の形態 1 と同様の効果を得ることができる。

40

【0041】

なお、本実施の形態では屈折率調整層 10 は材料が異なる 2 種類の半導体層を交互に積層したものであるが、同じ材料で組成が異なる 2 種類の半導体層を交互に積層したものでよい。

【0042】

実施の形態 4 .

図 25 は、本発明の実施の形態 4 に係る光半導体装置の製造方法を示す断面図である。実施の形態 3 では光半導体素子 5 の屈折率分布中心に対して光導波路 12 の屈折率分布中心が偏心している。これを補正するため、本実施の形態では光導波路層 8 の膜厚を活性層

50

3の膜厚よりも薄くして、光半導体素子5の屈折率分布中心に対して光導波路12の屈折率分布中心が偏心しないようにする。なお、活性層3にAlGaInAs材料を使用し、屈折率調整層21をエッチングする際に活性層3がエッチングされないようにする。その他の構成及び効果は実施の形態3と同様である。

【0043】

図26は、本発明の実施の形態1~4に係る光半導体装置の変形例を示す平面図である。このように光導波路12は曲がり導波路であってもよい。

【0044】

なお、実施の形態1~4はn型InP基板1上に形成した光導波路集積半導体レーザであるが、p型基板上に作製した光導波路集積構造でも同様の効果を得ることができる。また、光導波路12が電流非注入パッシブ光導波路である集積光半導体デバイスであれば、同様の効果を得ることができる。また、光半導体素子5はレーザダイオードに限らず、アレイ型レーザ又は光変調器でもよい。

【符号の説明】

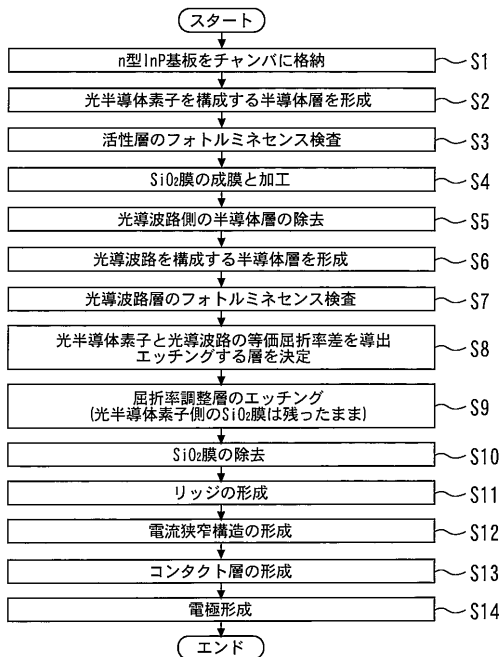
【0045】

1 n型InP基板(半導体基板)、2 n型InPクラッド層(第1のクラッド層)、3 活性層、4 p型InPクラッド層(第2のクラッド層)、5 光半導体素子、7 n型InPクラッド層(第3のクラッド層)、8 光導波路層、10, 21 屈折率調整層、10a, 10b, 10c, 10d InGaAsP層(複数の半導体層)、18 (コンタクト層)、21a InP層(異なる2種類の半導体層)、21b InGaAsP層(異なる2種類の半導体層)

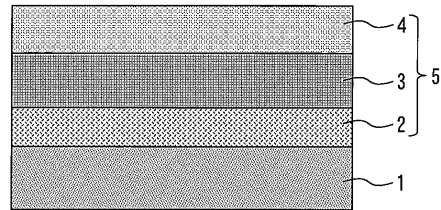
10

20

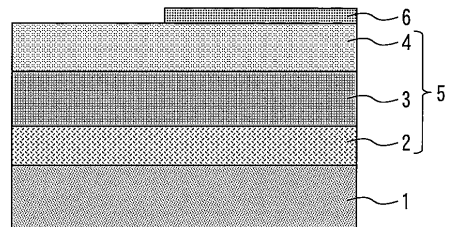
【図1】



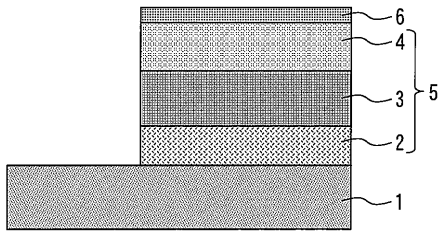
【図2】



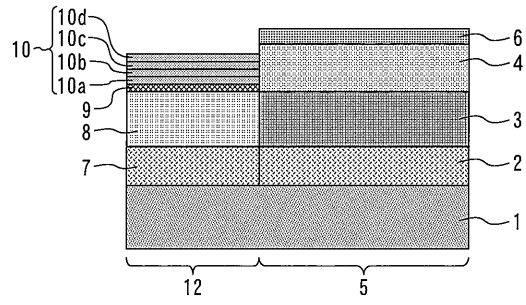
【図3】



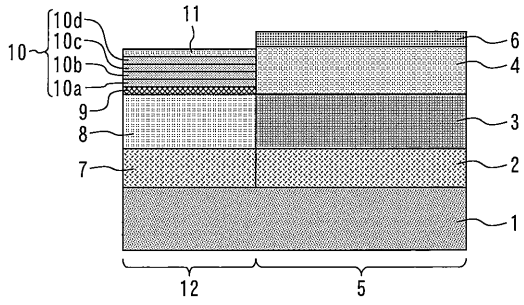
【 図 4 】



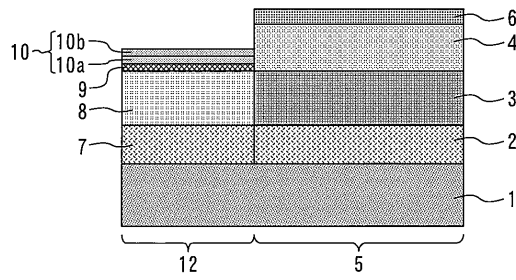
【 図 6 】



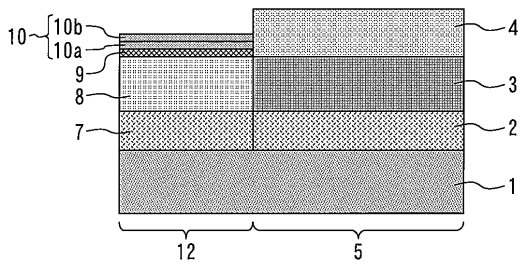
【 図 5 】



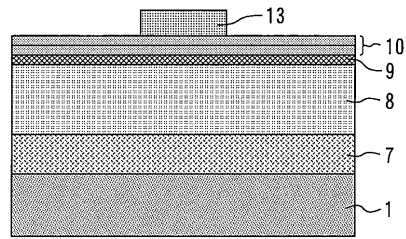
【 図 7 】



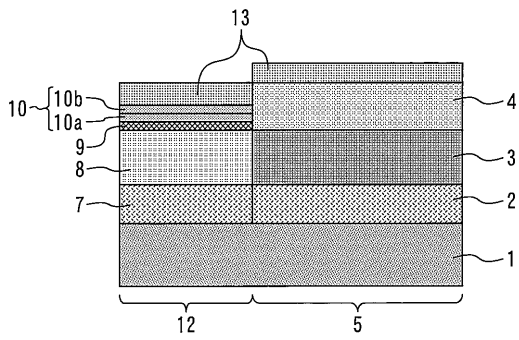
【 図 8 】



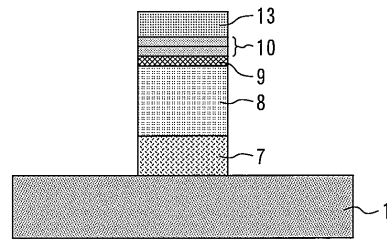
【 図 10 】



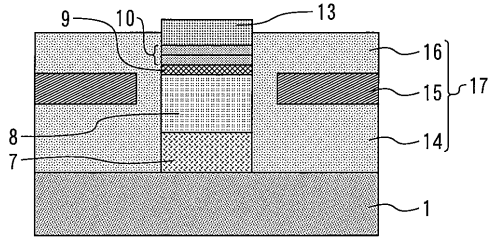
【 図 9 】



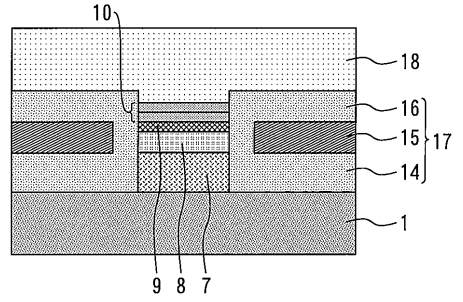
【 図 11 】



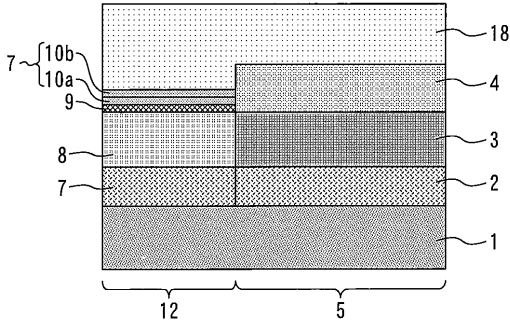
【図 1 2】



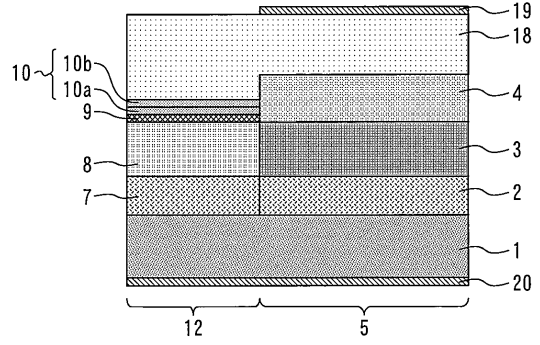
【図 1 4】



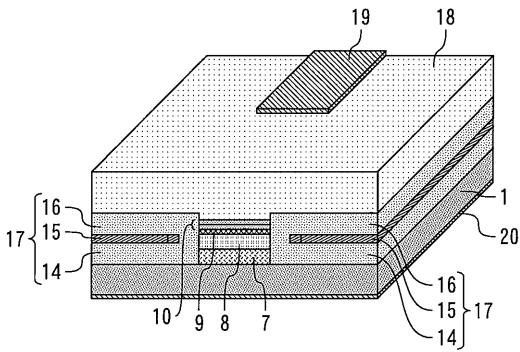
【図 1 3】



【図 1 5】



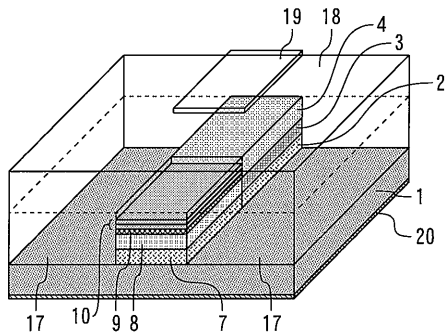
【図 1 6】



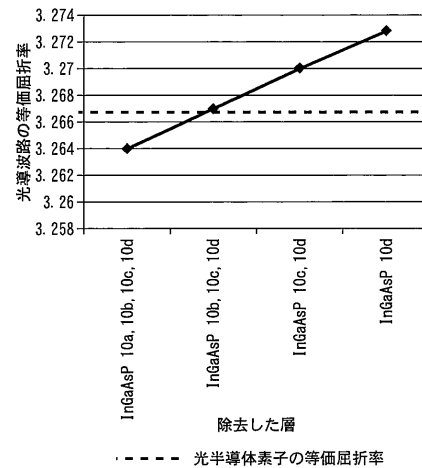
【図 1 8】

	膜厚 [mm]	組成 (バンドギャップ 波長 [μm])	
屈折率調整層	InGaAsP 10d	20	1.086
	InGaAsP 10c	20	1.096
	InGaAsP 10b	20	1.106
	InGaAsP 10a	20	1.126
	pInP	20	-
InGaAsPコア層	230	1.126	
nInP	-	-	

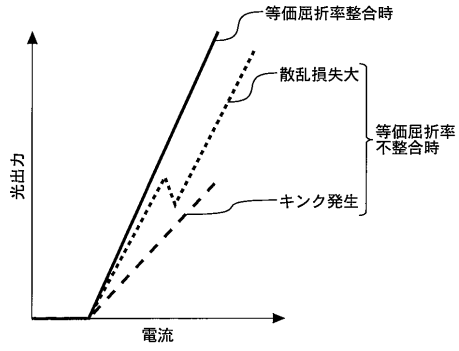
【図 1 7】



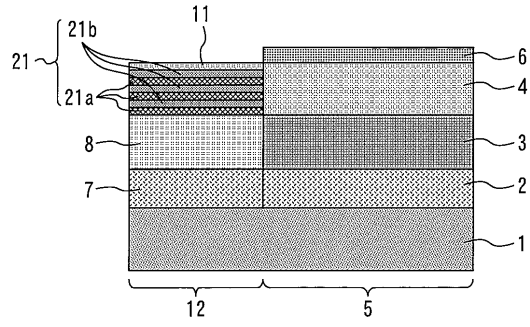
【図 1 9】



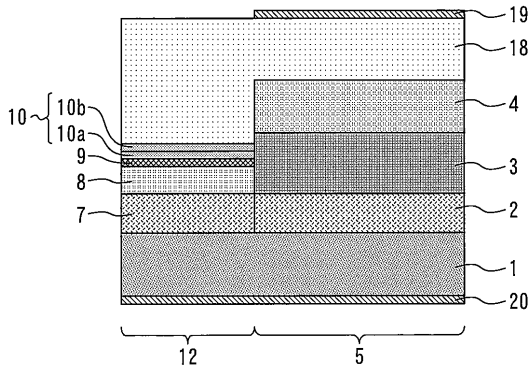
【図20】



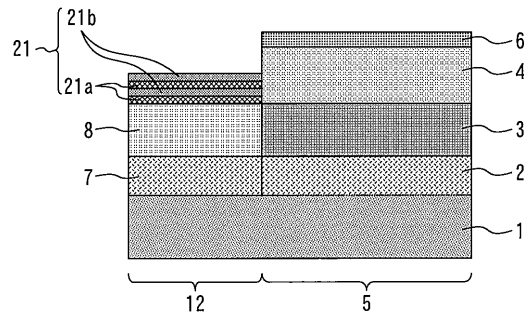
【図22】



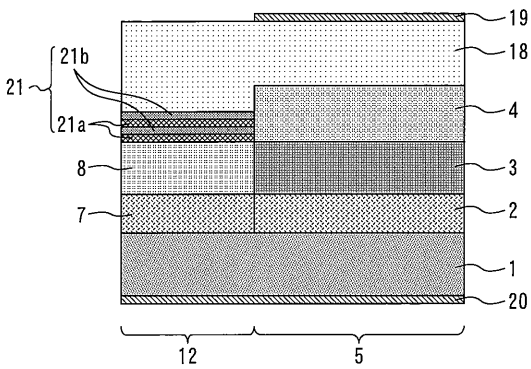
【図21】



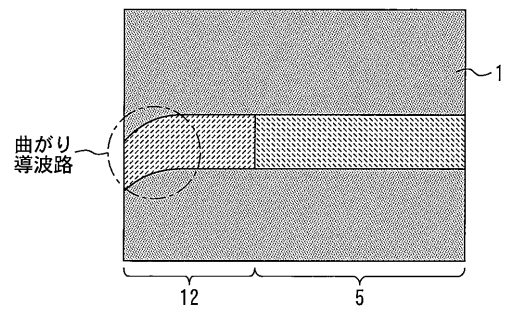
【図23】



【図24】



【図26】



【図25】

