



Patent dodatkowy
do patentu nr _____

Zgłoszono: 28.03.77 (P. 196975)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 09.10.78

Opis patentowy opublikowano: 31.08.1981

CZYTELNIKA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Int. Cl.² G01R 31/28

Twórca wynalazku: Jerzy Kołodziejski

Uprawniony z patentu: Instytut Technologii Elektronowej przy Nauko-
wo-Produkcyjnym Centrum Półprzewodników,
Warszawa (Polska)

Sposób i układ do badania złożonych mikroukładów cyfrowych

1

Przedmiotem wynalazku jest sposób i układ do badania złożonych mikroukładów cyfrowych, zwłaszcza pamięci aktywnych RAM i mikroprocesorów, zapewniające wysoką niezawodność ich funkcjonowania.

Znane dotychczas sposoby badania dynamicznego mikroukładów scalonych zakładają ich pracę przy pobudzeniu elektrycznym za pomocą ustalonych lub rzadziej losowych wzorów sygnałów podawanych na wejście mikroukładów. Po przeprowadzeniu starzenia wstępnego lub próby odporności na obciążenie elektryczne poprawność działania mikroukładów kontroluje się przez ich pomiar zwykle na oddzielnym urządzeniu według programu zawierającego określoną liczbę testów.

Znane układy w postaci urządzeń do sprawdzania poprawności działania mikroukładów scalonych lub innych układów cyfrowych mają różny stopień złożoności, od stosunkowo prostych próbników jak np. w polskim opisie zgłoszeniowym P. 163787, gdzie zastosowano układ symulacyjny, który wytwarza sygnał testujący odzwierciedlający sygnały występujące w określonym zastosowaniu układu badanego, do bardzo złożonych systemów pomiarowych mogących generować różne wzory danych tworzące sygnał testujący. Wspólną ich cechą jest kontrola odpowiedzi na wyjściu układu badanego bezpośrednio po jego pobudzeniu sygnałem wejściowym w kolejnych te-

2

stach tworzących program pomiarowy. Układy te przystosowane są do jednoczesnego badania jednego lub — po rozbudowaniu — co najmniej kilku układów cyfrowych.

5 Jednakże wiadomo, że złożone układy a zwłaszcza pamięci aktywne RAM i mikroprocesory są czułe na wzory danych i pozytywny wynik badania według ograniczonej liczby testów nie zapewnia pełnej poprawności funkcjonowania układu przy wszystkich możliwych praktycznie kombinacjach danych. Ten stan rzeczy może mieć ujemne skutki o dużym zasięgu tam, gdzie wymagana jest ich wysoka niezawodność, na przykład dla układów do zastosowań wojskowych lub profesjonalnych. Naturalne rozwiązanie w formie zwiększenia liczby testów jest możliwe tylko do pewnych granic, ponieważ wydłuża się czas pomiaru oraz rosną koszty testowania, gdyż same testery są bardzo kosztowne.

20 W sposobie według wynalazku przez kombinację sygnału wyjściowego mikroukładu, otrzymanego w poprzednim cyklu testowania, oraz sygnału pobudzającego, zsynchronizowanego z sygnałem sterującym mikroukład, tworzy się sygnał testujący. W chwili porównania sygnału wyjściowego z oczekiwanym przerywa się obieg sygnału i podaje się na blok kontrolny aktualny sygnał wyjściowy mikroukładu i sygnał pobudzający.

30 W układzie według wynalazku wyjście badane-

go mikroukładu i generator pomocniczy, którego praca jest zsynchronizowana z pracą mikroukładu, są połączone z blokiem logicznym do wytwarzania sygnału testującego, wyjście zaś tego bloku jest połączone z wejściem badanego mikroukładu. Do bloku kontrolnego podłączone są generator pomocniczy i wyjście badanego mikroukładu.

Proponowane rozwiązanie pozwala na użycie bardziej prostych urządzeń testujących oraz kontrolę prawidłowości działania mikroukładu w praktycznie dowolnym czasie lub po dowolnej ilości cykli roboczych. Układ ten może równocześnie spełniać rolę ramy trwałości dla starzenia wstępnego, stabilizacji parametrów lub testów selekcyjnych. Zapewnia on równocześnie badanie większej liczby układów przy zmniejszonej liczbie sprawdzeń stanu wyjść układu, które można kontrolować dopiero po wykonaniu grupy testów lub po upływie określonego czasu.

Przedmiot wynalazku jest bliżej objaśniony na przykładzie wykonania uwidocznionym na rysunku, który przedstawia schemat blokowy układu. Po wstępnym wyzerowaniu, tzn. ustaleniu stanów badanego układu 1, jego sygnał wyjściowy D kieruje się do układu logicznego 3 tworzącego sygnał testujący, który otrzymuje również sygnał E z generatora pomocniczego 2. Praca tego generatora 2 jest zsynchronizowana z sygnałem sterującym A badany mikroukład 1. Układ logiczny tworzy kombinację tych dwóch sygnałów, na przykład w najprostszym rozwiązaniu sumy logicznej i przekazuje na wejście C mikroukładu 1, po czym cykl powtarza się. Dla sprawdzenia aktualnego wzoru sygnału wyjściowego D i porównania go z oczekiwanym należy przerwać obieg sygnału, tzn. przerwać czasowe działanie układu i ten aktualny sygnał wyjściowy D oraz sygnał E z generatora pomocniczego 2 przekazać do układu kontrolnego 4. Adresowanie B komórek wewnętrznych mikroukładu można zrealizować według z góry ustalonej kolejności lub losowo.

Jeżeli badaniu poddany zostanie jeden lub niewielka liczba takich samych mikroukładów, wówczas dla określenia oczekiwanego wzoru sygnału wyjściowego lepiej jest jako generator pomocniczy zastosować generator słowa o programowanym wyjściu, albo mikroprocesor lub też zastosować równoległe pobudzany mikroukład wzorcowy.

Jeżeli badanie prowadzone jest na większej liczbie mikroukładów można wtedy również zastosować generator impulsów losowych lub pseudolosowych i prawidłowość wzoru sygnału wyjściowego w danym egzemplarzu oceniać w porównaniu do wzoru występującego w większości mikroukładów. Między wyjściem mikroukładu badanego a blokiem kontrolnym lub w bloku kontrolnym może się znajdować układ pamięciowy.

Zastrzeżenia patentowe

1. Sposób badania złożonych mikroukładów cyfrowych, na wejście których podaje się sygnał testujący, **znamienny tym**, że sygnał ten (C) tworzy się przez kombinację sygnału wyjściowego (D), otrzymanego w poprzednim cyklu testowania, oraz sygnału pobudzającego (E), zsynchronizowanego z sygnałem (A) sterującym mikroukład, w chwili zaś porównania sygnału wyjściowego z oczekiwanym, przerywa się obieg sygnału i podaje się na blok kontrolny aktualny sygnał wyjściowy (D) mikroukładu i sygnał pobudzający (E).

2. Układ do badania złożonych mikroukładów cyfrowych, zawierający układ kontrolny, blok do wytwarzania sygnału testującego oraz generator pomocniczy, którego praca jest zsynchronizowana z sygnałem sterującym badany układ, **znamienny tym**, że wyjście badanego układu (1) i generator pomocniczy (2) są połączone z blokiem logicznym (3) do wytwarzania sygnału testującego, a wyjście tego bloku (3) jest połączone z wejściem badanego układu (1), natomiast do bloku kontrolnego (4) jest podłączony generator pomocniczy (2) i wyjście badanego układu (1).

