

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4388577号  
(P4388577)

(45) 発行日 平成21年12月24日(2009.12.24)

(24) 登録日 平成21年10月9日(2009.10.9)

(51) Int.Cl. F I  
 HO4N 1/387 (2006.01) HO4N 1/387  
 G06T 1/00 (2006.01) G06T 1/00 500B

請求項の数 8 (全 18 頁)

(21) 出願番号	特願2007-538717 (P2007-538717)	(73) 特許権者	000006013
(86) (22) 出願日	平成18年9月27日 (2006. 9. 27)		三菱電機株式会社
(86) 国際出願番号	PCT/JP2006/319140		東京都千代田区丸の内二丁目7番3号
(87) 国際公開番号	W02007/040112	(74) 代理人	100110423
(87) 国際公開日	平成19年4月12日 (2007. 4. 12)		弁理士 曾我 道治
審査請求日	平成19年10月9日 (2007. 10. 9)	(74) 代理人	100084010
(31) 優先権主張番号	特願2005-289869 (P2005-289869)		弁理士 古川 秀利
(32) 優先日	平成17年10月3日 (2005. 10. 3)	(74) 代理人	100094695
(33) 優先権主張国	日本国 (JP)		弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順
		(74) 代理人	100122437
			弁理士 大宅 一宏
		(74) 代理人	100147566
			弁理士 上田 俊一

(出願人による申告) 平成17年度、独立行政法人情報通信研究機構、「大容量グローバルネットワーク利用超高精細コンテンツ分散流通技術の研究開発」委託契約、産業技術力強化法第19条の適用を受ける特許出願

最終頁に続く

(54) 【発明の名称】 電子透かし埋め込み装置及び電子透かし検出装置

(57) 【特許請求の範囲】

【請求項1】

入力される埋め込み情報を“0”と“1”からなるビット列に変換し、変換したビット列の各ビットを複数回埋め込むようにして、要素としてN個の-1あるいはN個の+1を持つ電子透かしパターンを出力する埋め込み情報変換部と、

要素-1, +1の組み合わせで構成され、互いに直交する直交パターンを生成する直交パターン発生部と、

前記直交パターン発生部からの直交パターンを前記埋め込み情報変換部からの電子透かしパターンの各要素と積算して埋め込みパターンを生成する積算部と、

入力画像に対し、前記積算部からの埋め込みパターンを埋め込み、情報埋め込み後画像を出力する電子透かし埋め込み部と

を備え、

前記埋め込み情報変換部は、前記埋め込み情報のビット数に応じて直交パターンを選択する

ことを特徴とする電子透かし埋め込み装置。

【請求項2】

請求項1に記載の電子透かし埋め込み装置において、

前記電子透かしパターンの要素として、N個の-1あるいはN個の+1 (は正整数) を持つ

ことを特徴とする電子透かし埋め込み装置。

## 【請求項 3】

請求項 1 に記載の電子透かし埋め込み装置において、  
前記電子透かしパターンの要素が任意の N 個の負符号値あるいは N 個の正符号値からなる  
ことを特徴とする電子透かし埋め込み装置。

## 【請求項 4】

電子透かし情報の検出対象である、情報埋め込み後の入力画像から電子透かしとして埋め込まれているパターンを抽出する電子透かし抽出部と、

埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部と、  
前記直交拡散パターン発生部により生成した複数の直交パターンそれぞれと前記電子透かし抽出部からの抽出パターンとを積算する積算部と、

前記積算部の積算結果からビットごとに繰り返し埋め込まれている値の平均値を計算することにより検出値を算出し、算出された検出値についてビットごとに絶対値が最大の値をとる検出値を抽出して電子透かしパターンを生成する電子透かし検出部と、

前記電子透かし検出部からの電子透かしパターンをビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報に変換する検出情報変換部と

を備え、

前記電子透かし検出部は、前記積算結果の最大値になる直交パターンから対応する埋め込みビット長の電子透かしが埋め込まれていることを判断し、電子透かしの検出を実施し、電子透かしとして埋め込まれている電子透かしパターンを生成することを特徴とする電子透かし検出装置。

## 【請求項 5】

あらかじめ定めたパターン長を持つ直交パターンを発生する直交パターン発生部と、

前記直交パターン発生部からの直交パターンを登録し、登録された直交パターンと特定のビット表現との対応付けを実施すると共に、入力される埋め込み情報を“0”と“1”からなるビット列に変換し、ビット表現と直交パターンとの対応付けに従い、ビット列の特定ビット表現ごとに直交パターンに変換し、各直交パターンをあらかじめ定められた回数繰り返し並べて埋め込みパターンを生成して出力する埋め込み情報変換部と、

入力画像に対して前記埋め込み情報変換部からの埋め込みパターンを埋め込み、情報埋め込み後画像を生成して出力する電子透かし埋め込み部と

を備え、

前記埋め込み情報変換部は、前記埋め込み情報のビット数に応じて直交パターンを選択することを特徴とする電子透かし埋め込み装置。

## 【請求項 6】

電子透かし情報の検出対象である、情報埋め込み後の入力画像から電子透かしとして埋め込まれているパターンを抽出する電子透かし抽出部と、

埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部と、  
前記直交拡散パターン発生部により生成した複数の直交パターンそれぞれと前記電子透かし抽出部からの抽出パターンとを積算する積算部と、

前記積算部の積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターンを生成する電子透かし検出部と、

前記電子透かし検出部からの電子透かしパターンをビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報に変換して出力する検出情報変換部と

を備え、

前記電子透かし検出部は、前記積算結果の最大値になる直交パターンから対応する埋め込みビット長の電子透かしが埋め込まれていることを判断し、電子透かしの検出を実施し、電子透かしとして埋め込まれている電子透かしパターンを生成することを特徴とする電子透かし検出装置。

## 【請求項 7】

要素 - 1 , + 1 の組み合わせで構成され、互いに直交する直交パターンを発生する直交パターン発生部と、

入力される埋め込み情報を“ 0 ”と“ 1 ”からなるビット列に変換し、ビット列を前記直交パターン発生部からの直交パターンを利用して置き換え、埋め込みパターンを生成する埋め込み情報変換部と、

入力画像に対し、前記埋め込みパターン発生部からの埋め込みパターンを埋め込み、情報埋め込み後画像を出力する電子透かし埋め込み部と

を備え、

前記埋め込み情報変換部は、前記埋め込み情報のビット数に応じて直交パターンを選択する

10

ことを特徴とする

電子透かし埋め込み装置。

## 【請求項 8】

電子透かし情報の検出対象である、情報埋め込み後の入力画像から電子透かしとして埋め込まれているパターンを抽出する電子透かし抽出部と、

埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部と、

前記直交拡散パターン発生部により生成した複数の直交パターンそれぞれと前記電子透かし抽出部からの抽出パターンとを積算する積算部と、

前記積算部の積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターンを生成する電子透かし検出部と、

20

前記電子透かし検出部からの電子透かしパターンをビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報に変換して出力する検出情報変換部と

を備え、

前記電子透かし検出部は、前記積算結果の最大値になる直交パターンから対応する埋め込みビット長の電子透かしが埋め込まれていることを判断し、電子透かしの検出を実施し、電子透かしとして埋め込まれている電子透かしパターンを生成する

ことを特徴とする電子透かし検出装置。

## 【発明の詳細な説明】

30

## 【技術分野】

## 【0001】

この発明は、電子透かしの検出精度を向上させるための電子透かし埋め込み装置及び電子透かし検出装置に関する。

## 【背景技術】

## 【0002】

従来の透かし情報の埋め込み・検出技術としては、画素値がランダムに分布していることを前提に、空間的にランダムに2点を選択してその差をとった場合に差の総和が0に収束することを利用して情報を埋め込む方法がある（例えば、非特許文献1参照）。

## 【0003】

40

【非特許文献1】W. Bender et. al, "Techniques for data hiding", IBM systems journal, vol.35, no.3-4, pp.313-336, 1996.

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

しかしながら、上述した従来の透かし情報埋め込み技術では、画素値がランダムに分布していることを前提にしているが、画像によっては必ずしも画素値がランダムに分布しているとは限らないため、差の総和を0に収束させるためには多数の画素を必要とする。つまり、安定して情報を正しく検出するためには多数の画素について計算する必要があったり、埋め込み情報量を少なくしたりする必要があった。

50

## 【 0 0 0 5 】

また、上述した従来の透かし情報埋め込み技術では、電子透かし検出時にあらかじめ埋め込まれているビット数を知っている必要があった。

## 【 0 0 0 6 】

この発明は上記のような問題点を解決するためになされたもので、電子透かしを直交するパターンとして埋め込み、従来技術より少ない画素を使って安定した電子透かし検出を実現可能であり、従来技術で電子透かし埋め込みに用いる同一の画素数で、より多くの電子透かし情報量を埋め込み・検出可能にすることができる電子透かし埋め込み装置及び電子透かし検出装置を得ることを目的とする。

## 【課題を解決するための手段】

## 【 0 0 0 7 】

この発明に係る電子透かし埋め込み装置は、入力される埋め込み情報を“0”と“1”からなるビット列に変換し、変換したビット列の各ビットを複数回埋め込むようにして、要素としてN個の-1あるいはN個の+1を持つ電子透かしパターンを出力する埋め込み情報変換部と、要素-1，+1の組み合わせで構成され、互いに直交する直交パターンを生成する直交パターン発生部と、前記直交パターン発生部からの直交パターンを前記埋め込み情報変換部からの電子透かしパターンの各要素と積算して埋め込みパターンを生成する積算部と、入力画像に対し、前記積算部からの埋め込みパターンを埋め込み、情報埋め込み後画像を出力する電子透かし埋め込み部とを備え、前記埋め込み情報変換部は、前記埋め込み情報のビット数に応じて直交パターンを選択することを特徴とする。

## 【 0 0 0 8 】

また、この発明に係る電子透かし検出装置は、電子透かし情報の検出対象である、情報埋め込み後の入力画像から電子透かしとして埋め込まれているパターンを抽出する電子透かし抽出部と、埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部と、前記直交拡散パターン発生部により生成した複数の直交パターンそれぞれと前記電子透かし抽出部からの抽出パターンとを積算する積算部と、前記積算部の積算結果からビットごとに繰り返し埋め込まれている値の平均値を計算することにより検出値を算出し、算出された検出値についてビットごとに絶対値が最大の値をとる検出値を抽出して電子透かしパターンを生成する電子透かし検出部と、前記電子透かし検出部からの電子透かしパターンをビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報に変換する検出情報変換部とを備え、前記電子透かし検出部は、前記積算結果の最大値になる直交パターンから対応する埋め込みビット長の電子透かしが埋め込まれていることを判断し、電子透かしの検出を実施し、電子透かしとして埋め込まれている電子透かしパターンを生成することを特徴とする。

## 【 0 0 0 9 】

また、この発明に係る電子透かし埋め込み装置は、あらかじめ定めたパターン長を持つ直交パターンを発生する直交パターン発生部と、前記直交パターン発生部からの直交パターンを登録し、登録された直交パターンと特定のビット表現との対応付けを実施すると共に、入力される埋め込み情報を“0”と“1”からなるビット列に変換し、ビット表現と直交パターンとの対応付けに従い、ビット列の特定ビット表現ごとに直交パターンに変換し、各直交パターンをあらかじめ定められた回数繰り返し並べて埋め込みパターンを生成して出力する埋め込み情報変換部と、入力画像に対して前記埋め込み情報変換部からの埋め込みパターンを埋め込み、情報埋め込み後画像を生成して出力する電子透かし埋め込み部とを備え、前記埋め込み情報変換部は、前記埋め込み情報のビット数に応じて直交パターンを選択することを特徴とする。

## 【 0 0 1 0 】

また、この発明に係る電子透かし検出装置は、電子透かし情報の検出対象である、情報埋め込み後の入力画像から電子透かしとして埋め込まれているパターンを抽出する電子透かし抽出部と、埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部と、前記直交拡散パターン発生部により生成した複数の直交パターンそれぞれと

10

20

30

40

50

前記電子透かし抽出部からの抽出パターンとを積算する積算部と、前記積算部の積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターンを生成する電子透かし検出部と、前記電子透かし検出部からの電子透かしパターンをビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報に変換して出力する検出情報変換部とを備え、前記電子透かし検出部は、前記積算結果の最大値になる直交パターンから対応する埋め込みビット長の電子透かしが埋め込まれていることを判断し、電子透かしの検出を実施し、電子透かしとして埋め込まれている電子透かしパターンを生成することを特徴とする。

【 0 0 1 1 】

また、この発明に係る電子透かし埋め込み装置は、要素 - 1 , + 1 の組み合わせで構成され、互いに直交する直交パターンを発生する直交パターン発生部と、入力される埋め込み情報を“ 0 ”と“ 1 ”からなるビット列に変換し、ビット列を前記直交パターン発生部からの直交パターンを利用して置き換え、埋め込みパターンを生成する埋め込み情報変換部と、入力画像に対し、前記埋め込みパターン発生部からの埋め込みパターンを埋め込み、情報埋め込み後画像を出力する電子透かし埋め込み部とを備え、前記埋め込み情報変換部は、前記埋め込み情報のビット数に応じて直交パターンを選択することを特徴とする。

【 0 0 1 2 】

さらに、この発明に係る電子透かし検出装置は、電子透かし情報の検出対象である、情報埋め込み後の入力画像から電子透かしとして埋め込まれているパターンを抽出する電子透かし抽出部と、埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部と、前記直交拡散パターン発生部により生成した複数の直交パターンそれぞれと前記電子透かし抽出部からの抽出パターンとを積算する積算部と、前記積算部の積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターンを生成する電子透かし検出部と、前記電子透かし検出部からの電子透かしパターンをビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報に変換して出力する検出情報変換部とを備え、前記電子透かし検出部は、前記積算結果の最大値になる直交パターンから対応する埋め込みビット長の電子透かしが埋め込まれていることを判断し、電子透かしの検出を実施し、電子透かしとして埋め込まれている電子透かしパターンを生成することを特徴とする。

【発明の効果】

【 0 0 1 3 】

この発明によれば、電子透かしを直交するパターンとして埋め込み、従来技術より少ない画素を使って安定した電子透かし検出が実現可能であり、従来技術で電子透かし埋め込みに用いる同一の画素数で、より多くの電子透かし情報量を埋め込み・検出可能にすることができる。

【図面の簡単な説明】

【 0 0 1 4 】

【図 1】この発明の実施の形態 1 に係る電子透かし埋め込み装置の構成を示すブロック図である。

【図 2】この発明の実施の形態 1 に係る電子透かし検出装置の構成を示すブロック図である。

【図 3】この発明の実施の形態 2 に係る電子透かし埋め込み装置の構成を示すブロック図である。

【図 4】この発明の実施の形態 2 に係る電子透かし検出装置の構成を示すブロック図である。

【図 5】この発明の実施の形態 2 に係る電子透かし検出装置の情報変換部 3 0 3 において、登録された直交パターンと特定のビット表現との対応付けを説明するもので、パターン長が 4 の時の例を示す図である。

【図 6】この発明の実施の形態 3 に係るもので、埋め込みビット数の判断を説明するための図である。

10

20

30

40

50

【図 7】この発明の実施の形態 3 に係るもので、8 ビット埋め込み時の 7 ビット目の埋め込みブロックを表す図である。

【図 8】この発明の実施の形態 3 に係るもので、16 ビット埋め込み時の 7 ビット目の埋め込みブロックを表す図である。

【図 9】この発明の実施の形態 3 に係るもので、32 ビット埋め込み時の 7 ビット目の埋め込みブロックを表す図である。

【図 10】この発明の実施の形態 3 に係るもので、64 ビット埋め込み時の 7 ビット目の埋め込みブロックを表す図である。

【図 11】この発明の実施の形態 3 に係るもので、電子透かしの検出時に埋め込まれている電子透かしのビット数を判断可能とするための電子透かしパターンを示す図である。

【図 12】この発明の実施の形態 3 に係る電子透かし埋め込み装置の構成を示すブロック図である。

【図 13】この発明の実施の形態 3 に係る電子透かし検出装置の構成を示すブロック図である。

【発明を実施するための最良の形態】

【0015】

実施の形態 1 .

図 1 は、この発明の実施の形態 1 に係る電子透かし埋め込み装置の構成を示すブロック図である。

図 1 に示される実施の形態 1 に係る電子透かし埋め込み装置 100 は、入力される埋め込み情報 102 を "0" と "1" からなるビット列に変換し、変換したビット列を電子透かしパターン 104 として出力する埋め込み情報変換部 103 と、要素 -1, +1 の組み合わせで構成され、互いに直交するパターン (直交パターン) の 1 つを出力する直交パターン発生部 105 と、直交パターン発生部 105 から直交パターンを埋め込み情報変換部 103 から電子透かしパターン 104 の各要素と積算して埋め込みパターン 106 を生成する積算部 109 と、入力画像 101 に対し、積算部 109 から埋め込みパターン 106 を埋め込み、情報埋め込み後画像 108 を出力する電子透かし埋め込み部 107 とを備えている。

【0016】

また、図 2 は、この発明の実施の形態 1 に係る電子透かし検出装置の構成を示すブロック図である。

図 2 に示される実施の形態 1 に係る電子透かし検出装置 200 は、電子透かし情報の検出対象である、情報埋め込み後の入力画像 201 から電子透かしとして埋め込まれているパターンを抽出し、抽出パターン 208 を出力する電子透かし抽出部 207 と、埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部 202 と、直交拡散パターン発生部 202 により生成した複数の直交パターンそれぞれと電子透かし抽出部 207 から抽出パターン 208 とを積算する積算部 209 と、積算部 209 の積算結果からビットごとに繰り返し埋め込まれている値の平均値を計算することにより検出値を算出し、検出値について、ビットごとに絶対値が最大の値をとる検出値を抽出し、電子透かしパターン 204 を生成する電子透かし検出部 203 と、電子透かし検出部 203 から電子透かしパターン 204 をビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報 206 に変換して出力する検出情報変換部 205 とを備えている。

【0017】

次に、上記構成に係る電子透かし埋め込み装置の動作について説明する。

まず、電子透かし情報の埋め込み対象である入力画像 101 と、電子透かしとして埋め込む埋め込み情報 102 とを電子透かし埋め込み装置 100 に入力する。埋め込み情報変換部 103 では、埋め込み情報 102 を "0" と "1" からなるビット列に変換し、変換したビット列を電子透かしパターン 104 として出力する。

【0018】

ここで、電子透かしパターン 104 は、当該ビット列の各ビットを複数回埋め込むよう

10

20

30

40

50

にする。たとえばビット列が"0101"であり、各ビットを4回ずつ埋め込むことにした場合、電子透かしパターン104は、"-1, -1, -1, -1, +1, +1, +1, +1, -1, -1, -1, -1, +1, +1, +1, +1"となる。ただし、ビット"0"を電子透かしでは"-1"として埋め込み、ビット"1"を電子透かしでは"+1"と埋め込むこととした。

【0019】

一方、直交パターン発生部105では、互いに直交するパターン(直交パターン)の1つを出力する。出力された直交パターンは、積算部109により、電子透かしパターン104の各要素と積算され、埋め込みパターン106が生成される。たとえば、長さ4の直交パターンの1つ"+1, +1, -1, -1"を電子透かしパターン"-1, -1, -1, -1, +1, +1, +1, +1, -1, -1, -1, -1, +1, +1, +1, +1"に積算する場合、直交パターンを最初から繰り返し積算していくため、積算後の埋め込みパターン106は、"-1, -1, +1, +1, +1, +1, -1, -1, -1, -1, +1, +1, +1, +1, -1, -1"となる。

10

【0020】

電子透かし埋め込み部107では、入力画像101に対し、埋め込みパターン106を埋め込み、情報埋め込み後画像108を出力する。

【0021】

次に、上記のように埋め込まれた電子透かしを検出するための、上記構成に係る電子透かし検出装置の動作について説明する。

20

まず、電子透かし情報の検出対象である、情報埋め込み後の入力画像201を電子透かし検出装置200に入力する。電子透かし抽出部207では、情報埋め込み後の入力画像201から電子透かしとして埋め込まれているパターンを抽出し、抽出パターン208を出力する。

【0022】

直交拡散パターン発生部202では、埋め込み時と同じ長さを持つ直交パターンを複数生成し、積算部209により、生成した複数の直交パターンそれぞれと、抽出パターン208とを積算する。

【0023】

たとえば、長さ4の直交パターン例として、直交パターン(1)" +1, +1, +1, +1"、直交パターン(2)" +1, +1, -1, -1"、直交パターン(3)" +1, -1, +1, -1"、直交パターン(4)" +1, -1, -1, +1"を考える。ここで、直交パターン(1)から直交パターン(4)のうち、任意の2つのパターンについて内積を計算すると、計算結果は0になる。また、抽出パターン208として、上記積算後の埋め込みパターン106と同じ"-1, -1, +1, +1, +1, +1, -1, -1, -1, -1, +1, +1, +1, +1, -1, -1"を考える。

30

【0024】

このとき、抽出パターン208と直交パターン(1)との積算結果(以下、積算結果(1))は"-1, -1, +1, +1, +1, +1, -1, -1, -1, -1, +1, +1, +1, +1, -1, -1"、抽出パターン208と直交パターン(2)との積算結果(以下、積算結果(2))は"-1, -1, -1, -1, +1, +1, +1, +1, -1, -1, -1, -1, +1, +1, +1, +1"、抽出パターン208と直交パターン(3)との積算結果(以下、積算結果(3))は"-1, +1, +1, -1, +1, -1, -1, +1, -1, +1, +1, -1, +1, -1, -1, +1"、抽出パターン208と直交パターン(4)との積算結果(以下、積算結果(4))は"-1, +1, -1, +1, +1, -1, +1, -1, -1, +1, -1, +1, -1, +1, +1, -1"となる。

40

【0025】

これらの積算結果(1)~(4)は電子透かし検出部203に入力される。電子透かし検出部203では、まず、積算結果(1)~(4)から、ビットごとに繰り返し埋め込

50

れている値の平均値を計算することにより、検出値を算出する。これは、抽出パターンと直交パターンとの相関をビットごとに計算することに相当する。ここでは、各ビット4回ずつ埋め込まれているので、積算結果(1)~(4)からの検出値(1)~(4)はそれぞれ、検出値(1)"0, 0, 0, 0"、検出値(2)"-1, +1, -1, +1"、検出値(3)"0, 0, 0, 0"、検出値(4)"0, 0, 0, 0"となる。

【0026】

次に、検出値(1)~(4)について、ビットごとに絶対値が最大の値をとる検出値を抽出し、電子透かしパターン204を生成する。個々の例では、すべてのビットについて検出値(2)の検出値が最大になるので、電子透かしパターン204は"-1, +1, -1, +1"となる。生成した電子透かしパターン204は、検出情報変換部205に入力される。

10

【0027】

検出情報変換部205では、まず、入力された電子透かしパターン204をビット情報に変換する。ここでは、ビット"0"を電子透かしでは"-1"として埋め込み、ビット"1"を電子透かしでは"+1"と埋め込むこととしているので、上記電子透かしパターン204"-1, +1, -1, +1"は、ビット列"0, 1, 0, 1"に変換される。

【0028】

次に、当該ビット列をあらかじめ定めた規則に従って検出情報に変換する。たとえば、ビット列がASCII文字コードに対応させている場合、検出情報はASCII文字になる。

20

【0029】

このように構成することにより、検出時に施す直交パターンが埋め込み時と一致したときにだけ相関の絶対値が大きくなり、不一致のときには0に近い値となるから、相関の絶対値が最も大きくなる「直交パターン」を使ったときの検出値の符号を調べることにより、埋め込まれている情報を精度よく検出可能となるという効果が期待できる。また、従来技術より少ない画素を使って安定した電子透かし検出を実現可能となる。また、従来技術で電子透かし埋め込みに用いる同一の画素数で、より多くの電子透かし情報量を埋め込み・検出可能になる。

【0030】

ここで、上記では、電子透かしパターン104を"+1"および"-1"だけから成るように構成したが、電子透かしの強度を高めるために"+ $\alpha$ および" $-\alpha$ ( $\alpha$ は正整数)から成るように構成してもよい。

30

【0031】

あるいは、電子透かし埋め込みによる劣化を軽減させるなどのために、電子透かしパターン104を任意の負符号を持つ整数と正符号を持つ整数から成るように構成してもよい。

【0032】

実施の形態2.

上記実施の形態1では、埋め込むべき電子透かしパターンに直交パターンを積算して埋め込むようにしたものであるが、次に、直交パターンを直接埋め込む実施の形態を説明する。

40

【0033】

図3は、この発明の実施の形態2に係る電子透かし埋め込み装置の構成を示すブロック図である。

図3に示される実施の形態2に係る電子透かし埋め込み装置300は、あらかじめ定めたパターン長を持つ直交パターンを発生する直交パターン発生部304と、前記直交パターン発生部304からの直交パターンを登録し、登録された直交パターンと特定のビット表現との対応付けを実施すると共に、入力される埋め込み情報302を"0"と"1"からなるビット列に変換し、ビット表現と直交パターンとの対応付けに従い、ビット列の特定ビット表現ごとに直交パターンに変換し、各直交パターンをあらかじめ定められた回数繰り

50

返し並べて埋め込みパターン305を生成して出力する埋め込み情報変換部303と、入力画像301に対して、電子透かしとして埋め込み情報変換部303からの埋め込みパターン305を埋め込み、情報埋め込み後画像307を生成して出力する電子透かし埋め込み部306とを備えている。

【0034】

また、図4は、この発明の実施の形態2に係る電子透かし検出装置の構成を示すブロック図である。

図4に示される実施の形態2に係る電子透かし検出装置400は、電子透かし情報の検出対象である、情報埋め込み後の入力画像401から電子透かしとして埋め込まれているパターンを抽出し、抽出パターン408を出力する電子透かし抽出部407と、埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部402と、直交拡散パターン発生部402により生成した複数の直交パターンそれぞれと電子透かし抽出部407からの抽出パターン408とを積算する積算部409と、積算部409の積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターン404を生成する電子透かし検出部403と、電子透かし検出部403からの電子透かしパターン404をビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報406に変換して出力する検出情報変換部405とを備えている。

【0035】

次に、上記構成に係る電子透かし埋め込み装置の動作について説明する。

まず、直交パターン発生部304では、あらかじめ定めたパターン長を持つ直交パターンを発生し、埋め込み情報変換部303に登録する。情報変換部303では、登録された直交パターンと特定のビット表現との対応付けを実施する。パターン長が4の時の例を図5に示す。

【0036】

図5において、500は直交パターン501～504の集合、520は、直交ベクトルの1つの組合せに属する1つのベクトルを符号反転したベクトルに変更した場合でも、当該ベクトルは、その組合せに属する他の任意のベクトルと直交する、という特徴に基づき、直交パターン501～504の符号を反転した直交パターン（符号反転）の集合である。521～524はそれぞれ直交パターン501～504の符号を反転した直交パターン（符号反転）である。直交パターンの集合500および直交パターン（符号反転）の集合520から任意の2つのパターンを選んだとき、その2つのパターンの内積は0になる（互いに直交する）。

【0037】

パターン長が4の場合、互いに直交するパターンの数は8個であるので、3ビットの表現との対応が可能である。よって、3ビット表現と互いに直交するパターンとの対応を図5に示すように対応させる。すなわち、ビット表現511～514は、それぞれ直交パターン501～504に対応させ、ビット表現531～534は、それぞれ直交パターン（符号反転）521～524に対応させる。ここで、ビット表現531～534は、それぞれビット表現511～514のビットを反転したものとして設定する。

【0038】

以下、動作の説明に戻る。

上記の準備のあと、電子透かし情報の埋め込み対象である入力画像と、電子透かしとして埋め込む埋め込み情報とを電子透かし埋め込み装置300に入力する。

【0039】

埋め込み情報変換部303では、まず、入力された埋め込み情報302を"0"と"1"からなるビット列に変換する。次に、先のビット表現と直交パターンとの対応付けに従い、ビット列の特定ビット表現ごとに直交パターンに変換する。各直交パターンはあらかじめ定められた回数繰り返し並べられ、埋め込みパターン305を生成し、出力する。繰り返し回数は、電子透かしを埋め込み可能な領域数と直交パターンのパターン長などから設定

10

20

30

40

50

される。

【 0 0 4 0 】

図5に従って例を示す。たとえば、埋め込み情報変換部303で変換されたビット列が"010110"であり、同一の直交パターンを2回ずつ繰り返すように定められているとする。このとき、まず、ビット表現"010"は直交パターン"+1, -1, +1, -1"に変換され、ビット表現"110"は直交パターン"-1, -1, +1, +1"に変換される。同一の直交パターンが2回ずつ繰り返すように定められているので、ビット列"010110"は埋め込みパターン"+1, -1, +1, -1, +1, -1, +1, -1, -1, -1, +1, +1, -1, -1, +1, +1"となる。

【 0 0 4 1 】

以下、動作の説明に戻る。

上記のように生成された埋め込みパターン305は、電子透かし埋め込み部306に渡される。電子透かし埋め込み部306では、入力画像301に対して、電子透かしとして埋め込みパターン305を埋め込み、情報埋め込み後画像307を生成して出力する。

【 0 0 4 2 】

次に、上記のように埋め込まれた電子透かしを検出するための、上記構成に係る電子透かし検出装置の動作について説明する。

【 0 0 4 3 】

まず、電子透かし情報の検出対象である、情報埋め込み後の入力画像401を電子透かし検出装置400に入力する。電子透かし抽出部407では、情報埋め込み後の入力画像401から電子透かしとして埋め込まれているパターンを抽出し、抽出パターン408を出力する。

【 0 0 4 4 】

直交拡散パターン発生部402では、埋め込み時と同じ長さを持つ直交パターンを複数生成し、積算部409により、生成した複数の直交パターンそれぞれと、抽出パターン408とを積算する。

【 0 0 4 5 】

ここでは、長さ4の直交パターンとして、上記埋め込み時と同様、図5に示す直交パターン501~504および直交パターン521~524を使って直交拡散パターン発生部402の動作を詳しく説明する。また、ここでは、抽出パターン408として、上記積算後の埋め込みパターン305と同じ"+1, -1, +1, -1, +1, -1, +1, -1, -1, -1, +1, +1, -1, -1, +1, +1"を考え、上記埋め込み時と同様、同一の直交パターンが2回ずつ繰り返されているように定められているとする。

【 0 0 4 6 】

このとき、抽出パターン408の前半部分と図5に示す直交パターン501~504および直交パターン521~524とのそれぞれの要素を掛けた結果は、直交パターン501の時"+1, -1, +1, -1, +1, -1, +1, -1"、直交パターン502の時"+1, -1, -1, +1, +1, -1, -1, +1"、直交パターン503の時"+1, +1, +1, +1, +1, +1, +1, +1"、直交パターン504の時"+1, +1, -1, -1, +1, +1, -1, -1"、直交パターン521の時"-1, +1, -1, +1, -1, +1, -1, +1"、直交パターン522の時"-1, +1, +1, -1, -1, +1, -1, +1"、直交パターン523の時"-1, -1, -1, -1, -1, -1, -1, -1"、直交パターン524の時"-1, -1, +1, +1, -1, -1, +1, +1"となるので、それぞれの積算結果は、直交パターン501の時"0"、直交パターン502の時"0"、直交パターン503の時"+8"、直交パターン504の時"0"、直交パターン521の時"0"、直交パターン522の時"0"、直交パターン523の時"-8"、直交パターン524の時"0"となる。

【 0 0 4 7 】

抽出パターン408の後半部分も同様に計算して、図5に示す直交パターン501~504および直交パターン521~524とのそれぞれの積算結果は、直交パターン501

10

20

30

40

50

の時"0"、直交パターン502の時"-8"、直交パターン503の時"0"、直交パターン504の時"0"、直交パターン521の時"0"、直交パターン522の時"+8"、直交パターン523の時"0"、直交パターン524の時"0"となる。

【0048】

次に、電子透かし検出部403では、抽出パターン408と図5に示す直交パターン501～504および直交パターン521～524とのそれぞれの積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターン404を生成する。

【0049】

すなわち、抽出パターン408の前半部分と図5に示す直交パターン501～504および直交パターン521～524とのそれぞれの積算結果では、直交パターン503の時に最大値"+8"を取るため、直交パターン503に対応付けられているビット表現513である"010"に変換される。

【0050】

同様にして、抽出パターン408の後半部分と図5に示す直交パターン501～504および直交パターン521～524とのそれぞれの積算結果では、直交パターン522の時に最大値"+8"を取るため、直交パターン522に対応付けられているビット表現532である"110"に変換される。

【0051】

このように直交パターンがビット表現に変換されるので、電子透かしパターン404は"010 110"となる。これは、埋め込み時のビット列と一致している。

【0052】

上記では、電子透かし検出部403は、抽出パターン408と図5に示す直交パターン501～504および直交パターン521～524とのそれぞれの積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターン404を生成するようにしているが、演算効率を高めるために、抽出パターン408と図5に示す直交パターン501～504とのそれぞれの積算結果のうち、絶対値が最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択し、当該直交パターンの積算結果が負の場合は、選択した当該ビット列の各ビットを反転させるようにしてもよい。あるいは、演算効率を高めるために、抽出パターン408と図5に示す直交パターン521～524とのそれぞれの積算結果のうち、絶対値が最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択し、当該直交パターンの積算結果が負の場合は、選択した当該ビット列の各ビットを反転させるようにしてもよい。

【0053】

最後に、検出情報変換部405では、当該ビット列をあらかじめ定めた規則に従って検出情報に変換する。たとえば、ビット列がASCII文字コードに対応させている場合、検出情報はASCII文字になる。

【0054】

このように構成することにより、検出時に施す直交パターンが埋め込み時と一致したときにだけ相関の絶対値が大きくなり、不一致のときには0に近い値となるから、相関の絶対値が最も大きくなる「直交パターン」を抽出し、当該直交パターンと対応付けられたビット列を選択することにより、埋め込まれている情報を精度よく検出可能となるという効果が期待できる。また、従来技術より少ない画素を使って安定した電子透かし検出を実現可能となる。また、従来技術で電子透かし埋め込みに用いる同一の画素数で、より多くの電子透かし情報量を埋め込み・検出可能になる。

【0055】

ここで、上記では、直交パターン501～504および直交パターン521～524を"+1"および"-1"だけから成るように構成したが、電子透かしの強度を高めるために"+ $\alpha$ "および"- $\alpha$ "( $\alpha$ は正整数)から成るように構成してもよい。

10

20

30

40

50

## 【 0 0 5 6 】

あるいは、電子透かし埋め込みによる劣化を軽減させるなどのために、直交パターン 5 0 1 ~ 5 0 4 および直交パターン 5 2 1 ~ 5 2 4 を任意の負符号を持つ整数と正符号を持つ整数から成るように構成してもよい。

## 【 0 0 5 7 】

実施の形態 3 .

上述した実施の形態 1 および 2 は、埋め込まれている情報を精度よく検出可能にするためのものであった。また、従来技術より少ない画素を使って安定した電子透かし検出を実現可能にするためのものであった。さらに、従来技術で電子透かし埋め込みに用いる同一の画素数で、より多くの電子透かし情報量を埋め込み・検出可能にするためのものであった。

10

## 【 0 0 5 8 】

本実施の形態 3 では、電子透かしの検出時に、埋め込まれている電子透かしのビット数を判断可能とするための実施の形態を説明する。

ここでは、4 種類のビット数、すなわち、8 ビット、16 ビット、32 ビット、64 ビットのいずれかのビット数で情報が埋め込まれるものとして説明する。

## 【 0 0 5 9 】

図 6 は、この発明の実施の形態 3 に係る、埋め込みビット数の判断を説明するための図である。図 6 において、600 は埋め込み対象画像から選択した 64 箇所の電子透かし埋め込み箇所を事前に定めた規則にしたがって順番に並べた埋め込みブロックの 1 つである。たとえば、埋め込み対象画像から 64 箇所の埋め込みブロックをランダムに選択したとき、選択した順番にブロックに 0 から 63 までの番号をつけ、番号順に並べればよい。

20

## 【 0 0 6 0 】

ここでは、8 ビット、16 ビット、32 ビット、64 ビットのいずれかのビット数で情報を埋め込んだ場合でも、同一のビット情報が埋め込まれているブロックにビット数を判断可能とするための電子透かしを埋め込むことにより、電子透かしの検出時に、埋め込まれている電子透かしのビット数を判断とする。

## 【 0 0 6 1 】

すなわち、0 ビット目から  $(n - 1)$  ビット目までの  $n$  ビットを埋め込む際（ここでは、 $n = 8, 16, 32, 64$ ）、 $i$  ビット目を埋め込む場合は、図 6 の各ブロックの番号を  $n$  で割った余りが  $i$  になるブロックに  $i$  ビット目を埋め込むようにすればよい。

30

## 【 0 0 6 2 】

図 7 は、8 ビット埋め込み時の 7 ビット目の埋め込みブロックを表す図である。8 ビット埋め込み時において、7 ビット目を埋め込む場合、64 個あるブロック番号を 8 で割った余りが 7 になるブロックを選択し、そのブロックにビット数を判断可能とするための電子透かしを埋め込めばよい。すなわち、図 7 に示すように、7, 15, 23, 31, 39, 47, 55, 63 のブロック番号を持つブロックに埋め込む。

## 【 0 0 6 3 】

同様に、図 8 は、16 ビット埋め込み時の 7 ビット目の埋め込みブロックを表す図である。16 ビット埋め込み時において、7 ビット目を埋め込む場合、64 個あるブロック番号を 16 で割った余りが 7 になるブロックを選択し、そのブロックにビット数を判断可能とするための電子透かしを埋め込めばよい。すなわち、図 8 に示すように、7, 23, 39, 55 のブロック番号を持つブロックに埋め込む。

40

## 【 0 0 6 4 】

同様に、図 9 は、32 ビット埋め込み時の 7 ビット目の埋め込みブロックを表す図である。32 ビット埋め込み時において、7 ビット目を埋め込む場合、64 個あるブロック番号を 32 で割った余りが 7 になるブロックを選択し、そのブロックにビット数を判断可能とするための電子透かしを埋め込めばよい。すなわち、図 9 に示すように、7, 39 のブロック番号を持つブロックに埋め込む。

## 【 0 0 6 5 】

50

同様に、図10は、64ビット埋め込み時の7ビット目の埋め込みブロックを表す図である。64ビット埋め込み時において、7ビット目を埋め込む場合、64個あるブロック番号を64で割った余りが7になるブロックを選択し、そのブロックにビット数を判断可能とするための電子透かしを埋め込めばよい。すなわち、図10に示すように、7のブロック番号を持つブロックに埋め込む。

【0066】

次に、埋め込む電子透かしパターンについて説明する。

図11は、電子透かしの検出時に埋め込まれている電子透かしのビット数を判断可能とするための電子透かしパターンである。

【0067】

図11において、1100は直交パターン1101~1104の集合、1120は、直交ベクトルの1つの組合せに属する1つのベクトルを符号反転したベクトルに変更した場合でも、当該ベクトルは、その組合せに属する他の任意のベクトルと直交する、という特徴に基づき、直交パターン1101~1104の符号を反転した直交パターン(符号反転)の集合である。521~524はそれぞれ直交パターン1101~1104の符号を反転した直交パターン(符号反転)である。直交パターンの集合1100および直交パターン(符号反転)の集合1120から任意の2つのパターンを選んだとき、その2つのパターンの内積は0になる(互いに直交する)。

【0068】

また、1110は直交パターン1101~1104それぞれに対応したビット表現の集合、1130は直交パターン1121~1124それぞれに対応したビット表現の集合である。1111は直交パターン1101に対応したビット表現であり、8ビット埋め込み時のビット"1"を表す。1112は直交パターン1102に対応したビット表現であり、16ビット埋め込み時のビット"1"を表す。1113は直交パターン1103に対応したビット表現であり、32ビット埋め込み時のビット"1"を表す。1114は直交パターン1104に対応したビット表現であり、8ビット埋め込み時のビット"1"を表す。1131は直交パターン1121に対応したビット表現であり、8ビット埋め込み時のビット"0"を表す。1132は直交パターン1122に対応したビット表現であり、16ビット埋め込み時のビット"0"を表す。1133は直交パターン1123に対応したビット表現であり、32ビット埋め込み時のビット"0"を表す。1134は直交パターン1124に対応したビット表現であり、64ビット埋め込み時のビット"0"を表す。

【0069】

図12は、この発明の実施の形態3に係る電子透かし埋め込み装置の構成を示すブロック図である。

図12に示される実施の形態3に係る電子透かし埋め込み装置1200は、要素-1,+1の組み合わせで構成され、互いに直交する直交パターンを発生する直交パターン発生部1204と、入力される埋め込み情報1202を"0"と"1"からなるビット列に変換し、ビット列を直交パターン発生部1204からの直交パターンを利用して置き換え、埋め込みパターン1205を生成する埋め込み情報変換部1203と、入力画像1201に対し、埋め込みパターン発生部1204からの埋め込みパターン1205を埋め込み、情報埋め込み後画像1207を出力する電子透かし埋め込み部1206とを備えている。

【0070】

また、図13は、この発明の実施の形態3に係る電子透かし検出装置の構成を示すブロック図である。

図13に示される実施の形態3に係る電子透かし検出装置1300は、電子透かし情報の検出対象である、情報埋め込み後の入力画像1301から電子透かしとして埋め込まれているパターンを抽出し、抽出パターン1308を出力する電子透かし抽出部1307と、埋め込み時と同じ長さを持つ直交パターンを複数生成する直交拡散パターン発生部1302と、直交拡散パターン発生部1302により生成した複数の直交パターンそれぞれと電子透かし抽出部1307からの抽出パターン1308とを積算する積算部1309と、

10

20

30

40

50

積算部 1309 の積算結果のうち、最大値を持つ直交パターンを見つけ出し、その直交パターンと対応付けられているビット列を選択することによって電子透かしパターン 1304 を生成する電子透かし検出部 1303 と、電子透かし検出部 1303 から電子透かしパターン 1304 をビット情報に変換しそのビット列をあらかじめ定めた規則に従って検出情報 1306 に変換して出力する検出情報変換部 1305 とを備えている。

【0071】

次に、上記構成に係る電子透かし埋め込み装置の動作について説明する。

電子透かし情報の埋め込み対象である入力画像 1201 と、電子透かしとして埋め込む埋め込み情報 1202 とを電子透かし埋め込み装置 1200 に入力する。

【0072】

埋め込み情報変換部 1203 では、まず、入力された埋め込み情報 1202 を "0" と "1" からなるビット列に変換する。次に、埋め込み情報のビット数により、図 11 に示した直交パターン 1101 ~ 1104 あるいは 1121 ~ 1124 のどの直交パターンを利用するかを決定する。

【0073】

たとえば、埋め込み情報ビット数が 8 のとき、埋め込み情報変換部 1203 は、まず、ビット情報 "1" を埋め込むための直交パターンとして直交パターン 1101 を選択し、ビット情報 "0" を埋め込むための直交パターンとして直交パターン 1121 を選択する。

【0074】

情報変換部 1203 が埋め込み情報 1202 をビット列に変換した結果、8 ビットのビット列 "0101 0011" が得られた場合を例に説明する。

ビット長が 8 ビットであることから、情報変換部 1203 は、ビット情報 "1" を埋め込むための直交パターンとして直交パターン 1101、すなわち "+1, +1, +1, +1" を選択し、ビット情報 "0" を埋め込むための直交パターンとして直交パターン 1121、すなわち "-1, -1, -1, -1" を選択する。

【0075】

次に、8 ビットのビット列 "0101 0011" を直交パターン 1101 および直交パターン 1121 で置き換え、埋め込みパターン 1205 を生成する。すなわち、埋め込みパターンは "-1, -1, -1, -1, +1, +1, +1, +1, -1, -1, -1, -1, -1, +1, +1, +1, +1, +1, +1, +1, +1, +1" となる。生成した埋め込みパターン 1205 は、電子透かし埋め込み部 1206 に渡される。

【0076】

電子透かし埋め込み部 1206 では、入力画像 1201 に対し、埋め込みパターン 1205 を埋め込み、情報埋め込み後画像 1207 を出力する。

【0077】

次に、上記のように埋め込まれた電子透かしを検出するための、上記構成に係る電子透かし検出装置の動作について説明する。

【0078】

まず、電子透かし情報の検出対象である、情報埋め込み後の入力画像 1301 を電子透かし検出装置 1300 に入力する。電子透かし抽出部 1307 では、情報埋め込み後の入力画像 1301 から電子透かしとして埋め込まれているパターンを抽出し、抽出パターン 1308 を出力する。

【0079】

直交拡散パターン発生部 1302 では、埋め込み時と同じ長さを持つ直交パターンを複数生成し、積算部 1309 により、生成した複数の直交パターンそれぞれと、抽出パターン 1308 から抽出した 64 ビット埋め込み時における 7 ビット目の埋め込み位置のブロックとを積算する。

【0080】

抽出パターン 1308 から抽出した 64 ビット埋め込み時における 7 ビット目の埋め込

10

20

30

40

50

み位置のブロックが8箇所あり、そのときに7ビット目の埋め込み位置のブロックから抽出された電子透かしパターンが、"1, +1, +1, +1, +1, +1, +1, +1"であり、発生させる直交パターンが直交パターン1101~1104である場合について説明する。

【0081】

この電子透かしパターンと直交パターン1101~1104とのそれぞれの要素を繰り返し掛けた結果は、直交パターン1001の時"+1, +1, +1, +1, +1, +1, +1, +1"、直交パターン1002の時"+1, +1, -1, -1, +1, +1, -1, -1"、直交パターン1003の時"+1, -1, +1, -1, +1, -1, +1, -1"、直交パターン1004の時"+1, -1, -1, +1"となるので、電子透かし  
10  
検出部1303では、それぞれの結果から積算値を計算し、積算値の計算結果は、直交パターン1001の時"+8"、直交パターン1002の時"0"、直交パターン1003の時"0"、直交パターン1004の時"0"になる。

【0082】

よって、直交パターン1001を使ったときに積算結果の絶対値が最大値になるので、情報埋め込み後の入力画像1301にはビット長が8の電子透かしが埋め込まれていることがわかる。そこで、電子透かし検出部1303では、8ビット埋め込みを前提に電子透かしの検出を実施し、電子透かしとして埋め込まれている8ビット長の電子透かしパターン1304を生成し、検出情報変換部1305に電子透かしパターン1304を渡す。

【0083】

20  
検出情報変換部1305では、"0"と"1"からなる電子透かしパターン1304をあらかじめ定めた規則に従って検出情報に変換する。たとえば、ビット列がASCII文字コードに対応させている場合、検出情報はASCII文字になる。

【0084】

このように構成することにより、検出時に施す直交パターンが埋め込み時と一致したときにだけ相関の絶対値が大きくなり、不一致のときには0に近い値となるから、相関の絶対値が最も大きくなる「直交パターン」を使ったときの検出値の符号を調べることにより、電子透かしのビット数を判断可能になるという効果が期待できる。

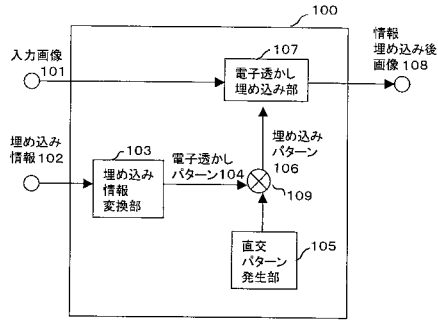
【0085】

30  
ここで、上記では、直交パターン1101~1104および直交パターン1121~1124を"+1"および"-1"だけから成るように構成したが、電子透かしの強度を高めるために"+ $\alpha$ および"- $\alpha$ ( $\alpha$ は正整数)から成るように構成してもよい。

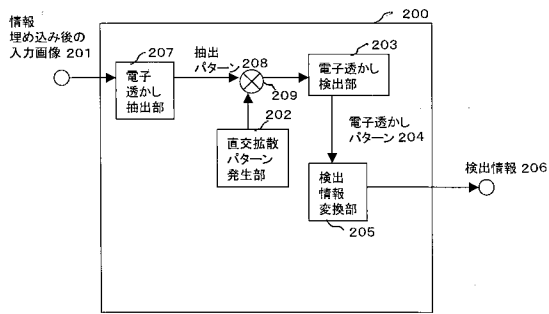
【0086】

あるいは、電子透かし埋め込みによる劣化を軽減させるなどのために、直交パターン1101~1104および直交パターン1121~1124を任意の負符号を持つ整数と正符号を持つ整数から成るように構成してもよい。

【図1】



【図2】



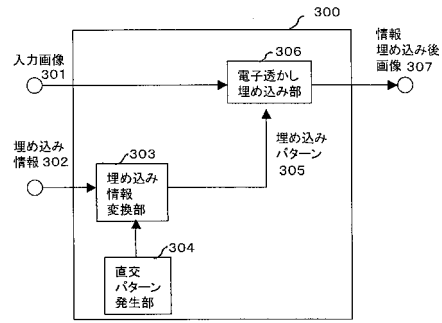
【図5】

500 直交パターン				510 ビット表現	
501	+1	+1	+1	+1	"000" 511
502	+1	+1	-1	-1	"001" 512
503	+1	-1	+1	-1	"010" 513
504	+1	-1	-1	+1	"011" 514

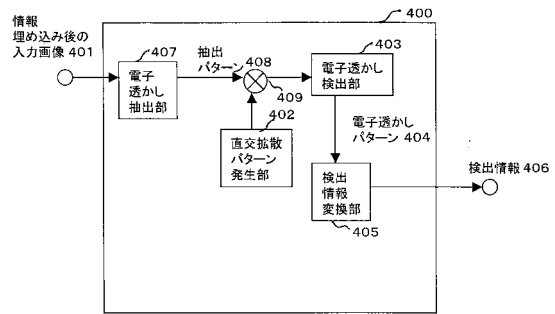
  

520 直交パターン(符号反転)				530 ビット表現	
521	-1	-1	-1	-1	"111" 531
522	-1	-1	+1	+1	"110" 532
523	-1	+1	-1	+1	"101" 533
524	-1	+1	+1	-1	"100" 534

【図3】



【図4】



【図6】

600							
0	1	2	3	4	5	6	7
8	9	10	11	12	13	14	15
16	17	18	19	20	21	22	23
24	25	26	27	28	29	30	31
32	33	34	35	36	37	38	39
40	41	42	43	44	45	46	47
48	49	50	51	52	53	54	55
56	57	58	59	60	61	62	63

【図7】

700							
0	1	2	3	4	5	6	7
8	9	10	11	12	13	14	15
16	17	18	19	20	21	22	23
24	25	26	27	28	29	30	31
32	33	34	35	36	37	38	39
40	41	42	43	44	45	46	47
48	49	50	51	52	53	54	55
56	57	58	59	60	61	62	63

【図8】

0	1	2	3	4	5	6	7
8	9	10	11	12	13	14	15
16	17	18	19	20	21	22	23
24	25	26	27	28	29	30	31
32	33	34	35	36	37	38	39
40	41	42	43	44	45	46	47
48	49	50	51	52	53	54	55
56	57	58	59	60	61	62	63

【図10】

0	1	2	3	4	5	6	7
8	9	10	11	12	13	14	15
16	17	18	19	20	21	22	23
24	25	26	27	28	29	30	31
32	33	34	35	36	37	38	39
40	41	42	43	44	45	46	47
48	49	50	51	52	53	54	55
56	57	58	59	60	61	62	63

【図9】

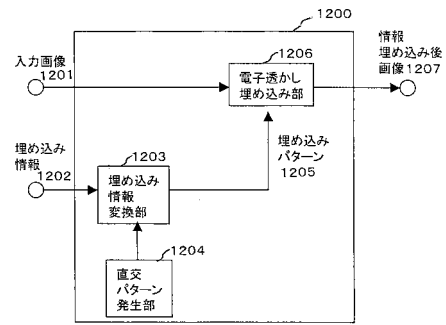
0	1	2	3	4	5	6	7
8	9	10	11	12	13	14	15
16	17	18	19	20	21	22	23
24	25	26	27	28	29	30	31
32	33	34	35	36	37	38	39
40	41	42	43	44	45	46	47
48	49	50	51	52	53	54	55
56	57	58	59	60	61	62	63

【図11】

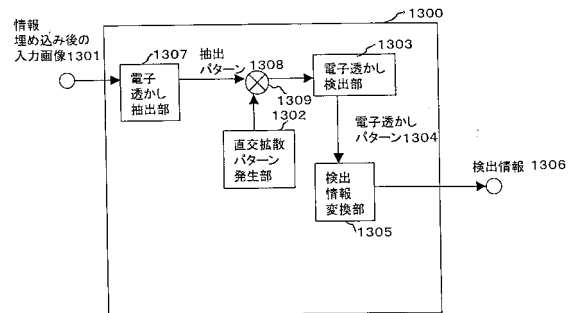
1100	1110
直交パターン	ビット表現
1101	8ビット埋め込み時の"1"
1102	16ビット埋め込み時の"1"
1103	32ビット埋め込み時の"1"
1104	64ビット埋め込み時の"1"

1120	1130
直交パターン(符号反転)	ビット表現
1121	8ビット埋め込み時の"0"
1122	16ビット埋め込み時の"0"
1123	32ビット埋め込み時の"0"
1124	64ビット埋め込み時の"0"

【図12】



【図13】



## フロントページの続き

- (72)発明者 馬養 浩一  
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 伊藤 浩  
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 藤井 亮介  
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 鈴木 光義  
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 浅井 光太郎  
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 村上 篤道  
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 白石 圭吾

- (56)参考文献 特開2005-051785(JP,A)  
特開2004-056224(JP,A)

## (58)調査した分野(Int.Cl., DB名)

H04N 1/387  
G06T 1/00  
H04N 7/30