

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 1 月 12 日 (12.01.2017)



(10) 国际公布号
WO 2017/004969 A1

- (51) 国际专利分类号:
H01L 27/32 (2006.01) H01L 27/12 (2006.01)
G02F 1/1368 (2006.01)
- (21) 国际申请号: PCT/CN2016/070097
- (22) 国际申请日: 2016 年 1 月 5 日 (05.01.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510393988.7 2015 年 7 月 7 日 (07.07.2015) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。
成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号, Sichuan 611731 (CN)。
- (72) 发明人: 王静 (WANG, Jing); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 贺伟 (HE, Wei); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

- (74) 代理人: 北京天昊联合知识产权代理有限公司 (TEE&HOWE INTELLECTUAL PROPERTY ATTORNEYS); 中国北京市东城区建国门内大街 28 号民生金融中心 D 座 10 层陈源, Beijing 100005 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: ARRAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 阵列基板和显示装置

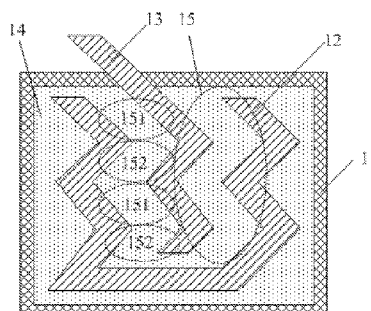


图 3

(57) Abstract: An array panel and display device. The array panel is divided into a display area and a non-display area. The non-display area is provided with a first thin-film transistor. The display area is provided with a second thin-film transistor. A first active layer (14) of the first thin-film transistor is configured to form a first track (15) at an area corresponding to an area between a first source (12) and a first drain (13). A second active layer (24) of the second thin-film transistor is configured to form a second track (25) at an area corresponding to an area between a second source (22) and a second drain (23). The first track (15) comprises at least one first bent portion, and the second track (25) comprises at least one second bent portion. The first bent portion and the second bent portion are bent in a same angle or form conjugate angles of each other. At least parts of the bent portions of the tracks on the non-display area and the display area of the array panel are identical in shape, thereby providing identical exposure performance to the track areas between the sources and drains, and increasing display performance.

(57) 摘要:

[见续页]



WO 2017/004969 A1

**本国际公布:**

— 包括国际检索报告(条约第 21 条(3))。

一种阵列基板和显示装置。该阵列基板，划分为显示区和非显示区，非显示区设置有第一薄膜晶体管，显示区设置有第二薄膜晶体管，第一薄膜晶体管中的第一有源层(14)的对应于第一源极(12)与第一漏极(13)之间的区域形成第一沟槽(15)，第二薄膜晶体管中的第二有源层(24)的对应于第二源极(22)与第二漏极(23)之间的区域形成第二沟槽(25)，第一沟槽(15)具有至少一个第一弯折部，第二沟槽(25)具有第二弯折部，第一弯折部和第二弯折部的弯折角度相同或者互为组角。该阵列基板中非显示区和显示区薄膜晶体管的沟槽具有至少局部形状相同的弯折部，因此具有相同的介于源极与漏极之间的沟槽区域的曝光性能，能够提高显示性能。

阵列基板和显示装置

5 技术领域

本发明属于显示技术领域，具体涉及一种阵列基板和显示装置。

背景技术

10 在平板显示装置中，为了对各像素进行控制，通常在阵列基板上设置呈矩阵排列的薄膜晶体管（Thin Film Transistor，简称 TFT）和对薄膜晶体管进行驱动的驱动芯片。通常情况下，薄膜晶体管通过构图工艺形成在显示区，驱动芯片绑定（bonding）在非显示区。

15 随着显示技术的发展，出现了栅极驱动集成 GOA（Gate On Array）技术，即，将阵列基板中的栅极驱动电路集成在基板上，形成对像素的扫描驱动。其中的栅极驱动电路由薄膜晶体管组成，可以与显示区的薄膜晶体管一样采用构图工艺形成。相比传统的对驱动芯片的绑定工艺，省掉了栅极驱动集成芯片部分，不仅节省成本，同时由于可以省去栅线方向的绑定工艺，还有利于产能提升，因此广泛应用于平板显示装置的非显示区薄膜晶体管中。

20 薄膜晶体管通常包括栅极 G、源极 S、漏极 D 和半导体层。目前非显示区的 GOA 薄膜晶体管的结构和显示区的像素薄膜晶体管的结构不同：如图 1 所示的 GOA 薄膜晶体管中的介于源极与漏极之间的沟槽区通常为 U 型结构，而如图 2 所示的像素薄膜晶体管中的介于源极与漏极之间的沟槽区为直角结构。相对而言，GOA 薄膜晶体管的介于源极与漏极之间的沟槽结构更节省空间，适合于非显示区的有限空间。

25 但是，在通过构图工艺形成阵列基板时，曝光步骤中对整张基板采用同一个曝光方向（根据薄膜晶体管在基板上的排版不同，

可以为 X 方向或 Y 方向)，由于 GOA 薄膜晶体管的介于源极与漏极之间的沟槽形状和像素薄膜晶体管的介于源极与漏极之间的沟槽形状不一致，因此容易使得 GOA 区的曝光与像素区的曝光之间存在差异（比如不均匀，沟槽中的一些区域曝光好而另一些区域曝光差）；在曝光步骤之后的显影步骤中，会导致介于源极与漏极之间的沟槽区域因曝光差而出现光刻胶残留；进而，导致 GOA 区或像素区中介于源极与漏极之间的沟槽区域因光刻胶残留而出现源极和漏极的金属薄膜刻蚀不干净。而 GOA 区和像素区中任何一个出现曝光不均匀均会导致薄膜晶体管的特性受影响，影响产品的显示质量。

可见，规范非显示区和显示区薄膜晶体管的结构，保证构图工艺中上述两个区域中不同结构的薄膜晶体管中具有相同的介于源极与漏极之间的沟槽曝光性能成为目前亟待解决的技术问题。

发明内容

本发明所要解决的技术问题是针对现有技术中存在的上述不足，提供一种阵列基板和显示装置，该阵列基板中非显示区和显示区薄膜晶体管具有至少局部形状相同的弯折部，因此具有相同的介于源极与漏极之间的沟槽曝光性能，显示质量更好。

解决本发明技术问题所采用的技术方案是该阵列基板，划分为显示区和非显示区，所述非显示区设置有第一薄膜晶体管，所述显示区设置有第二薄膜晶体管，所述第一薄膜晶体管中的第一有源层的对应于第一源极与第一漏极之间的区域形成第一沟槽，所述第二薄膜晶体管中的第二有源层的对应于第二源极与第二漏极之间的区域形成第二沟槽，

所述第一沟槽具有至少一个第一弯折部，所述第二沟槽具有第二弯折部，所述第一弯折部和所述第二弯折部的弯折角度相同，或者，所述第一弯折部和所述第二弯折部的弯折角度互为组角（二者角度之和等于 360 度）。

优选的是，每一所述第一弯折部包括关于第一对称轴镜像对

称设置的第一部和第二部，至少一个所述第一弯折部的所述第一部和所述第二部交替排列；所述第二弯折部包括关于第二对称轴镜像对称设置的第三部和第四部，所述第一对称轴与所述第二对称轴平行。所述第一对称轴与所述第二对称轴可以与第二薄膜晶体管的栅极平行。

优选的是，所述第一源极为 U 型结构、且所述 U 型结构的两侧边分别具有数量相同、形状相同的至少一个第一折角，所述第一漏极为插入所述 U 型结构凹部、且具有与所述 U 型结构的一侧边的所述第一折角数量相同、形状相同的第二折角，所述第一折角与相对的所述第二折角之间的区域形成所述第一弯折部；

所述第二漏极具有外凸的第三折角，所述第二源极在与所述第三折角相对的部分具有与所述第三折角相匹配形状的内凹的第四折角，所述第三折角与相对的所述第四折角之间的区域形成所述第二弯折部。

优选的是，每一所述第一折角由相交的两条第一线段构成，每一所述第二折角由相交的两条第二线段构成，构成所述第一折角的一条所述第一线段和与其相对的、构成所述第二折角的一条所述第二线段之间的区域形成所述第一部，构成所述第一折角的另一条所述第一线段和与其相对的、构成所述第二折角的另一条所述第二线段之间的区域形成所述第二部；

每一所述第三折角由相交的两条第三线段构成，每一所述第四折角由相交的两条第四线段构成，构成所述第三折角的一条所述第三线段和与其相对的、构成所述第四折角的一条所述第四线段之间的区域形成所述第三部，构成所述第三折角的一条所述第三线段和构成所述第四折角的一条所述第四线段之间的区域形成所述第四部。

优选的是，所述第一弯折部具有倒角；且，所述第二弯折部具有倒角。

优选的是，所述第一弯折部和所述第二弯折部的弯折角度范围为 70 度-110 度。

优选的是，所述第一弯折部和所述第二弯折部的弯折角度均为 90 度。

优选的是，所述第一源极、所述第一漏极、所述第二源极和所述第二漏极采用相同的材料、且在同一构图工艺中形成。

5 一种显示装置，包括上述的阵列基板。

本发明的有益效果是：该阵列基板中，由于非显示区和显示区的薄膜晶体管中的沟槽具有至少局部形状相同的弯折部，从而，在采用构图工艺形成源漏电极时对于光刻胶的曝光会更均匀，从而可以避免出现由于曝光不佳引起的介于源极与漏极之间的沟槽光刻胶残留的问题；相应的，在后续刻蚀工艺形成包括源极和漏极的图形以形成介于源极与漏极之间的沟槽区域的工艺中，避免
10 因光刻胶残留而造成的介于源极与漏极之间的沟槽刻蚀不良，保证薄膜晶体管的性能，提高阵列基板产品的质量。

15 附图说明

图 1 为现有技术中 GOA 区薄膜晶体管结构示意图；

图 2 为现有技术中像素区薄膜晶体管的结构示意图；

图 3 为本发明实施例 1 中 GOA 区薄膜晶体管的结构示意图；

图 4 为本发明实施例 1 中像素区薄膜晶体管的结构示意图；

20 图 5 为图 4 的局部放大图；

图 6 为图 3 中标识了沟槽长宽的示意图；

图 7 为图 4 中标识了沟槽长宽的示意图；

图中：

11 - 第一栅极；12 - 第一源极；13 - 第一漏极；14 - 第一有源层；15 - 第一沟槽；151 - 第一部；1510 - 第一线段；152 - 第二部；1520 - 第二线段；
25

21 - 第二栅极；22 - 第二源极；23 - 第二漏极；24 - 第二有源层；25 - 第二沟槽；251 - 第三部；2510 - 第三线段；252 - 第四部；2520 - 第四线段；26 - 像素电极；27 - 栅线；28 - 数据线。

具体实施方式

为使本领域技术人员更好地理解本发明的技术方案，下面结合附图和具体实施方式对本发明阵列基板和显示装置作进一步详细描述。

5

实施例 1:

本实施例提供一种阵列基板，该阵列基板通过将非显示区和显示区的薄膜晶体管的介于源极与漏极之间的沟槽设置为至少局部相同的形状，大大减轻了构图工艺中曝光步骤造成的曝光差异，避免出现曝光不均匀的情况，保证薄膜晶体管的性能，提高了阵列基板的良率和性能。

10

本发明的构思不限于实施例中所示例的具体形式，例如，上述非显示区和显示区的薄膜晶体管的介于源极与漏极之间的沟槽可以具有除了折线形式以外的任何其他形状，只要非显示区中的（第一）沟槽与显示区中的（第二）沟槽具有几何相似的形状，能够使得具有相同或相近的曝光性能即可。

15

如图 3-图 5 所示，该阵列基板划分为图 4 所示的显示区和图 3 所示的非显示区，非显示区设置有第一薄膜晶体管，显示区设置有第二薄膜晶体管，第一薄膜晶体管中的第一有源层 14 的对应于第一源极 12 与第一漏极 13 之间的区域形成第一沟槽 15，第二薄膜晶体管中的第二有源层 24 的对应于第二源极 22 与第二漏极 23 之间的区域形成第二沟槽 25，第一沟槽 15 和第二沟槽 25 具有形状相同的弯折部分。在本发明构思中，所述显示区可以包括各个像素区，所述非显示区可以包括 GOA 区。

20

这里，第一薄膜晶体管设置在非显示区，具体是设置在 GOA 区，即集成在用于驱动栅线扫描的区域；第二薄膜晶体管设置在显示区，具体是设置在对应着各个显示像素的区域，因此显示区也可以称为像素区。当然，第一薄膜晶体管中还包括第一栅极 11、第二薄膜晶体管中还包括第二栅极 21，这里不再详述。在第二薄膜晶体管中，第二栅极 21 与栅线 27 电连接，第二源极 22 与数据

25

30

线 28 电连接，第二漏极 23 与像素电极 26 电连接，以在薄膜晶体管的控制下实现像素显示。

本实施例的阵列基板中，第一薄膜晶体管的第一源极 12、第一漏极 13 和第二薄膜晶体管的第二源极 22、第二漏极 23 采用相同的材料、且在同一构图工艺中形成。相应的，第一薄膜晶体管的第一有源层 14 和第二薄膜晶体管的第二有源层 24 采用相同的材料、且在同一构图工艺中形成。其中，构图工艺可只包括光刻工艺，或，包括光刻工艺以及刻蚀步骤。光刻工艺，是指包括成膜、曝光、显影等工艺过程的利用光刻胶、掩模板、曝光机等形成图形的工艺。

沟道对于薄膜晶体管而言是非常重要的结构，薄膜晶体管包括与源极和漏极均分别连接的一层半导体层，形成在分离的源极和漏极之间的部分半导体层在向栅极施加开启电压的条件下，在电场作用下引起沿长度方向的导电，此时介于分离的源极和漏极之间的半导体层部分即形成沟道。在本实施例中，上述具有形状相同的弯折部分的沟槽区域的有源层形成了薄膜晶体管在导通过程中的沟道。

具体的，薄膜晶体管在形成过程中，通常是先形成至少对应着源极、漏极和二者之间的间隙区域的有源层（即半导体层）的图形，然后在有源层图形的上方形成源极和漏极的金属薄膜，在该源极和漏极的金属薄膜的上方形成光刻胶层，然后通过曝光工艺对光刻胶层进行曝光，通过显影工艺仅保留对应于源极和漏极的区域的光刻胶，而去除对应于源极和漏极之间的间隙的光刻胶；进而通过刻蚀工艺刻蚀去除未被光刻胶覆盖的源极和漏极的金属薄膜，从而形成源极和漏极的图形以及二者之间的间隙，这里的间隙即本实施例中的沟槽，其在外加电场的作用下形成薄膜晶体管的沟道。

在本实施例的阵列基板中，每一第一弯折部包括关于第一对称轴镜像对称设置的第一部 151 和第一部 152，至少一个第一弯折部的第一部 151 和第一部 152 交替排列，即，当存在多个第一弯

折部时，一种较优的实施方式是多个第一弯折部相互串联，并且第一部和第二部交替排列；第二弯折部包括关于第二对称轴镜像对称设置的第三部 251 和第四部 252，第一弯折部的第一对称轴与第二弯折部的第二对称轴平行。如图 3 所示的第一薄膜晶体管中，第一沟槽 15 具有至少一个第一弯折部（第一沟槽 15 在图 3 中的左侧以第一部 151 和第二部 152 之和的形式示出）；如图 4 所示的第二薄膜晶体管中，第二沟槽 25 具有第二弯折部（图 4 中以第三部 251 和第四部 252 之和的形式示出）。在本文中，术语“镜像对称”即，第一沟槽 15 中的第一部 151 和第二部 152 的对应点相对第一对称轴具有相等的间距；第二沟槽 25 中的第三部 251 和第四部 252 的对应点相对第二对称轴具有相等的间距，从而可以保证介于源极与漏极之间的沟槽的大小、形状均匀，也利于实际生产运用。

优选的是，如图 3 和图 4 所示，其中的薄膜晶体管中的弯折部的第一对称轴和第二对称轴均相对于栅线平行。通常情况下，构图工艺中的曝光工艺采用平行于栅线的方向或垂直于栅线的方向进行扫描，采用图 3 或图 4 中的薄膜晶体管结构，有利于保证 GOA 区和像素区的薄膜晶体管在形成介于源极与漏极之间的沟槽区域时对于光刻胶具有相同的曝光性能，从而保证后续形成的沟槽区域具有相同的形状，从而保证 GOA 区和像素区的薄膜晶体管具有相同的性能。

本实施例的阵列基板中，第一源极 12 和第一漏极 13 均以折线形式形成，每一第一弯折部包括第一部 151 和第二部 152，第一部 151 和第二部 152 由相交的线段构成并且一起形成折线；第二源极 22 和第二漏极 23 至少在端部或分支折角处形成折线，第二弯折部包括第三部 251 和第四部 252，第三部 251 和第四部 252 由构成同一折角的两条线段构成。在本文中，“折线”或“线段”用于表示晶体管的源极、漏极或沟槽等结构中的形成为折线形式或线段形式的一部分。

具体的，图 3 所示的非显示区的薄膜晶体管中，第一源极为

U 型结构(在对应着 U 型源极底部的第一沟槽 15 部分可以为直线部)、且 U 型结构的两侧边分别具有数量相同、角度相同的至少一个第一折角,第一漏极为插入 U 型结构凹部(即第一漏极 13 一端设置于第一源极 12 的 U 型结构的内侧、另一端延伸出 U 型结构的内侧)、且具有与 U 型结构的一侧边的第一折角数量相同、角度相同的第二折角,第一折角与相对的第二折角之间的区域形成第一弯折部;图 4 所示的显示区的薄膜晶体管中,第二漏极具有外凸的第三折角,第二源极在与第三折角相对的部分具有与第三折角相匹配形状的内凹的第四折角,第三折角与相对的第四折角之间的区域形成第二弯折部。

参考图 6,每一第一折角由相邻的两条第一线段 1510 构成,每一第二折角由相邻的两条第二线段 1520 构成,构成第一折角的一条第一线段 1510 和与其相对的、构成第二折角的一条第二线段 1520 之间的区域形成第一部 151,构成第一折角的另一条第一线段 1510 和与其相对的、构成第二折角的另一条第二线段 1520 之间的区域形成第二部 152;参考图 7,每一第三折角由相邻的两条第三线段 2510 构成,每一第四折角由相邻的两条第四线段 2520 构成,构成第三折角的一条第三线段 2510 和与其相对的、构成第四折角的一条第四线段 2520 之间的区域形成第三部 251,构成第三折角的一条第三线段 2510 和构成第四折角的一条第四线段 2520 之间的区域形成第四部 252。

简言之,第一薄膜晶体管中的第一源极 12 和第一漏极 13 在竖直方向上的形状为具有多个成一定角度的 V 形,由第一源极 12 和第一漏极 13 限定的第一沟槽 15(形成第一薄膜晶体管的介于源极与漏极之间的沟槽)形成多个一定角度的 V 形,第一弯折部包括形成在第一漏极 13 两侧的、由第一源极 12 的相邻两折线和与之相对的第一漏极 13 的相邻两折线形成的交替排列的第一部 151 和第二部 152;第二薄膜晶体管中的第二源极 22 和第二漏极 23 也采用类似的设计,使由第二源极 22 和第二漏极 23 限定的第二沟槽 26(形成第二薄膜晶体管的介于源极与漏极之间的沟槽)也

形成一定角度的 V 形,第二弯折部包括形成在第二漏极 23 与第二源极 22 相邻的折边之间的第三部 251 和第四部 252。

这里,非显示区因为第一薄膜晶体管的数量较多且尺寸大小不一,因此每个第一薄膜晶体管中的第一弯折部的数量可能不一样(每个第一薄膜晶体管的形状都取决于自身的尺寸大小和 GOA 区域大小),但不限奇数或偶数,例如可以为 3 个或 4 个;通常情况下,弯折部越多,薄膜晶体管的尺寸越大,所占面积也越大,在像素区,受限像素区的区域大小和开口率限制,第二薄膜晶体管基本只有一个第二弯折部。

在图 3-图 5 中,第一弯折部和第二弯折部的弯折角度相同,当然,如果将第一弯折部中的第一部 151 视为相邻弯折部的第二部 152,将相邻弯折部的第二部 152 视为第一部 151,则第一弯折部和第二弯折部的弯折角度互为组角,即第一弯折部和第二弯折部的弯折角度相加之和等于 360 度。

其中,第一弯折部和第二弯折部的弯折角度范围为 70 度-110 度。为了获得更一致的、在两个互相垂直的两个方向上的曝光一致性,优选第一弯折部和第二弯折部的弯折角度均为 90 度。由于薄膜晶体管中的弯折部的对称轴相对于栅线平行,因此不管是沿平行于栅线的方向进行曝光工艺的扫描,还是沿垂直于栅线的方向进行曝光工艺的扫描,此时均能保证薄膜晶体管在形成介于源极与漏极之间的沟槽区域时对于光刻胶具有相同的曝光性能,从而保证后续形成的沟槽区域具有相同的形状,从而保证相同的性能。这里,侧重在于第一弯折部和第二弯折部的弯折角度一致,而根据构图工艺的实际效果,可以灵活设置合理的介于源极与漏极之间的沟槽区域的弯折角度,这里不做限定。

通常情况下,图 3 和图 4 的薄膜晶体管中,第一弯折部和第二弯折部具有倒角,即第一弯折部的由第一折角和第二折角限定的弯折区域具有倒角;且,第二弯折部的由第三折角和第四折角限定的弯折区域具有倒角。优选的,在所述弯折区域的折角部分形成一个较缓和的角度,以降低对构图工艺的要求。当然,在工

艺条件允许的条件下，第一弯折部和第二弯折部也可以直接设置为尖角结构，这里不做限定。

本实施例阵列基板中的薄膜晶体管，相对现有技术中的薄膜晶体管的宽长比更大，因此性能更好。在图 1 中，薄膜晶体管的单个介于源极与漏极之间的沟槽的宽度为 W ，介于源极与漏极之间的沟槽长度为 L ， W 与 L 的所在方向相互垂直；参考图 6，图 3 中的第一薄膜晶体管介于源极与漏极之间的单边沟槽的宽度为 $|W1+W2+W3+W4|$ （即在竖直方向上的折线总长度），其中 $W < |W1+W2+W3+W4|$ ，介于源极与漏极之间的沟槽长度为 $L1$ （即构成弯折部的平行线之间的垂直距离）；同理，参考图 7，图 4 中的第二薄膜晶体管介于源极与漏极之间的沟槽的宽度为 $|W5+W6|$ （即在竖直方向上的折线总长度），其中 $W < |W5+W6|$ ，介于源极与漏极之间的沟槽长度为 $L2$ （即构成弯折部的平行线之间的垂直距离），由宽长比 W/L 可以得出本实施例中非显示区的薄膜晶体管的介于源极与漏极之间的沟槽的宽长比相对现有技术中非显示区的薄膜晶体管的介于源极与漏极之间的沟槽宽长比要大，而随着介于源极与漏极之间的沟槽宽长比的增大，薄膜晶体管的阈值电压 V_{th} 会减小，漏电流 I_d 增大，导通电流 I_{on} 会增大，因此本实施例中非显示区的第一薄膜晶体管通过介于源极与漏极之间的沟槽的宽长比 W/L 的增大，提高了薄膜晶体管的导通电流 I_{on} ，使得薄膜晶体管的特性更好。

本实施例中的阵列基板，适用于典型的平板显示装置，例如 LCD 显示装置和 OLED 显示装置，通常情况下，LCD 显示装置的每一像素区包括一个第二薄膜晶体管，而 OLED 显示装置的每一像素区包括由多个第二薄膜晶体管组成的一组驱动电路。而在非显示区的 GOA 区，二者均具有多个第一薄膜晶体管。

基于上述结构，该阵列基板中，由于非显示区和显示区的薄膜晶体管中的沟槽具有至少局部形状相同的弯折部，从而，在采用构图工艺形成薄膜晶体管的源极和漏极的曝光步骤中，不管是沿 X 方向还是沿 Y 方向进行扫描曝光，均能保证 GOA 区和像素

区的薄膜晶体管在形成介于源极与漏极之间的沟槽区域时对于光刻胶具有相同的曝光效果，换言之，即使得非显示区和显示区的薄膜晶体管中形成源漏电极的光刻胶的曝光会更均匀，从而可以避免出现由于曝光不佳引起的介于源极与漏极之间的沟槽光刻胶残留的问题；相应的，在后续刻蚀形成包括源极和漏极的图形以形成介于源极与漏极之间的沟槽区域的工艺中，由于避免因光刻胶残留而造成的介于源极与漏极之间的沟槽刻蚀不良，能够保证薄膜晶体管的性能，提高阵列基板产品的质量。

实施例 2:

本实施例提供一种显示装置，包括实施例 1 中的阵列基板。

该显示装置可以为：液晶面板、电子纸、OLED 面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

该显示装置由于采用上述的阵列基板，因此具有较好的显示品质。

可以理解的是，以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式，然而本发明并不局限于此。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。

权 利 要 求 书

1. 一种阵列基板，划分为显示区和非显示区，所述非显示区设置有第一薄膜晶体管，所述显示区设置有第二薄膜晶体管，所述
5 所述第一薄膜晶体管中的第一有源层的对应于第一源极与第一漏极之间的区域形成第一沟槽，所述第二薄膜晶体管中的第二有源层的对应于第二源极与第二漏极之间的区域形成第二沟槽，其特征在于，

所述第一沟槽具有至少一个第一弯折部，所述第二沟槽具有
10 第二弯折部，所述第一弯折部和所述第二弯折部的弯折角度相同或者互为组角。

2. 根据权利要求 1 所述的阵列基板，其特征在于，每一所述第一弯折部包括关于第一对称轴镜像对称设置的第一部和第二
15 部；所述第二弯折部包括关于第二对称轴镜像对称设置的第三部和第四部，所述第一对称轴与所述第二对称轴平行。

3. 根据权利要求 2 所述的阵列基板，其特征在于，所述第一源极为 U 型结构、且所述 U 型结构的两侧边分别具有数量相同、
20 形状相同的至少一个第一折角，所述第一漏极为插入所述 U 型结构凹部、且具有与所述 U 型结构的一侧边的所述第一折角数量相同、形状相同的第二折角，所述第一折角与相对的所述第二折角之间的区域形成所述第一弯折部；

所述第二漏极具有外凸的第三折角，所述第二源极在与所述
25 第三折角相对的部分具有与所述第三折角相匹配形状的内凹的第四折角，所述第三折角与相对的所述第四折角之间的区域形成所述第二弯折部。

4. 根据权利要求 3 所述的阵列基板，其特征在于，每一所述第一折角由相交的两条第一线段构成，每一所述第二折角由相交
30

的两条第二线段构成，构成所述第一折角的一条所述第一线段和与其相对的、构成所述第二折角的一条所述第二线段之间的区域形成所述第一部，构成所述第一折角的另一条所述第一线段和与其相对的、构成所述第二折角的另一条所述第二线段之间的区域形成所述第二部；

每一所述第三折角由相交的两条第三线段构成，每一所述第四折角由相交的两条第四线段构成，构成所述第三折角的一条所述第三线段和与其相对的、构成所述第四折角的一条所述第四线段之间的区域形成所述第三部，构成所述第三折角的一条所述第三线段和构成所述第四折角的一条所述第四线段之间的区域形成所述第四部。

5. 根据权利要求 3-4 任一项所述的阵列基板，其特征在于，所述第一弯折部具有倒角；且，所述第二弯折部具有倒角。

6. 根据权利要求 1-4 任一项所述的阵列基板，其特征在于，所述第一弯折部和所述第二弯折部的弯折角度范围为 70 度-110 度。

7. 根据权利要求 6 所述的阵列基板，其特征在于，所述第一弯折部和所述第二弯折部的弯折角度均为 90 度。

8. 根据权利要求 1-4 任一项所述的阵列基板，其特征在于，所述第一源极、所述第一漏极、所述第二源极和所述第二漏极采用相同的材料、且在同一构图工艺中形成。

9. 一种显示装置，其特征在于，包括权利要求 1-8 任一项所述的阵列基板。

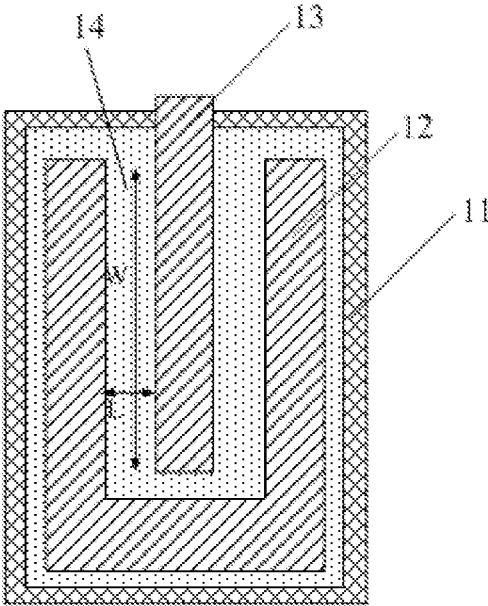


图 1

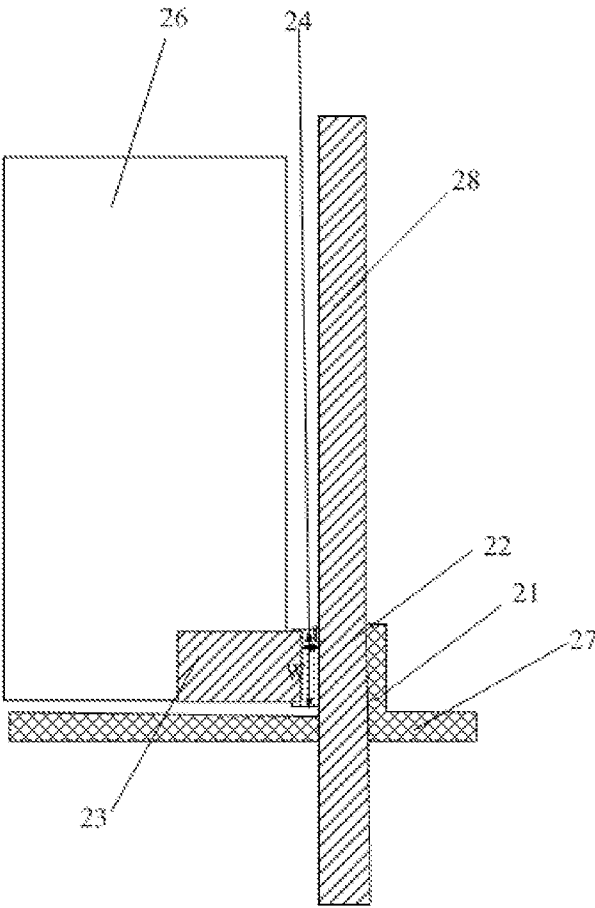


图 2

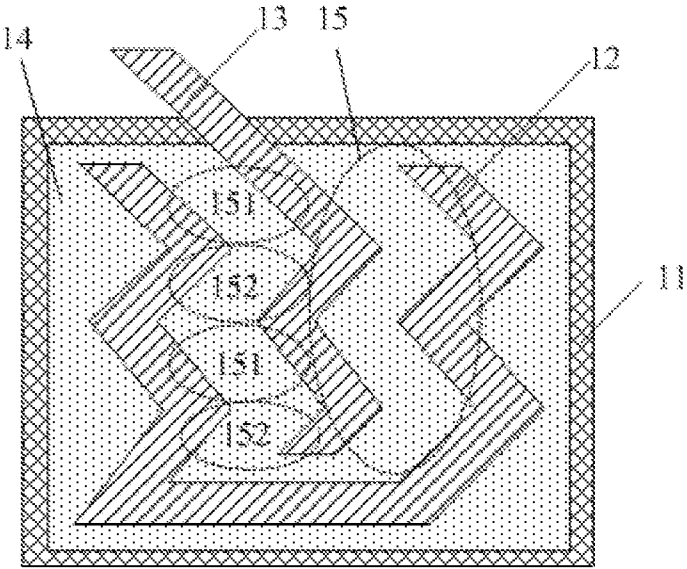


图 3

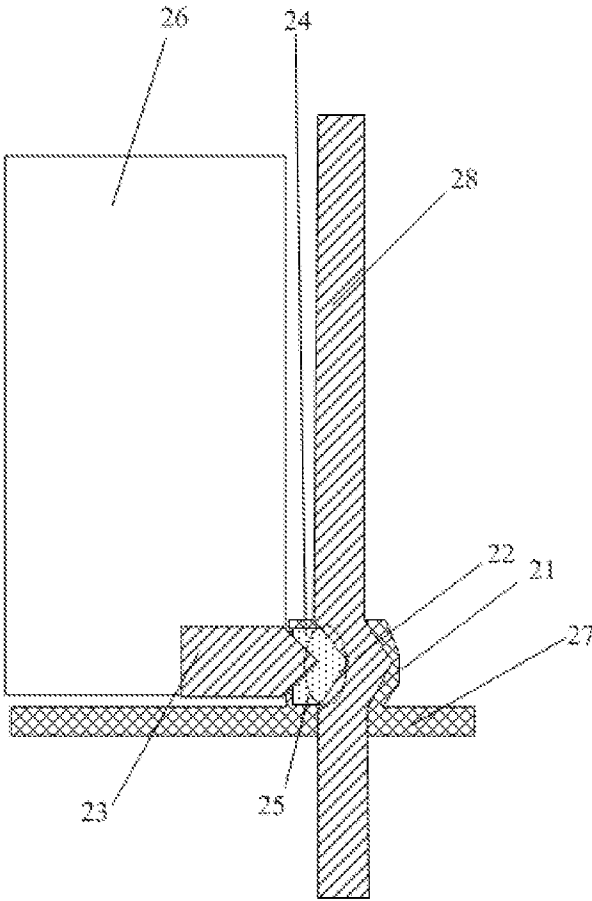


图 4

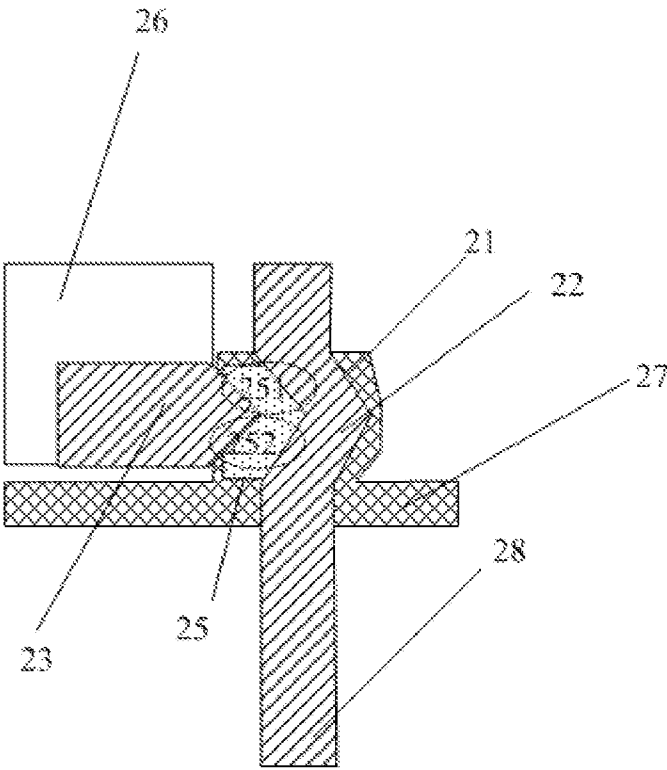


图 5

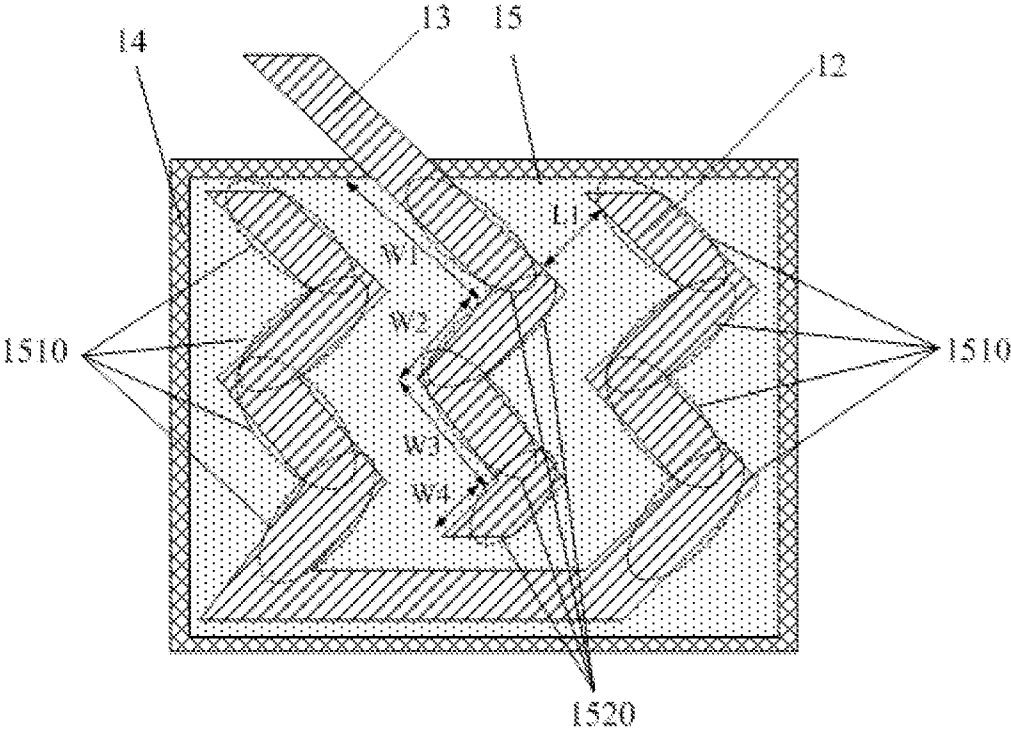


图 6

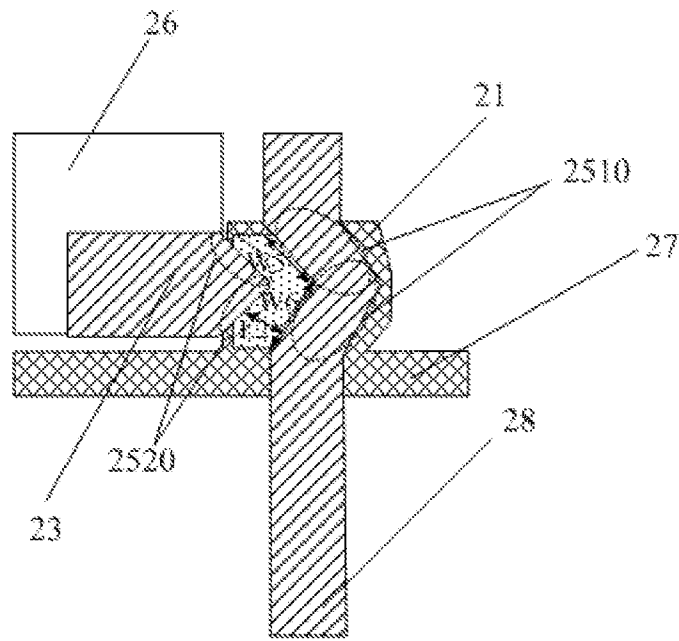


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/070097

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/32 (2006.01) i; G02F 1/1368 (2006.01) i; H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 27/-; G02F 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS, DWPI: array substrate, thin film transistor, source, drain, TFT, display, bend, angle, groove

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104600124 A (CHONGQING BOE OPTOELECTRONICS CO., LTD. et al.), 06 May 2015 (06.05.2015), description, paragraphs [0037]-[0060], and figures 1-8	1-9
PX	CN 104916651 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 16 September 2015 (16.09.2015), description, paragraphs [0001]-[0056], and figures 1-7	1-9
A	US 2007087495 A1 (LAI et al.), 19 April 2007 (19.04.2007), the whole document	1-9

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 March 2016 (14.03.2016)	Date of mailing of the international search report 13 April 2016 (13.04.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YAN, Dong Telephone No.: (86-10) 62411789

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/070097

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104600124 A	06 May 2015	None	
CN 104916651 A	16 September 2015	None	
US 2007087495 A1	19 April 2007	CN 1949080 A	18 April 2007
		CN 1949080 B	12 May 2010
		US 7445970 B2	04 November 2008

国际检索报告

国际申请号

PCT/CN2016/070097

A. 主题的分类

H01L 27/32(2006.01)i; G02F 1/1368(2006.01)i; H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L 27/-;G02F 1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CPRSABS, DWPI: 阵列基板, 弯折, 薄膜晶体管, 漏, 源, 沟, 角度, 显示, source, drain, TFT, display, bend, angle, groove

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 104600124 A (重庆京东方光电科技有限公司等) 2015年 5月 6日 (2015 - 05 - 06) 说明书第【0037】-【0060】段, 图1-8	1-9
PX	CN 104916651 A (京东方科技集团股份有限公司等) 2015年 9月 16日 (2015 - 09 - 16) 说明书第【0001】-【0056】段, 图1-7	1-9
A	US 2007087495 A1 (LAI等) 2007年 4月 19日 (2007 - 04 - 19) 全文	1-9

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 3月 14日

国际检索报告邮寄日期

2016年 4月 13日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

闫东

电话号码 (86-10)62411789

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2016/070097

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104600124	A	2015年 5月 6日	无			
CN	104916651	A	2015年 9月 16日	无			
US	2007087495	A1	2007年 4月 19日	CN	1949080	A	2007年 4月 18日
				CN	1949080	B	2010年 5月 12日
				US	7445970	B2	2008年 11月 4日

表 PCT/ISA/210 (同族专利附件) (2009年7月)