

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ G01B 11/24	(45) 공고일자 1999년 12월 01일
(21) 출원번호 10-1993-0021151	(11) 등록번호 10-0229245
(22) 출원일자 1993년 10월 13일	(24) 등록일자 1999년 08월 16일
(30) 우선권주장 92-300,681 1992년 10월 14일 일본(JP)	
(73) 특허권자 소니 가부시키가이샤	이데이 노부유키 일본국 도쿄도 시나가와구 키타시나가와 6초메 7반 35고
(72) 발명자 사이또 다까시 일본국 도오교도 시나가와구 기다시나가와 6쵸메 7반 35고 소니 가부시키가 이샤내 도미야 히로시 일본국 도오교도 시나가와구 기다시나가와 6쵸메 7반 35고 소니 가부시키가 이샤내	
(74) 대리인 박종길	

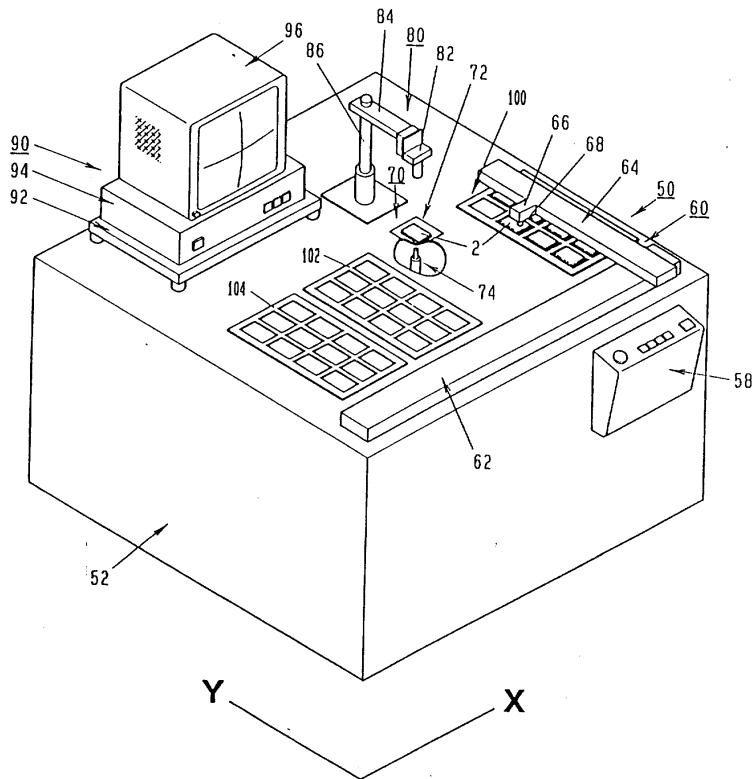
심사관 : 김상희

(54) 리드위치검사방법 및 검사장치

요약

반도체 IC 패키지의 리드선단이 소정의 위치에 대하여 원하는 정밀도로 위치되어 있는지 여부를 검사할 수 있는 리드위치의 검사방법 및 리드위치검사장치를 제공한다.

리드위치검사장치는 이송로보트(60)와, 좌표계가 설정되어 있는 측정대(72)와, 측정면에 재치된 반도체 IC 패키지(2)를 활상하는 활상장치(80)와, 및 활상장치로부터 출력된 화상을 연산처리하는 화상처리유니트(90)를 구비하고 있다. 화상처리유니트가 출력된 반도체 IC 패키지의 화상에 따라서, 리드의 선단의 위치를 좌표화하고, 한편 기준반도체 IC 패키지의 리드선단의 좌표를 기준좌표로 하여, 동일 좌표계에서 산출하여, 반도체 IC 패키지의 각 리드의 선단의 검출좌표와 기준반도체 IC 패키지의 대응하는 각 리드의 선단의 산출기준좌표를 각각 비교한다.

대표도**명세서****[발명의 명칭]**

리드위치검사방법 및 검사장치

[도면의 간단한 설명]

제1도는 본 발명 방법의 실시장치인 리드위치검사장치의 일예를 도시한 그 전체개략사시도.

제2도는 실제로 검출된 IC 패키지의 리드선단의 좌표를 표시한 설명도.

제3도는 각 변에 배치된 리드군의 평균적 좌표를 도시한 설명도.

제4도는 IC 패키지의 중심의 좌표 및 좌표축에 대한 중심축의 기울기를 도시한 설명도.

제5도는 기준 IC 패키지의 리드선단간 거리와 리드피치를 도시한 설명도.

제6도는 협소한 리드피치를 가진 IC 패키지를 예시한 평면도.

제7도는 제6도에 도시한 IC 패키지를 리드의 변위방법이 다른 상태로 도시한 평면도.

*** 도면의 주요부분에 대한 부호의 설명**

2 : 반도체 IC 패키지

2' : 기준반도체 IC 패키지

4,6,8,10 : 제1 내지 제4번

12 : 납땜랜드

50 : 리드위치검사장치

60 : XY 로보트

70 : 측정부

72 : 스테이지

80 : 검출부

90 : 화상처리유니트

1P~144P : 리드

[발명의 상세한 설명]

본 발명은 반도체 IC 패키지의 리드선단의 위치검사방법 및 검사장치에 관한 것이며, 보다 상세하게는 반도체 IC 패키지의 프린트기판 등에의 실장(實裝)에 있어서, 납땜을 포함하는 실장작업에 지장이 없도록 반도체 IC 패키지에 배설된 리드의 선단(리드선단이라고도 함)이 소정의 위치에 대하여 원하는 정밀도로 위치되어 있는지 여부를 용이하고 정확하게 검사할 수 있는 리드선단의 위치검사방법 및 검사장치에 관한

것이다.

반도체칩을 탑재한 반도체 IC 패키지(이하, 단지 IC 패키지라고 약칭함)는 리드(단자)수가 많을 경우, 그 외형이 4각형으로 형성되어 있으며, 외부단자로서 기능하는 다수의 리드가 그 4각형의 각 변으로부터 연출되어 있다.

IC 패키지는 이들 다수의 리드의 선단을 배선기판 또는 프린트기판상의 각 리드의 위치에 대응하여 배열된 납땜랜드에 각각 납땜함으로써 배선기판 또는 프린트기판상에 실장된다.

종래의 IC 패키지에서는, 각 리드가 IC 패키지의 각 변에 0.5mm 이상의 피치로 배열되어 있었으므로, 리드가 소정의 코플라나리티(리드의 연출방향에 직교하는 상하방향의 변위)를 유지하고 있는 것의 확인에 더하여, 각 변에 있어서의 리드의 피치의 정밀도를 검사하고, 그 결과 리드가 소정의 정밀도의 피치로 배열되어 있는 것이 확인되면, 실장에 있어서 리드의 선단위치와 실장기판의 납땜위치의 상위에 의해 납땜을 할 수 없는 것과 같은 실장상의 지장이 발생하는 것은 없었다.

즉, 리드의 위치관리는 리드의 피치를 검사하는 것만으로 충분하며, 그 결과 피치가 소정의 정밀도이면 리드가 프린트기판의 납땜랜드 등의 목표위치에 대하여 소정의 정밀도로 위치되어 있다고 간주하는 것이 가능하였다.

그런데, 근년에 있어서의 IC 패키지의 고집적화는 필연적으로 다(多)핀화를 수반하고, 그 결과 IC 패키지의 대형화를 회피하기 위해서는 리드피치의 협소화를 필요로 하고 있다. 그러므로, 최근의 IC 패키지에 있어서의 리드피치는 종래의 0.5mm 이상의 피치에서 0.4mm 이하의 매우 작은 값에까지 협소화되고 있다.

한편, IC 패키지의 고집적화에 의해 발생한 다핀화와 리드피치의 협소화에 수반하여, 실장기판의 납땜위치를 엄밀하게 규정하는 것이 필요하게 되고, 또한 납땜장소의 넓이도 더욱 협소화되고 있다.

그런데, 각 변의 리드피치를 검사하기만 했던 종래의 검사방법으로는, 비록 리드가 소정의 정밀도의 리드피치로 형성되어 있는 것이 확인되었다고 해도, 각 리드의 선단이 원하는 위치에 위치되어 있는지 여부는 확인할 수 없으므로, 각 리드의 절대적 위치를 보증할 수 없었다.

그러므로, 리드의 절대적 위치가 보증되어 있지 않은 IC 패키지가 합격제품으로서 나돌고 있었다.

그러나, 이러한 리드의 절대적 위치가 보증되어 있지 않은 IC 패키지에서는, 그것을 예를 들면 프린트기판에 실장할 때에, 실장기판의 납땜랜드의 넓이가 협소하므로, 리드의 선단위치와 실장기판상의 납땜위치가 약간 상위해도, 납땜이 매우 곤란하게 되어서, 사실상 실장할 수 없는 일이 빈번히 발생하게 되었다.

제6도 및 제7도를 참조하여 이 문제를 보다 상세히 설명한다.

제6도는 협소한 리드피치를 가진 IC 패키지를 예시한 평면도이다. IC 패키지(2)는 실질적으로 정방형의 전체형상을 가지며, 리드(1P) 내지 (144P)로 이루어지는 144개의 리드를 구비하고 있다. IC 패키지(2)의 제1 내지 제4변(4),(6),(8),(10)의 각각에는 36개의 리드가 0.3mm로 설정된 리드피치로 정확하게 각각 배열되어 있다.

그러나, 제4변(10)에 배치된 리드(109P) 내지 (144P)가 제2변(6)에 배치된 리드(37P) 내지 (72P)에 대하여 화살표 V로 표시한 방향으로 전체적으로 0.1mm 상대적으로 변위되어 있으면, 프린트기판상의 납땜랜즈(12)에 대해서도 0.1mm 어긋나 있게 된다.

한편, 프린트기판의 납땜랜드(12)의 위치는 엄밀하게 규정되고, 또한 그 넓이는 협소하므로, 리드선단을 납땜랜드에 납땜하는데 있어서 허용할 수 있는 리드선단의 위치와 납땜랜드의 위치와의 변위의 허용량은 매우 작은 값이다.

0.1mm는 그 값을 초과한 값이며, 납땜이 매우 곤란하게 된다. 그래서, 리드(1P) 내지 (44P)는 제1 내지 제4변(4),(6),(8),(10)의 각각에 대하여 정확한 피치로 배열되어 있지만, IC 패키지(2)는 프린트기판상에 실장할 수 없다.

확인하면, 이러한 IC 패키지는 검사공정에 있어서 불량품으로서 제품에서 제외되어야 했었다.

제7도는 제6도에 도시한 IC 패키지와 같은 구성이지만, 리드의 변위의 양태가 다른 IC 패키지의 예를 도시한 평면도이다.

제7도에 도시한 IC 패키지(2)에서는, 제1변(4)에 배치된 리드(1P) 내지 (36P)는 중심선 CX-CX으로부터 이간하도록 25 μm 만큼 외측으로 어긋나고, 제3변(8)에 배치된 리드(73P) 내지 (108P)는 중심선 CX-CX에 접근하도록 25 μm 만큼 내측으로 어긋나 있다.

또한, 제2변(6)에 배치된 리드(37P) 내지 (72P)는 중심선 CY-CY에 접근하도록 25 μm 만큼 내측으로 어긋나고, 제4변(10)에 배치된 리드(109P) 내지 (144P)는 중심선 CY-CY으로부터 이간하도록 25 μm 만큼 외측으로 어긋나 있다.

리드(36P)의 중심과 리드(73P)의 중심을 지나는 가상선을 X축이라고 가정하고, 리드(72P)의 중심을 지나 X축과 직교하는 가상선을 Y축이라고 가정하면, 리드(109P)는 Y축에 대하여 약 0.1mm 변위되어 있다. 0.1mm 상대적으로 변위되어 있으면, 전술한 바와 같이 프린트기판상의 납땜랜즈(12)에 대한 변위허용량을 초과하여 편의되어, 납땜애 매우 곤란하다는 판정으로 되어 버린다.

따라서, 기준선(CX-CX와 CY-CY)을 사이에 둔 리드의 선단이 기준선에 대하여 각각 약간 25 μm 축소된 리드피지이거나, 또는 25 μm 확대된 리드피지를 가진 IC 패키지로서 본래 실장에는 문제없는 레벨의 것인데도 불구하고, 제6도의 경우와 마찬가지로 프린트기판상에 실장할 수 없다는 잘못된 판정으로 되어 버린다.

주목해야 할 것은 상기 두 예에서 볼 수 있는 바와 같이 변위량을 측정하기 위한 기준의 채택방법에 따라서, 상이한 측정결과가 발생한다는 것이다. 따라서, 기준선의 설정방법에 따라서 변위의 양태가 달라지므로, 이 기준선을 어떻게 설정하는가가 대단히 중요하다.

리드피치만을 대상으로 하고 있는 종래의 리드위치검사방법은 전술한 바와 같이 다핀의 협소한 리드피치를 가진 고집적화된 IC 패키지에 대하여 이미 유효하게 대응할 수 없으므로, 리드와 실장기판과의 정합성(整合性)을 확인할 수 있는 새로운 리드위치의 검사방법의 개발이 요망되고 있었다.

본 발명은 이러한 점을 감안하여 이루어진 것이며, 그 목적으로 하는 바는 IC 패키지의 리드선단이 소정 위치에 대하여 원하는 정밀도로 위치되어 있는지 여부를 검사할 수 있는 리드위치의 검사방법 및 그 방법을 실시하는 리드위치검사장치를 제공하는 것에 있다.

본 발명자는 이러한 점을 감안하여, 측정해야 할 IC 패키지의 리드의 선단위치를 좌표화함으로써 그 절대 위치를 특정하고, 한편 각 리드의 선단이 소정위치에 정확하게 위치하는 소정치수의 설계도대로 제작된 가상적 IC 패키지를 기준패키지로서 상정(想定)하여, 역시 리드의 선단위치를 좌표화하고, 측정해야 할 IC 패키지의 리드의 선단의 각 특정한 좌표와 기준 IC 패키지의 대응하는 각 리드의 선단의 좌표를 비교하는 것에 착안하여, 본 발명을 발명하기에 이르렀다.

상기 목적을 달성하기 위해 본 발명에 관한 리드위치검사방법은, 소정의 좌표계가 설정되어 있는 좌표면에 반도체 IC 패키지를 재치하고, 이 반도체 IC 패키지의 각 리드의 선단의 위치를 검출하여 각각 좌표계의 좌표로 표시하고, 설정한 관계식에 따라서 각 리드의 선단의 좌표에 따라서 반도체 IC 패키지의 중심의 좌표 및 이 반도체 IC 패키지의 중심축의 좌표계의 좌표축에 대한 기울기를 기점좌표 및 축간각도로서 각각 산출하고, 각 리드를 포함하여 소정치수로 형성된 기준반도체 IC 패키지를 그 중심이 기점좌표에 있고, 또한 그 중심축의 좌표축에 대한 기울기가 축간각도로 되도록 배치한 경우의 이 기준반도체 IC 패키지의 각 리드의 선단의 좌표를 기준좌표로 하여 좌표계에서 각각 산출하고, 이어서, 반도체 IC 패키지의 각 리드의 선단의 검출좌표와 기준반도체 IC 패키지의 대응하는 각 리드의 선단의 산출기준좌표를 각각 비교하여, 반도체 IC 패키지의 리드위치를 검사하는 것을 특징으로 하고 있다.

본 발명의 방법을 적용할 수 있는 반도체 IC 패키지의 외형에는 특히 한정은 없고, 외형이 4각형으로서 4각형의 각 변에서 리드가 연출되어 있는 반도체 IC 패키지에 한정되지 않고 적용할 수 있다.

본 발명에서 사용하는 좌표계는 X-Y 좌표계 및 극(極)좌표계이다. 반도체 IC 패키지의 각 리드의 선단의 위치를 검출하는 방법은 활상한 화상의 화상처리 등의 기지의 수법이다.

본 발명에 있어서, 리드의 선단이라는 것은 리드의 선단에의 중앙의 점을 의미하고, 관계식이라는 것은 검출한 각 리드의 선단의 좌표를 수학적으로 처리함으로써, 반도체 IC 패키지의 중심의 좌표와 중심축의 좌표계의 좌표축에 대한 기울기를 산출하는 근사식이다. 그것은 사용하는 좌표계에 따라서 다르며, 또한 원하는 근사정도에 따라서 도출되는 식이다.

본 발명에 있어서, 설정한 관계식에 따라서 기점좌표 및 축간각도를 구하는 것은 반도체 IC 패키지가 반드시 그 중심이 좌표계의 원점에 있고, 또한 그 중심축이 좌표축에 일치하도록은 좌표면상에 재치되어 있지 않기 때문이며, 그러므로 기준반도체 IC 패키지와 비교하는데 있어서 그 보정을 할 필요가 있기 때문이다.

이상의 구성에 의하면, 측정해야 할 반도체 IC 패키지의 리드의 좌표화된 선단위치와, 기준반도체 IC 패키지의 대응하는 리드의 좌표화된 선단위치를 비교하는 것이 가능하게 되어, 측정해야 할 IC 패키지의 리드의 선단의 절대적 위치의 양부(良否)를 확인할 수 있다.

또, 비교에 있어서 엄격한 정밀도를 필요로 하는 리드피치방향과 그것에 비해 정밀도를 낮게 설정할 수 있는 리드피치방향에 수직의 방향으로 나누어 각각 원하는 정밀도를 설정할 수 있다.

전술한 본 발명의 방법을 실시하기 위해, 본 발명에 관한 리드위치검사장치는, 소정의 좌표계가 설정되어 있는 좌표면을 구비한 측정대(測定台)와, 좌표면에 재치된 반도체 IC 패키지를 활상하는 활상장치와, 및 활상장치에 접속되어 이 활상장치로부터 출력된 반도체 IC 패키지의 화상을 연산처리하는 화상처리유니트를 구비하고, 화상처리유니트가 출력된 반도체 IC 패키지의 화상에 따라서, 이 반도체 IC 패키지의 각 리드의 선단의 위치를 검출하여, 각각 좌표계의 좌표로 표시하는 좌표화 수단과, 설정한 관계식에 따라서 각 리드의 선단의 좌표에 따라서 반도체 IC 패키지의 중심의 좌표 및 이 반도체 IC 패키지의 중심축의 좌표계의 좌표축에 대한 기울기를 각각 기점좌표 및 축간각도로서 산출하는 제1연산수단과, 각 리드를 포함하여 소정치수로 형성된 기준반도체 IC 패키지에 관한 데이터를 이 화상처리유니트에 입력하는 입력수단과, 기준반도체 IC 패키지의 중심이 기점좌표에 있고, 또한 그 중심축의 좌표축에 대한 경사가 축간각도로 되도록 기준반도체 IC 패키지를 배치한 경우의 이 기준반도체 IC 패키지의 각 리드의 선단의 좌표를 기준좌표로 하여 좌표계에서 각각 산출하는 제2연산수단과, 및 반도체 IC 패키지의 각 리드의 선단의 검출좌표와 기준반도체 IC 패키지의 대응하는 각 리드의 선단의 산출기준좌표와의 편차를 각각 산출하고, 이 편차가 허용치이내에 있는지 여부를 판정하는 판정수단을 구비한 것을 특징으로 하고 있다.

본 발명에서 사용하는 활상장치는 예를 들면 CCD 카메라 등의 기지의 장치이며, 화상처리유니트에는 시판의 컴퓨터를 사용할 수 있다. 또, 화상처리유니트에는 필요에 따라서 연산처리한 결과를 표시하는 표시장치, 기록장치를 부수시킬 수 있다.

측정대의 좌표면에 반도체 IC 패키지를 재치하기 위해, 기지의 이송로보트, 예를 들면 반도체 IC 패키지를 해방가능하게 흡착하는 흡착장치를 선단에 구비하고, 또한 흡착한 반도체 IC 패키지를 원하는 위치에 자유로이 이송할 수 있는 이송로보트를 사용할 수도 있다.

이상의 구성에 의하면, 본 발명에 관한 장치는 본 발명에 관한 리드위치검사방법을 용이하고 신속하게 또한 자동적으로 실시할 수 있다.

본 발명의 바람직한 실시양태에 있어서는, 전술한 리드위치검사방법에 있어서의 좌표계가 X-Y 좌표계로서, 4각형의 외형으로 이루어지는 반도체 IC 패키지의 제m변에 배열된 n개째의 리드선단의 위치를 좌표(X_{mn} , Y_{mn})로 하여 각각 X-Y 좌표계의 (X, Y)좌표로 표시하고,(여기서, m은 1 내지 4까지의 어느 하나의 정수치이며, n은 m이 1일 때 n1까지, m이 2일 때 n2까지, m이 3일 때 n3까지, m이 4일 때 n4까지의

어느 하나의 정수치임)

[수학식 4]

$$X_1 = \frac{X_{11} + X_{12} + \dots + X_{1n_1}}{n_1}$$

$$Y_1 = \frac{Y_{11} + Y_{12} + \dots + Y_{1n_1}}{n_1}$$

$$X_2 = \frac{X_{21} + X_{22} + \dots + X_{2n_2}}{n_2}$$

$$Y_2 = \frac{Y_{21} + Y_{22} + \dots + Y_{2n_2}}{n_2}$$

$$X_3 = \frac{X_{31} + X_{32} + \dots + X_{3n_3}}{n_3}$$

$$Y_3 = \frac{Y_{31} + Y_{32} + \dots + Y_{3n_3}}{n_3}$$

$$X_4 = \frac{X_{41} + X_{42} + \dots + X_{4n_4}}{n_4}$$

$$Y_4 = \frac{Y_{41} + Y_{42} + \dots + Y_{4n_4}}{n_4}$$

및

[수학식 5]

$$x_0 = \frac{(X_1 - X_3) \times (X_2 Y_4 - X_4 Y_2) - (X_2 - X_4) \times (X_1 Y_3 - X_3 Y_1)}{(X_2 - X_4) \times (Y_1 - Y_3) - (X_1 - X_3) \times (Y_4 - Y_2)}$$

$$y_0 = \frac{(Y_1 - Y_3) \times (X_2 Y_4 - X_4 Y_2) - (Y_4 - Y_2) \times (X_1 Y_3 - X_3 Y_1)}{(X_2 - X_4) \times (Y_1 - Y_3) - (X_1 - X_3) \times (Y_4 - Y_2)}$$

$$\theta_x = \tan^{-1} \frac{(Y_3 - Y_1)}{(X_3 - X_1)} \quad \theta_y = \tan^{-1} \frac{(X_4 - X_2)}{(Y_4 - Y_2)}$$

$$\theta_0 = \frac{\theta_x + \theta_y}{2}$$

로서 설정된 관계식에 의해 IC 패키지의 기점좌표(x_0, y_0) 및 축간각도 θ_0 를 산출하고, 한편, 기준반도체 IC 패키지의 각 리드선단의 기준좌표를 다음식에 의해 각각 산출하고,

[수학식 6]

$$X_{1n'} = \frac{Lx}{2} \cos\theta_0 - [-\frac{P(n1-1)}{2} + P(n-1)] \sin\theta_0 + X_0$$

$$Y_{1n'} = \frac{Lx}{2} \sin\theta_0 + [-\frac{P(n1-1)}{2} + P(n-1)] \cos\theta_0 + Y_0$$

$$X_{2n'} = [\frac{P(n2-1)}{2} - P(n-1)] \cos\theta_0 - \frac{Ly}{2} \sin\theta_0 + X_0$$

$$Y_{2n'} = [\frac{P(n2-1)}{2} - P(n-1)] \sin\theta_0 + \frac{Ly}{2} \cos\theta_0 + Y_0$$

$$X_{3n'} = -\frac{Lx}{2} \cos\theta_0 + [\frac{P(n3-1)}{2} - P(n-1)] \sin\theta_0 + X_0$$

$$Y_{3n'} = -\frac{Lx}{2} \sin\theta_0 + [\frac{P(n3-1)}{2} - P(n-1)] \cos\theta_0 + Y_0$$

$$X_{4n'} = [-\frac{P(n4-1)}{2} + P(n-1)] \cos\theta_0 + \frac{Ly}{2} \sin\theta_0 + X_0$$

$$Y_{4n'} = [-\frac{P(n4-1)}{2} + P(n-1)] \sin\theta_0 - \frac{Ly}{2} \cos\theta_0 + Y_0$$

단, $n = 1, 2, 3, 4, \dots, n(n1, n2, n3 \text{ 또는 } n4)$

(상기 식 6에 있어서, L_x, L_y 및 P 는 각각 기준 IC 패키지의 X 방향과 Y 방향의 리드선단간 거리 및 리드 피치를 나타내며, (X_{mn}, Y_{mn}) 는 기준 IC 패키지의 제m번의 제n번째의 각 리드의 선단의 기준좌표를 나타내며, m은 1 내지 4까지의 값의 어느 하나의 정수치이고, n은 m이 1일 때 n1까지, m이 2일 때 n2까지, m이 3일 때 n3까지, m이 4일 때 n4까지의 어느 하나의 정수치임), 이어서, 반도체 IC 패키지의 제m번의 제n개째의 리드의 선단의 검출좌표의 X 좌표와 기준반도체 IC 패키지의 대응하는 제n번의 제n개째의 리드의 선단의 기준좌표의 X 좌표와의 편차 S_{mxn} , 및 검출좌표의 Y 좌표와 기준좌표의 Y 좌표와의 편차 S_{myn} 를 각각

$$S_{mxn} = X_{mn} - X_{mn'}, \quad S_{myn} = Y_{mn} - Y_{mn'}$$

(여기서, m은 1 내지 4까지의 값의 어느 하나의 정수치이며, n은 m이 1일 때 n1까지, m이 2일 때 n2까지, m이 3일 때 n3까지, m이 4일 때 n4까지의 어느 하나의 정수치임),에 의해 산출하는 것을 특징으로 하고 있다.

다음에, 첨부도면을 참조하여 실시예에 따라서 본 발명의 방법 및 그 실시장치에 대하여 보다 상세히 설명한다.

제1도는 본 발명에 관한 리드위치검사방법을 실시하기 위한 리드위치검사장치의 전체구성을 도시한 개략 사시도이다. 다음의 기재에 있어서, 제6도 및 제7도에 도시한 반도체 IC 패키지(이하, 단지 IC 패키지라고 약칭함)의 부품과 같은 부품에는 같은 부호를 붙이고, 그 설명을 생략한다.

리드위치검사장치(50)는 기대(機台)(52)상에 이송로보트로서 배치된 XY 로보트(60)와, 좌표면을 가진 측정부(70)와, 촬상장치로서 구성된 검출부(80)와, 및 검출부(80)로부터 출력된 IC 패키지(2)의 화상을 연산처리하는 화상처리유니트(90)와, 기대(52)의 측면에 배치된 조작부(58)를 구비하고 있다.

기대(52)상에는 피검체인 복수의 IC 패키지(2)를 수납한 트레이(100)와, 리드위치검사에 의해 우량품이라고 판정된 IC 패키지(2)를 수납하기 위한 트레이(102)와, 리드위치측정에 의해 불량품이라고 판정된 IC 패키지(2)를 수납하기 위한 트레이(104)가 재치되어 있다.

XY 로보트(60)는 기대(52)상에 고정된 X 방향의 가이드(62)와, 가이드(62)로부터 그것과 직교하는 방향(Y 방향)으로 연출하는 가동 가이드(64)와, 가이드(64)의 측면에 배치된 흡착부지지구(66)를 구비하고 있다. Y 방향의 가이드(64)는 가이드(62)에 따라서 X 방향으로 전체적으로 이동가능하도록 구성되고, 한편 흡착부지지구(66)는 가이드(64)에 따라서 Y 방향으로 이동가능하도록 구성되어 있다.

흡착부지지구(66)의 하단부에는 흡착장치(68)가 장착되어 있으며, 흡착장치(68)는 유체회로(도시하지 않음)를 통해 부압원(負壓源)(도시하지 않음)에 연통하고, 유체회로에 의한 부압의 급배(給排)제어에 의해 트레이(100)상의 IC 패키지(2)를 선택적으로 흡착한다.

흡착장치(68)에 흡착된 IC 패키지(2)는 가이드(64)에 따라서 흡착부지지구(66)에 의해, 또한 가이드(62)에 따라서 가이드(64)에 의해 이송됨으로써, 트레이(100)로부터 측정부(70), 측정부(70)로부터 트레이(102) 또는 (104)의 원하는 위치에 배치된다. 그리고, XY 로보트(60)의 동작은 상용(常用)의 방법에 의해 조작부(58) 또는 제어부(도시하지 않음)에 의해 자동적으로 제어된다.

측정부(70)는 트레이(100)와 트레이(102)와의 사이에 배치되어 있으며, 좌표면으로서 X-Y 좌표계가 설정되어 있는 투광성 스테이지(72)와, 스테이지(72)의 하방역(下方域)에 배치된 광원(74)을 가진다.

스테이지(72)상에는 측정해야 할 IC 패키지(2)가 재치되고, 투사광이 광원(74)으로부터 위쪽으로 스테이지(72)를 통해 IC 패키지(2)의 배면에 투사된다.

검출부(80)는 CCD 카메라(82)와, CCD 카메라(82)가 장착된 신축가능한 암부(84)와, 암부(84)를 회전 가능하게 지지하는 지축(支軸)(86)을 구비하고 있으며, CCD 카메라(82)는 IC 패키지(2)에 부분적으로 차단된 광원(72)의 투사광을 수광하고, IC 패키지(2)의 리드의 선단을 포함하여 IC 패키지(2)의 전체상을 활상하여, 그 화상을 화상처리유니트(90)에 출력한다.

그리고, 검출부(80)는 조작부(58)로부터 수동에 의해 조작되어서, 또는 제어장치(도시하지 않음)에 의해 자동적으로 제어되어서, 스테이지상에 재치된 IC 패키지(2)를 포착하여 활상할 수 있도록 구성되어 있다.

화상처리유니트(90)는 지지대(92)를 통해 기대(52)의 상면에 지지된 연산처리장치(94)와, 연산처리장치(94)의 연산결과를 표시하는 디스플레이장치(96), 예를 들면 TV 모니터를 가진다.

연산처리장치(94)는 CCD 카메라(82)에 접속되어 있으며, 거기에 배설되어 있는 좌표화수단, 제1연산수단, 입력수단, 제2연산수단 및 판점수단에 의해 CCD 카메라(82)로부터 입력된 활상결과를 후술하는 바와 같이 처리하여 IC 패키지(2)의 리드위치의 적부(適否)를 판정한다.

이와 같이 구성된 리드위치검사장치(50)를 다음과 같이 작동시켜서, 본 발명에 관한 리드위치검사방법을 실시한다.

제1공정으로서, 측정해야 할 원하는 IC 패키지(2)를 XY 로보트(60)에 의해 트레이(100)로부터 스테이지(72)상에 이송하여 재치한다.

그것에는 가이드(62)에 따라서 가이드(64)를 X 방향으로 이동시키는 동시에, 가이드(64)에 따라서 흡착부지지구(66)를 이동시켜서, 측정해야 할 IC 패키지(2)의 상방역(上方域)에 흡착장치(68)를 배치한다.

XY 로보트(60)는 또한 흡착장치(68)에 의해 원하는 IC 패키지(2)를 흡착하면, 가이드(64) 및 흡착부지지구(66)를 이동시켜서, 흡착한 IC 패키지(2)를 스테이지(72)상에 이송하고, 흡착작용의 해제에 의해 해방하여, IC 패키지(2)를 스테이지(72)상에 재치한다.

제2공정으로서, 스테이지(72)상에 재치된 IC 패키지(2)를 검출부(80)의 CCD 카메라(82)에 의해 활상하여, 그 화상을 화상처리유니트(90)에 출력한다.

이어서, 화상처리유니트(90)의 좌표화수단에 의해 활상한 IC 패키지(2)의 화상에 따라서 IC 패키지(2)의 리드선단위치를 검출하고, 후술하는 제1수순에 따라서 설정된 좌표계에서 리드(1P) 내지 (144P)의 선단위치를 좌표화한다.

IC 패키지(2)는 반드시 그 중심이 좌표계의 원점에 있고, 또한 그 중심축이 좌표축에 일치하도록은 스테이지(72)상에 재치되어 있지 않으므로, 제3공정으로서, 후술하는 엘고리즘에 따라서 스테이지(72)상에 설정된 좌표계의 좌표축에 대한 IC 패키지(2)의 중심축의 기울기와 IC 패키지(2)의 중심의 좌표를 특정한다.

그것에는 연산처리장치(94)의 제1연산수단이 후술하는 제2수순에 따라서 IC 패키지(2)의 각 변에 배열된 리드군의 평균위치의 좌표를 구하고, 이어서 후술하는 제3수순에 따라서 IC 패키지(2)의 축의 기울기로서 축간각도 θ_0 와 IC 패키지(2)의 중심의 좌표로서 기점좌표(X_0, Y_0)를 특정한다.

제4공정으로서, 측정한 IC 패키지(2)를 제작하기 위한 설계도대로 제작되어 있으며, 따라서 리드선단이 소정의 위치에 정확하게 위치되어 있는 가상적인 기준 IC 패키지를 상정하고, 기준 IC 패키지를 축의 기울기가 축간각도 θ_0 와 같고 또한 그 중심이 전술한 기점 좌표에 위치한 경우의 각 리드선단위치의 좌표(기준좌표)를 각각 산출한다.

그것에는 연산처리장치(94)의 입력수단에 의해 기준 IC 패키지의 리드선단간 거리와 리드피치를 연산처리장치(94)에 입력하고, 이어서 후술하는 제4수순에 따라서 제2연산수단에 의해 연산하여, 기준 IC 패키지의 각 리드의 선단위치의 기준좌표를 산출한다. 이와 같이 하여 산출된 리드선단위치의 기준좌표는 제작오차가 영인 경우의 리드선단의 좌표로서, 측정한 IC 패키지(2)의 리드선단의 기준이다.

제5공정으로서, 기준 IC 패키지의 리드선단의 기준좌표와 현실로 측정된 IC 패키지의 리드선단의 위치와의 편차를 각각 X 및 Y 좌표마다 산출하고, 이어서 그 편차가 허용범위내에 있는지 여부를 판정한다.

그것에는 연산처리장치(94)의 판정수단이 후술하는 제5수순에 따라서, 좌표계(X : Y)에 있어서의 리드(1P) 내지 (144P)의 선단의 좌표($X_{1n}, Y_{1n}, X_{2n}, Y_{2n}, X_{3n}, Y_{3n}, X_{4n}, Y_{4n}$)와, 각 리드(1P) 내지 (144P)의 선단의 기준좌표($X_{1n}', Y_{1n}', X_{2n}', Y_{2n}', X_{3n}', Y_{3n}', X_{4n}', Y_{4n}'$)와의 편차($S_{1Xn}, S_{1Yn}, S_{2Xn}, S_{2Yn}, S_{3Xn}, S_{3Yn}, S_{4Xn}, S_{4Yn}$)를 구한다. 여기서 n은 각 변의 n번째의 리드를 의미한다.

한편, 리드(1P) 내지 (144P) 및 납땜랜드(12)의 형상 등에 따라서, X 방향의 편차의 허용치 $\pm S_x$ 및 Y 방

향의 편차의 허용치 $\pm S_y$ 를 각각 설정하여 판정수단에 입력한다. 허용치를 설정하는 경우, 별마다 $\pm S_x$ 와 $\pm S_y$ 를 설정하여 리드피치방향과 그것에 수직의 방향마다 그 허용정밀도를 변경시킬 수도 있다.

허용치 $\pm S_x$, $\pm S_y$ 와, 산정된 편차(S_{1Xn} , S_{1Yn} , S_{2Xn} , S_{2Yn} , S_{3Xn} , S_{3Yn} , S_{4Xn} , S_{4Yn})를 비교하고, 리드(1P) 내지 (144P)의 선단위치에 관한 적부를 판정한다.

편차(S_{1Xn} , S_{1Yn} , S_{2Xn} , S_{2Yn} , S_{3Xn} , S_{3Yn} , S_{4Xn} , S_{4Yn})가 상기 허용치의 범위 $\pm S_x$, $\pm S_y$ 의 범위내에 있는 경우, IC 패키지(2)의 리드(1P) 내지 (144P)는 허용가능한 위치, 즉 납땜가능한 위치에 배열되어 있다고 판정되고, 따라서 IC 패키지(2)는 검사를 통과한다.

한편, 편차(S_{1Xn} , S_{1Yn} , S_{2Xn} , S_{2Yn} , S_{3Xn} , S_{3Yn} , S_{4Xn} , S_{4Yn})가 상기 허용치의 범위 $\pm S_x$, $\pm S_y$ 의 범위외에 있는 경우, IC 패키지(2)의 리드(1P) 내지 (144P)는 허용할 수 없는 위치, 즉 납땜불가능한 위치에 배열되어 있다고 판정되고, 따라서 IC 패키지(2)는 불량품으로서 제품에서 제외된다.

이 편차와 허용치 $\pm S_x$, $\pm S_y$ 와의 비교결과 및 적부판정의 결과등을 TV 모니터(96)의 화면에 표시한다.

제6공정으로서, 제5공정에서의 적부판정에 따라서 IC 패키지(2)를 소정의 트레이에 분류한다.

그것에는 XY 로보트(60)가 연산처리장치(94)로부터의 지령에 의해, 또는 조작부(58)의 수동조작에 의해, 스테이지(2)상의 IC 패키지(2)를 트레이(102) 또는 트레이(104)에 이송한다.

연산처리장치(94)에 의해 우량품이라고 판정된 IC 패키지(2)는 XY 로보트(60)에 의해 트레이(102)에 이송되고, 연산처리장치(94)에 의해 불량품이라고 판정된 IC 패키지(2)는 XY 로보트(60)에 의해 트레이(104)에 이송된다.

이리하여, 양호한 IC 패키지(2)와 불량한 IC 패키지(2)가 본 발명에 관한 리드위치검사방법에 따라서 선별된다.

계속해서, 기준 IC 패키지의 리드선단위치와 측정한 IC 패키지(2)의 리드선단위치와의 편차를 화상처리유니트(90)에 있어서 산출하기 위한 알고리즘의 일례를 다음에 설명한다.

제2도는 실제로 검출된 IC 패키지의 리드선단위치를 도시한 평면도이며, 제3도는 각 변에 배치된 리드군의 평균좌표를 도시한 평면도이다. 또, 제4도는 스테이지(72)상에 설정된 좌표계에 대한 IC 패키지(2)의 중심의 좌표 및 IC 패키지의 중심축의 기울기를 도시한 평면도이며, 제5도는 기준 IC 패키지의 리드선단의 위치와 그 거리를 도시한 평면도이다.

제1수순은 전술한 리드위치측정장치(50)의 검출부(80)에 의해 검출한 리드 1P 내지 144P의 각각의 선단위치를 제2도에 도시한 좌표계(X : Y)에 관해, 다음과 같이 좌표(X_{1n} , Y_{1n} , X_{2n} , Y_{2n} , X_{3n} , Y_{3n} , X_{4n} , Y_{4n})로 표시한다.

$$(X_{11}, Y_{11}), (X_{12}, Y_{12}), \dots, (X_{1n1}, Y_{1n1})$$

$$(X_{21}, Y_{21}), (X_{22}, Y_{22}), \dots, (X_{2n2}, Y_{2n2})$$

$$(X_{31}, Y_{31}), (X_{32}, Y_{32}), \dots, (X_{3n3}, Y_{3n3})$$

$$(X_{41}, Y_{41}), (X_{42}, Y_{42}), \dots, (X_{4n4}, Y_{4n4})$$

제2수순은 이리하여 구해진 리드(1P) 내지 (144P)의 선단좌표에 따라서, 하기 식에 의해 IC 패키지의 각 변에 배치된 리드군의 평균적인 좌표, 즉 제3도에 도시한 좌표(X_1 , Y_1), (X_2 , Y_2), (X_3 , Y_3), (X_4 , Y_4)를 다음과 식으로 연산한다.

[수학식 7]

$$X_1 = \frac{X_{11} + X_{12} + \dots + X_{1n1}}{n_1} \quad Y_1 = \frac{Y_{11} + Y_{12} + \dots + Y_{1n1}}{n_1}$$

$$X_2 = \frac{X_{21} + X_{22} + \dots + X_{2n2}}{n_2} \quad Y_2 = \frac{Y_{21} + Y_{22} + \dots + Y_{2n2}}{n_2}$$

$$X_3 = \frac{X_{31} + X_{32} + \dots + X_{3n3}}{n_3} \quad Y_3 = \frac{Y_{31} + Y_{32} + \dots + Y_{3n3}}{n_3}$$

$$X_4 = \frac{X_{41} + X_{42} + \dots + X_{4n4}}{n_4} \quad Y_4 = \frac{Y_{41} + Y_{42} + \dots + Y_{4n4}}{n_4}$$

제3수순은 상기 식으로 구해진 리드군의 평균적인 좌표(X_1 , Y_1), (X_2 , Y_2), (X_3 , Y_3), (X_4 , Y_4)에 따라서 하기 식을 이용하여 IC 패키지(2)의 중심의 좌표 및 좌표축에 대한 IC 패키지(2)의 중심축의 기울기를 연산

한다.

제4도에 도시한 바와 같이, IC 패키지(2)의 중심의 좌표는 대향하는 2변의 리드군의 평균적인 좌표(X_1, Y_1) 및 (X_3, Y_3)를 잇는 직선 x과, 대향하는 다른 2변의 리드군의 평균적인 좌표(X_2, Y_2) 및 (X_4, Y_4)를 잇는 직선 y과의 교점의 좌표(X_0, Y_0)라고 간주할 수 있다. 본 명세서에서는 이것을 기점좌표라고 칭한다.

또한, 좌표축에 대한 IC 패키지(2)의 중심축의 기울기는 좌표계($X : Y$)의 X축에 대한 직선 x의 기울기, θ_x 와, 좌표계($X : Y$)의 Y축에 대한 직선 y의 기울기 θ_y 의 평균치인 각도 θ_0 라고 할 수 있다. 본 명세서에서는, 이것을 축간각도라고 칭한다. 각각 기점좌표(X_0, Y_0)와 축간각도 θ_0 를 다음 식으로 각각 산출한다.

[수학식 8]

$$X_0 = \frac{(X_1 - X_3) \times (X_2 Y_4 - X_4 Y_2) - (X_2 - X_4) \times (X_1 Y_3 - X_3 Y_1)}{(X_2 - X_4) \times (Y_1 - Y_3) - (X_1 - X_3) \times (Y_4 - Y_2)}$$

$$Y_0 = \frac{(Y_1 - Y_3) \times (X_2 Y_4 - X_4 Y_2) - (Y_4 - Y_2) \times (X_1 Y_3 - X_3 Y_1)}{(X_2 - X_4) \times (Y_1 - Y_3) - (X_1 - X_3) \times (Y_4 - Y_2)}$$

$$\theta_x = \tan^{-1} \frac{(Y_3 - Y_1)}{(X_3 - X_1)} \quad \theta_y = \tan^{-1} \frac{(X_4 - X_2)}{(Y_4 - Y_2)}$$

$$\theta_0 = \frac{\theta_x + \theta_y}{2}$$

제4수순은 중심의 좌표가 기점좌표(x_0, y_0)에 있고, 또한 좌표축에 대한 중심축의 기울기가 축간각도 θ_0 와 같아지도록 배치된 기준 반도체 IC 패키지를 상정하고, 그 각 리드선단의 기준좌표를 각각 산출한다.

그것에는 먼저, 측정한 IC 패키지(2)를 제작하기 위한 설계도대로 제작되어 있으며, 따라서 리드선단이 소정위치에 정확하게 위치되어 있는 가상적인 제5도에 도시한 바와 같은 기준 IC 패키지(2')를 상정한다.

이어서, 기준 IC 패키지(2')의 리드선단간의 X 방향 및 Y 방향 거리($L_x : L_y$)와, 리드피치 P로부터 리드(1P) 내지 (144P)의 각 선단의 기준좌표($X_{1n}', Y_{1n}', X_{2n}', Y_{2n}', X_{3n}', Y_{3n}', X_{4n}', Y_{4n}'$)를 하기 식에 의해 연산한다.

[수학식 9]

$$X_{1n'} = \frac{L_x}{2} \cos\theta_0 - [-\frac{P(n1 - 1)}{2} + P(n - 1)] \sin\theta_0 + X_0$$

$$Y_{1n'} = \frac{L_x}{2} \sin\theta_0 + [-\frac{P(n1 - 1)}{2} + P(n - 1)] \cos\theta_0 + Y_0$$

$$X_{2n'} = [\frac{P(n2 - 1)}{2} - P(n - 1)] \cos\theta_0 - \frac{L_y}{2} \sin\theta_0 + X_0$$

$$Y_{2n'} = [\frac{P(n2 - 1)}{2} - P(n - 1)] \sin\theta_0 + \frac{L_y}{2} \cos\theta_0 + Y_0$$

$$X_{3n'} = -\frac{L_x}{2} \cos\theta_0 - [\frac{P(n3 - 1)}{2} - P(n - 1)] \sin\theta_0 + X_0$$

$$Y_{3n'} = -\frac{L_x}{2} \sin\theta_0 + [\frac{P(n3 - 1)}{2} - P(n - 1)] \cos\theta_0 + Y_0$$

$$X_{4n'} = [-\frac{P(n4 - 1)}{2} + P(n - 1)] \cos\theta_0 + \frac{L_y}{2} \sin\theta_0 + X_0$$

$$Y_{4n'} = [-\frac{P(n4 - 1)}{2} + P(n - 1)] \sin\theta_0 - \frac{L_y}{2} \cos\theta_0 + Y_0$$

단, $n = 1, 2, 3, 4, \dots, n(n1, n2, n3 \text{ 또는 } n4)$

다음에, 제5수순은 리드(1P) 내지 (144P)의 선단의 좌표($X_{1n}, Y_{1n}, X_{2n}, Y_{2n}, X_{3n}, Y_{3n}, X_{4n}, Y_{4n}$)와, 상기 식에 의해 구해진 각 리드(1P) 내지 (144P)의 선단의 기준좌표($X_{1n}', Y_{1n}', X_{2n}', Y_{2n}', X_{3n}', Y_{3n}', X_{4n}', Y_{4n}'$)와의 편차($S_{1Xn}, S_{1Yn}, S_{2Xn}, S_{2Yn}, S_{3Xn}, S_{3Yn}, S_{4Xn}, S_{4Yn}$)를 하기 식에 의해 산정한다.

[수학식 10]

$$S_{1Xn} = X_{1n} - X_{1n}' \quad S_{1Yn} = Y_{1n} - Y_{1n}'$$

$$S_{2Xn} = X_{2n} - X_{2n}' \quad S_{2Yn} = Y_{2n} - Y_{2n}'$$

$$S_{3Xn} = X_{3n} - X_{3n}' \quad S_{3Yn} = Y_{3n} - Y_{3n}'$$

$$S_{4Xn} = X_{4n} - X_{4n}' \quad S_{4Yn} = Y_{4n} - Y_{4n}'$$

이상, 본 발명의 바람직한 실시예에 대하여 설명하였으나, 본 발명은 상기 실시예에 한정되지 않고 여러 가지 변경 또는 변형이 가능하며, 예를 들면 상기 리드선단의 위치검사방법 및 검사장치는 주로 리드위치를 측정하도록 구성되어 있지만, 코플라나리티측정방법 및 코플라나라티측정시스템을 배설하여, 리드위치 및 코플라나리티의 쌍방을 측정하도록 구성해도 된다.

또한, 좌표계에 극좌표를 사용할 수도 있다. 나아가서는, 상기 실시예에서는 기점좌표(x_0, y_0) 및 축간각도 θ_0 로 되도록 기준 IC 패키지를 배치하여 기준좌표를 구하였으나, 역으로 측정한 IC 패키지(2)의 리드선단의 좌표를 기점좌표와 축간각도에 따라서 보정하여, 그 보정좌표와 좌표계의 원점에 중심을 위치시키고, 또한 중심축이 좌표축에 일치하도록 배치한 기준 IC 패키지의 리드선단의 기준좌표를 비교하도록 하는 것도 가능하다.

본 발명의 상기 구성에 의하면, 각 리드선단의 위치를 개별로 검출하여 좌표화하고, 이것과 기준반도체 IC 패키지의 리드선단의 좌표(기준좌표)와의 편차를 구하여, 그 편차가 허용치내에 있는지 여부에 의해 리드를 개별로 검사하므로, IC 패키지에 배치된 전리드의 선단위치가 요구대로의 위치에 있는 것을 확실하게 보증하는 것이 가능하게 된다.

협소한 리드피치를 가진 다핀의 고집적도 IC 패키지에 대하여 본 발명 방법과 본 발명 장치를 적용함으로써, 종래의 리드검사방법으로는 대처할 수 없었던 리드와 실장기판과의 정합성을 확인할 수 있으므로, 고집적도 IC 패키지의 실장상에서의 문제를 해소할 수 있다.

본 발명 방법에서는 엄격한 정밀도를 필요로 하는 리드피치방향과 그것에 비해 정밀도를 낮게 설정할 수

있는 리드피치방향에 수직의 방향으로 나누어 각각 기준좌표와의 편차허용치를 설정할 수 있으므로, 쓸데 없이 엄격한 하용치를 설정하여 불합격품을 증가시키는 어리석음을 피할 수 있다.

또한, 본 발명 방법에서는 좌표계의 좌표축 및 원점 등의 설정여하를 불문하고, 같은 검사결과로 되므로, 검사원 또는 검사장치에 의해 검사결과가 달라지는 염려는 생기지 않는다.

(57) 청구의 범위

청구항 1

소정의 좌표계가 설정되어 있는 좌표면에 반도체 IC 패키지를 재치하고, 이 반도체 IC 패키지의 각 리드의 선단의 위치를 검출하여, 각각 상기 좌표계의 좌표로 표시하고, 설정한 관계식에 따라서 상기 각 리드의 선단의 좌표에 따라서 상기 반도체 IC 패키지의 중심의 좌표 및 이 반도체 IC 패키지의 중심축의 상기 좌표계의 좌표축에 대한 기울기를 기점좌표 및 축간각도로서 각각 산출하고, 각 리드를 포함하여 소정치수로 형성된 기준반도체 IC 패키지를 그 중심이 상기 기점좌표에 있고, 또한 그 중심축의 상기 좌표축에 대한 기울기가 상기 축간각도로 되도록 배치한 경우의 이 기준반도체 IC 패키지의 각 리드의 선단의 좌표를 기준좌표로 하여 상기 좌표계에서 각각 산출하고, 이어서, 상기 반도체 IC 패키지의 각 리드의 선단의 검출좌표와 상기 기준반도체 IC 패키지의 대응하는 각 리드의 선단의 산출기준좌표를 각각 비교하여, 상기 반도체 IC 패키지의 리드위치를 검사하는 것을 특징으로 하는 리드위치검사방법.

청구항 2

소정의 좌표계가 설정되어 있는 좌표면을 구비한 측정대와, 상기 좌표면에 재치된 반도체 IC 패키지를 활상하는 활상장치와, 및 상기 활상장치에 접속되어서, 이 활상장치로부터 출력된 상기 반도체 IC 패키지의 화상을 연산처리하는 화상처리유니트를 구비하고, 상기 화상처리유니트가 상기 출력된 반도체 IC 패키지의 화상에 따라서, 이 반도체 IC 패키지의 각 리드의 선단의 위치를 검출하여, 각각 상기 좌표계의 좌표로 표시하는 좌표화 수단과, 설정된 관계식에 따라서 상기 각 리드의 선단의 좌표에 따라서 상기 반도체 IC 패키지의 중심의 좌표 및 이 반도체 IC 패키지의 중심축의 상기 좌표계의 좌표축에 대한 기울기를 각각 기점좌표 및 축간각도로서 산출하는 제1연산수단과, 각 리드를 포함하여 소정치수로 형성된 기준반도체 IC 패키지에 관한 데이터를 이 화상처리유니트에 입력하는 입력수단과, 상기 기준반도체 IC 패키지의 중심이 상기 기점좌표에 있고, 또한 그 중심축의 상기 좌표축에 대한 경사가 상기 축간각도로 되도록 상기 기준반도체 IC 패키지를 배치한 경우의 이 기준반도체 IC 패키지의 각 리드의 선단의 좌표를 기준좌표로 하여 좌표계에서 각각 산출하는 제2연산수단과, 및 상기 반도체 IC 패키지의 각 리드의 선단의 검출좌표와 상기 기준반도체 IC 패키지의 대응하는 각 리드의 선단의 산출기준좌표와의 편차를 각각 산출하고, 이 편차가 허용치이내에 있는지 여부를 판정하는 판정수단을 구비한 것을 특징으로 하는 리드위치검사장치.

청구항 3

제1항에 있어서, 상기 좌표계가 X-Y 좌표계로서, 4각형의 외형으로 이루어지는 상기 반도체 IC 패키지의 제m번에 배열된 n개째의 리드선단의 위치를 좌표(X_{mn} , Y_{mn})로 하여 각각 상기 X-Y 좌표계의 (X, Y)좌표로 표시하고,(여기서, m은 1 내지 4까지의 어느 하나의 정수치이며, n은 m이 1일 때 n1까지, m이 2일 때 n2까지, m이 3일 때 n3까지, m이 4일 때 n4까지의 어느 하나의 정수치임),

[수학식 1]

$$X_1 = \frac{X_{11} + X_{12} + \dots + X_{1n1}}{n_1}$$

$$Y_1 = \frac{Y_{11} + Y_{12} + \dots + Y_{1n1}}{n_1}$$

$$X_2 = \frac{X_{21} + X_{22} + \dots + X_{2n2}}{n_2}$$

$$Y_2 = \frac{Y_{21} + Y_{22} + \dots + Y_{2n2}}{n_2}$$

$$X_3 = \frac{X_{31} + X_{32} + \dots + X_{3n3}}{n_3}$$

$$Y_3 = \frac{Y_{31} + Y_{32} + \dots + Y_{3n3}}{n_3}$$

$$X_4 = \frac{X_{41} + X_{42} + \dots + X_{4n4}}{n_4}$$

$$Y_4 = \frac{Y_{41} + Y_{42} + \dots + Y_{4n4}}{n_4}$$

및

[수학식 2]

$$x_0 = \frac{(X_1 - X_3) \times (X_2 Y_4 - X_4 Y_2) - (X_2 - X_4) \times (X_1 Y_3 - X_3 Y_1)}{(X_2 - X_4) \times (Y_1 - Y_3) - (X_1 - X_3) \times (Y_4 - Y_2)}$$

$$y_0 = \frac{(Y_1 - Y_3) \times (X_2 Y_4 - X_4 Y_2) - (Y_4 - Y_2) \times (X_1 Y_3 - X_3 Y_1)}{(X_2 - X_4) \times (Y_1 - Y_3) - (X_1 - X_3) \times (Y_4 - Y_2)}$$

$$\theta_x = \tan^{-1} \frac{(Y_3 - Y_1)}{(X_3 - X_1)} \quad \theta_y = \tan^{-1} \frac{(X_4 - X_2)}{(Y_4 - Y_2)}$$

$$\theta_0 = \frac{\theta_x + \theta_y}{2}$$

로서 설정된 상기 관계식에 의해 상기 IC 패키지의 기점좌표(x_0, y_0) 및 축간각도 θ_0 를 산출하고, 한편, 상기 기준반도체 IC 패키지의 각 리드선단의 상기 기준좌표를 다음 식에 의해 각각 산출하고,

[수학식 3]

$$X_{1n'} = \frac{L_x}{2} \cos\theta_0 - \left[-\frac{P(n1-1)}{2} + P(n-1) \right] \sin\theta_0 + x_0$$

$$Y_{1n'} = \frac{L_x}{2} \sin\theta_0 + \left[-\frac{P(n1-1)}{2} + P(n-1) \right] \cos\theta_0 + y_0$$

$$X_{2n'} = \left[\frac{P(n2-1)}{2} - P(n-1) \right] \cos\theta_0 - \frac{L_y}{2} \sin\theta_0 + x_0$$

$$Y_{2n'} = \left[\frac{P(n2-1)}{2} - P(n-1) \right] \sin\theta_0 + \frac{L_y}{2} \cos\theta_0 + y_0$$

$$X_{3n'} = -\frac{L_x}{2} \cos\theta_0 - \left[\frac{P(n3-1)}{2} - P(n-1) \right] \sin\theta_0 + x_0$$

$$Y_{3n'} = -\frac{L_x}{2} \sin\theta_0 + \left[\frac{P(n3-1)}{2} - P(n-1) \right] \cos\theta_0 + y_0$$

$$X_{4n'} = \left[-\frac{P(n4-1)}{2} + P(n-1) \right] \cos\theta_0 + \frac{L_y}{2} \sin\theta_0 + x_0$$

$$Y_{4n'} = \left[-\frac{P(n4-1)}{2} + P(n-1) \right] \sin\theta_0 - \frac{L_y}{2} \cos\theta_0 + y_0$$

단, $n = 1, 2, 3, 4, \dots, n(n1, n2, n3 또는 n4)$

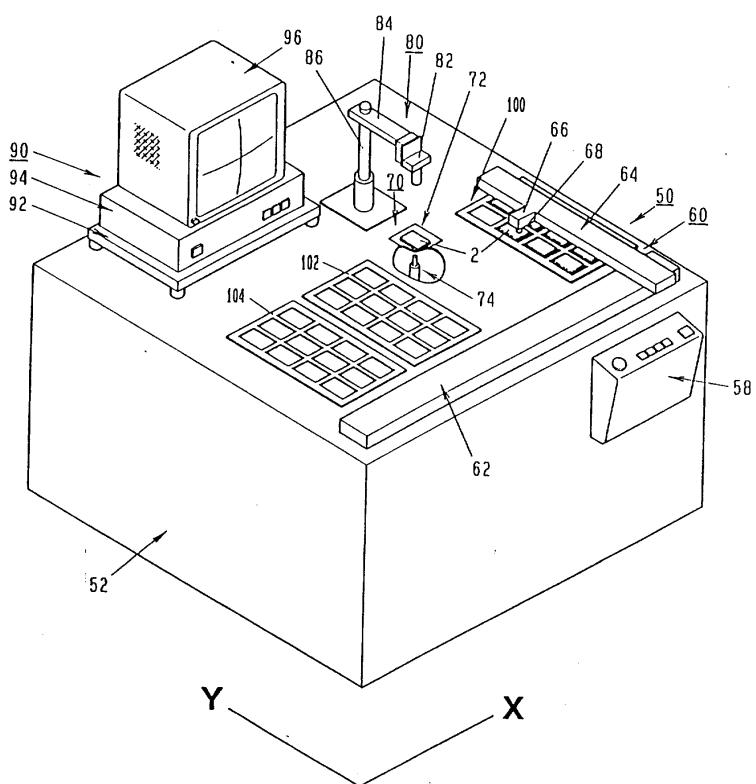
(상기 식 3에 있어서, L_x, L_y 및 P 는 각각 기준 IC 패키지의 X 방향과 Y 방향의 리드선단간 거리 및 리드피치를 나타내며, $(X_{mn'}, Y_{mn'})$ 는 기준 IC 패키지의 제m번의 제n번째의 각 리드의 선단의 상기 기준좌표를 나타내며, m은 1 내지 4까지의 값의 어느 하나의 정수치이고, n은 m이 1일 때 n1까지, m이 2일 때 n2까지, m이 3일 때 n3까지, m이 4일 때 n4까지의 어느 하나의 정수치임), 이어서, 상기 반도체 IC 패키지의 제m번의 제n개째의 리드의 선단의 상기 검출좌표의 X 좌표와 상기 기준반도체 IC 패키지의 대응하는 제m번의 제n개째의 리드의 선단의 상기 기준좌표의 X 좌표와의 편차 S_{mn} , 및 상기 검출좌표의 Y 좌표와 상기 기준좌표의 Y 좌표와의 편차 S_{myn} 를 각각

$$S_{mn} = X_{mn} - X_{mn'} , \quad S_{myn} = Y_{mn} - Y_{mn'}$$

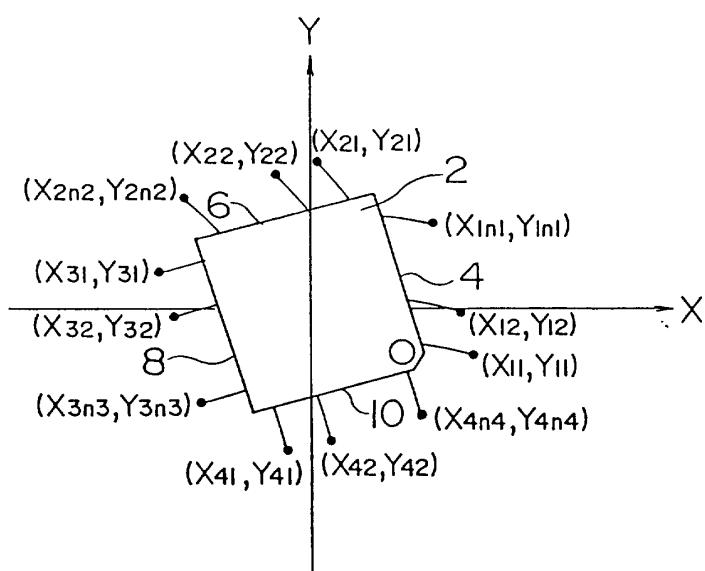
(여기서, m은 1 내지 4까지의 값의 어느 하나의 정수치이며, n은 m이 1일 때 n1까지, m이 2일 때 n2까지, m이 3일 때 n3까지, m이 4일 때 n4까지의 어느 하나의 정수치임),에 의해 산출하는 것을 특징으로 하는 리드위치검사방법.

도면

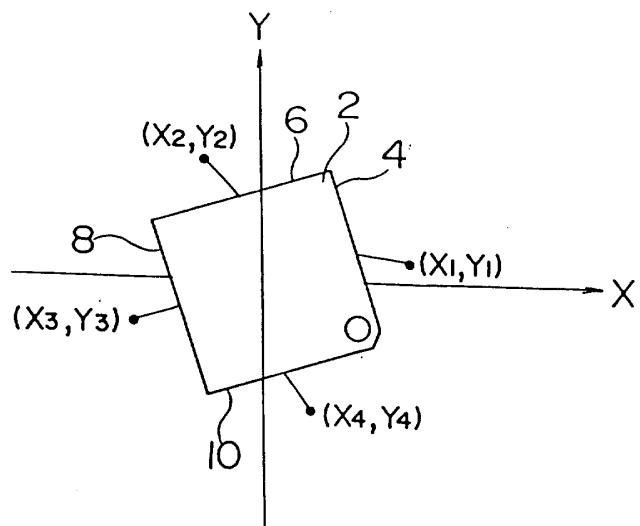
도면1



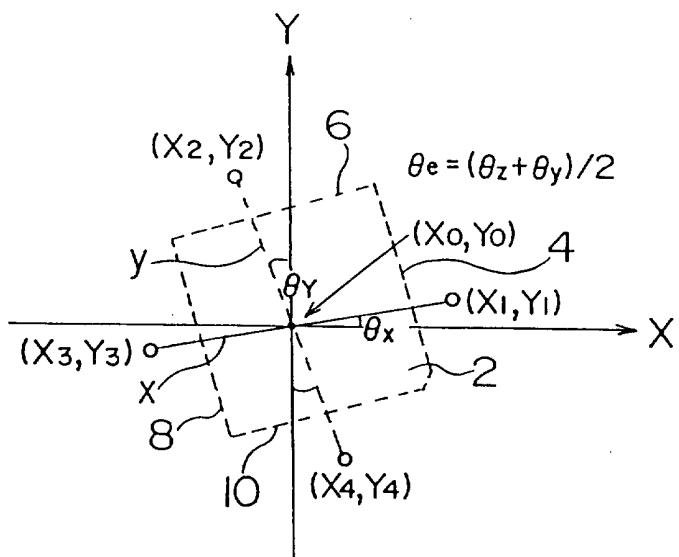
도면2



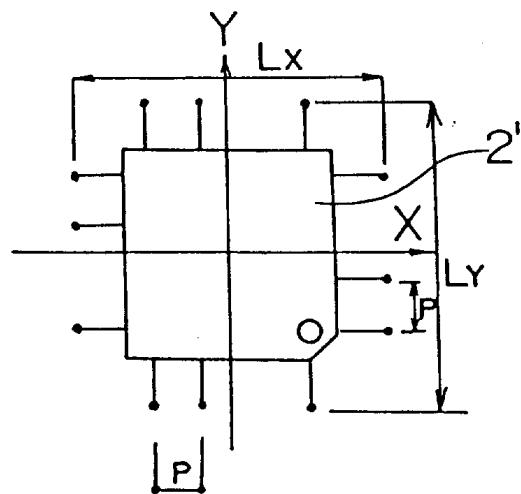
도면3



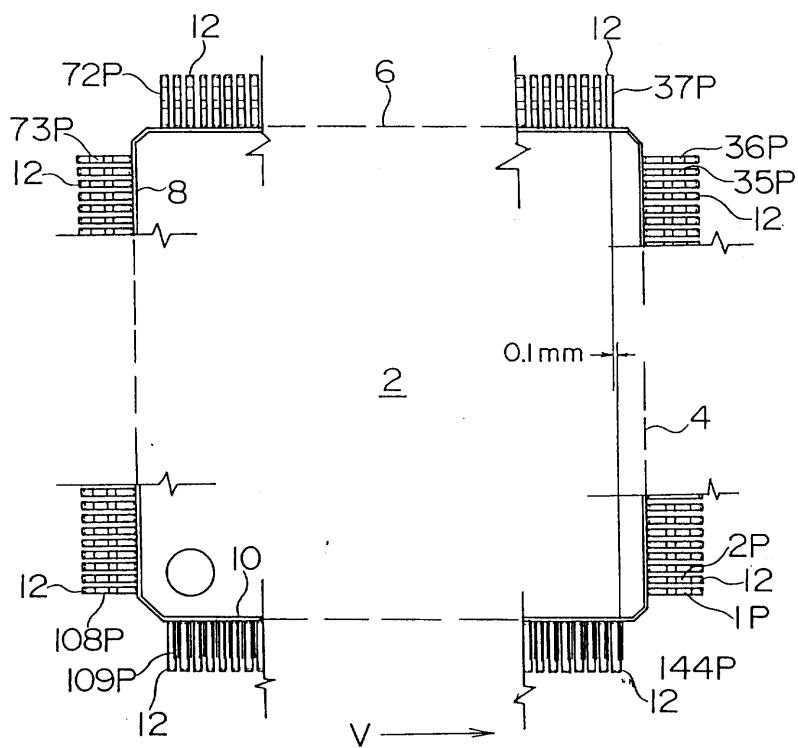
도면4



도면5



도면6



도면7

