



(12) 发明专利

(10) 授权公告号 CN 101719486 B

(45) 授权公告日 2014. 04. 16

(21) 申请号 200910178994. 5

(22) 申请日 2009. 10. 09

(30) 优先权数据

2008-262682 2008. 10. 09 JP

(73) 专利权人 瑞萨电子株式会社

地址 日本神奈川县

(72) 发明人 林义成

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华 郑菊

(51) Int. Cl.

H01L 23/488 (2006. 01)

H01L 23/14 (2006. 01)

H01L 23/482 (2006. 01)

H01L 21/48 (2006. 01)

H01L 21/60 (2006. 01)

(56) 对比文件

US 2004124007 A1, 2004. 07. 01,

US 5686699 A, 1997. 11. 11,

US 2008230884 A1, 2008. 09. 25,

CN 1689154 A, 2005. 10. 26,

US 2004124007 A1, 2004. 07. 01,

审查员 戴丽娟

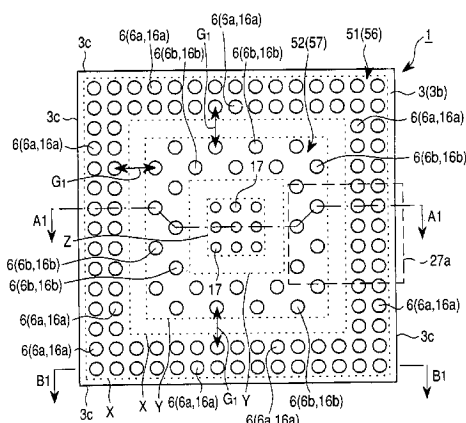
权利要求书3页 说明书41页 附图39页

(54) 发明名称

半导体器件及其制造方法和半导体模块制造方法

(57) 摘要

本发明实现了半导体器件的装配可靠性的改进。半导体芯片装配于布线衬底的上表面之上。多个焊球个体地设置于布线衬底的下表面上形成的多个焊区之上。多个焊区包括按照多行布置并且沿着布线衬底的下表面的外围边缘部分布置的第一焊区组以及在布线衬底的下表面中布置于第一焊区组以内的第二焊区组。按照第一节距布置第一焊区组中的焊区,而按照比第一节距更高的第二节距布置第二焊区组中的焊区。



1. 一种半导体器件,包括:

布线衬底,具有第一表面、形成于所述第一表面之上的多个键合引线、与所述第一表面相反的第二表面以及形成于所述第二表面之上的多个焊区;

半导体芯片,具有第三表面、形成于所述第三表面之上的多个电极焊盘以及与所述第三表面相反并且装配于所述布线衬底的所述第一表面之上的第四表面;

多个传导构件,将所述半导体芯片的所述电极焊盘与所述布线衬底的所述键合引线分别电连接;以及

多个外部端子,分别设置于所述布线衬底的所述焊区之上,

其中在所述布线衬底的所述第二表面的平面图中的形状包括四边形,所述四边形具有第一边和在所述平面图中与所述第一边相交的第二边;

其中所述焊区包括布置成多行并且沿着所述布线衬底的所述第二表面的所述第一边和所述第二边中的每个边布置的第一焊区组,以及在所述平面图中布置于所述第一焊区组以内并且沿所述布线衬底的所述第二表面的所述第一边和所述第二边中的每一边布置的第二焊区组,

其中在所述第二焊区组中沿所述焊区的所述第一边在第一方向中的节距大于在所述第一焊区组中在所述焊区的第一方向中的节距;以及

其中在所述第二焊区组中沿所述焊区的所述第二边在第二方向中的节距大于在所述第一焊区组中在所述焊区的第二方向中的节距。

2. 根据权利要求1所述的半导体器件,

其中在所述第二焊区组中在所述焊区的第一方向中的节距大于在所述第一焊区组中在所述焊区的第二方向中的节距;以及

其中在所述第二焊区组中在所述焊区的第二方向中的节距大于在所述第一焊区组中在所述焊区的第一方向中的节距。

3. 根据权利要求1所述的半导体器件,其中所述第一焊区组与所述第二焊区组之间的距离大于所述第一焊区组中的所述行之间的间隔。

4. 根据权利要求3所述的半导体器件,其中所述布线衬底的热膨胀系数大于所述半导体芯片的热膨胀系数。

5. 根据权利要求4所述的半导体器件,

其中电路元件形成于所述半导体芯片中,

其中所述电极焊盘包括各自电耦合到所述电路元件的多个信号电极焊盘,并且

其中各所述信号电极焊盘电耦合到所述第一焊区组和所述第二焊区组中的任一焊区组。

6. 根据权利要求5所述的半导体器件,

其中所述第二焊区组中的所述焊区布置成多行,

其中属于所述第一焊区组中的相邻行的所述焊区被相互对准地布置,并且

其中属于所述第二焊区组中的相邻行的所述焊区被相互失去对准地布置。

7. 根据权利要求6所述的半导体器件,

其中在与所述行的延伸方向正交的方向上查看时,属于所述第一焊区组中的相邻行的所述焊区相互重叠,并且

其中在与所述行的延伸方向正交的方向上查看时,在属于所述第二焊区组中的各行的所述焊区之间,定位属于与所述行相邻的行的所述焊区。

8. 一种半导体器件,包括:

布线衬底,具有第一表面、形成于所述第一表面之上的多个键合引线、与所述第一表面相反的第二表面以及形成于所述第二表面之上的多个焊区;

半导体芯片,具有第三表面、形成于所述第三表面之上的多个电极焊盘以及与所述第三表面相反并且装配于所述布线衬底的所述第一表面之上的第四表面;

多个传导构件,将所述半导体芯片的所述电极焊盘与所述布线衬底的所述键合引线分别电连接;以及

多个外部端子,分别设置于所述布线衬底的所述焊区之上,

其中在所述布线衬底的所述第二表面的平面图中的形状包括四边形,所述四边形具有第一边和在所述平面图中与所述第一边相交的第二边;

其中所述外部端子包括布置成多行并且沿着所述布线衬底的所述第二表面的所述第一边和所述第二边中的每个边布置的第一外部端子组,以及在所述平面图中布置于所述第一外部端子组以内并且沿所述布线衬底的所述第二表面的所述第一边和所述第二边中的每一边布置的第二外部端子组,并且

其中在所述第二外部端子组中沿所述外部端子的所述第一边在第一方向中的节距大于在所述第一外部端子组中在所述外部端子的第一方向中的节距;以及

其中在所述第二外部端子组中沿所述外部端子的所述第二边在第二方向中的节距大于在所述第一外部端子组中在所述外部端子的第二方向中的节距。

9. 根据权利要求8所述的半导体器件,

其中在所述第二外部端子组中在所述外部端子的第一方向中的节距大于在所述第一外部端子组中在所述外部端子的第二方向中的节距;以及

其中在所述第二外部端子组中在所述外部端子的第二方向中的节距大于在所述第一外部端子组中在所述外部端子的第一方向中的节距。

10. 根据权利要求8所述的半导体器件,其中所述第一外部端子组与所述第二外部端子组之间的距离大于所述第一外部端子组中的所述行之间的间隔。

11. 根据权利要求10所述的半导体器件,其中所述布线衬底的热膨胀系数大于所述半导体芯片的热膨胀系数。

12. 根据权利要求11所述的半导体器件,

其中电路元件形成于所述半导体芯片中,

其中所述电极焊盘包括各自电耦合到所述电路元件的多个信号电极焊盘,并且

其中各所述信号电极焊盘电耦合到所述第一外部端子组和所述第二外部端子组中的任一外部端子组。

13. 根据权利要求12所述的半导体器件,

其中所述第二外部端子组中的所述外部端子布置成多行,

其中属于所述第一外部端子组中的相邻行的所述外部端子被相互对准地布置,并且

其中属于所述第二外部端子组中的相邻行的所述外部端子被相互失去对准地布置。

14. 根据权利要求13所述的半导体器件,

其中在与所述行的延伸方向正交的方向上查看时,属于所述第一外部端子组中的相邻行的所述外部端子相互重叠,并且

其中在与所述行的延伸方向正交的方向上查看时,在属于所述第二外部端子组中的各行的所述外部端子之间,定位属于与所述行相邻的行的所述外部端子。

半导体器件及其制造方法和半导体模块制造方法

[0001] 相关申请的交叉引用

[0002] 包括说明书、说明书附图和说明书摘要、提交于 2008 年 10 月 9 日的日本专利申请第 2008-262682 号的公开内容通过整体引用而结合于此。

技术领域

[0003] 本发明涉及一种半导体器件及其制造方法和一种半导体模块的制造方法,并且具体地涉及一种当应用于其中半导体芯片装配于布线衬底上并且焊球布置于布线衬底的下表面上的半导体器件及其制造方法和使用该半导体器件的半导体模块的制造方法时有效的技术。

背景技术

[0004] 有许多种类型封装结构的半导体器件,比如使用布线衬底的球栅阵列 (BGA) 型半导体器件和使用引线框架的四边扁平封装 (QFP) 型半导体器件。在它们之中,在 BGA 型半导体器件 (下文称为 BGA) 中,用于将封装结构内装配的半导体芯片与 BGA 的外围设备 (BGA 以外的外部设备) 电耦合的外部端子可以按照多行和多列布置于形成 BGA 的布线衬底的下表面 (背表面或者装配表面) 上。因此, BGA 比 QFP 型半导体器件更能适应于随着半导体器件的功能增加而增加的更大数目的外部端子,而同时又遏制半导体器件的外在尺度的增加。

[0005] 如例如日本待审专利公开号 2006-237385 (专利文献 1) 的图 7 中所示有如下 BGA 型半导体器件,其中布线衬底 (具有多层布线的树脂衬底或者是装配衬底) 的衬底块电极 (外部耦合端子) 划分成将位于外在外围部分的块电极组和将位于中心部分的块电极组,并且设置于布线衬底上。

[0006] 另一方面,如例如日本待审专利公开号 2005-217264 (专利文献 2) 的图 2 中所示,已知将装配于半导体载体衬底 (布线衬底) 上的半导体元件 (半导体芯片) 的多个块 (外部端子) 划分成将位于半导体元件的外围边缘部分的块和将位于其中心部分的块,并且进一步将多个块设置于半导体元件的主表面上,使得位于中心部分的块的节距高于位于外围边缘部分的块的节距。

[0007] [专利文献 1]

[0008] 日本待审专利公开号 2006-237385

[0009] [专利文献 2]

[0010] 日本待审专利公开号 2005-217264

发明内容

[0011] 然而,本发明的发明人在考察具有如上文提及的专利文献 1 的图 7 中所示布置 / 配置的焊块的 BGA 之后已经发现以下问题。

[0012] 首先,当 BGA 装配于装配衬底 (母板) 上时,通过对作为 BGA 的外部端子来提供的

块电极（焊块）进行热处理来熔化它们并且将它们电耦合到装配衬底的衬底端子（下文也称为焊料回流）。这时，装配于布线衬底（具有多层布线或者插入物的树脂衬底）上的半导体芯片的热膨胀系数、布线衬底的热膨胀系数或者装配衬底的热膨胀系数以及 BGA（包括半导体芯片和形成模制体的树脂）的热膨胀系数互不相同。因此，由于在装配期间施加的热量，可能出现半导体封装（BGA）的弯曲。这时，在用来形成模制体（形成于 BGA 中的布线衬底的上表面（主表面）上）的树脂具有比布线衬底的热膨胀系数更低的热膨胀系数这一情况下，当 BGA 在热处理步骤（焊料回流步骤）中放置于高温环境之下时，布线衬底弯曲，从而其下表面的中心部分位于其四个边角部分以下（相对于边角部分突出）。因而与位置与形成 BGA 的布线衬底的下表面的外围部分更近的焊块相对照，位置与布线衬底的下表面的中心部分更近的焊块达到熔化状态而在 BGA 的弯曲布线衬底和装配衬底的压力之下萎缩。当在熔化状态下的焊块萎缩时，来自萎缩部分的焊料如图 66 中所示扩展到周围区域以到达相邻焊块，这可能导致在焊料回流之后已经固化的相邻焊块（焊球）206 之间的接触（短路）。图 66 是用于图示装配于装配衬底 231 上的 BGA 201 的焊块 206 之间接触的示例图，该示例图概略地示出了装配于装配衬底 231 上的 BGA 201 的弯曲状态。由于有必要筛选出并且去除作为缺陷产品的已经经历短路的 BGA 和该 BGA 装配于其上的装配衬底，所以这样的焊块萎缩故障或者短路故障减少了装配 BGA 的产量。

[0013] 因此，如果在形成 BGA 的布线衬底的下表面上提供的焊块仅被划分成两个焊块组并且如上文提及的专利文献 1 中所示那样来布置，则焊块的设置位置变得更接近布线衬底的下表面（装配表面）的中心部分。因而，当在装配 BGA 期间热处理步骤使 BGA 弯曲时，位置与布线衬底的下表面的中心部分更接近的焊块在压力之下萎缩。因而可能出现短路，并且 BGA 的可靠性（或者在将 BGA 装配于装配衬底上之后的装配可靠性）降级。

[0014] 另一方面，上文提及的专利文献 2 的特征在于在半导体载体衬底的布线电极部分与装配于半导体载体衬底上的半导体元件块之间的间隙用块的尺度来校正。在上文提及的专利文献 2 中没有描述形成于半导体载体衬底（布线衬底）的下表面（装配表面）上的多个外部端子（焊区）的具体布置。

[0015] 因此本发明的一个目的在于提供一种允许提高半导体器件可靠性的技术。

[0016] 本发明的另一目的在于提供一种允许提高装配半导体器件的产量的技术。

[0017] 本发明的上述和其它目的将从本说明书和附图的描述中变得清楚。

[0018] 如下所示，将给出对本申请中公开的本发明有代表性的方面的简述。

[0019] 根据一个有代表性的实施例的一种半导体器件包括：布线衬底，具有第一表面、形成于第一表面上的多个键合引线、与第一表面相反的第二表面、以及形成于第二表面上的多个焊区；半导体芯片，具有第三表面、形成于第三表面上的多个电极焊盘、以及与第三表面相反并且装配于布线衬底的第一表面之上的第四表面；多个传导构件，将半导体芯片的多个电极焊盘与布线衬底的多个键合引线相互电连接；以及多个外部端子，分别个体地设置于布线衬底的多个焊区上。这里，多个焊区包括布置成多行并且沿着布线衬底的第二表面的外围边缘部分布置的第一焊区组，以及在布线衬底的第二表面中布置于第一焊区组以内的第二焊区组。在第一焊区组中按照第一节距布置焊区。在第二焊区组中按照比第一节距更高的第二节距布置焊区。

[0020] 根据另一有代表性的实施例的一种半导体模块制造方法包括：(a) 制备半导体器

件,该半导体器件具有:布线衬底,该布线衬底具有第一表面、形成于第一表面之上的多个键合引线、与第一表面相反的第二表面、以及形成于第二表面上的多个焊区;半导体芯片,具有第三表面、形成于第三表面上的多个电极焊盘以及与第三表面相反并且装配于布线衬底的第一表面之上的第四表面;多个传导构件,将半导体芯片的多个电极焊盘与布线衬底的多个键合引线相互电连接;以及多个外部端子,分别个体地设置于布线衬底的多个焊区上;(b) 制备装配衬底,该装配衬底具有表面和形成于该表面上的多个耦合端子;(c) 在装配衬底的表面之上设置半导体器件以便使第二表面与该表面相对;并且(d) 在步骤(c)之后进行热处理以将半导体器件的多个外部端子个体地电耦合到装配衬底的多个耦合端子。这里,在步骤(a)中制备的半导体器件中,多个焊区包括布置成多行并且沿着布线衬底的第二表面的外围边缘部分布置的第一焊区组,以及在布线衬底的第二表面上布置于第一焊区组以内的第二焊区组。在第一焊区组中按照第一节距布置焊区。在第二焊区组中按照比第一节距更高的第二节距布置焊区。

[0021] 根据又一有代表性的实施例的一种半导体器件包括:布线衬底,具有第一表面、形成于第一表面上的多个键合引线、与第一表面相反的第二表面,以及形成于第二表面上的多个焊区;半导体芯片,具有第三表面、形成于第三表面上的多个电极焊盘,以及与第三表面相反并且装配于布线衬底的第一表面之上的第四表面;多个传导构件,将半导体芯片的多个电极焊盘与布线衬底的多个键合引线相互电连接;以及多个外部端子,分别个体地设置于布线衬底的多个焊区上。这里,多个外部端子包括沿着布线衬底的第二表面的外围边缘部分布置成多行的第一外部端子组,以及在布线衬底的第二表面中布置于第一外部端子组以内的第二外部端子组。在第一外部端子组中按照第一节距布置外部端子。在第二外部端子组中按照比第一节距更高的第二节距布置外部端子。

[0022] 根据又一有代表性的实施例的一种半导体器件制造方法包括以下步骤:(a) 制备布线衬底,该布线衬底具有第一表面、形成于第一表面上的多个键合引线、与第一表面相反的第二表面、以及形成于第二表面上的多个焊区;(b) 在布线衬底的第一表面之上装配半导体芯片,该半导体芯片具有第三表面、形成于第三表面上的多个电极焊盘以及与第三表面相反的第四表面;(c) 经由多个传导构件将半导体芯片的多个电极焊盘与布线衬底的多个键合引线相互电连接;并且(d) 在布线衬底的多个焊区上分别个体地设置多个外部端子。这里,多个外部端子包括布置成多行并且沿着布线衬底的第二表面的外围边缘部分布置的第一外部端子组,以及在布线衬底的第二表面中布置于第一外部端子组以内的第二外部端子组。在第一外部端子组中按照第一节距布置外部端子。在第二外部端子组中按照比第一节距更高的第二节距布置外部端子。

[0023] 下文是对本申请中公开的本发明有代表性的方面所得效果的简述。

[0024] 根据有代表性的实施例,可以提高半导体器件的可靠性。

[0025] 此外,可以提高装配半导体器件的产量。

附图说明

[0026] 图1是本发明实施例1的半导体器件的顶视图;

[0027] 图2是实施例1的半导体器件的底视图;

[0028] 图3是实施例1的半导体器件的侧视图;

- [0029] 图 4 是实施例 1 的半导体器件的横截面图；
- [0030] 图 5 是实施例 1 的半导体器件中所用半导体芯片的平面图；
- [0031] 图 6 是示出了图 5 的半导体芯片与外部 LSI 之间的耦合关系的电路框图；
- [0032] 图 7 是实施例 1 的半导体器件的平面透视图；
- [0033] 图 8 是图 4 的部分放大横截面图；
- [0034] 图 9 是图 4 的部分放大横截面图；
- [0035] 图 10 是示出了制造实施例 1 的半导体器件的步骤的工艺流程图；
- [0036] 图 11 是实施例 1 的半导体器件在其制造步骤中的横截面图；
- [0037] 图 12 是在图 11 之后的半导体器件在其制造步骤中的横截面图；
- [0038] 图 13 是在图 12 之后的半导体器件在其制造步骤中的横截面图；
- [0039] 图 14 是在图 13 之后的半导体器件在其制造步骤中的横截面图；
- [0040] 图 15 是在图 14 之后的半导体器件在其制造步骤中的横截面图；
- [0041] 图 16 是耦合焊球的步骤的示例图；
- [0042] 图 17 是耦合焊球的步骤的示例图；
- [0043] 图 18 是在图 17 之后的耦合焊球的步骤的示例图；
- [0044] 图 19 是在图 18 之后的耦合焊球的步骤的示例图；
- [0045] 图 20 是在图 19 之后的耦合焊球的步骤的示例图；
- [0046] 图 21 是在图 20 之后的耦合焊球的步骤的示例图；
- [0047] 图 22 是在图 15 之后的半导体器件在其制造步骤中的横截面图；
- [0048] 图 23 是示出了制造实施例 1 的半导体模块的部分步骤的工艺流程图；
- [0049] 图 24 是用于实施例 1 的半导体器件装配于其上的布线衬底的横截面图；
- [0050] 图 25 是图 24 的布线衬底的平面图；
- [0051] 图 26 是图 25 的布线衬底的部分放大平面图；
- [0052] 图 27 是图 24 的布线衬底的部分放大横截面图；
- [0053] 图 28 是实施例 1 的半导体模块在其制造步骤中的横截面图；
- [0054] 图 29 是在图 28 之后的半导体模块在其制造步骤中的横截面图；
- [0055] 图 30 是在图 29 之后的半导体模块在其制造步骤中的横截面图；
- [0056] 图 31 是图 30 的部分放大横截面图；
- [0057] 图 32 是示出了实施例 1 中制造的半导体模块的例子的平面图；
- [0058] 图 33 是示出了实施例 1 中制造的半导体模块的例子的横截面图；
- [0059] 图 34 是实施例 1 的半导体器件的示例图；
- [0060] 图 35 是实施例 1 的半导体器件的示例图；
- [0061] 图 36 是实施例 1 的半导体器件的示例图；
- [0062] 图 37 是实施例 1 的半导体器件的示例图；
- [0063] 图 38 是图 33 的半导体模块的主要部分的横截面图；
- [0064] 图 39 是用于在其上装配 BGA 封装的装配衬底的主要部分的平面图；
- [0065] 图 40 是比较例子的半导体器件的底视图；
- [0066] 图 41 是用于在其上装配比较例子的半导体器件的装配衬底的顶视图；
- [0067] 图 42 是示出了实施例 1 的半导体器件的变型的底视图；

- [0068] 图 43 是本发明实施例 2 的半导体器件的横截面图；
- [0069] 图 44 是本发明实施例 3 的半导体器件的底视图；
- [0070] 图 45 是实施例 3 的半导体器件的示例图；
- [0071] 图 46 是实施例 3 的半导体器件的示例图；
- [0072] 图 47 是实施例 3 的半导体器件的示例图；
- [0073] 图 48 是实施例 3 的半导体器件的示例图；
- [0074] 图 49 是本发明实施例 4 的半导体器件的横截面图；
- [0075] 图 50 是实施例 4 的半导体器件的底视图；
- [0076] 图 51 是本发明实施例 5 的半导体器件在其制造步骤中的横截面图；
- [0077] 图 52 是半导体器件在与图 51 的制造步骤相同的制造步骤中的平面图；
- [0078] 图 53 是在实施例 5 的半导体器件的制造步骤中所用印刷掩模的横截面图；
- [0079] 图 54 是图 53 的掩模的平面图；
- [0080] 图 55 是在图 51 之后的半导体器件在其制造步骤中的横截面图；
- [0081] 图 56 是在图 55 之后的半导体器件在其制造步骤中的横截面图；
- [0082] 图 57 是在图 56 之后的半导体器件在其制造步骤中的横截面图；
- [0083] 图 58 是在图 57 之后的半导体器件在其制造步骤中的横截面图；
- [0084] 图 59 是本发明实施例 6 的半导体器件的底视图；
- [0085] 图 60 是实施例 6 的半导体器件的横截面图；
- [0086] 图 61 是本发明实施例 7 的半导体器件的横截面图；
- [0087] 图 62 是在实施例 7 中形成焊块的步骤的示例图；
- [0088] 图 63 是在实施例 7 中形成焊块的步骤的示例图；
- [0089] 图 64 是本发明实施例 8 的半导体器件的横截面图；
- [0090] 图 65 是本发明一种变型的半导体器件的横截面图；并且
- [0091] 图 66 是用于图示装配于装配衬底上的 BGA 的个体焊块之间的接触的示例图。

具体实施方式

[0092] 如果出于便利考虑而有必要，则会通过将各以下实施例划分成多个章节或者实施例来描述各实施例。然而，除非另有明确具体表示则它们并非彼此不相关，并且它们彼此相互有关以至于这些章节或者实施例之一是一些或者所有其它章节或者实施例的变型或者具体或者补充描述。当在以下实施例中引用元件数目等（包括其数目、数值、数量和范围）时，除非另有明确具体表示或者除非它们在原理上显然限于具体数目，否则它们并不限于具体数目。元件数目等可以不少于或者不多于具体数目。将容易理解在以下实施例中除非另有明确具体表示或者除非在原理上认为其组成（也包括元件、步骤等）显然不可或缺，否则这些组成并非必然不可或缺。类似地，如果在以下实施例中引用这些组成等的形状、位置关系等，则认为形状等包括与之基本上相近或者类似的形状等，除非另有明确具体表示或者除非它们在原理上显然并非如此。这对于前述数值和范围同样成立。

[0093] 现在参照附图，下文将具体地描述本发明的实施例。贯穿用于图示实施例的附图，具有相同功能的构件将具有相同标号，并且省略其重复描述。在以下实施例中，除非具体有必要，否则原则上将不重复对相同或者类似部分的描述。

[0094] 有即使在实施例中所用附图中的横截面图中为了图示简洁仍然可以省略影线的情况。也有为了图示简洁可以甚至为平面图添加影线的情况。

[0095] (实施例 1)

[0096] 将参照附图描述本实施例的半导体器件。

[0097] 图 1 是作为本发明一个实施例的半导体器件 1 的顶视图(平面图)。图 2 是半导体器件 1 的底视图(底表面视图、背表面视图或者平面图)。图 3 是半导体器件 1 的侧视图。图 4 是半导体器件 1 的横截面图(侧视横截面图)。沿着各图 1 和图 2 的线 A1-A1 的横截面基本上对应于图 4。图 5 是半导体器件 1 中所用半导体芯片 2 的概念平面图(顶视图)。图 6 是示出了半导体芯片 2 与外部 LSI 之间耦合关系的电路框图。图 7 是在经过注模树脂 5 查看半导体器件 1 时半导体器件 1 的概念性的平面透视图(顶视图)。

[0098] 图 1 至图 4 和图 7 中所示的本实施例的半导体器件 1 是球栅阵列(BGA)型半导体封装。

[0099] 如图 2 和图 4 中所示,本实施例的半导体器件 1 包括布线衬底 3,该布线衬底具有上表面(第一表面、顶表面、主表面或者芯片支撑表面)3a、形成于上表面 3a 上的多个键合引线 14、与上表面相反的下表面(第二表面、背表面或者与上表面 3a 相反的主表面)3b 和形成于第二表面 3b 上的多个焊区 16。布线衬底 3 的多个焊区 16 包括布置成多行并且沿着布线衬底 3 的下表面 3b 的外围边缘部分布置的第一焊区组 56(与第一焊球组 51 对应的焊区组)以及在布线衬底 3 的下表面 3b 中布置于第一焊区组 56 以内(比第一焊区组 56 更接近布线衬底 3 的下表面 3b 的中心部分)的第二焊区组 57(与第二焊球组 52 对应的焊区组)。在第一焊区组 56 中,按照第一节距(与随后描述的节距 P_1 对应的第一间隔)布置焊区 16。在第一焊区组 57 中,按照比第一节距更高的第二节距(与随后描述的节距 P_2 对应的第二间隔)布置焊区 16。

[0100] 如图 4 中所示,本实施例的半导体器件 1 具有:半导体芯片 2;布线衬底 3,用于在其上支撑或者装配半导体芯片 2;多个传导构件 4,将半导体芯片 2 的表面上的多个电极(电极焊盘)2a 电耦合到布线衬底 3 的与之对应的多个键合引线 14;注模树脂 5,覆盖布线衬底 3 的包括半导体芯片 2 和传导构件 4 的上表面 3a;以及在布线衬底 3 的下表面 3b 上提供的多个焊球 6。实施例 1 中的传导构件 4 是例如由金制成的键合接线(接线),从而下文将把传导构件 4 描述为键合接线(传导构件)4。

[0101] 下文将给出对本实施例的半导体器件 1 的具体结构的描述。

[0102] <半导体芯片>

[0103] 首先将描述半导体芯片 2 的结构。

[0104] 例如通过在由单晶硅等制成的半导体衬底(半导体晶片)的主表面的相应器件形成区域中形成各种半导体集成电路(半导体元件)SC1 等、按照需要抛光半导体衬底的背表面、然后借助切成小块等将半导体衬底划分成各自作为半导体芯片 2 的个体单独管芯来获得半导体 2。半导体芯片 2 具有彼此相反的顶表面(第三表面或者半导体元件形成于其上的主表面)和背表面(第四表面或者与半导体元件形成于其上的主表面相反的主表面)。半导体芯片 2 设置(装配)于布线衬底 3 的上表面(顶表面、主表面或者芯片支撑表面)3a 上,从而其顶表面面向上方(从而其背面与布线衬底 3 的上表面 3a 相对)。半导体芯片 2 的背表面经由粘合材料(管芯键合材料、键合材料或者粘合剂)8 来键合和固定到布线衬底

3 的上表面 3a。如图 5 中所示,半导体芯片 2 在与其厚度方向相交的方向上的平面图形状是矩形,在本实施例中为方形。半导体芯片 2 具有例如 $3 \times 10^{-6}/K$ (或者 $^{\circ}C$) 的热膨胀系数(热膨胀率)。半导体芯片 2 的尺寸(外在尺度)例如是□ 7mm 至 9mm(尺寸各自测量为 7mm 至 9mm 的方形)。

[0105] 可以使用的键合材料 8 的例子包括绝缘或者传导膏材料等。如图 5 中所示,沿着半导体芯片 2 的顶表面(主表面)的外围边缘部分形成多个电极(电极焊盘或者键合焊盘)2a。电极 2a 经由接线(未示出)电耦合到形成于半导体芯片 2 内或者其表面层部分中的半导体元件或者半导体集成电路 SC1。半导体芯片 2 设置于布线衬底 3 的上表面 3a 上并且其至少一部分用注模树脂 5 来模制。

[0106] 这里将参照图 5 和图 6 给出对形成于半导体芯片 2 的主表面上的半导体集成电路 SC1 与多个电极 2a 之间耦合关系的描述。

[0107] 半导体集成电路(电路元件)SC1 具有:数据信号电路,用于转换从外部 LSI 供应的信号(输入/输出)数据;时钟电路,被供应用于在数据信号电路操作时对数据信号电路进行定时(同步)的周期性信号(时钟信号或者时钟脉冲);寻址电路,被供应寻址信号;命令电路,被供应命令信号;电源电势电路,被供应用于操作这些电路的电源电势;以及参考电势电路,被供应参考电势。外部 LSI 位于半导体器件 1 以外并且由图 6 中的标号 LSI1 和 LSI2 表示。例如,半导体芯片 2 是微计算机芯片。

[0108] 多个电极(电极焊盘)2a 包括电极 2aSGN1、2aSGN2、2aSGN3、2aSGN4、2aVDD 和 2aGND。电极(第一电极)2aSGN1 是电耦合到数据信号电路以接收从外部 LSI1 供应的信号(输入/输出)数据的外部接口焊盘(电极)。电极(第二电极)2aSGN2 是电耦合到时钟电路以接收从外部器件供应的时钟信号的外部接口焊盘(电极)。电极(第三电极)2aSGN3 是电耦合到寻址电路以接收寻址信号的外部接口焊盘(电极)。电极(第四电极)2aSGN4 是电耦合到命令电路以接收命令信号的外部接口焊盘(电极)。电极(第五电极)2aVDD 是电耦合到电源电势电路以接收电源电势的焊盘(电极)。电极(第六电极)2aGND 是电耦合到参考电势电路以接收参考电势的焊盘(电极)。

[0109] 也就是说,半导体芯片 2 具有多个类型的信号电极(信号电极焊盘)2aSGN1、2aSGN2、2aSGN3 和 2aSGN4、电源电势电极(电源电势电极焊盘)2aVDD 以及参考电势电极(参考电势电极焊盘)2aGND。提供多个电源电势电极 2aVDD 和多个参考电势电极 2aGND,尽管未具体示出其相应数目。这允许接收为了操作电路而需要的多个电源电势并且还允许将多个参考电势引入到半导体芯片 2 的半导体集成电路 SC1 中。因而有可能稳定地操作半导体集成电路 SC1。

[0110] < 布线衬底 >

[0111] 接着将描述布线衬底 3 的结构。

[0112] 作为装配衬底(与随后描述的布线衬底 31 对应的母板)与半导体芯片 2 之间的插入物的布线衬底(用于封装的布线衬底或者封装衬底)3 具有注入有绝缘树脂的基本材料层(绝缘衬底或者芯材料)11 以及形成于基本材料层 11 的上表面(第一表面)和下表面(第二表面)上的导体层(导体图案、导体膜图案或者布线层)。如图 7 中所示,布线衬底 3 的与厚度方向相交的平面图形状是矩形,在本实施例中为方形。布线衬底 3 的尺寸(外在尺度)在本实施例中例如不少于□ 12mm(尺寸各自测量约为 12mm 的方形)。

[0113] 可以使用其中导体层形成于单个绝缘层（基本材料层 11）的上表面和下表面上的衬底或者其中层叠多个绝缘层（基本材料层）和多个导体层（布线层）的多层衬底（多层布线衬底）作为布线衬底 3。也可以代之以使用具有柔韧性的膜型或者带型布线衬底（带衬底）作为布线衬底 3。对于布线衬底 3 的基本材料层 11，可以使用例如通过向玻璃纤维注入树脂或者有机聚合物材料来获得的树脂材料（例如玻璃环氧树脂）这样的材料。注意实施例 1 中所用布线衬底 3 的热膨胀系数（导热率）大于由硅制成的半导体芯片 2 的热膨胀系数（导热率）并且在例如 $11 \times 10^{-6}/K$ 至 $13 \times 10^{-6}/K$ 这一范围中。

[0114] 基本材料层 11 的上表面和下表面上的导体层已经被构图并且可以由例如通过镀制方法来形成的铜薄膜这样的传导材料形成。从基本材料层 11 的上表面上的导体层，用于耦合到键合接线 4 的多个键合引线（电极、键合焊盘或者焊盘电极）14 和与之耦合（连接）的多个接线 15 形成于布线衬底 3 的上表面 3a 上。键合引线 14 是接线 15 的部分（尽管未示出）并且具有比接线 15 的宽度更大的宽度。另一方面，从基本材料层 11 的下表面上的导体层，用于耦合到焊球 6 的多个传导焊区（电极、焊盘或者端子）16 形成于布线衬底 3 的下表面（背表面或者与上表面 3a 相反的主表面）3b 上。按照需要，也有可能是在布线衬底 3 的上表面 3a 和下表面 3b 上形成阻焊剂层 SR1 和 SR2（在图 4 中未示出、但是在后文描述的图 8 和图 9 中加以示出）（在该情况下，阻焊剂层 SR1 形成于布线衬底 3 的上表面 3a 上，而阻焊剂层 SR2 形成于布线衬底 3 的下表面 3b 上）。

[0115] 在本实施例中，如图 8 中所示，从阻焊剂层 SR1 和 SR2（经过其开口 SR1a 和 SR2a）暴露键合引线 14 和焊区 16 的相应一个表面，而其它导体层（比如接线 15）由阻焊剂层 SR1 和 SR2 覆盖。图 8 是图 4 的虚线包围的区域 R1 的放大横截面图（部分放大横截面图）。优选地，焊区 16 和暴露焊区 16 的开口 SR2a 的相应平面图形状是圆形。

[0116] 注意到，不同于图 8 的结构，各焊区 16 也可以具有如图 9 中所示的其中不仅暴露其一个表面而且也暴露其侧表面的结构。与图 8 类似，图 9 是图 4 的虚线围绕的区域 R1 的放大横截面图（部分放大横截面图）。然而，图 9 对应于将阻焊剂层 SR2 的用于暴露焊区 16 的各开口 SR2a 的尺度（直径）设置成大于各焊区 16 的尺度（直径）这一情况。如图 9 中所示，在各焊区 16 具有其中也暴露其侧表面的结构这一情况下，焊球 6 的一部分也在焊区 16 的侧表面之上湿式扩展。因而，形成于图 9 中所示焊区 16 上的焊球 6 的半径（直径）大于形成于图 8 中所示焊区 16 上的焊球 6 的半径（直径）。

[0117] 如图 7 中概略地所示，沿着装配于布线衬底 3 的上表面 3a 上的半导体芯片 2 的外围、即沿着半导体芯片 2 的各边形成（设置）从阻焊剂层 SR1 暴露的多个键合引线 14。

[0118] 如图 4 中所示，布线衬底 3 的上表面 3a 上的键合引线 14 经由接线 15 并且经由形成于如下通路（通孔）内的接线（导体）18 电耦合到其下表面 3b 上的焊区 16，这些通路（通孔）从布线衬底 3（其基本材料层 11）的上表面 3a 经过布线衬底 3 朝着其下表面 3b 延伸。因此，与半导体芯片 2 的电路元件 SC1 电耦合的多个电极 2a 经由作为传导构件的多个键合接线（传导构件）4 电耦合到布线衬底 3 的多个键合引线 14 并且经由布线衬底 3 的接线 15、通孔内的导体（通路接线 18）等进一步电耦合到布线衬底 3 的下表面 3b 上的多个焊区 16。

[0119] 多个焊区 16 按照阵列配置来布置于布线衬底 3 的下表面 3b 上。在具体描述时，如图 2 中所示，焊区 16 包括布置成多行并且沿着布线衬底 3 的下表面 3b 的外围边缘部分

(各边)布置的第一焊区组 56,以及在布线衬底 3 的下表面 3b 中布置于第一焊区组 56 以内(比第一焊区组 56 更接近布线衬底 3 的下表面(第二表面)3b 的中心部分)的第二焊区组 57。

[0120] 这里,在图 2 中,标号 X、Y 和 Z 表示的虚线是虚拟线。标号 X 表示的虚线包围的区域对应于其中设置第一焊区组 56(或者第一焊球组 51)的区域。标号 Y 表示的虚线包围的区域对应于其中设置第二焊区组 57(第二焊球组 52)的区域。标号 Z 表示的虚线包围的区域对应其中设置测试端子(焊区)17 的区域。

[0121] 也就是说,在图 2 中,第一焊区组 56 包括位于虚线 X 包围的区域内的焊区 16。因此,焊区 16 之中的属于第一焊区组 56 的焊区通过向其给予标号 16a 而被称为焊区 16a 并且也由图 2 中的标号 16a 表示。另一方面,在图 2 中,第二焊区组 57 包括位于虚线 Y 包围的区域内的焊区 16。因此,焊区 16 之中的属于第二焊区组 57 的焊区通过向其给予标号 16b 而被称为焊区 16b 并且也由图 2 中的标号 16b 表示。

[0122] 这时,如图 4 中所示,第二焊区组 57(属于该组的焊区 16b)在与装配于布线衬底 3 的上表面 3a 上的半导体芯片 2 基本上二维重叠的区域内。在第一焊区组 56 中,焊区 16(这里是焊区 16a)按照第一节距(与随后描述的节距 P_1 对应的第一间隔)来布置。另一方面,在第二焊区组 57 中,焊区 16(这里是焊区 16b)按照比第一节距更高的第二节距(与随后描述的节距 P_2 对应的第二间隔)来布置。

[0123] 作为外部端子的焊球(球电极、焊块、块电极或者突出电极)6 耦合到相应焊区 16(设置于相应焊区 16 上)。因而,多个焊球 6 在布线衬底 3 的下表面 3b 上、即在半导体器件 1 的下表面(主表面)上按照阵列配置来布置为焊块。半导体器件 1 的具有设置于其上的焊球 6 的下表面(即布线衬底 3 的下表面 3b)作为半导体器件 1 的装配表面(半导体器件 1 在装配衬底上装配于其上的主表面)。焊球 6 由焊接材料制成、作为半导体器件 1 的块电极(突出电极或者焊块)来工作并且可以作为半导体器件 1 的外部端子来工作。焊球 6 可以视为焊块。半导体芯片 2 的多个电极 2a 经由多个键合接线 4 电耦合到布线衬底 3 的多个键合引线 14 并且经由布线衬底 3 的接线 15、通孔内的导体(通路接线 18)等进一步电耦合到布线衬底 3 的多个焊区 16 以及耦合到多个焊区 16 的多个焊球 6。未与半导体 2 的电极 2a 电耦合的焊球 6 也可以用于释放热量。

[0124] 在布线衬底 3 的下表面 3b 的中心部分附近(在比第二焊区组 57 与布线衬底 3 的下表面 3b 的中心部分更近的位置)布置多个测试端子(焊区)17。注意在图 2 中,测试端子(焊区)17 位于虚线 Z 包围的区域内。各端子 17 由未耦合到焊球 6 的焊区 16 形成。因此,形成于布线衬底 3 的下表面 3b 上的多个焊区 16 包括耦合到焊球 6 的焊区 16(即焊区 16a 和 16b)以及未耦合到焊球 6 的作为测试端子 17 的焊区 16。

[0125] 与耦合到焊球 6 的焊区 16 类似,测试端子 17 也经由布线衬底 3 的导体层(比如通孔内的导体、接线 15 和键合引线 14)并且经由键合接线 4 电耦合到半导体芯片 2 的电极 2a。通过将用于测试的探针等应用到端子 17 可以测试(检查)半导体器件 1。在制造半导体器件 1 之后并且在装配半导体器件 1 之前(在将其例如装配到随后描述的布线衬底 31 之前)进行使用端子 17 对半导体器件 1 的测试(检查)。端子 17 是用于测试(检查)半导体器件 1 的端子,因此在装配半导体器件 1 之后(在将其例如装配到随后描述的布线衬底 31 之后)不再使用。因此,半导体器件 1 的端子 17 无需电耦合到用于将半导体器件 1

装配于其上的布线衬底的端子（例如随后描述的布线衬底 31 的衬底端子 32），从而焊球 6 未耦合到端子 17。如果无需测试端子 17，则也可以省略其形成。

[0126] 注模树脂（注模树脂部分、模制部分或者模制体）5 例如由如热固树脂材料的树脂材料制成并且也可以包含填充物等。例如，也可以使用包含填充物等的环氧树脂来形成注模树脂 5。注模树脂 5 形成于布线衬底 3 的上表面 3a 上以便覆盖半导体芯片 2 和键合接线 4。通过注模树脂 5 来模制和保护半导体芯片 2 和键合接线 4。注意实施例 1 中所用注模树脂 5 的热膨胀系数小于布线衬底 3 的热膨胀系数、但是大于由硅制成的半导体芯片 2 的热膨胀系数。通过在布线衬底 3 的上表面 3a 上形成这样的注模树脂 5，有可能在某一程度上减少热处理步骤由于半导体芯片 2 与布线衬底 3 的热膨胀系数之差而造成的膨胀 / 收缩应力。

[0127] 因此，图 1 至图 4 和图 7 中所示的本实施例的半导体器件 1 是其中半导体芯片 2 装配到布线衬底 3 上并且焊球 6 作为外部端子键合到布线衬底 3 的半导体器件（半导体封装）。半导体器件 1 是如下 CSP（芯片尺寸封装）这一形式的半导体器件，该 CSP 是尺寸大约与半导体芯片 2 一样大或者略大的小尺寸半导体封装。半导体器件 1（布线衬底 3）的平面配置可以例如是各边测量约为 12mm 的方形。半导体器件 1 具有按照阵列配置来布置的焊球 6 并且可以作为 BGA 封装这一形式的半导体器件来工作。

[0128] < 半导体器件制造方法 >

[0129] 接着将参照附图描述本实施例的半导体器件 1 的制造方法。图 10 是示出了制造本实施例的半导体器件 1 的步骤的工艺流程图。图 11 至图 15 和图 22 是本实施例的半导体器件 1 在其制造步骤中的横截面图，各横截面图示出了与上述图 4 对应的横截面（沿着上述图 2 的线 A1-A1 的横截面）。图 16 至图 21 是在步骤 S5 中耦合焊球 6 的步骤的示例图（用于示例的图），各示例图示出了与上述图 2 的线 B1-B1 对应的横截面。

[0130] 在本实施例中，将给出对如下情况的描述，在该情况下使用其中按照阵列配置以连接关系形成多个布线衬底 3 的多片布线衬底（布线衬底母板）21 来制造个体半导体器件 1。

[0131] 首先如图 11 中所示，制备布线衬底（插入物）21（步骤 S1）。布线衬底 21 是上述布线衬底 3 的母板并且在随后描述的切割步骤中被切割以划分成与个体半导体器件区域（衬底区域或者单位衬底区域）22 对应的个体单独片。各半导体器件区域 22 对应于半导体器件 1 的布线衬底 3。布线衬底 21 具有如下结构，在该结构中按照矩阵形状布置多个半导体器件区域 22，其中从各半导体器件区域 22 形成一个半导体器件。因而，布线衬底 21 的上表面 21a 的各半导体器件区域 22 形成有前述的键合引线 14 和接线 15，而布线衬底 21 的下表面 21b 的各半导体器件区域 22 形成有前述的焊区 16 和测试端子 17。

[0132] 接着如图 12 中所示，将半导体芯片 2 经由键合材料 8 键合（管芯键合或者芯片装配）到布线衬底 21 的上表面 21a 的相应半导体器件区域 22 上（步骤 S2）。键合材料 8 的例子包括绝缘键合材料，但是也可以使用传导键合材料，比如银膏。例如，将键合材料 8 涂敷到布线衬底 21 的上表面 21a 的各半导体器件区域 22 的基本上中心部分以形成芯片固定粘合剂层，将半导体芯片 2 放置于粘合材料 8 上，并且进行加热等以实现布线衬底 21 的上表面 21a 经由键合材料 8 键合到半导体芯片 2 的背表面。

[0133] 接着如图 13 中所示，进行接线键合步骤以经由键合接线 4 将半导体芯片 2 的个体

电极 2a 电耦合到与之对应的已经形成于布线衬底 21 上的键合引线 14(步骤 S3)。也就是说, 布线衬底 21 的上表面 21a 的各半导体器件区域 22 之上的多个键合引线 14 经由多个键合接线 4 电耦合至键合(装配) 到半导体器件区域 22 上的半导体芯片 2 的多个电极 2a。

[0134] 在接线键合步骤之后, 如图 14 中所示, 通过注模步骤(例如传递注模步骤) 来进行树脂模制以形成注模树脂 5a(模制部分) 并且用注模树脂 5a 来模制(树脂模制) 半导体芯片 2 和键合接线 4(步骤 S4)。在模制步骤中进行如下同时模制, 该同时模制用注模树脂 5 来同时模制布线衬底 21 的上表面 21a 的多个半导体器件区域 22。也就是说, 形成注模树脂 5a 以便覆盖布线衬底 21 的上表面 21a 的多个半导体器件区域 22 之上的半导体芯片 2 和键合接线 4。出于这一目的, 形成注模树脂 5a 以便覆盖布线衬底 21 的上表面 21a 的多个半导体器件区域 22。注模树脂 5a 例如由如热固树脂材料的树脂材料等制成并且也可以包含填充物等。例如, 可以通过使用包含填充物的环氧树脂来形成注模树脂 5a。例如, 可以通过将注模树脂材料注射到设置于布线衬底 21 之上的注模模具的空腔中并且借助加热固化注模树脂材料来形成注模树脂 5a。

[0135] 接着如图 15 中所示, 将焊球 6 耦合(键合) 到布线衬底 21 的下表面 21b 上的焊区 16(步骤 S5)。

[0136] 将参照图 16 至图 21 来描述在步骤 S5 中耦合焊球 6 的步骤的例子。

[0137] 设置用注模树脂 5a 形成的布线衬底 21 使得布线衬底 21 的下表面 21b 如图 16 中所示面向上方。除此之外, 制备如图 17 中所示用于通过抽吸来吸引焊球的掩模 24。掩模 24 具有其中例如在具有平板形状的构件中提供有多个孔(通孔 24a) 的结构。掩模 24 中多个孔 24a 的布置(布局位置) 对应于布线衬底 21 的下表面 21b 上的焊区 16 的布置(布局位置) 并且对应于将设置于布线衬底 21 的下表面 21b(布线衬底 3 的下表面 3b) 上的焊球 6 的布置。

[0138] 然后如图 18 中所示, 通过抽吸将焊球 6 吸引到掩模 24 的相应孔 24a。通过将孔 24a 的直径设置成小于焊球 6 的直径并且使掩模 24 更接近焊球 6, 在经过孔 24a 吸入外来空气之时, 可以通过抽吸将焊球 6 吸引到掩模 24 的相应孔 24a。

[0139] 接着如图 19 中所示, 将通过抽吸而吸引到掩模 24 的相应孔 24a 的焊球 6 浸入到助熔剂 25 中, 从而将助熔剂 25 涂敷到各焊球 6。

[0140] 接着如图 20 中所示, 在布线衬底 21 的下表面 21b 上的焊区 16 上设置通过抽吸来吸引到相应孔 24a 的焊球 6。在停止经过孔 24a 的抽吸之后, 从焊球 6 拉开掩模 24。因而多个焊球 6 设置于布线衬底 21 的下表面 21b 上的多个焊区 16 上并且由助熔剂 25 暂时固定。随后, 通过进行焊料回流工艺(回流工艺或者热处理) 作为热处理来熔化焊料, 并且重新固化焊料以允许键合焊球 6 而且将焊球 6 电耦合到布线衬底 21 的下表面 21b 上的焊区 16。随后, 也有可能按照需要进行清洁步骤并且去除附着到焊球 6 等的表面上的助熔剂 25。注意在掩模 24 中未在与测试端子 17 对应的位置提供孔 24a, 因此焊球 6 如上述图 15 中所示未耦合到测试端子 17 上、但是耦合到除了测试端子 17 之外的焊区 16 上。

[0141] 因此在步骤 S5 中将作为半导体器件 1 的外部端子的焊球 6 键合到布线衬底 21 的下表面 21b。键合到布线衬底 21 的下表面 21b 的焊球 6 可以视为焊块(块电极)。在本实施例中, 已经给出对将焊球 6 作为半导体器件 1 的外部端子接合到焊区 16 这一情况的描述, 但是本发明不限于此。也有可能例如通过印刷方法等而不是键合焊球 6 将焊料供应到

焊区 16 上并且由此在焊区 16 上形成作为半导体器件 1 的外部端子的焊块（块电极）（对应于随后描述的实施例 4）。作为半导体器件 1 的外部端子（这里是焊球 6）的材料，可以使用含铅焊料和不含铅的无铅焊料之一。然而，当着重关注于防范环境污染问题的措施时，更优选使用不含铅（Pb）的无铅焊料。作为无铅焊料的材料，仅有锡（Sn）或者由锡（Sn）- 铋（Bi）合金、锡（Sn）- 银（Ag）- 铜（Cu）合金等制成的锡（Sn）合金层是优选的。在使用合金层的情况下，可以比在使用仅由锡形成的焊球的情况下更可靠地阻止晶须形成问题。

[0142] 接着按照需要进行标记以向注模树脂 5a 的表面给予标记，比如产品编号（步骤 S6）。例如，可以进行用激光来进行标记的激光标记，或者也可以进行用墨进行标记的墨标记。也有可能改变步骤 S5 中耦合焊球 6 的步骤和步骤 S6 中的标记步骤的顺序并且由此在步骤 S6 中进行标记步骤、然后在步骤 S5 中进行耦合焊球 6 的步骤。在不需要时也可以省略步骤 S6 中的标记步骤。

[0143] 接着如图 22 中所示，（通过切成小块）切割布线衬底 21 和形成于其之上的注模树脂 5a 以分离（划分）成个体半导体器件区域 22（步骤 S7）。通过这样进行切割 / 单独化，可以制造如上述图 1 至图 4 和图 7 中所示半导体器件 1。在分离（划分）成个体半导体器件区域 22 之后的布线衬底 21 对应于布线衬底 3，而在分离（划分）成个体半导体器件区域 22 之后的注模树脂 5a 对应于注模树脂 5。

[0144] 在制造半导体器件 1 之后，可以通过使探针等与布线衬底 3 的下表面 3b 上的测试端子 17 接触来对半导体器件 1 进行检查（测试）。可以进行用于确定半导体器件 1 为非缺陷产品还是缺陷产品的筛选测试。在装配衬底等上装配作为非缺陷产品而选出的半导体器件 1 并对其使用。因此，在接着描述的装配半导体器件 1 的步骤之前进行使用测试端子 17 的检查。

[0145] < 半导体模块制造方法 >

[0146] 接着将参照附图描述通过在装配衬底（母板）上装配本实施例的半导体器件 1 来制造半导体模块的方法。图 23 是示出了制造半导体模块的部分步骤（装配半导体器件 1 的步骤）的工艺流程图。图 24 是作为用于半导体器件 1 装配于其上的装配衬底的布线衬底 31 的横截面图（主要部分横截面图）。图 25 是布线衬底 31 的平面图（主要部分平面图）。图 26 是图 25 的部分放大平面图。图 27 是布线衬底 31 的部分放大横截面图。注意沿着图 25 的线 A2-A2 的横截面图基本上对应于图 24，图 25 的两点链式线包围的区域 27 的放大图基本上对应于图 26，而沿着图 26 的线 C1-C1 的横截面基本上对应于图 27。为了更容易理解，图 26 示出了在经过布线衬底 31 的阻焊剂层 36 查看时衬底端子 32 和引出接线 35 的相应图案。当半导体器件 1 装配于半导体衬底 31 上时，图 25 的 A2-A2 线与上述图 1 和图 2 的线 A1-A1 二维重合。在图 25 中，当半导体器件 1 装配于布线衬底 31 上时，半导体器件 1 二维重叠的区域（其中装配半导体器件 1 的区域）28 也由虚线表示。图 28 至图 30 是本实施例的半导体模块在其制造步骤（装配半导体器件的步骤）中的横截面图（主要部分横截面图），这些横截面图示出了与上述图 24 对应的横截面图、即也与上述图 4 对应的横截面。图 31 是图 30 的部分放大横截面图。图 30 和图 31 示出了半导体器件 1 装配于布线衬底 31 上的状态。图 32 和图 33 是各自概略地示出了制造的半导体模块 MJ1 例子的平面图和横截面图。沿着图 32 的线 D1-D1 的横截面基本上对应于图 33。

[0147] 首先，以与上述步骤 S1 至 S7 中相同的方式制备半导体器件 1（步骤 S11）并且制备

作为用于半导体器件 1 装配于其上的装配衬底的布线衬底 31 (步骤 S12)。可以在步骤 S11 中对半导体器件 1 的制备 (制造) 之前、之后或者与之同时进行步骤 S12 中对布线衬底 31 的制备 (制造)。布线衬底 31 的热膨胀系数 (热膨胀率) 在例如 $14 \times 10^{-6}/K$ 至 $16 \times 10^{-6}/K$ 这一范围中。

[0148] 如图 24 至图 27 中所示, 布线衬底 (装配衬底或者母板) 31 具有多个衬底端子 (耦合端子、电极、焊盘电极或者传导焊区) 32, 这些衬底端子用于个体耦合上表面 (顶表面或者主表面) 31a 上的半导体器件 1 的多个外部端子 (这里是焊球 6), 该上表面作为用于半导体器件 1 装配于其上的装配表面。注意在图 24 中以简化方式示出了布线衬底 31 的横截面结构, 但是当具体描绘时布线衬底 31 具有如图 27 中所示的横截面结构。

[0149] 优选地, 布线衬底 31 是其中一体化地层叠了多个绝缘体层 (电介质层或者绝缘基本材料层) 33 和多个布线层 (导体层或者导体图案层) 34 的多层布线衬底 (多层衬底)。在图 27 中层叠三个绝缘体层 33 以形成布线衬底 31, 但是层叠的绝缘体层 33 的数目不限于此并且可以不同地加以改变。

[0150] 在图 27 中也在布线衬底 31 的上表面 31a 上和绝缘体层 33 之间形成布线层 34。然而如果必要则也可以在布线衬底 31 的下表面 (背表面) 31b 上形成布线层 34。用于形成布线衬底 31 的绝缘体层 33 的材料例子包括陶瓷材料如氧化铝 (三氧化二铝或者 Al_2O_3)、树脂材料 (例如玻璃环氧树脂) 等。

[0151] 从布线衬底 31 的最上布线层 34, 由导体制成的多个衬底端子 32 和耦合到相应衬底端子 32 的引出接线 35 形成于布线衬底 31 的上表面 31a 上。衬底端子 32 用于耦合到作为半导体器件 1 的外部端子的焊球 (块电极) 6。当半导体器件 1 装配于布线衬底 31 的上表面 31a 上时, 衬底端子 32 设置于面向焊球 6 (与焊球 6 二维重叠) 的位置。因此, 多个衬底端子 32 形成于布线衬底 31 的上表面 31a 的其中计划将装配半导体器件 1 的区域上。多个衬底端子 32 的布置对应于半导体器件 1 的下表面上 (即布线衬底 3 的下表面 3b 上) 的焊球 6 的布置。也就是说, 布线衬底 31 的多个衬底端子 32 的布置 (与焊球 6 的布置相同) 对应于作为半导体器件 1 的外部端子的焊球 (块电极) 6 的布置。此外, 如果必要, 则其它端子 (除了衬底端子 32 之外的端子) 也可以形成于布线衬底 31 的上表面 31a 之中的除了该上表面的其中计划将装配半导体器件 1 的区域之外的区域上, 并且除了半导体器件 1 之外的电子部件等也可以装配于其上。

[0152] 衬底端子 32 和与之耦合的引出接线 35 与相同布线层 34 (布线衬底 31 的最上布线层 34) 一体地形成。也就是说, 如图 26 中所示, 衬底端子 32 是引出接线 35 的一部分并且具有比引出接线 35 的宽度更大的宽度。引出接线 35 可以作为用于将衬底端子 32 与布线衬底 31 的其它端子耦合的接线来工作。另外, 阻焊剂层 36 形成于布线衬底 31 的上表面 31a 上以便暴露各衬底端子 32 而覆盖其它区域, 并且引出接线 35 由阻焊剂层 36 覆盖。按照需要, 形成布线衬底 31 的布线层 34 经由形成于绝缘体层 33 中的孔 (通孔或者孔) 37 内的导体或者经由导体膜 38 电耦合。

[0153] 接着如图 28 中所示, 将焊料膏 (焊料或者乳剂焊料) 41 供应 (印刷、给予、涂敷或者设置) 到布线衬底 31 的多个衬底端子 32 上 (步骤 S13)。这时, 可以例如通过使用焊料印刷掩模 (未示出) 的印刷方法将焊料膏 41 供应到布线衬底 31 的多个衬底端子 32 上。

[0154] 接着在布线衬底 31 上装配 (设置) 半导体器件 1 (步骤 S14)。

[0155] 在步骤 S14 中在布线衬底 31 上装配半导体器件 1 的步骤中,如图 29 中所示,半导体器件 1 设置于布线衬底 31 的上表面 31a 上,从而半导体器件 1 的其中形成焊球 6 的主表面(即布线衬底 3 的下表面 3b)面向布线衬底 31 的其中形成衬底端子 32 的主表面(即布线衬底 31 的上表面 31a)。这时,在布线衬底 31 的上表面 31a 上对准和装配(设置)半导体器件 1,从而布线衬底 31 的多个衬底端子 32 经由在步骤 S13 中供应到衬底端子 32 上的焊料(焊料膏 41)与半导体器件 1 的多个焊球 6 相对。因而,半导体器件 1 的个体焊球 6 经由在布线衬底 31 的各衬底端子 32 上提供的焊料膏 41 与布线衬底 31 的相应衬底端子 32 相对。于是这时焊球 6 与焊料膏 41 和衬底端子 32 基本上二维重叠。布线衬底 31 的衬底端子 32 上的焊料膏 41 的粘合性质允许半导体器件 1 的焊球 6 暂时固定到布线衬底 31 的衬底端子 32。

[0156] 在半导体器件装配(设置)于布线衬底 31 上之后,进行焊料回流工艺(回流工艺或者热处理)作为热处理(步骤 S15)。图 30 和图 31 示出了在步骤 S15 中的焊料回流工艺之后的状态。

[0157] 例如,使如上所述的其上形成有半导体器件 1 的布线衬底 31(图 29 的结构)穿过未示出的回流炉等,从而在回流炉中加热的焊料(焊料膏 41 和焊球 6)熔化以将布线衬底 31 的衬底端子 32 与半导体器件 1 的焊球 6 键合在一起。通过焊料回流工艺,半导体器件 1 的焊球 6 与供应到焊球 6 将耦合到的衬底端子 32 上的焊料膏 41 一体化以在装配半导体器件 1 之后形成焊球 46。如图 30 和 31 中所示,半导体器件 1 的个体焊球 46 键合和电耦合到布线衬底 31 的相应衬底端子 32。也就是说,半导体器件 1 的多个外部端子(这里是焊球 6)个体耦合到布线衬底 31 的多个衬底端子 32。

[0158] 以这一方式,半导体器件 1 装配(焊接装配)于布线衬底 31 上,由此制造半导体器件或者其中半导体器件 1 装配(加载)于布线衬底 31 上的半导体器件或半导体模块(图 30 和 31 的结构)。因而半导体器件 1 固定到布线衬底 31,并且作为半导体器件 1 的外部端子的多个焊球 46(焊球 6)电耦合到布线衬底 31 的多个衬底端子 32。因而,半导体芯片 2 的多个电极 2a 经由多个键合接线 4、经由布线衬底 3 的多个键合引线 14、接线 15、通孔内的导体(未示出)和焊区 16 并且经由多个焊球 46 电耦合到布线衬底 31 的多个衬底端子 32。

[0159] 在将半导体器件 1 装配到布线衬底 31 上的步骤之后,在装配步骤之前或者在相同装配步骤中,其它电子部件等也可以装配(加载)于布线衬底 31 上。在本实施例中,如图 32 和图 33 中所示,例如电容器 CP1 和电阻器 RS1 作为电子部件(外部设备)装配(加载)于布线衬底 31 的上表面 31a 上和半导体器件 1 周围,由此配置(制造)半导体模块 MJ1。

[0160] 在步骤 S13 中将焊料膏 41 供应到布线衬底 31 的多个衬底端子 32 上之后,更优选地进行步骤 S14(装配半导体器件 1 的步骤)和步骤 S15(焊料回流步骤)以有助于将半导体器件 1 的焊球 6 键合到布线衬底 31 的衬底端子 32。然而,也可以省略步骤 S13(供应焊料膏 41 的步骤)。在省略步骤 S13(供应焊料膏 41 的步骤)的情况下,当在步骤 S14 中在装配衬底 31 上装配半导体器件 1 时,半导体器件 1 的个体焊球 6 与布线衬底 31 的个体衬底端子 32 彼此相对而其间无焊料膏 41 插入。然后,通过在步骤 S15 中进行焊料回流工艺并且加热和熔化焊球 6,布线衬底 31 的衬底端子 32 可以键合到半导体器件 1 的焊球 6。通过焊料回流工艺来熔化而又重新固化的焊球 6 在上述半导体器件 1 的装配之后作为焊球 46。

[0161] < 焊区和焊球的布置 >

[0162] 接着将给出对在本实施例的半导体器件 1 的下表面上、即在布线衬底 3 的下表面 3b 上布置多个焊球 6 (或者焊区 16) 的方式的具体描述。

[0163] 本实施例的半导体器件 1 如上述图 2 中所示具有布置于布线衬底 3 的下表面 3b 上的多个焊球 (和焊区 16)。

[0164] 由于焊球 6 设置于布线衬底 3 的下表面 3b 上的相应焊区 16 (除了测试端子 17 之外) 上, 所以布线衬底 3 的下表面 3b 处焊区 16 (除了测试端子 17 之外) 的布置与布线衬底 3 的下表面 3b 处焊球 6 的布置相同。因此在图 2 中, 焊区 16 设置于与焊球 6 的二维位置相同的二维位置。也就是说, 在图 2 中, 焊区 16a 设置于与焊球 6a 的二维位置相同的二维位置, 而焊区 16b 设置于与焊球 6b 的二维位置相同的二维位置。

[0165] 如从图 2 可见, 在本实施例的半导体器件 1 中, 多个焊球 6 (外部端子) 被划分成多个焊球组 (外部端子组或者焊块组) (这里是第一焊球组 51 和第二焊球组 52 这两个焊球组 (外部端子组或者焊块组) 并且布置于布线衬底 3 的下表面 3b 上。具体而言, 在半导体器件 1 的下表面 (布线衬底 3 的下表面 3b) 上提供的多个焊球 6 包括在布线衬底 3 的下表面 3b 的外在外围侧部按照在循环图案中延伸的多行 (这里是两行) 布置的第一焊球组 (第一外部端子组或者第一焊块组) 51 以及在第一焊球组 51 向内的位置按照在循环图案中延伸的多行 (这里是两行) 布置的第二焊球组 (第二外部端子组或者第二焊块组) 52。

[0166] 在多个焊球 6 之中, 属于第一焊球组 (第一外部端子组或者第一焊块组) 51 的焊球 6 通过向其给予标号 6a 而称为焊球 6a, 而属于第二焊球组 (第二外部端子组或者第二焊块组) 52 的焊球 6 通过向其给予标号 6b 而称为焊球 6b。

[0167] 这里, 第一焊球组 51 包括个体设置于包括第一焊区组 56 的多个焊区 16a 上的多个焊球 6a, 而第二焊球组 52 包括个体设置于包括第二焊区组 57 的多个焊区 16b 上的多个焊球 6b。也就是说, 在第一焊区组 56 中的相应焊区 16a 上个体设置第一焊球组 51 中的焊球 6a, 而在第二焊区组 57 中的相应焊区 16b 上个体设置第二焊球组 52 中的焊球 6b。在布线衬底 3 的下表面 3b, 第一焊区组 56 中的焊区 16a 布置的方式与第一焊球组 51 中的焊球 6a 布置的方式相同, 而第二焊区组 57 中的焊区 16b 布置的方式与第二焊球组 52 中的焊球 6b 布置的方式相同。另一方面, 在布线衬底 3 的下表面 3b, 第一焊区组 56 与第二焊区组 57 之间的位置关系与第一焊球组 51 与第二焊球组 52 之间的位置关系相同。

[0168] 如上所述, 布线衬底 3 的下表面 3b 上的多个焊区 16 包括: 第一焊区组 56, 其中按照多行布置并且沿着布线衬底 3 的下表面 3b 的外围边缘部分布置焊区 16 (即焊区 16a); 以及第二焊区组 57, 其中焊区 16 (即焊区 16b) 在布线衬底 3 的下表面 3b 中布置于第一焊区组 56 以内。因而, 布线衬底 3 的下表面 3b 上的多个焊球 6 (即外部端子) 包括: 第一焊球组 51, 其中按照多行布置并且沿着布线衬底 3 的下表面 3b 的外围边缘部分布置焊球 (即焊球 6a); 以及第二焊球组 52, 其中焊球 6 (即焊球 6b) 在布线衬底 3 的下表面 3b 上布置于第一焊球组 51 以内。也就是说, 如上所述, 沿着布线衬底 3 的下表面 3b 的外围边缘部分 (各边) 按照多行布置的第一焊区组 56 中的相应焊区 16a 上提供第一焊球组 51 中的焊球 6a。另一方面, 在布线衬底 3 的下表面 3b 上在第一焊区组 56 向内的位置布置的第二焊区组 57 中的相应焊区 16b 上提供第二焊球组 52 中的焊球 6b。

[0169] 此外, 如上所述, 以第一节距 (与随后描述的节距 P_1 对应的第一间隔) 布置第一

焊区组 56 中的焊区 16 (即焊区 16a), 而以比第一节距更高的第二节距 (与随后描述的节距 P_2 对应的第二间隔) 布置第二焊区组 57 中的焊区 16 (即焊区 16b)。因而, 以第一节距 (与随后描述的节距 P_1 对应的第一间隔) 布置第一焊球组 51 中的焊球 6 (即焊球 6a), 而以比第一节距更高的第二节距 (与随后描述的节距 P_2 对应的第二间隔) 布置第二焊球组 52 中的焊球 6 (即焊球 6b)。

[0170] 如上所述, 个体焊球 6 经由布线衬底 3 的导体层并且经由键合接线电耦合到半导体芯片 2 的相应电极 2a, 并且半导体芯片 2 的电极 2a 包括信号电极 2aSGN1、2aSGN2、2aSGN3 和 2aSGN4、电源电势电极 2aVDD 以及参考电势电极 2aGND。在本实施例中, 如上所述, 鉴于与外部设备 (外部 LSI) 的电耦合, 信号电极 2aSGN1、2aSGN2、2aSGN3 和 2aSGN4 优选地耦合到第一焊球组 51 中的焊球 6a。另一方面, 信号电极 2aSGN1、2aSGN2、2aSGN3 和 2aSGN4 之中的不能设置于第一焊球组 51 中的焊球 6a 上的信号电极、电源电势电极 2aVDD 和参考电势电极 2aGND 电耦合到第二焊球组 52 中的焊球 6b。注意如上所述, 在本实施例中, 测试端子 17 共同设置于布线衬底 3 的下表面 3b 的中心部分上。也就是说, 为了检查已经完成其组装 (制造) 的半导体器件 1 的特性而需要的测试端子 17 完全确定地设置于布线衬底 3 的下表面 3b 的中心部分上。因此, 耦合到信号电极 2aSGN1、2aSGN2、2aSGN3 和 2aSGN4 的焊球 6 可以设置于布线衬底 3 的下表面 3b 的外围边缘侧部上。

[0171] 图 34 至图 37 是半导体器件 1 的示例图, 其中图 34 仅示出布线衬底 3 的下表面 3b 上属于第一焊球组 (第一外部端子组或者第一焊块组) 51 的焊球 (即焊球 6a)。图 34 对应于如下平面图, 在该平面图中省略了对属于第二焊球组 (第二外部端子组或者第二焊块组) 52 的焊球 6 (即焊球 6b) 和测试端子 17 的描绘。图 35 仅示出布线衬底 3 的下表面 3b 上属于第二焊球组 (第二外部端子组或者第二焊块组) 52 的焊球 (即焊球 6b)。图 35 对应于如下平面图, 在该平面图中省略了对属于第一焊球组 (第一外部端子组或者第一焊块组) 51 的焊球 6 (即焊球 6a) 和测试端子 17 的描绘。图 36 仅示出布线衬底 3 的下表面 3b 上的测试端子 17 并且对应于其中省略对焊球 6 的描绘的平面图。通过比较图 2 与图 34 至图 36, 可以容易识别图 2 中所示各焊球 6 对应于第一焊球组 51 和第二焊球组 52 中的哪一焊球组。图 37 是布线衬底 3 的下表面 3b 的部分放大图。图 2 的虚线包围区域 27a 的放大图基本上对应于图 37, 其中仅示出焊球 6 (其布置)。注意如上所述, 布线衬底 3 的下表面 3b 上焊区 16 (除了测试端子 17 之外) 的布置与布线衬底 3 的下表面 3b 上焊球 6 的布置相同。因此在图 34 中, 焊区 16a 设置于与焊球 6a 的二维位置相同的二维位置, 而在图 35 中, 焊区 16b 设置于与焊球 6b 的二维位置相同的二维位置。同样在图 37 中, 焊区 16a 设置于与焊球 6a 的二维位置相同的二维位置, 而焊区 16b 设置于与焊球 6b 的二维位置相同的二维位置, 尽管没有向其给予标号 16a 和 16b。

[0172] 如从图 2 和图 34 至图 36 可见, 沿着布线衬底 3 的下表面 3b 的外在外围按照多行 (这里是两行) 有规律地布置并且按照与矩形布线衬底 3 的各边 3c 大体上平行的循环图案布置属于第一焊球组 51 的焊球 6a。另一方面, 在比第一焊球组 51 更接近中心部分 (布线衬底 3 的下表面 3b 的中心部分) 的位置按照多行 (这里是两行) 有规律地布置并且按照与矩形布线衬底 3 的各边 3c 大体上平行的循环图案布置属于第二焊球组 52 的焊球 6b。

[0173] 在第一焊球组 51 (第一焊区组 56) 与第二焊球组 52 (第二焊区组 57) 之间提供预定间隔 G_1 (图 2 中所示)。第一焊球组 51 与第二焊球组 52 之间的间隔 (距离) G_1 大于第

一焊球组 51 中的行之间的间隔（行与行的距离或者行节距） G_2 （图 34 中所示）并且大于第二焊球组 52 中的行之间的间隔（行到行的距离或者行节距） G_3 （图 35 中所示）（即 $G_1 > G_2$ 并且 $G_1 > G_3$ ）。第一焊区组 56 与第二焊区组 57 之间的间隔（距离）与在第一焊球组 51 与第二焊球组 52 之间的间隔（距离） G_1 相同。第一焊区组 56 中的行之间的间隔（行到行的距离或者行节距）与第一焊球组 51 中的行之间的间隔（行到行的距离或者行节距） G_2 相同。第二焊区组 57 中的行之间的间隔（行到行的距离或者行节距）与第二焊球组 52 中的行之间的间隔（行到行的距离或者行节距） G_3 相同。因此，也可以认为第一焊区组 56 与第二焊区组 57 之间的间隔（距离） G_1 大于第一焊区组 56 中的行之间的间隔（行到行的距离或者行节距） G_2 并且大于第二焊区组 57 中的行之间的间隔（行到行的距离或者行节距） G_3 。

[0174] 通过按照这样的间隔来布置第一焊球组 51（第一焊区组 56）和第二焊球组 52（第二焊区组 57），当半导体器件 1 装配于装配衬底 31 上时，第一焊球组 51 与第二焊球组 52 之间的区域可以如图 38 中所示用作其中放置引出接线 35 的区域。图 38 是图 33 的半导体模块 MJ1 的主要部分横截面图（部分放大横截面图）。图 38 中的标号 40 表示在装配衬底 31 的各外部设备衬底端子 40（用于例如耦合到上述电阻器 RS1 或者电容器 CP1）。也就是说，也有可能不采用如图 39 中所示多个引出接线 335 放置于装配衬底 131 的个体衬底端子 132 之间这一配置。图 39 是用于 BGA 封装（对应于随后在比较例子中描述的半导体器件 101）装配于其上的装配衬底 131 的主要部分平面图并且示出了用于在用于耦合到 BGA 封装的衬底端子 132 与在装配衬底 131 用于耦合到外部设备的衬底端子 140 之间提供耦合的引出接线 135 的布局。

[0175] 在本实施例中，将相邻焊球（焊块）6 之间的距离设置成在第二焊球组 52 中（或者在第二焊区组 57）中比在第一焊球组 51 中（或者在第一焊区组 56）中更大。也就是说，将第二焊球组 52（或者第二焊区组 57）中的相邻焊球（焊块）6b 之间的距离（最近邻距离或者最近距离） L_2 设置成大于第一焊球组 51 中的相邻焊球（焊块）6a 之间的距离（最近邻距离或者最近距离） L_1 。

[0176] 这里，相邻焊球 6 是指某一焊球 6 与位置最接近该焊球 6 的另一焊球 6 之间的关系。因而，第一焊球组 51 中（或者第一焊区组 56）中的相邻焊球 6a 之间的距离 L_1 对应于从第一焊球组 51 中（或者第一焊区组 56）中的各焊球 6a 到位置最接近该焊球 6a 的另一焊球 6a 的距离。类似地，第二焊球组 52 中（或者第二焊区组 57）中的相邻焊球 6b 之间的距离 L_2 也对应于从第二焊球组 52 中（或者第二焊区组 57）中的各焊球 6b 到位置最接近该焊球 6b 的另一焊球 6b 的距离。

[0177] 当提及设置于布线衬底 3 的下表面 3b 上的焊球 6 之间的距离时，假设其间距离是指在与布线衬底 3 的下表面 3b 平行的平面中查看时从各焊球 6 的中心到另一焊球 6 的中心之间的距离。由于焊球 6 形成于布线衬底 3 的焊区 16 上，所以设置于布线衬底 3 的下表面 3b 上的焊球 6 之间的距离对应于耦合到焊球 6 的焊区 16 的相应中心之间的距离。

[0178] < 本实施例实现的效果 >

[0179] 如上所述，在将半导体器件 1 装配到布线衬底 3 上的期间内的焊料回流步骤中，位置比第一焊球组 51 中的焊球 6a 更接近中心部分（布线衬底 3 的下表面 3b 的中心部分）的在第二焊球组 52 中的焊球 6b 更可能由于半导体器件 1 的弯曲而在压力之下萎陷。具体

而言,弯曲(实现半导体衬底3的下表面3b的中心部分朝着装配衬底(对应于上述布线衬底31)突出的弯曲)可能在半导体芯片2的热膨胀系数小于布线衬底3的热膨胀系数时出现,并且进而半导体芯片2的尺寸(外在尺度)与布线衬底3的尺寸(外在尺度)基本上相同。

[0180] 然而在本实施例中,将相邻焊球6b之间的距离 L_2 设置成大于相邻焊球6a之间的距离 L_1 ($L_2 > L_1$)。因此,即使当焊球6之中的电耦合到信号电极2aSGN1、2aSGN2、2aSGN3和2aSGN4以作为信号供应路径的一些焊球不能放置于第一焊球组51中而放置于第二焊球组52中时,仍然将第二焊球组52中的相邻焊球6b之间的距离 L_2 设置成大于第一焊球组51中的相邻焊球6a之间的距离 L_1 ($L_2 > L_1$)。

[0181] 因而即使当第二焊球组52中的焊球6b在将半导体器件1装配于布线衬底31上期间的焊料回流步骤中在压力之下菱陷时,由于菱陷的焊球6b与最接近该焊球的另一焊球6b之间的距离(即距离 L_2)大,所以仍然有可能防止焊球6b相互接触。因此,即使焊球(或者焊区)被划分成多个焊球组(或者焊区组)以便在装配衬底(布线衬底31)之上易于为引出接线35定路线时,仍然有可能在半导体器件1装配于布线衬底31上时防止个体焊球6(46)之间短路并且提高装配半导体器件1的产量。也有可能提高半导体器件1的可靠性(装配可靠性)。

[0182] 此外,在将半导体器件1装配到布线衬底31上的期间内的焊料回流步骤中,即使在半导体器件1弯曲时在压力之下,比第二焊球组52中的焊球6b更接近外在外围部分(布线衬底3的下表面3b的外在外围部分)的第一焊球组51中的焊球6a菱陷的可能性仍然较低。因此,在第一焊球组51中有可能通过减少相邻焊球6a之间的距离 L_1 (减少至小于距离 L_2 的值)来增加第一焊球组51中的焊球6a的布置密度。因而可以实施端子数目更大而尺寸更小(更小面积)的半导体器件1。

[0183] 在本实施例中,为了在装配半导体器件1期间防止焊球6之间的短路故障,已经将第二焊球组52中的相邻焊球6b之间的距离 L_2 设置成大于第一焊球组51中的相邻焊球6a之间的距离 L_1 。除此之外,为了在布线衬底3的下表面3b上高效地布置焊球6,本发明也已经如下改进在第一焊球组51中和在第二焊球组52中布置焊球6的方式。

[0184] 如图37中所示,在第一焊球组(第一外部端子组)51和第二焊球组(第二外部端子组)52中的各组中,按照多行(这里是两行)(按照相等节距或者按照相等间隔)有规律地布置焊球6。这允许增加焊球6的布置效率。

[0185] 因而,第一焊球组51中的相邻焊球6a之间的距离 L_1 对于第一焊球组51中的多个焊球6a中的各焊球具有基本上相同的值。也就是说,无论选择第一焊球组51中的哪一个焊球6a,从所选焊球6a到最接近该焊球的另一焊球6a的距离都变得相等。这允许增加焊球6a的布置效率(布局密度)。

[0186] 同样,第二焊球组52中的相邻焊球6b之间的距离 L_2 对于第二焊球组52中的多个焊球6b之中的各焊球具有基本上相同的值。也就是说,无论选择第二焊球组52中的哪一个焊球6b,从所选焊球6b到最接近该焊球的另一焊球6b的距离都变得相等。这在最大化相邻焊球6b之间的距离 L_2 的同时允许增加焊球6b的布置效率(布局密度)。

[0187] 另外,在布线衬底3的下表面3b上,沿着布线衬底3的下表面3b的各边3c按照在循环图案中延伸的多行(这里是两行61a和62b)(以相等节距或者按照相等间隔)有规律

地布置第一焊球组 51 中的焊球 6a, 并且相互对准地布置相邻行中的焊球 (焊球 61a)。具体而言, 相互对准地布置图 37 中所示行 61a 中的焊球 6a 和行 61b 中的焊球 6a。

[0188] 也就是说, 在第一焊球组 51 中, 属于相邻行的焊球 6a 在与行的延伸方向正交的方向上查看时相互重叠 (对准)。在第一焊球组 51 中, 多行 61a 和 61b 在与布线衬底 3 的下表面 3b 的边 3c 平行的循环图案中延伸, 从而行的延伸方向与边 3c 平行。具体而言, 图 37 中所示属于行 61a 的焊球 6a 与属于行 61b 的焊球 6a 在与行的延伸方向 (在图 37 中是方向 65) 正交的方向 (在图 37 中是方向 66) 上查看时相互重叠 (对准)。

[0189] 由于第一焊球组 51 中的焊球 6a 的布置与第一焊区组 56 中的焊区的布置相同, 所以也可以认为在第一焊区组 56 中按照多行 (这里是两行 61a 和 61b) 布置焊区 16a 并且相互对准地布置相邻行中的焊区 (焊区 16a)。也就是说, 在第一焊区组 56 中, 属于相邻行的焊区 16a 在与行的延伸方向正交的方向上查看时相互重叠 (对准)。

[0190] 在第一焊球组 51 中, 相互对准地布置相邻行中的焊球, 从而焊球 6a 的节距 P_1 在属于第一焊球组 51 的各行中相同。具体而言, 行 61a 中的焊球 6a 的节距与行 61b 中的焊球 6a 的节距 P_1 相同。也有可能认为在第一焊球组 51 中按照阵列配置来布置焊球 6a。

[0191] 在第一焊球组 51 中, 为了增加焊球 6a 的布置效率, 行之间的间隔 (行到行的距离) G_2 优选地与各行中的焊球 6a 的节距 (布置节距或者间隔) P_1 基本上相同 (即 $P_1 = G_2$)。在图 34 和图 37 中示出了第一焊球组 51 中的行之间的间隔 (行到行的距离) G_2 和各行中的焊球 6a 的节距 P_1 。如从图 34 和图 37 可见, 假设按照从焊球 6a (或者耦合到焊球 6a 的焊区 16a) 的中心到焊球 6a (或者耦合到焊球 6a 的焊区 16a) 的中心的距离来示出各间隔 G_2 和 P_1 。

[0192] 在其中相邻行 61a 和 61b 中的焊球 (焊球 6) 被相互对准地布置的第一焊球组 51 中, 相邻焊球 6a 之间的距离 L_1 与各行中的焊球 6a 的节距 P_1 或者与行之间的间隔 (行到行的距离) G_2 一致 (节距 P_1 和间隔 G_2 中的较小者或者当节距 P_1 与间隔 G_2 相等时节距 P_1 和间隔 G_2 中之一) ($L_1 = \min(P_1, G_2)$)。这里, A 和 B 中的较小者表示为 $\min(A, B)$, 这在下文中也成立。之所以 $L_1 = \min(P_1, G_2)$ 成立是因为在第一焊球组 51 中, 位置最接近某一焊球 6a (假设为图 37 的焊球 6a1 并且这里如此描述) 的另一焊球 6a 是在与焊球 6a1 的行相同的行中并且在行的延伸方向上相邻的焊球 6a2 和 6a3 之一或者在近邻行中并且在与行的延伸方向正交的方向 (该方向是图 37 的方向 66) 上相邻的焊球 6a4。在第一焊球组 51 中, 当节距 P_1 和间隔 G_2 相同时满足 $L_1 = P_1 = G_2$, 如果考虑焊球 6a 的布置效率则这是最优的。

[0193] 对照而言, 在布线衬底 3 的下表面 3b 上, 在焊球组 51 向内的位置沿着布线衬底 3 的下表面 3b 的各边 3c 按照在循环图案中延伸的多行 (这里是两行 62a 和 62b) (以相等节距或者按照相等间隔) 有规律地布置第二焊球组 52 中的焊球 6b。然而, 相互失去对准或者未对准地布置相邻行中的焊球 (焊球 6b)。

[0194] 也就是说, 在第二焊球组 52 中, 属于相邻行的焊球 6 在与行的延伸方向正交的方向上查看时相互未重叠 (未对准或者失去对准)。在第二焊球组 52 中, 多行 62a 和 62b 在与布线衬底 3 的下表面 3b 的边 3c 平行的循环图案中延伸, 从而行的延伸方向与边 3c 平行。具体而言, 图 37 中所示属于行 62a 的焊球 6b 与属于行 62b 的焊球 6b 在与行的延伸方向 (在图 37 中是方向 65) 正交的方向 (在图 37 中是方向 66) 上相互未重叠 (未对准或者失去对准)。

[0195] 换言之,在第二焊球组 52 中,当在与行的延伸方向(在图 37 中是方向 65)正交的方向(在图 37 中是方向 66)上查看时,在属于各行(这里是行 62a 和 62b 中的一行)的焊球 6b 之间,定位属于与上述行相邻的行(行 62a 和 62b 中的另一行)的焊球 6b。具体而言,在行 62a 中的焊球 6b 之间,定位与行 62a 相邻的行 62b 中的焊球 6b,而在行 62b 中的焊球 6b 之间,定位与行 62b 相邻的行 62a 中的焊球 6b。因而,也有可能认为在第二焊球组 52 中在所谓的交错图案中布置焊球 6b。

[0196] 由于第二焊球组 52 中的焊球 6b 的布置与第二焊区组 57 中的焊区 16b 的布置相同,所以也可以认为在第二焊区组 57 中,按照多行(两行 62a 和 62b)布置焊区 16b,并且相互失去对准地布置相邻行中的焊区(焊区 16b)。也就是说,在第二焊区组 57 中,属于相邻行的焊区 16b 在与行的延伸方向正交的方向上查看时相互未重叠(未对准或者失去对准)。换言之,在第二焊区组 57 中,当在与行的延伸方向正交的方向上查看时,在属于各行的焊区 16b 之间定位属于与该行相邻的行的焊区 16b。

[0197] 如果考虑焊球 6b 的布置效率,优选的是焊球 6b 的节距(布置节距或者间隔) P_2 在属于第二焊球组 52 的各行中相同(即行 62a 中的焊球 6b 的节距 P_2 与行 62b 中的焊球 6b 的节距 P_2 相同)。

[0198] 在本实施例中,将第二焊球组 52 中的各行(这些行是行 62a 和 62b)中的焊球 6b 的节距 P_2 设置成高于第一焊球组 51 中的各行(这些行是行 61a 和 61b)中的焊球 6a 的节距 P_1 (即 $P_2 > P_1$)。这样做的原因在于当与在本实施例中不同地将焊球 6b 的节距 P_2 设置成小于焊球 6a 的节距 P_1 时,相邻焊球 6b 之间的距离 L_2 不合需要地小于相邻焊球 6a 之间的距离 L_1 。

[0199] 在图 35 和图 37 中示出了第二焊球组 52 中的各行中的焊球 6b 的节距 P_2 。也从图 35 和图 37 可见,假设按照各自属于相同行(这里是行 62a 或者行 62b)的焊球 6b(或者耦合到焊球 6b 的焊区 16b)相应中心之间的距离来示出节距 P_2 。

[0200] 在其中相邻行(这些行是行 62a 和行 62b)中的焊球被相互失去对准地布置的第二焊球组 52 中,位置最接近某一焊球 6b(假设为图 37 的焊球 6b1 并且这里如此描述)的另一焊球 6b 是属于与焊球 6b1 的行相邻的行 62b 并且在与行的延伸方向(在图 7 中是方向 65)倾斜的方向上相邻的焊球 6b2 和 6b3 之一。因而,第二焊球组 52 中的相邻焊球 6b 之间的距离 L_2 变成焊球 6b1 与 6b2 之间距离和焊球 6b1 与 6b3 之间距离中的较小者(或者当焊球 6b1 与 6b2 之间距离和焊球 6b1 与 6b3 之间距离相等时是这些距离之一)。

[0201] 因此,在第二焊球组 52 中,相邻焊球 6b 之间的距离 L_2 大于第二焊球组 52 中的行之间的间隔(行到行的距离) G_3 ($L_2 > G_3$)。这是因为在第二焊球组 52 中相互失去对准地布置相邻行中的焊球,从而焊球 6b 在其中相邻的方向(焊球 6b 在其中最接近地邻近的方向)既不是行的延伸方向(在图 37 中是方向 65)也不是与行的延伸方向正交的方向(在图 37 中是方向 66)而是这两个方向之间的对角方向。

[0202] 在第二焊球组 52 中,将相邻行中的焊球优选地布置成按照 $1/2$ 节距(即 $P_2/2$)来未对准。因而,在行 62a 中的焊球 6b 之间,定位近邻行 62b 中的焊球 6b,从而例如焊球 6b1 与 6b2 之间的距离变成等于焊球 6b1 与 6b3 之间的距离。因此,有可能最大化第二焊球组 52 中的相邻焊球 6b 之间的距离 L_2 而不改变焊球 6b 的数目。

[0203] 在本实施例中,相互对准地布置第一焊球组 51 中的相邻行中的焊球,而相互未对

准地布置第二焊球组 52 中的相邻行中的焊球。这允许增加第一焊球组 51 中的第一焊球 6a 的布局密度并且也允许增加第二焊球组 52 中的相邻焊球 6b 之间的距离 L_2 。

[0204] 即使在不但在第一焊球组 51 中而且在第二焊球组 52 中没有未对准而是相互对准地布置相邻行中的焊球这一情况下,仍然可以将第二焊球组 52 中的相邻焊球 6b 之间的距离 L_2 设置成大于第一焊球组 51 中的相邻焊球 6a 之间的距离 L_1 。可以通过将第二焊球组 52 中的各行中的相邻焊球 6b 的节距 P_2 设置成高于第一焊球组 51 中的各行中的焊球 6a 的节距 P_1 ($P_2 > P_1$) 并且将第二焊球组 52 中的行之间的间隔 G_3 设置成大于第一焊球组 51 中的行之间的间隔 G_2 ($G_3 > G_2$) 来实现这一点。

[0205] 然而在第二焊球组 52 中,更优选的是没有相互对准而是未对准地布置相邻行中的焊球。这样做的原因如下。

[0206] 也就是说,随着第二焊球组 52 中的行之间的间隔 G_3 增加,第二焊球组 52 中的焊球 6b 的位置变得更接近布线衬底 3 的下表面 3b 的中心部分。如上所述,随着焊球 6b 的位置更接近布线衬底 3 的下表面 3b 的中心部分,焊球 6b 更可能在将半导体器件 1 装配于布线衬底 31 期间的焊料回流步骤中在压力之下由于半导体器件 1 的弯曲而菱陷。因而,当第二焊球组 52 中的行之间的间隔 G_3 过度地增加时,焊球 6b 的位置变得更接近布线衬底 3 的下表面 3b 的中心部分,这可以相当地加剧焊球 6b 的菱陷。就增加焊球 6 在布线衬底 3 的下表面 3b 上的布置效率以实施端子数目更大而尺寸更小(面积更小)的半导体器件 1 而言,优选不增加第二焊球组 52 中的行之间的间隔 G_3 。

[0207] 因此,如在本实施例中那样,有可能通过相互不对准而是未对准地布置相邻行中的焊球来增加第二焊球组 52 中的相邻焊球 6 之间的距离 L_2 而不增加行之间的间隔 G_3 。因而通过增加相邻焊球 6b 之间的距离 L_2 ,有可能不仅在半导体器件 1 装配于布线衬底 31 上时防止焊球 6(46)之间的短路故障而且将焊球 6b 设置于距离与布线衬底 3 的下表面 3b 的中心部分最远的位置。因此有可能阻止在装配半导体器件 1 期间焊球 6b 的菱陷现象。这允许提高装配半导体器件 1 的产量。此外,有可能提高半导体器件 1 的可靠性(装配可靠性)。另外,由于有可能增加焊球 6 在布线衬底 3 的下表面 3b 上的布置效率,所以可以实施端子数目更大而尺寸更小(面积更小)的半导体器件 1。

[0208] 如果考虑在增加间隔 G_3 时遇到的前述问题,则第二焊球组 52 中的行之间的间隔 G_3 优选地小于第二焊球组 52 中的各行中的焊球 6b 的节距 P_2 (即 $G_3 < P_2$) 或者更优选地基本上等于或者不多于第一焊球组 51 中的行之间的间隔 G_2 (即 $G_3 \leq G_2$)。

[0209] 在图 35 和图 37 中示出了第二焊球组 52 中的行之间的间隔(行到行的距离) G_3 。从图 35 和图 37 也可见,假设按照从行的中心到近邻行的中心的距离来示出间隔 G_3 。可以根据连接属于行的焊球 6 的相应中心或者连接与之耦合的焊区 16 的相应中心的直线获得行的中心。第二焊球组 52 中的行之间的间隔(行到行的距离) G_3 可以视为第二焊球组 52 中的行的节距。类似地,第一焊球组 51 中的行之间的间隔(行到行的距离) G_2 也可以视为第一焊球组中的行的节距。

[0210] 如图 40 和图 41 中所示,在比较例子的半导体器件 101 中,可以按照数目更大的行布置位于布线衬底 103 的下表面的外围边缘部分处的焊球 106,从而也按照数目更大的行布置装配衬底 131 上的衬底端子 132。因而如上述图 39 中所示,更难以在装配衬底 131 之上为引出接线 135 定路线。图 40 是比较例子的半导体器件 101 的底视图,而图 41 是用于

比较例子的半导体器件 101 装配于其上的装配衬底 131 的顶视图,这些图分别对应于本实施例的上述各图 2 和图 25。注意在图 41 中,比较例子的半导体器件 101 在半导体器件 101 装配于装配衬底 131 上时二维重叠的区域 128 由虚线表示。

[0211] 对照而言,在本实施例中,如上所述,多个焊球 6 被划分成多个焊球组,这些焊球组是第一焊球组 51 和第二焊球组 52 这两个焊球组,并且布置于布线衬底 3 的下表面 3b 上。此外,将多个焊球组(这里是第一焊球组 51 和第二焊球组 52)之间的间隔设置成大于各焊球组(这里是第一焊球组 51 和第二焊球组)中的行之间的间隔(该间隔是第一焊球组 51 中的行之间的间隔 G_2 或者第二焊球组 52 中的行之间的间隔 G_3)。

[0212] 在用于半导体器件 1 装配于其上的布线衬底(装配衬底或者母板)31 的上表面 31a 上提供布置与半导体器件 1 中的焊球 6 的布置相同的衬底端子 32。因此于是如图 25 和图 26 中所示,在包括与第一焊球组(第一外部端子组或者第一焊块组)51 中的焊球 6a 耦合的衬底端子 32a 的衬底端子组(第一衬底端子组)51e 中和在包括与第二焊球组(第二外部端子组或者第二焊块组)52 中的焊球 6b 耦合的衬底端子 32b 的衬底端子组(第二衬底端子组)52e 中包括布线衬底 31 的衬底端子 32。因而在布线衬底 31 的上表面 31a 之中,在衬底端子组 51e(衬底端子 32a 的组)与衬底端子组 52e(衬底端子 32b 的组)之间的区域可以用于为耦合到衬底端子 32 等的引出接线 35 定路线。因此,通过应用在本实施例的半导体器件 1 中布置焊球 6 的方式,与用于在半导体器件 1 装配于其上的布线衬底 31 的衬底端子 32 耦合的引出接线 35 比在上述图 40 和图 41 的比较例子的情况下更容易形成于布线衬底 31 上。这允许减少形成布线衬底 31 的多层布线衬底的层数目并且因此允许减少布线衬底 31 的制造成本。

[0213] 在图 2、图 4 和图 37 中示出了第一焊球组 51 与第二焊球组 52 之间的间隔 G_1 。从图 2、图 4 和图 37 也可见,假设通过第一焊球组 51 中的最内一行 61b 与第二焊球组 52 中的最外一行 62a 之间的距离来表示间隔 G_1 。也就是说,从第一焊球组 51 中的最内一行 61b 的中心到第二焊球组 52 中的最外一行 62a 的中心的距离对应于第一焊球组 51 与第二焊球组 52 之间的间隔 G_1 。

[0214] 此外,在本实施例中,通过控制相邻焊球 6 之间的距离,防止了当焊球 6 在装配半导体器件期间在压力之下萎陷时焊球相互接触。因而,通过调整在布线衬底 21 上初步提供的焊区 16 的布置和前述掩模 24 的孔 24a 的布置,有可能调整焊球 6 在半导体器件 1 的下表面(布线衬底 3 的下表面 3b)上的布置并且由此控制相邻焊球 6 之间的距离。因此在本实施例中,优选使在半导体器件 1 的下表面(布线衬底 3 的下表面 3b)上提供的多个焊球 6 的尺寸(尺度或者直径)相等。通过使焊球 6 的尺寸相等,有可能例如使用如上文参照上述图 16 至图 21 描述的方法在布线衬底 21 上容易地形成焊球 6。因而有可能简化制造半导体器件的步骤并且也减少半导体器件的制造成本。这对于下文示出的实施例 2 至实施例 6 和实施例 8 也成立。

[0215] 如上所述,本实施例可以解决焊球 6 由于半导体器件 1 的弯曲而萎陷所致的问题。因此,本实施例在应用于易于弯曲的半导体器件 1 的情况下时实现很大效果。当布线衬底 3 的热膨胀系数大于半导体芯片 2 的热膨胀系数时,半导体器件 1 的弯曲可能出现,从而通过应用本实施例获得的效果极大。这对于下文示出的实施例 2 至实施例 8 也成立。

[0216] 在本实施例中,焊球 6 耦合到布线衬底 3 的下表面 3b(布线衬底 21 的下表面 21b)

上的焊区 16。因而,在布线衬底 3 的下表面 3b(布线衬底 21 的下表面 21b)上布置焊区 16 的方式与如上所述布置焊球 6 的方式相同。因此,上文在本实施例中给出的对焊球 6 的布置的描述也适用于对焊区 16 的布置的描述。适宜分别用“焊区 16”、“焊区 16a”、“焊区 16b”、“第一焊区组 56”和“第二焊区组 57”替换“焊球 6”、“焊球 6a”、“焊球 6b”、“第一焊球组 51”和“第二焊球组 52”。这对于下文示出的实施例 2 至实施例 8 也成立。例如在随后描述的各实施例 2 至实施例 8 中,在布线衬底 3 的下表面 3b(布线衬底 21 的下表面 21b)上布置焊区 16 的方式与随后在实施例 2 至实施例 8 描述的布置焊球 6 的方式相同。另外,由于前述掩模 24 中的孔 24a 的布置与焊区 16 在布线衬底 21 的下表面 21b 上的布置相同,所以在前述掩模 24 中布置孔 24a 的方式与布置焊区 6 的方式相同。

[0217] 在本实施例中,在步骤 S5 中使用形成有多个孔 24a 的掩模,并且经由掩模 24 的孔 24a 通过真空抽吸来吸引焊球 6 并且将这些焊球耦合到布线衬底 21 的焊区 16。下文将给出对这一方法(球供应方法)的可用性的描述。

[0218] 近年来,为了回应对半导体器件小型化的需求,不仅布线衬底 21 的外在尺度而且形成于布线衬底 21 的下表面 21b 上的焊区 16 的直径趋向于减少。作为一种用于在焊区 16 上形成焊球 6 的方法,有除了本实施例中所述方法(即球供应方法)之外的印刷方法。印刷方法通过经由类似地形成孔的掩模将焊接材料供应到焊区 16 上并且向供应到焊区 16 上的焊接材料施加热量来形成焊球 6。然而随着半导体器件的小型化,焊区 16 的直径进一步减少,从而掩模中形成的孔的直径也进一步减少。本发明的发明人所进行的研究已经证明:由于孔的直径减少而难以将通过印刷方法供应到掩模的孔中的焊接材料转移到焊区。因此,如果半导体器件的小型化进一步继续,则优选采用所谓的球供应方法,在该方法中经由掩模 24 的孔 24a 通过真空抽吸来吸引和保持初步形成球状的焊球 6 并且将这些焊球供应和耦合到相应焊区 16。

[0219] 当 BGA 装配于装配衬底上时,位置与形成 BGA 的布线衬底的下表面的中心部分更接近的焊球可能在压力之下萎陷以相互接触。为了防止这一点,可以考虑使用多个类型的不同尺寸的焊球、将更大的焊球设置于形成 BGA 封装的布线衬底的下表面的外部分上而将更小的焊球设置于布线衬底的下表面的其中焊球易于萎陷的内部分上。然而,当在一段时间内实现球供应方法时,通过真空抽吸来吸引和保持初步形成的焊球、然后将这些焊球供应到焊区上。因而,即使当希望使用不同尺寸的多个焊球时,仍然难以有选择地将所需尺度的焊球供应到所需位置。也就是说,在使用球供应方法的情况下,难以将更大焊球设置于形成 BGA 封装的布线衬底的下表面的外部分上的焊区上而将更小焊球设置于布线衬底的下表面的内部分上的焊区上。

[0220] 对照而言,在本实施例中,如上所述,将位于布线衬底 3 的下表面 3b 的内部分处的焊区(这些焊区是用于与第二焊球组 52 中的焊球 6b 耦合的焊区 16)之间的距离设置成大于位于布线衬底 3 的下表面 3b 的外部分处的焊区(这些焊区是用于与第一焊球组 51 中的焊球 6a 耦合的焊区 16)之间的距离。因此,即使当使用相同尺寸的焊球 6 时,仍然可以阻止个体焊球 6 之间的接触。因而有可能应用有利于小型化半导体器件的球供应方法。

[0221] < 变型 >

[0222] 在本实施例中已经描述在图 2 的布线衬底 3 的下表面 3b 上形成的第二焊区组 57 中,按照比第一焊区组 56 中的第一节距更高的第二节距布置焊区 16。然而,第二焊区组 57

中的焊区 16 的布置不限于此。

[0223] 例如,如图 42 中所示,如果焊区 16 是未与半导体芯片 2 的电极焊盘(电极 2a)电耦合的焊区(虚焊区 DL),则这些焊区(虚焊区 DL)也可以设置于未设置第二焊区组 57 中的焊区 16b 的部分上。图 42 是示出了半导体器件 1 的变型的底视图,该底视图对应于上述图 2。在图 42 中,为了附图的图示清楚,虚焊区 DL 由实心圆表示。图 42 中所示虚焊区 DL 是未与半导体芯片 2 的电极 2a 电耦合的焊区 16。除了虚焊区 DL 之外的焊区 16(16a 和 16b)电耦合到半导体芯片 2 的电极 2a。

[0224] 因而即使当按照与位于半导体衬底 3 的下表面 3b 的外围边缘侧部的在第一焊区组 56 中的焊区 16a 的节距(第一节距)相同的节距布置设置于其中心侧部上的在第二焊区组 57 中的焊区(焊区 16b 与虚焊区 DL 的组合)时,仍然可以防止短路故障问题。

[0225] 优选的是焊球 6 未设置于虚焊区 DL 上。这样做的原因如下。即使当设置于任何虚焊区 DL 上的焊球 6 和与虚焊区 DL 相邻的焊区 16b 上设置的焊球 6 接触时,仍然未出现电故障。然而风险在于可能经由设置于虚焊区 DL 上的焊球 6 在设置于虚焊区 DL 的两侧上的焊球 6 之间出现短路以作为互不相同的信号(或者电势)的供应路径。

[0226] (实施例 2)

[0227] 将参照附图描述本发明实施例 2 的半导体器件。

[0228] 图 43 是根据实施例 2 的半导体器件 1 的横截面图(侧视横截面图),该横截面图对应于上述图 4。

[0229] 在上述图 1 至图 4 的半导体器件 1 中,多个测试端子 17 布置于布线衬底 3 的下表面 3b 的中心附近。然而,本实施例和下文示出实施例 3 至实施例 8 不限于此。

[0230] 例如在随着半导体器件变得功能更强而作为信号供应路径的焊球 6 的数目进一步增加,并且第一焊球 51 和第二焊球组 52 中的焊球 6a 和 6b 专门地用作作为信号供应路径的焊球 6 这一情况下,作为电源电势或者参考电势焊球 6 的焊球 6f(或者用于耦合到焊球 6f 的焊区 16f)也可以设置于布线衬底 3 的下表面 3b 的近中心部分上。这里,上述作为信号供应路径的焊球 6 是经由布线衬底 3 的导体层并且经由键合接线 4 与半导体芯片 2 的信号电极 2aSGN1、2aSGN2、2aSGN3 和 2aSGN4 电耦合的焊球 6。布线衬底 3 的下表面 3b 的近中心部分对应于在上述图 1 至图 4 的半导体器件 1 中设置测试端子 17 的位置。设置于布线衬底 3 的下表面 3b 的近中心部分上的前述焊球 6f 经由导体层(如例如图 43 的导体层 19 和通路接线 18a)并且经由作为传导构件的键合接线 4 电耦合到电源电势电极 2aVDD 和参考电势电极 2aGND。

[0231] 在布线衬底 3 的下表面 3b 的近中心部分,装配衬底与布线衬底 3 的下表面 3b 之间的距离在半导体器件装配于装配衬底(对应于上述布线衬底 31)上并且进行回流工艺时变成最小。因此,当焊球 6 设置于布线衬底 3 的下表面 3b 的近中心部分上时,短路可能出现在近中心部分上的焊球 6 之间。然而,即使当短路出现在电源电势焊球 6f 之间或者参考电势焊球 6f 之间时,它仍然未特别地引起与电路操作关联的问题。

[0232] 出于这一原因,如在图 43 的半导体器件 1 中那样,作为信号供应路径的焊球 6(这些焊球是电耦合到信号电极 2aSGN1、2aSGN2、2aSGN3 和 2aSGN4 的焊球 6)设置于布线衬底 3 的下表面 3b 之中的除了其近中心部分之外的部分上(这里设置为第一和第二焊球组 51 和 52),而电源电势焊球 6 和参考电势焊球 6、即焊球 6f 设置于布线衬底 3 的下表面 3b 的

近中心部分上。因而即使当焊球 6 的数目进一步增加时,大量焊球 6 仍然可以高效地设置于布线衬底 3 的下表面 3b 上而未造成焊球之间短路的问题并且提供对半导体器件更强功能的可适应性(可适应于其更大管脚数目)。这对于下文示出的实施例 3 至实施例 8 同样有效。

[0233] (实施例 3)

[0234] 将参照附图描述本发明实施例 3 的半导体器件。

[0235] 图 44 是本实施例的半导体器件 1a 的底视图(底表面视图、背表面视图或者平面图),该底视图对应于上述实施例 1 的图 2。图 45 至图 48 是半导体器件 1a 的示例图,其中图 45 仅示出半导体器件 1a 的布线衬底 3 的下表面 3b 处属于焊球组 51a 的焊球 6(即焊球 6c)并且对应于如下平面图,在该平面图中省略了对属于焊球组 51a 和 52a 的焊球 6 的描绘。图 46 仅示出半导体器件 1a 的布线衬底 3 的下表面 3b 处属于焊球组 51b 的焊球 6(即焊球 6d)并且对应于如下平面图,在该平面图中省略了对属于焊球组 51a 和焊球组 52a 的焊球 6 的描绘。图 47 仅示出半导体器件 1a 的布线衬底 3 的下表面 3b 处属于焊球组 52a 的焊球 6(即焊球 6e)并且对应于如下平面图,在该平面图中省略了对属于焊球组 51a 和 52a 的焊球 6 的描绘。通过比较图 44 至图 47,可以容易识别图 44 中所示各焊球 6 属于焊球组 51a、51b 和 52a 中的哪一焊球组。图 48 是半导体器件 1a 的布线衬底 3 的下表面 3b 的部分放大图。图 44 的虚线包围的区域 27b 的放大图基本上对应于图 48,其中仅示出焊球 6(其布置)。如上文在实施例 1 中所示,在本实施例中,焊区 16 在布线衬底 3 的下表面 3b 上的布置也与焊球 6 在布线衬底 3 的下表面 3b 上的布置相同,从而在图 44 中焊区 16 设置于与焊球 6 的二维位置相同的二维位置。也就是说,焊区 16c 位于与在图 44 和图 45 中焊球 6c 的二维位置相同的位置,焊区 16d 设置于与在图 44 和图 46 中焊球 6d 的二维位置相同的位置,而焊区 16e 设置于与在图 44 和图 47 中焊球 6e 的二维位置相同的位置。在图 48 中,焊区 16c 设置于与焊球 6c 的二维位置相同的位置,焊区 16d 设置于与焊球 6d 的二维位置相同的位置,而焊区 16e 设置于与焊球 6e 的二维位置相同的位置,尽管没有给予标号 16c、16d 和 16e。

[0236] 本实施例的半导体器件 1a 具有与上述实施例 1 的半导体器件 1 的结构基本上相同的结构,不同之处在于未在布线衬底 3 的下表面 3b 上提供前述测试端子 17,并且焊球 6(或者焊区 16)以不同方式布置于布线衬底 3 的下表面 3b 上。因此在本实施例中将给出对在半导体器件 1a 的布线衬底 3 的下表面 3b 上布置焊球 6 的方式的描述而省略对半导体器件 1a 的其它部件的描述。如果必要则也有可能在本实施例中的布线衬底 3 的下表面 3b 的中心部分上等效提供前述测试端子 17。

[0237] 在上述实施例 1 和本实施例中,在布线衬底 3 的下表面 3b 上提供的多个焊球 6(外部端子)被划分成多个焊球组(外部端子组或者焊块组)并且布置这些焊球(外部端子)。然而在本实施例中,多个焊球 6 被划分成三个焊球组(外部端子组或者焊块组)51a、51b 和 51c,并且布置这些焊球,而在上述实施例 1 中,多个焊球 6 被划分成两个焊球组(51 和 52),并且布置这些焊球。以与上述实施例 1 中相同的方式,在本实施例中焊球 6 也个体地设置于布线衬底 3 的下表面 3b 上的焊区 16 上。因此,焊球 6 在布线衬底 3 的下表面 3b 上的布置与焊区 16 在布线衬底 3 的下表面 3b 上的布置相同。因而,与焊球组 51a、51b 和 51c 中的焊球类似,在布线衬底 3 的下表面 3b 上提供的多个焊区 16 也被划分成三个焊区组 56a、

56b 和 57a。

[0238] 具体而言,在半导体器件 1a 的下表面上提供的多个焊球 6 包括:焊球组 51a,其中在布线衬底 3 的下表面 3b 的外在外围侧部按照在循环图案中延伸的多行布置焊球 6;焊球组 51b,其中在布线衬底 3 的下表面 3b 之中的比焊球组 51a 更接近其中心部分(从焊球组 51a 向内)的部分按照在循环图案中延伸的多行布置焊球 6;以及焊球组 52a,其中在布线衬底 3 的下表面 3b 之中的比焊球组 51b 更接近其中心部分(从焊球组 51b 向内)的部分按照在循环图案中延伸的多行布置焊球 6。因而,也可以认为在半导体器件 1a 的下表面上提供的多个焊区 16 包括:焊区组 56a,其中在布线衬底 3 的下表面 3b 的外在外围侧部按照在循环图案中延伸的多行布置焊区 16;焊区组 56b,在布线衬底 3 的下表面 3b 之中的比焊区组 56a 更接近其中心部分(从焊区组 56a 向内)的部分按照在循环图案中延伸的多行布置焊区 16;以及焊区组 57a,在布线衬底 3 的下表面 3b 之中的比焊区组 56b 更接近其中心部分(从焊区组 56b 向内)的部分按照在循环图案中延伸的多行布置焊区 16。在焊球组 51a、51b 和 52a(焊区组 56a、56b 和 57a)之中,焊球组 52a(焊区组 57a)位于布线衬底 3 的下表面 3b 的最内部(最接近中心部分),焊球组 51a(焊区组 56a)位于布线衬底 3 的下表面 3b 的最外部(最接近外部外围),而焊球组 51b(焊区组 56b)位于焊球组 51a 与焊球组 52a 之间。

[0239] 在半导体器件 1a 的布线衬底 3 的下表面 3b 上提供的多个焊球 6 之中,属于焊球组 51a 的焊球 6 通过向其给予标号 6c 而被称为焊球 6c,属于焊球组 51b 的焊球 6 通过向其给予标号 6d 而被称为焊球 6d,而属于焊球组 52a 的焊球 6 通过向其给予标号 6e 而被称为焊球 6e。在半导体器件 1a 的布线衬底 3 的下表面 3b 上提供的多个焊区 16 之中,属于焊区组 56a 的焊区 16 通过向其给予标号 16c 而被称为焊区 16c,属于焊区组 56b 的焊区 16 通过向其给予标号 16d 而被称为焊区 16d,而属于焊区组 57a 的焊区 16 通过向其给予标号 16e 而被称为焊区 16e。

[0240] 这里,焊球组 51a 包括个体地设置于焊区组 56a 包括的多个焊区 16c 上的多个焊球 6c。焊球组 51b 包括个体地设置于焊区组 56b 中包括的多个焊区 16d 上的多个焊球 6d。焊球组 52a 包括个体地设置于焊区组 57a 包括的多个焊区 16e 上的多个焊球 6e。也就是说,焊球组 51a 中的个体焊球 6c 设置于焊区组 56a 中的相应焊区 16c 上。焊球组 51b 中的个体焊球 6d 设置于焊区组 56b 中的相应焊区 16d 上。焊球组 52a 中的个体焊球 6e 设置于焊区组 57a 中的相应焊区 16e 上。在布线衬底 3 的下表面 3b,焊区组 56a 中的焊区 16c 布置的方式与焊球组 51a 中的焊球 6c 布置的方式相同,焊区组 56b 中的焊区 16d 布置的方式与焊球组 51b 中的焊球 6d 布置的方式相同,而焊区组 57a 中的焊区 16e 布置的方式与焊球组 52a 中的焊球 6e 布置的方式相同。在布线衬底 3 的下表面 3b,焊区组 56a、焊区组 56b 和焊区组 57a 之间的位置关系与焊球组 51a、焊球组 51b 和焊球组 52a 之间的位置关系相同。

[0241] 在本实施例中,在焊球组 51a 和 51b(焊区组 56a 和 56b)中布置焊球 6(焊区 16)的方式与上文在实施例 1 中描述的在第一焊球组 51(第一焊区组 56)中布置焊球 6(焊区 16)的方式基本上相同,不同之处在于行数目不同。在焊球组 52a(焊区组 57a)中布置焊球 6(焊区 16)的方式也与上文在实施例 1 中描述的在第二焊球组 52(第二焊区组 57)中布置焊球 6(焊区 16)的方式基本上相同,不同之处在于行数目不同。

[0242] 也就是说,在本实施例中,布线衬底 3 的下表面 3b 上的多个焊区 16 包括:焊区组

56a, 其中沿着布线衬底 3 的下表面 3b 的外围边缘部分按照多行布置焊区 16c; 焊区组 56b, 其中在布线衬底 3 的下表面 3b 中在焊区组 56a 以内布置焊区 16d; 以及焊区组 57a, 其中在布线衬底 3 的下表面 3b 上在焊区组 56b 以内布置焊区 16e。类似地, 布线衬底 3 的下表面 3b 上的多个焊球 6 包括: 焊球组 51a, 其中按照多行布置并且沿着布线衬底 3 的下表面 3b 的外围边缘部分布置焊球 6c; 焊球组 51b, 其中在布线衬底 3 的下表面 3b 上在焊球组 51a 以内布置焊球 6d; 以及焊球组 52a, 其中在布线衬底 3 的下表面 3b 中在焊球组 51b 以内布置焊球 6e。换言之, 在沿着布线衬底 3 的下表面 3b 的外围边缘部分(各边)按照多行布置的在焊区组 56a 中的焊区 16c 上个体地提供焊球组 51a 中的焊球 6c。也在布线衬底 3 的下表面 3b 上在焊区组 56a 向内的位置按照多行布置的焊区组 56b 中的焊区 16d 上个体地设置焊球组 51b 中的焊球 6d。也在布线衬底 3 的下表面 3b 上在焊区组 56b 向内的位置按照多行布置的焊区组 57a 中的焊区 16e 上个体地设置焊球组 52a 中的焊球 6e。

[0243] 在焊区组 56a 和 56b 中, 以第一节距(与随后描述的各节距 P_3 和 P_4 对应的第一间隔)布置焊区 16(即焊区 16c 和 16d)。在焊区组 57a 中, 以第二节距(与随后描述的节距 P_5 对应的第二间隔)布置焊区 16(即焊区 16e)。类似地, 在焊球组 51a 和 51b 中, 以第一节距(与随后描述的各节距 P_3 和 P_4 对应的第一间隔)布置焊球 6(即焊球 6c 和 6d)。在焊球组 52a 中, 以第二节距(与随后描述的节距 P_5 对应的第二间隔)布置焊球 6(即焊球 6e)。

[0244] 以如上文在实施例 1 中所述相同方式, 在本实施例中, 焊球 6 也耦合到布线衬底 3 的下表面 3b 上的焊区 16, 从而在布线衬底 3 的下表面 3b 上布置焊区 16 的方式也与下文将具体描述的在布线衬底 3 的下表面 3b 上布置焊球 6 的方式相同。因此, 在本实施例中给出的对焊球 6 的布置的描述也适用于对焊区 16 的布置的描述。在这一情况下, 适宜分别用“焊区 16”、“焊区 16c”、“焊区 16d”、“焊区 16e”、“焊区组 56a”、“焊区组 56b”和“焊区组 57a”替换“焊球 6”、“焊球 6c”、“焊球 6d”、“焊球 6e”、“焊球组 51a”、“焊球组 51b”和“焊球组 52a”。

[0245] 沿着布线衬底 3 的下表面 3b 的外在外围按照多行(这里是三行)有规律地布置并且在与矩形布线衬底 3 的各边 3c 大体上平行的循环图案中布置属于焊球组 51a 的焊球 6c。在比焊球组 51a 更接近中心部分(布线衬底 3 的下表面 3b 的中心部分)的位置按照多行(这里是三行)有规律地布置并且在与矩形布线衬底 3 的各边 3c 大体上平行的循环图案中布置属于焊球组 51b 的焊球 6d。在比焊球组 51b 更接近中心部分(布线衬底 3 的下表面 3b 的中心部分)的位置按照多行(这里是三行)有规律地布置并且在与矩形布线衬底 3 的各边 3c 大体上平行的循环图案中布置属于焊球组 52a 的焊球 6e。

[0246] 焊球组 51a、51b 和 52a 在其间提供预定间隔(大于焊球组 51a、51b 和 52a 中的行之间的间隔)的情况下相互隔开。焊球组 51a 与 51b 之间的间隔(距离) G_{11} 和焊球组 51b 与 52a 之间的间隔(距离) G_{12} 大于焊球组 51a 中的行之间的间隔(行到行的距离或者行节距) G_{13} 、焊球组 51b 中的行之间的间隔(行到行的距离或者行节距) G_{14} 和焊球组 52a 中的行之间的间隔(行到行的距离或者行节距) G_{15} 。也就是说, G_{11} 、 $G_{12} > G_{13}$ 、 G_{14} 、 G_{15} 成立。

[0247] 这里, 焊球组 51a 与 51b 之间和焊球组 51b 与 52a 之间的各相应间隔 G_{11} 和 G_{12} 对应于上文在实施例 1 中所述第一与第二焊球组 51 与 52 之间的间隔 G_1 。因此, 假设按照焊球组 51a 中的最内一行 67c 与焊球组 51b 中的最外一行 68a 之间的距离来示出焊球组 51a 与焊球组 51b 之间的间隔 G_{11} 。也假设按照焊球组 51b 中的最内一行 68c 与焊球组 52a 中

的最外一行 69a 之间的距离来示出焊球组 51b 与焊球组 52a 之间的间隔 G_{12} 。

[0248] 焊球组 51a 与 51b 中的行之间的各间隔 G_{13} 和 G_{14} 对应于上文在实施例 1 中所述第一焊球组 51 中的行之间的间隔 G_2 并且类似地加以定义。另一方面,焊球 52a 中的行之间的间隔 G_{15} 对应于上文在实施例 1 中所述第二焊球组 52 中的行之间的间隔 G_3 并且类似地加以定义。

[0249] 焊球组 51a 中的焊球 6c 的布置与上文在实施例 1 中所述第一焊球组 51 中的焊球 6a 的布置相同,不同之处在于其行数目加一。因而在布线衬底 3 的下表面 3b,沿着布线衬底 3 的下表面 3b 的各边 3c 按照在循环图案中延伸的多行(这些行是三行 67a、67b 和 67c)(以相等节距或者按照相等间隔)有规律地布置焊球组 51a 中的焊球 6c,并且相互对准地布置相邻行 67a、67b 和 67c 中的焊球(焊球 6c)。

[0250] 也就是说,在焊球组 51a 中,属于相邻行的焊球 6c 在与行的延伸方向正交的方向上查看时相互重叠(对准)。在焊球组 51a 中,多行 67a、67b 和 67c 在与布线衬底 3 的下表面 3b 的边 3c 平行的循环图案中延伸,从而行的延伸方向与边 3c 平行。具体而言,图 48 中所示属于行 67a 的焊球 6c、属于行 67b 的焊球 6c 与属于行 67c 的焊球 6c 在与行的延伸方向(在图 48 中是方向 65)正交的方向(在图 48 中是方向 66)上查看时相互重叠(对准)。

[0251] 这里,由于焊球组 51a 中的焊球 6c 的布置与焊区组 56 中的焊区 16c 的布置相同,所以也可以认为在焊区组 56a 中按照多行(这里是三行 67a、67b 和 67c)布置焊区 16c 并且相互对准地布置相邻行中的焊区 16(焊区 16c)。也就是说,在焊区组 56a 中,属于相邻行的焊区 16c 在与行的延伸方向正交的方向上查看时相互重叠(对准)。

[0252] 在焊球组 51b 中布置焊球 6d 的方式与在焊球组 51a 中布置焊球 6c 的方式相同。也就是说,在布线衬底 3 的下表面 3b,沿着布线衬底 3 的下表面 3b 的各边 3c 并且从焊球组 51a 向内按照在循环图案中延伸的多行(这里是三行 68a、68b 和 68c)(以相等节距或者按照相等间隔)有规律地布置焊球组 51b 中的焊球 6d,并且相互对准地布置相邻行(68a、68b 和 68c)中的焊球(焊球 6d)。

[0253] 因而在焊球组 51b 中,属于相邻行的焊球 6d 在与行的延伸方向正交的方向上观察时相互重叠(对准)。在焊球组 51b 中,多行 68a、68b 和 68c 在与布线衬底 3 的下表面 3b 的边 3c 平行的循环图案中延伸,从而行的延伸方向与边 3c 平行。具体而言,图 48 中所示属于行 68a 的焊球 6d、属于行 68b 的焊球 6d 和属于行 68c 的焊球 6d 在与行的延伸方向(在图 48 中是方向 65)正交的方向(在图 48 中是方向 66)上查看时相互重叠(对准)。

[0254] 这里,由于焊球组 51b 中的焊球 6d 的布置与焊区组 56b 中的焊区 16d 的布置相同,所以也可以认为在焊区组 56b 中按照多行(这里是三行 68a、68b 和 68c)布置焊区 16d 并且相互对准地布置相邻行中的焊区 16(焊区 16d)。也就是说,在焊区组 56b 中,属于相邻行的焊区 16d 在与行的延伸方向正交的方向上查看时相互重叠(对准)。

[0255] 在焊球组 51a 中,相互对准地布置相邻行 67a、67b 和 67c 中的焊球,从而行 67a 中的焊球 6c 的节距 P_3 、行 67b 中的焊球 6c 的节距 P_3 和行 67c 中的焊球 6c 的节距 P_3 相同。类似地,在焊球组 51b 中,相互对准地布置相邻行 68a、68b 和 68c 中的焊球,从而行 68a 中的焊球 6d 的节距 P_4 、行 68b 中的焊球 6d 的节距 P_4 和行 68c 中的焊球 6d 的节距 P_4 相同。也有可能认为在焊球组 51a 和 51b 中按照阵列配置来布置焊球 6。

[0256] 如从图 48 也可见,假设通过各自属于相同行(这里是行 67a、67b 或者 67c)的焊

球 6c (或者耦合到焊球 6c 的焊区 16c) 的相应中心之间的距离来示出焊球组 51a 中的各行中的焊球 6c 的节距 P_3 。如从图 48 也可见,假设通过各自属于相同行 (这里是行 68a、68b 或者行 68c) 的焊球 6d (或者耦合到焊球 6d 的焊区 16d) 的相应中心之间的距离来示出焊球组 51b 中的各行中的焊球 6d 的节距 P_4 。

[0257] 为了增加焊球组 51a 中的焊球 6c 的布置效率,行之间的间隔 (行到行的距离) G_{13} 优选地对于各行 67a、67b 和 67c 而言相同。也就是说,行 67a 与 67b 之间的间隔 (行到行的距离) G_{13} 与行 67b 与 67c 之间的间隔 (行到行的距离) G_{13} 优选地相同。类似地,为了增加焊球组 51b 中的焊球 6d 的布置效率,行之间的间隔 (行到行的距离) G_{14} 优选地对于各行 68a、68b 和 68c 而言相同。也就是说,行 68a 与 68b 之间的间隔 (行到行的距离) G_{14} 与行 68b 与 68c 之间的间隔 (行到行的距离) G_{14} 优选地相同。也为了增加焊球组 51a 中的焊球 6c 的布置效率,行之间的间隔 (行到行的距离) G_{13} 与各行中的焊球 6c 的节距 (布置节距或者间隔) P_3 优选地基本上相同 (即 $P_3 = G_{13}$)。类似地,为了增加焊球组 51b 中的焊球 6d 的布置效率,行之间的间隔 (行到行的距离) G_{14} 与各行中的焊球 6d 的节距 (布置节距或者间隔) P_4 优选地基本上相同 (即 $P_4 = G_{14}$)。也为了增加焊球组 51a 和 51b 中的焊球 6 的布置效率,焊球组 51a 中的布置节距 P_3 与焊球组 51b 中的布置节距 P_4 优选地基本上相同 (即 $P_3 = P_4$), 并且焊球组 51a 中的行之间的间隔 G_{13} 与焊球组 51b 中的行之间的间隔 G_{14} 优选地基本上相同 (即 $G_{13} = G_{14}$)。

[0258] 在其中相邻行 67a、67b 和 67c 中的焊球被相互对准地布置的焊球组 51a 中,相邻焊球 6c 之间的距离 L_3 与各行中的焊球 6c 的节距 P_3 或者行之间的间隔 G_{13} 一致 (节距 P_3 和间隔 G_{13} 中的较小者或者当节距 P_3 与间隔 G_{13} 相等时节距 P_3 和间隔 G_{13} 中的任一个) (即 $L_3 = \min(P_3, G_{13})$)。类似地,在其中相邻行 68a、68b 和 68c 中的焊球被相互对准地布置的焊球组 51b 中,相邻焊球 6d 之间的距离 L_4 与各行中的焊球 6d 的节距 P_4 或者行之间的间隔 G_{14} 一致 (节距 P_4 和间隔 G_{14} 中的较小者或者当节距 P_4 与间隔 G_{14} 相等时节距 P_4 和间隔 G_{14} 中的任一个) (即 $L_4 = \min(P_4, G_{14})$)。这是因为以与上述第一焊球组 51 中相同的方式,焊球组 51a 和 51b 中的位置最接近某一焊球 6 的另一焊球 6 是属于与该焊球 6 的行相同的行并且在行的延伸方向 (在图 48 中是方向 65) 上与该焊球 6 相邻的另一焊球 6 或者属于近邻行并且在与行的延伸方向正交的方向 (在图 48 中是方向 66) 与该焊球 6 相邻的另一焊球 6。

[0259] 当如上所述设置 $P_3 = P_4$ 并且 $G_{13} = G_{14}$ 时,焊球组 51a 中的相邻焊球 6c 之间的距离 L_3 与焊球组 51b 中的相邻焊球 6d 之间的距离 L_4 相同 (即 $L_3 = L_4$)。当在焊球组 51a 和 51b 中设置 $P_3 = P_4 = G_{13} = G_{14}$ 时, $L_3 = L_4 = P_3 = P_4 = G_{13} = G_{14}$ 成立,如果考虑焊球 6c 和 6d 的布置效率则这是最优选的。

[0260] 另一方面,焊球组 52a 中的焊球 6e 的布置与上文在实施例 1 中所述第二焊球组 52 中的焊球 6b 的布置相同,不同之处在于其行数目加一。因而在布线衬底 3 的下表面 3b,沿着布线衬底 3 的下表面 3b 的各边 3c 并且从焊球组 51b 向内按照多行 (这些行是三行 69a、69b 和 69c) 中 (以相等节距或者按照相等间隔) 有规律地布置焊球组 52a 中的焊球 6e,并且相互失去对准地布置相邻行 69a、69b 和 69c 中的焊球 (焊球 6e)。

[0261] 也就是说,在焊球组 52a 中,属于相邻行的焊球 6e 在与行的延伸方向正交的方向上查看时相互未重叠 (未对准或者失去对准)。在焊球组 52a 中,多行 69a、69b 和 69c 在与

布线衬底 3 的下表面 3b 的边 3c 平行的循环图案中延伸,从而行的延伸方向与边 3c 平行。具体而言,图 48 中所示属于行 69a 的焊球 6e 与属于行 69b 的焊球 6e 在与行的延伸方向(在图 48 中是方向 65)正交的方向(在图 48 中是方向 66)上查看时相互未重叠(未对准或者失去对准)。类似地,图 48 中所示属于行 69b 的焊球 6e 与属于行 69c 的焊球 6e 在与行的延伸方向(在图 48 中是方向 65)正交的方向(在图 48 中是方向 66)上查看时相互未重叠(未对准或者失去对准)。换言之,在焊球组 52a 中,在行 69a 中的焊球 6e 之间定位与行 69a 相邻的行 69b 中的焊球 6e,在行 69b 中的焊球 6e 之间定位与行 69b 相邻的行 69c 中的焊球 6e。因而也有可能认为在焊球组 52a 中按照所谓的交错图案布置焊球 6e。

[0262] 这里,由于焊球组 52a 中的焊球 6e 的布置与焊区组 57a 中的焊区 16e 的布置相同,所以也可以认为在焊区组 57a 中按照多行(这些行是三行 69a、69b 和 69c)布置行盘 6e 并且相互失去对准地布置相邻行中的焊区 16(焊区 16e)。也就是说,在焊区组 57a 中,属于相邻行的焊区 16e 在与行的延伸方向正交的方向上查看时相互未重叠(未对准或者失去对准)。换言之,在焊区组 57a 中,在与行的延伸方向正交的方向上查看时,在属于各行的焊区 16e 之间,定位属于与各行相邻的行的焊区 16e。

[0263] 如果考虑焊球 6e 的布置效率,则焊球 6e 的节距(布置节距或者间隔) P_5 优选地对于属于焊球组 52a 的各行 69a、69b 和 69c 而言相同、即行 69a 中的焊球 6e 的节距 P_5 、行 69b 中的焊球 6e 的节距 P_5 和行 69c 中的焊球 6e 的节距 P_5 优选地相同。也为了增加焊球组 52a 中的焊球 6e 的布置效率,行之间的间隔(行到行的距离) G_{15} 优选地对于各行 69a、69b 和 69c 而言相同。也就是说,行 69a 与 69b 之间的间隔(行到行的距离) G_{15} 与在行 69b 与 69c 之间的间隔(行到行的距离) G_{15} 优选地相同。也为了增加焊球组 52a 中的焊球 6e 的布置效率,行 69a 中的焊球 6e 的节距 P_5 、行 69b 中的焊球 6e 的节距 P_5 和行 69c 中的焊球 6e 的节距 P_5 优选地相同。

[0264] 从图 48 也可见,假设按照各自属于相同行(这里是行 69a、行 69b 或者行 69c)的焊球 6e(或者耦合到焊球 6e 的焊区 16e)的相应中心之间的距离来示出焊球组 52a 中的各行中的焊球 6e 的节距 P_5 。

[0265] 此外,将焊球组 52a 中的各行 69a、69b 和 69c 中的焊球 6e 的节距 P_5 设置成高于焊球组 51a 中的各行 67a、67b 和 67c 中的焊球 6c 的节距 P_3 和焊球组 51b 中的各行 68a、68b 和 68c 中的焊球 6d 的节距 P_4 (即 $P_5 > P_3$ 、 P_4)。该设置的原因在于当与在本实施例中不同地将焊球 6e 的节距 P_5 设置成低于焊球 6c 和 6d 的节距 P_3 和 P_4 时,相邻焊球 6e 之间的距离 L_5 不合需要地低于相邻焊球 6c 之间的距离 L_3 或者相邻焊球 6e 之间的距离 L_4 。

[0266] 在其中相邻行 69a、69b 和 69c 中的焊球被相互失去对准地布置的焊球组 52a 中,位置最接近某一焊球 6e(假设为图 48 的焊球 6e1 并且这里如是描述)的另一焊球 6e 是属于与焊球 6e1 的行相邻的行 69a 和 69c 并且在与行的延伸方向(在图 48 中是方向 65)正交的方向上与焊球 6e1 相邻的焊球 6e2、6e3、6e4 和 6e5 中的任一焊球。因而,焊球组 52a 中的相邻焊球 6e 之间的距离 L_5 与焊球 6e1 与焊球 6e2、6e3、6e4 和 6e5 之间的相应距离中的最小距离相同。

[0267] 因而在焊球组 52a 中,相邻焊球 6e 之间的距离 L_5 大于焊球组 52a 中的行之间的间隔(行到行的距离) G_{15} ($L_5 > G_{15}$)。这是因为在焊球组 52a 中相互失去对准地布置相邻行中的焊球,从而焊球 6e 在其中相邻的方向(焊球 6b 在其中最接近地邻近的方向)既不是

行的延伸方向 65 也不是与行的延伸方向正交的方向 66 而是这两个方向之间的对角方向。

[0268] 在焊球组 52a 中,将相邻行中的焊球优选地布置成按照 $1/2$ 节距 (即 $P_5/2$) 来未对准。因而,在行 69a 中的焊球 6e 之间,定位近邻行 69b 中的焊球 6e,而在行 69b 中的焊球 6e 之间,定位近邻行 69c 中的焊球 6e。因此,有可能最大化焊球组 52a 中的相邻焊球 6e 之间的距离 L_5 。这是因为例如焊球 6e2、6e3、6e4 和 6e5 变成与焊球 6e1 等距。注意在焊球组 52a 中,当将相邻行中的焊球 6e 布置成按照 $1/2$ 节距 (即 $P_5/2$) 来未对准,相互未对准地布置相邻行 69a 和 69b 中的焊球 6e,并且相互未对准地布置相邻行 69a 和 69c 中的焊球 6e。然而,相互对准地布置互不相邻的行 69a 和 69c 中的焊球 6e。

[0269] 在本实施例中,在半导体器件 1a 的布线衬底 3 的下表面 3b 上提供多个焊球 6,并且多个焊球 6 包括多个焊球组 51a、51b 和 52a。在多个焊球组 51a、51b 和 52a 之中的位置与布线衬底 3 的下表面 3b 的中心部分最接近的焊球组 52a 中,将相邻焊球 6 之间的距离设置成比除了焊球组 52a 之外的焊球组 51a 和 51b 中更大。也就是说,将多个焊球组 51a、51b 和 52a 之中的位置最接近中心部分 (布线衬底 3 的下表面 3b 的中心部分) 的焊球组 52a 中的相邻焊球 6 之间的距离 L_5 设置成大于的焊球组 51a 和 51b 中的相邻焊球 6 之间的距离 L_3 和 L_4 (即 $L_5 > L_3、L_4$)。

[0270] 如上文在实施例 1 中所示,在装配半导体器件 1a 期间的焊料回流步骤期间,位置与布线衬底 3 的下表面 3b 的中心部分更近的焊球 6 更可能由于半导体器件 1a 的弯曲而在压力之下萎陷。因此,在焊球组 51a、51b 和 52a 的焊球 6e 之中,焊球组 52a 中的焊球 6e 更可能在装配半导体器件 1a 期间的焊料回流步骤中在压力之下萎陷。

[0271] 有鉴于此,在本实施例中,将焊球组 52a 中的相邻焊球 6e 之间的距离 L_5 设置成大于焊球组 51a 和 51b 中的相邻焊球 6 之间的距离 L_3 和 L_4 (即 $L_5 > L_3、L_4$)。因而即使当焊球 6e 在装配半导体器件 1a 期间在压力之下萎陷时,仍然有可能防止焊球 6e 相互接触。这归因于萎陷的焊球 6e 与最接近萎陷的焊球 6e 的另一焊球 6e 之间的距离 (即距离 L_5) 大。因此,当半导体器件 1a 装配于布线衬底 31 上时,可以防止焊球 6 (46) 之间的短路并且可以提高装配半导体器件的产量。此外也可以提高半导体器件 1a 的可靠性 (装配可靠性)。

[0272] 另一方面,在焊球组 51a、51b 和 52a 之中,除了焊球组 52a 之外的焊球组 51a 和 51b 比焊球组 52a 与布线衬底 3 的下表面 3b 的中心部分相距更远,从而其中的焊球在装配半导体器件 1a 期间的焊料回流步骤中在压力之下萎陷的可能性更少。因此,在除了焊球组 52a 之外的焊球组 51a 和 51b 中可以通过减少焊球组 51a 和 51b 中的相邻焊球 6 之间的距离 L_3 和 L_4 (减少至比距离 L_5 更小的值) 来增加焊球 6 的布局密度。这允许实施端子数目更大而尺寸更小 (面积更小) 的半导体器件 1a。

[0273] 另外在本实施例中,在半导体器件 1a 的下表面 (布线衬底 3 的下表面 3b) 上提供的焊球 6 包括多个焊球组 51a、51b 和 52a。在它们之中,在焊球组 52a 中相互失去对准地布置相邻行中的焊球,而在焊球组 51a 和 51b 中相互对准地布置相邻行中的焊球。这以与上文在实施例 1 中所述第二焊球组 52 中相同的方式允许增加焊球组 51a 和 51b 中的焊球 6 的布局密度,并且也允许增加相邻焊球 6e 之间的距离 L_5 而不增加行之间的间隔 G_{15} 。因此,通过增加相邻焊球 6e 之间的距离 L_5 ,有可能不仅防止在半导体器件 1a 装配于布线衬底 31 上时焊球 6 (46) 之间的短路故障而且将焊球 6e 设置于与布线衬底 3 的下表面 3b 的中心部分最远的位置。因而可以阻止在装配半导体器件 1a 期间焊球 6e 的萎陷现象。这允许提

高装配半导体器件 1a 的产量并且也允许提高半导体器件 1a 的可靠性（装配可靠性）。此外，由于可以增加焊球 6 在半导体器件 3 的下表面 3b 处的布置效率，所以有可能实施端子数目更大而尺寸更小（面积更小）的半导体器件 1。以与上述实施例 1 中相同的方式，焊球组 52a 中的行之间的间隔 G_{15} 优选地小于焊球组 52a 中的各行中的焊球 6e 的节距 P_5 （即 $G_{15} < P_5$ ）或者更优选地与焊球组 51a 和 51b 中的行之间的间隔 G_{13} 和 G_{14} 相同或者不大于间隔 G_{13} 和 G_{14} （即 $G_{15} \leq G_{13}、G_{14}$ ）。

[0274] 在本实施例中，在半导体器件 1 的下表面（布线衬底 3 的下表面 3b）上提供的焊球 6 被划分成多个焊球组 51a、51b 和 52a。因此，出于与上文在实施例 1 中给出的相同原因，与用于半导体器件 1a 装配于其上的布线衬底 31 的衬底端子 32 耦合的引出接线 35 容易形成于布线衬底 31 上。这允许减少形成布线衬底 31 的多层布线衬底的层数目并且因此允许减少布线衬底 31 的制造成本。注意当半导体器件 1a 装配于布线衬底 31 上时，布线衬底 31 的衬底端子 32 的布置与焊球 6 在半导体器件 1a 的下表面（布线衬底 3 的下表面 3b）处的布置对应。

[0275] （实施例 4）

[0276] 将参照附图描述本实施例的半导体器件。

[0277] 图 49 是本实施例的半导体器件 1b 的横截面图（侧视横截面图）。图 50 是半导体器件 1b 的底视图（底表面图、背表面图或者平面图）。沿着图 50 的线 A3-A3 的横截面基本上对应于图 49。注意图 49 对应于上述实施例 1 的图 4，而图 50 对应于上述实施例 1 的图 2。

[0278] 图 49 和图 50 中所示半导体器件 1b 具有：布线衬底 3；多个半导体芯片 71、72 和 73，其装配于布线衬底 3 的上表面 3a 上；多个键合接线 4，将多个电极 72a 和 73a 电耦合到布线衬底 3 的与之对应的多个键合引线 14；以及注模树脂 5，覆盖布线衬底 3 的包括半导体芯片 71、72 和 73 以及键合接线 4 的上表面 3a。在与半导体器件 1b 的下表面对应的布线衬底 3 的下表面 3b 上提供多个焊球 6 作为外部端子（外部耦合端子）。

[0279] 已经例如通过在由单晶硅等制成的半导体衬底（半导体晶片）的主表面上形成各种半导体元件或者半导体集成电路、按照需要抛光半导体衬底的背表面并且借助切成小块等将半导体衬底划分成个体单独半导体芯片来制造各半导体芯片 71、72 和 73。例如，半导体芯片 71 是形成有非易失性存储器如 DRAM 的存储器芯片，半导体芯片 72 是形成有非易失性存储器的存储器芯片（闪存芯片），而半导体芯片 73 是形成有用于控制半导体芯片 71 和 72（其存储器）的控制电路的控制芯片（微计算机）。因此，半导体器件 1b 可以视为 SIP（封装中的系统）型半导体器件，其中形成有功能不同的相应集成电路的多个半导体芯片 71、72 和 73 装配于半导体衬底 3 上以形成一个系统。

[0280] 假设在半导体芯片 71、72 和 73 中，电极 71a 以及电极 72a 和 73a 形成于其上的主表面被称为半导体芯片 71、72 和 73 的顶表面，而与电极 71a、电极 72a 和 73a 形成于其上的主表面（即顶表面）相反的主表面被称为半导体芯片 71、72 和 73 的背表面。电极 71a 电耦合到半导体芯片 71 内或者其表面层部分中形成的半导体元件或者半导体集成电路。电极 72a 电耦合到半导体芯片 72 内或者其表面层部分中形成的半导体元件或者半导体集成电路。电极 73a 电耦合到半导体芯片 73 内或者其表面层部分中形成的半导体元件或者半导体集成电路。

[0281] 半导体芯片 71 已经面向下方地键合（倒装耦合）到布线衬底 3 的上表面 3a。也就是说，半导体芯片 71 装配于布线衬底 3 的上表面 3a 上，从而半导体芯片 71 的顶表面与布线衬底 3 的上表面 3a 相对。作为块电极形成于半导体芯片 71 的顶表面上的电极 71a 键合和电耦合到布线衬底 3 的上表面 3a 上的键合引线 14。布线衬底 3 的上表面 3a 与半导体芯片 71 之间的空间已经由下层填料树脂 74 填充。

[0282] 半导体芯片 72 已经经由粘合材料（键合材料或者粘合材料层）75 装配（设置）于半导体芯片 71 的背表面上。半导体芯片 72 的背表面已经通过粘合材料 75 粘合和固定到半导体芯片 71 的背表面。可以使用的粘合材料 75 的例子包括膜型粘合材料，比如管芯附着膜。

[0283] 半导体芯片 73 已经经由粘合材料（键合材料或者粘合材料层）76 装配（设置）于半导体芯片 72 的顶表面上。半导体芯片 73 的背表面已经通过粘合材料 76 粘合和固定到半导体芯片 72 的顶表面。可以使用的粘合材料 76 的例子包括膜型粘合材料，比如管芯附着膜。

[0284] 因此，在布线衬底 3 的上表面 3a 上，半导体芯片 71、半导体芯片 72 和半导体芯片 73 以这一顺序在上升方向上堆叠。半导体芯片 72 和 73 的相应电极 72a 和 73a 经由键合接线 4 电耦合到布线衬底 3 的上表面 3a 上的键合引线 14。

[0285] 布线衬底 3 的结构与上文在实施例 1 中所述基本上相同。在布线衬底 3 的下表面 3b 上形成多个焊区 16 并且焊球 6 耦合到相应焊区 16。也有可能使用未耦合到焊球 6 的焊区在布线衬底 3 的下表面 3b 上提供测试端子 17。半导体芯片 71、72 和 73 的相应电极 71a、72a 和 73a 经由键合接线 4、布线衬底 3 的导体层等电耦合到布线衬底 3 的下表面 3b 上的焊区 16 和耦合到焊区 16 的焊球 6。

[0286] 注模树脂 5 形成于布线衬底 3 的上表面 3a 上以便覆盖半导体芯片 71、72 和 73 以及键合接线 4。通过注模树脂 5 来模制和保护半导体芯片 71、72 和 73 以及键合接线 4。

[0287] 由于在本实施例的半导体器件 1b 的下表面（布线衬底 3 的下表面 3b）上布置焊区 16 和焊球 6 的方式与上述实施例 1 的半导体器件 1 中相同，所以这里省略其描述。在本实施例的半导体器件 1b 中，焊区 16 和焊球 6 也可以用与上述实施例 3 的半导体器件 1a 中的相同方式布置于其下表面（布线衬底 3 的下表面 3b）上。

[0288] 在本实施例中，通过以与上述实施例 1 至实施例 3 中的相同的方式布置焊区 16 和焊球 6，也有可能获得与上述实施例 1 至实施例 3 中所得基本上相同的效果。

[0289] 在本实施例中，多个半导体器件 71、72 和 73 以堆叠方式设置于布线衬底 3 的上表面 3a 上并且用注模树脂 5 来模制。在堆叠多个半导体芯片的情况下，注模树脂 5 的厚度比在未堆叠多个半导体芯片的情况下更大。由于注模树脂 5 的厚度更大，半导体器件更易于弯曲并且焊球 6 更可能在装配半导体器件期间的焊料回流步骤在压力之下萎陷。如上文在实施例 1 至实施例 3 中所示，通过改进布置焊区 16 和焊球 6 的方式，有可能解决在装配半导体器件期间的焊料回流步骤中在压力之下在半导体器件弯曲并且焊球 6 萎陷时遇到的问题。因而，如果上文在实施例 1 至实施例 3 中描述的布置焊区 16 和焊球 6 的方式应用于其中注模树脂 5 的厚度大的情况，则可以实现很好的效果。因此，如果上文在实施例 1 至实施例 3 中描述的布置焊区 16 和焊球 6 的方式应用于其中如本实施例中那样堆叠多个半导体芯片的半导体器件，则实现的效果极好。

[0290] (实施例 5)

[0291] 在本实施例中参照附图描述上述实施例 1 的半导体器件 1 的另一制造方法。在本实施例中通过印刷方法来形成上述焊球 6。

[0292] 图 51 和图 55 至图 58 是本实施例的半导体器件 1 在其制造步骤中的横截面图, 这些横截面图示出了与上述图 4 对应的横截面。图 52 是半导体器件 1 在与图 51 的制造步骤相同的制造步骤中的平面图。沿着图 52 的线 A4-A4 的横截面基本上对应于图 51, 而线 A4-A4 指示与上述图 2 的线 A1-A1 对应的位置。图 53 是在本实施例的半导体器件 1 的制造步骤中使用的印刷掩模 81 的横截面图 (侧视横截面图)。图 54 是印刷掩模 81 的平面图。沿着图 54 的线 A5-A5 的横截面基本上对应于图 53, 而线 A5-A5 指示与上述图 52 的线 A4-A4 对应的位置。为了更容易理解, 在图 52 中, 布线衬底 21 中的一个半导体器件区域 22 的范围由虚线表示, 而在图 54 中, 当掩模 81 叠加于布线衬底 21 上用于焊料印刷时与图 52 的半导体器件区域 22 重叠的区域 22a 由虚线表示。

[0293] 本实施例的半导体器件的制造步骤与上述实施例 1 中相同, 不同之处在于在上述图 14 的步骤 (步骤 S4) 之后的步骤, 从而省略其描述, 而将给出对在图 14 的步骤 (步骤 S4) 之后的步骤的描述。

[0294] 也就是说, 通过以与上述实施例 1 中的相同方式进行步骤 S1 至 S4, 获得与上述图 14 对应的图 51 和图 52 的结构。

[0295] 在本实施例中, 使用印刷方法来形成前述实施例中描述的焊球 6, 但是布置形成的焊球 6 的方式如上文在实施例 1 中所述。由于焊球 6 形成于布线衬底 21 的下表面上 21b 上的焊区 16 上, 所以在布线衬底 21 的下表面 21b (布线衬底 3 的下表面 3b) 上布置焊区 16 的方式与布置焊球 6 的上文提及的方式相同。

[0296] 也如上文在实施例 1 中所述, 假设在布线衬底 21 的下表面 21b (布线衬底 3 的下表面 3b) 上提供的多个焊区 16 之中, 前述焊球 6a 将形成于其上的焊区 16 通过向其给予标号 16a 而称为焊区 16a, 而前述焊球 6b 将形成于其上的焊区 16 通过向其给予标号 16b 而称为焊区 16b。如上所述, 由于焊球 6 已经被划分成第一焊球组 51 和第二焊球组 52, 所以布线衬底 21 的下表面 21b (布线衬底 3 的下表面 3b) 上的焊区 16 包括与上述第一焊球组 51 对应的第一焊区组 56 和与上述第二焊球组 52 对应的第二焊区组 57。第一焊区组 56 包括多个焊区 16a, 而第二焊区组 57 包括多个焊区 16b。在第一焊区组 56 中布置焊区 16a 的方式与在第一焊球组 51 中布置焊球 6a 的上文提及的方式相同。在第二焊区组 57 中布置焊区 16b 的方式与在第二焊球组 52 中布置焊球 6b 的上文提及的方式相同。第一焊区组 56 与第二焊区组 57 之间的位置关系与第一焊球组 51 与第二焊球组 52 之间的前述位置关系相同, 从而这里省略其描述。

[0297] 图 53 和图 54 示出了本实施例中使用的印刷掩模 (金属掩模或者焊料印刷掩模) 81。可以使用的掩模 81 的例子包括由金属板等制成的金属掩模。掩模 81 包括布置与焊块 (这些焊块是随后描述的焊块 84 并且对应于上文在实施例 1 中描述的焊球 6) 的布置对应的多个开口 82。开口 82 用于暴露布线衬底 21 的焊区 16 并且将焊料膏 83 供应到焊区 16 上。因此, 如从图 52 与图 54 之间的比较可见, 掩模 81 中的开口 82 的布置对应于焊区在布线衬底 21 的下表面 21b (布线衬底 3 的下表面 3b) 上的布置。也就是说, 掩模 81 中的开口 82 的布置也对应于焊球 6 在半导体器件 1 的下表面 (布线衬底 3 的下表面 3b) 上

的布置。可以用与例如半导体衬底 21 上的焊区 16 的形状基本上相同的形状（例如圆形）形成掩模 81 的开口 82。也可以按照与布线衬底 21 上的焊区 16 的尺度相等或者更小的尺度形成掩模 81 的开口 82。因而有可能防止随后描述的焊料膏 83 印刷于布线衬底 21 之中的除了焊区 16 之外的区域上。

[0298] 在掩模 81 中提供的多个开口 82 之中,可以将焊料膏 83 供应到焊区 16a 上的开口 82(即前述焊球 6a 将形成于其中的开口)通过向其给予标号 82a 而称为开口 82a,而可以将焊料膏 83 供应到焊区 16b 上的开口 82(即前述焊球 6b 将形成于其中的开口)通过向其给予标号 82b 而称为开口 82b。

[0299] 如上所述,由于焊球 6 已经被划分成第一焊球组 51 和第二焊球组 52,所以布线衬底 21 上的焊区 16 包括第一焊区组 56 和第二焊区组 57,而掩模 81 的开口 82 包括与第一焊区组 56 对应(即也对应于第一焊球组 51)的第一开口组 58 和与第二焊区组 57 对应(即也对应于第二焊球组 52)的第二开口组 59。第一开口组 58 包括多个开口 82a,而第二开口组 59 包括多个开口 82b。在第一开口组 58 中布置开口 82a 的方式与在第一焊球组 51 中布置焊球 6a 的上述提及的方式相同。在第二开口组 59 中布置开口 82b 的方式与在第二焊球组 52 中布置焊球 6b 的上文提及的方式相同。第一开口组 58 与第二开口组 59 之间的位置关系与第一焊球组 51 与第二焊球组 52 之间的前述位置关系相同,从而这里省略其描述。

[0300] 接着如图 55 中所示,掩模 81 设置(叠加)于布线衬底 21 的下表面 21b 上。这时,设置用注模树脂 5a 形成的布线衬底 21 使得布线衬底 21 的下表面 21b 面向上方,并且在布线衬底 21 的下表面 21b 上对准和设置掩模 81。以这一方式,布线衬底 21 的焊区 16 定位于掩模 81 的相应开口 82 之下,从而经过相应开口 82 暴露焊区 16。注意经过掩模 81 的开口 82a 暴露焊区 16a,而经由掩模 81 的开口 82b 暴露焊区 16b。

[0301] 接着将预定数量的焊料膏(焊料或者乳剂焊料)83 涂敷到掩模 81 上并且通过移动滚轴(未示出)等来展开该焊料膏以便同时供应(涂敷或者印刷)到布线衬底 21 的下表面 21b 上并且经由掩模 81 的开口 82 有选择地供应(涂敷或者印刷)到焊区 16 上。

[0302] 接着如图 57 中所示,从布线衬底 21 的下表面 21b 去除掩模 81。以这一方式,通过使用掩模 81 的印刷方法,将焊料(焊料膏 83)供应到布线衬底 21 的下表面 21b 上的多个焊区 16 上。焊料膏 83 也可以包含助熔剂等。

[0303] 接着进行焊料回流工艺(回流工艺或者热处理)作为热处理。图 58 示出了在焊料回流步骤之后的状态。

[0304] 例如,使其中如上所述已经将焊料膏 83 供应到焊区 16 上的布线衬底 21 穿过未示出的回流炉等,从而加热和熔化焊料膏 83。通过焊料回流工艺来熔化/重新固化焊料膏 83 以形成焊块 84(焊球 6)。焊块 84 对应于上文在实施例 1 中描述的焊球 6。通过印刷方法形成的焊块 84 可能与通过上文参照图 16 至图 21 描述的方法在布线衬底 21 上提供的焊球 6 在外形上略有不同、但是其它方面与上文在实施例 1 中描述的焊球 6 相同。因此,在布线衬底 21(布线衬底 3)上布置焊块 84 的方式与上文在实施例 1 中描述的布置焊球 6 的方式相同。注意使经由掩模 81 的开口 82a 供应到焊区 16a 上的焊料膏 83 回流并且形成在焊区 16a 上形成的并且与前述焊球 6a 对应的焊块 84。另一方面,使经由掩模 81 的开口 82b 供应到焊区 16a 上的焊料膏 83 回流并且形成在焊区 16b 上形成的并且与前述焊球 6b 对应的焊块 84。

[0305] 后续步骤与上文在实施例 1 中所述相同。也就是说,以与上文在实施例 1 中所述相同方式进行步骤 S6 的标记步骤和 S7 的切割步骤并且按照需要进一步进行使用测试端子 17 的检查。制造的半导体器件的结构与上述实施例 1 的半导体器件 1 的结构相同,不同之处在于通过印刷方法形成块 84,从而这里省略其描述。

[0306] 在如本实施例中那样通过印刷方法在上述实施例 3 的半导体器件 1a 中形成焊球 6 的情况下,可以用与在实施例 3 的半导体器件 1a 中布置焊球 6 相同的方式适当地布置本实施例中所用掩模 81 的开口 82。

[0307] 在本实施例中,通过使用掩模 81(包括布置与将形成于布线衬底 21 的下表面 21b(布线衬底 3 的下表面 3b)上的焊块 84 的布置(即上文在实施例 1 和实施例 3 中描述的焊球 6 的布置)对应的多个开口 82)的印刷方法,将焊料(焊料膏 83)供应到布线衬底 21 的下表面 21b 上并且使该焊料接受焊料回流工艺,由此在布线衬底 21 的下表面 21b 上形成多个焊块 84。因此在图 54 中,以与在实施例 1 的半导体器件 1 中布置焊球 6 相同的方式布置掩模 81 的开口 82。

[0308] 因而掩模 81 中的多个开口 82 包括:第一开口组 58,其中沿着掩模 81 之中的与半导体器件区域 22 重叠的区域 22a 的外围边缘部分按照多行布置开口 82(即开口 82a);以及第二开口组 59,其中在掩模 81 之中的与半导体器件区域 22 重叠的区域 22a 中在第一开口组 58 向内布置开口 82(即开口 82b)。在第一开口组 58 中,按照第一节距(与前述节距 P_1 对应的第一间隔)布置开口 82(即开口 82a)。在第二开口组 59 中,按照比第一节距更高的第二节距(与前述节距 P_2 对应的第二间隔)布置开口 82(即开口 82b)。

[0309] 具体而言,掩模 81 的多个开口 82 包括:第一开口组 58,其中按照在循环图案中延伸的多行布置开口 82;以及第二开口组 59,其中在比第一开口组 58 更接近中心部分(从第一开口组 58 向内)的位置按照在循环图案中延伸的多行布置开口 82。如上文在实施例 1 中所述,在第一焊球组 51 中相互对准地布置相邻行中的焊球,而在第二焊球组 52 中相互失去对准地布置相邻行中的焊球。因此在掩模 81 中也类似地在第一开口组 58 中相互对准地布置相邻行中的开口并且类似地在第二开口组 59 中相互失去对准地布置相邻行中的开口。也如上文在实施例 1 中所述,相邻焊球 6 之间的距离在第二焊球组 52 中比在第一焊球组 51 中更大。因此在掩模 81 中,相邻开口 82 之间的距离也类似地在第二开口组 59 中比在第一开口组 58 中更大。也如上文在实施例 1 中所述,第一焊球组 51 与第二焊球组 52 之间的间隔 G_1 大于第一焊球组 51 中的行之间的间隔 G_2 和第二焊球组 52 中的行之间的间隔 G_3 。因此在掩模 81 中,第一开口组 58 与第二开口组 59 之间的间隔也大于第一开口组 58 中的行之间的间隔和第二开口组 59 中的行之间的间隔。这里,可以与上文在实施例 1 中描述的相邻焊球 6 之间的距离类似地限定相邻开口 82 之间的距离。也可以与上文在实施例 1 中描述的第一焊球组 51 与第二焊球组 52 之间的间隔 G_1 类似地限定第一开口组 58 与第二开口组 59 之间的间隔。也可以与上文在实施例 1 中各自描述的第一焊球组 51 中的行之间的间隔 G_2 和第二焊球组 52 中的行之间的间隔 G_3 类似地限定第一开口组 58 中的行之间的间隔和第二开口组 59 中的行之间的间隔。

[0310] 在本实施例中如上文参照实施例 1 至实施例 3 中的焊球 6 的布置所述,通过控制相邻焊块 84(焊球 6)之间的距离,也有可能防止焊块 84(焊球 6)在装配半导体器件期间相互接触。因此,通过调整在布线衬底 21 上初步提供的焊区 16 的布置和掩模 81 的开口

82 的布置,有可能调整焊块 84(焊球 6) 在半导体器件 1 的下表面(布线衬底 3 的下表面 3b) 上的配置,并且由此控制相邻焊块 84(焊球 6) 之间的距离。因而在本实施例中,优选地将在半导体器件 1 的下表面(布线衬底 3 的下表面 3b) 上提供的多个焊块 84 形成为具有相同尺寸(尺度或者直径)。也就是说,在使用掩模 81 的印刷方法中,可以将供应到布线衬底 21 上的各焊区 16 上的焊料膏 83 的量调整为相等。因而可以简化掩模 81 的结构,并且可以将掩模 81 的厚度调整为对于各第一开口组 58 和第二开口组 59 而言相同。这允许易于使用掩模 81 来进行焊料印刷并且恰当形成焊块 84。

[0311] (实施例 6)

[0312] 将参照附图描述本实施例的半导体器件。

[0313] 图 59 是实施例 6 的半导体器件 1c 的底视图(底表面图、背表面图或者平面图)。图 60 是半导体器件 1c 的横截面图(侧视横截面图),该横截面图基本上对应于沿着图 59 的线 E1-E1 的横截面图。注意图 59 和图 60 分别对应于上述实施例 1 的图 2 和图 4。

[0314] 实施例 6 的半导体器件 1c 具有与上述实施例 1 的半导体器件 1 的结构基本上相同的结构,不同之处在于在本实施例的半导体器件 1c 中按照一行布置第二焊球组 52(第二焊区组 57) 中的焊球 6b(焊区 16),而在上述实施例 1 的半导体器件 1 中按照多行(例如两行)布置第二焊球组 52(第二焊区组 57) 中的焊球 6b(焊区 16)。

[0315] 也就是说,在本实施例中,在形成于布线衬底 3 的下表面 3b 上的多个焊球组(或者焊区组)之中的第一焊球组 51(或者第一焊区组 56) 中,以与上文在实施例 1 中所述相同方式沿着布线衬底 3 的下表面 3b 的外围边缘部分(各边)按照多行(在本实施例中例如是两行)布置焊球 6(焊区 16)。对照而言,在本实施例中,在位于布线衬底 3 的下表面 3b 之中的比第一焊球组更接近其中心部分的部分处的第二焊球组 52(或者第二焊区组 57) 中,沿着布线衬底 3 的下表面 3b 的各边按照一行布置焊球 6(焊区 16)。

[0316] 因此在本实施例中,第二焊球组 52 中的焊球 6 的行的数目比在上述实施例 1 中更小。因而,本实施例的半导体器件 1c 的外部端子(这里是焊球 6) 的数目小于上述实施例 1 的半导体器件 1 的外部端子(这里是焊球 6) 的数目。此外,在布线衬底 3 的下表面 3b 之中的位于第二焊球组 52(或者第二焊区组 57) 向内的区域没有提供上述实施例 1 中提供的测试端子(焊区)17。

[0317] 该结构在别的方面与上述实施例 1 的结构相同,从而省略其描述。将容易理解,以与上述实施例 1 中相同的方式,在本实施例中也按照第一节距(与前述节距 P_1 对应的第一间隔)布置第一焊球组 51(第一焊区组 56) 中的焊球 6a(焊区 16a),而按照比第一节距更高的第二节距(与前述节距 P_2 对应的第二间隔)布置第二焊球组 52(第二焊区组 57) 中的焊球 6b(焊区 16b)。

[0318] 在本实施例的半导体器件 1c 中,也将焊球 6(或者焊区 16) 的节距设置成在位于布线衬底 3 的下表面 3b 的中心侧部处的第二焊球组 52(或者第二焊区组 57) 中比在位于布线衬底 3 的下表面 3b 的外在外围侧部处的第一焊球组 51(或者第一焊区组 56) 中更大。因此,即使当装配于布线衬底(上述布线衬底 31) 上的半导体器件 1c 弯曲并且装配衬底(上述布线衬底 31) 的上表面(上述上表面 31a) 与布线衬底 3 的下表面 3b 的近中心部分之间的距离减少时,仍然有可能阻止第二焊球组 52 中的相邻焊球 6(这些焊球是焊球 6b) 之间的短路问题。

[0319] (实施例 7)

[0320] 将参照附图描述本发明的半导体器件。

[0321] 图 61 是实施例 7 的半导体器件的横截面图(侧视横截面图),该横截面图对应于上述图 60。在布线衬底中,图 61 的横截面位置对应于沿着上述实施例 6 的上述图 59 的线 E1-E1 的位置。

[0322] 在上述各实施例 1 至实施例 6 中,已经给出对如下情况的描述,在该情况下将在布线衬底 3 的下表面 3b 上提供的多个外部端子(焊球 6)形成为具有相同尺寸,并且使用球供应方法或者印刷方法在布线衬底 3 的相应焊区 16 上形成外部端子(焊球 6)。对照而言,在实施例 7 中,根据布线衬底 3 的下表面 3a 上的位置来改变焊球(焊块)6 的尺寸。也就是说,在本实施例中,将位于布线衬底 3 的下表面 3b 的中心侧部处的焊球(焊块)6 形成为在尺寸上小于位于其外围侧部处的焊球(焊块)6。也可以按照焊球(焊块)6 中的焊料的量之间的定量惯性来限定焊球(焊块)6 之间的尺寸关系。

[0323] 在图 61 中所示半导体器件 1d 中,将属于焊球组 52 的焊球 6b 的尺寸(尺度或者直径)调整为小于属于焊球组 51 的焊球 6a 的尺寸(尺度或者直径)。半导体器件 1d 的结构在其它方面与上述实施例 6 的半导体器件 1c 的结构相同,从而省略其描述。

[0324] 仅当将焊球组 52 中的焊球 6b 的尺寸调整为小于焊球组 51 中的焊球 6a 的尺寸时,上述实施例 6 的半导体器件 1c 才对应于图 61 的半导体器件 1d。然而实施例 7 不仅适用于上述实施例 6 而且适用于上文在实施例 1 至实施例 5 中描述的半导体器件和随后描述的实施例 8 的半导体器件。例如在本实施例应用于上述实施例 1 的情况下,在上述实施例 1 的半导体器件 1 中将属于第二焊球组 52 的焊球 6b 的尺寸(尺度或者直径)调整为小于属于第一焊球组 51 的焊球 6a 的尺寸(尺度或者直径)是合适的。在本实施例应用于上述实施例 3 的情况下,将属于焊球组 52a 的焊球 6e 的尺寸(尺度或者直径)调整为小于属于焊球组 51a 和 51b 的焊球 6c 和 6d 的尺寸(尺度或者直径)是合适的。

[0325] 图 62 和图 63 是本实施例中形成焊块(焊球 6)的步骤的示例图,该步骤对应于上述步骤 S5。

[0326] 在如本实施例中根据布线衬底 3 的下表面 3a 上的位置来改变焊球(焊块)6 的尺寸这一情况下,当将要使用如上文在实施例 1 中所述通过一次脱离抽吸吸引、使用单个掩模来保持焊球的球供应方法时,将难以通过抽吸将尺寸不同的多个焊球吸引到相应所需孔并且将焊球转移到布线衬底 21 的焊区 16。

[0327] 因此在本实施例中,首先如图 62 中所示制备第一掩模 MK1。掩模 MK1 具有与位置与布线衬底 21 的前述半导体器件区 22 的外围边缘部分更接近的第一焊区组 56(其中的个体焊区 16a)对应的第一孔 24b。也就是说,当在布线衬底 21 上对准和叠加第一掩模 MK1 时,布线衬底 21 的个体焊区 16a 和第一掩模 MK1 的个体第一孔 24b 在相同二维位置。第一孔 24b 的直径小于随后描述的第一焊球 6g 的直径。第一掩模 MK1 没有与第二焊区组 57(其中的个体焊区 16b)对应的孔。

[0328] 然后使用第一掩模 MK1 将第一焊球 6g 供应到第一焊区组 56 中的相应焊区 16a。也就是说,通过抽吸将第一焊球 6g 吸引到第一掩模 MK1 的相应第一孔 24b 并且供应到布线衬底 21 的第一焊区组 56 中的相应焊区 16a。

[0329] 然后如图 63 中所示使用第二掩模 MK2 将尺寸小于第一焊球 6g 的第二焊球 6h 供

应到第二焊区组 57 中的相应焊区 16b。也就是说,通过抽吸将第二焊球 6h 吸引到第二掩模 MK2 的相应第二孔 24c 并且供应到布线衬底 21 的第二焊区组 57 中的相应焊区 16b。第二焊球 6h 的直径(尺度)小于第一焊球 6g 的直径(尺度)。

[0330] 这里,第二掩模 MK2 具有与位置与布线衬底 21 的前述半导体器件区域 22 的中心部分更接近的第二焊区组 57(其中的个体焊区 16b)对应的第二孔 24c。也就是说,当在布线衬底 21 上对准和叠加第二掩模 MK2 时,布线衬底 21 的个体焊区 16b 和第二掩模 MK2 的个体第二孔 24c 在相同二维位置。第二孔 24c 的直径小于第二焊球 6h 的直径。第二掩模 MK2 没有与第一焊区组 56(其中的个体焊区 16a)对应的孔。注意第二孔 24c 的尺寸(直径)可以与第一孔 24b 的尺寸(直径)相同,但是通过将第二孔 24c 的尺寸(直径)调整为小于第一孔 24b 的尺寸(直径),有可能提高供应尺寸比第一焊球 6g 更小的第二焊球 6h 的准确性。

[0331] 随后,通过进行焊料回流工艺作为热处理以熔化并且重新固化第一焊球 6g 和第二焊球 6h,有可能将焊球 6 键合和电耦合到布线衬底 21 的下表面 21b 上的焊区 16。第一焊球 6g 变成键合到第一焊区组 56 中的焊区 16a 的焊球 6a,而第二焊球 6h 变成键合到第二焊区组 57 中的焊区的焊球 6b。因而,键合到第二焊区组 57 中的焊区 16b 的焊球 6b 在尺寸上小于键合到第一焊区组 56 中的焊区 16a 的焊球 6a。

[0332] 另外也有可能在使用第二掩模 MK2 来供应第二焊球 6h 之前,执行焊料回流工艺用以将第一焊球 6g 键合到第一焊区组 56 中的焊区 16a,使用第二掩模 MK2 将第二焊球 6h 供应到第二焊区组 57 中的焊区 16b 上、然后再次进行焊料回流工艺以将第二焊球 6h 键合到第二焊区组 57 中的焊区 16b。也有可能改变使用第一掩模 MK1 将第一焊球 6g 供应到第一焊区组 56 中的焊区 16a 和使用第二掩模 MK2 将第二焊球 6h 供应到第二焊区组 57 中的焊区 16b 的顺序。

[0333] 如上文在实施例 1 至实施例 6 中所示,形成于布线衬底 3 的下表面 3b 上的多个焊区 16 被划分成多个焊区组,并且将位置与布线衬底 3 的中心部分更接近的焊区组(上述第二焊区组 57 或者焊区组 57a)中的焊区 16 的节距(第二节距)设置成高于位置与布线衬底 3 的外在外围部分更接近的焊区组(上述第一焊区组 56 或者焊区组 56a 和 56b)中的焊区 16 的节距(第一节距)。因而即使当装配于装配衬底(上述布线衬底 31)上的半导体器件弯曲时仍然可以阻止相邻焊球 6 之间的短路。

[0334] 然而当鉴于环境污染问题而使用无铅焊料作为焊球 6 的材料时,在半导体器件装配于装配衬底上之后的回流工艺(热处理)步骤中施加的热量变得温度更高,并且半导体器件的弯曲可能更明显。

[0335] 另外,如果待使用的布线衬底 3 随着半导体器件进一步变薄而进一步变薄,这即使当在回流工艺步骤中施加的热量温度未增加时,半导体器件的弯曲仍然可能更明显。

[0336] 因此如在本实施例中那样,通过不仅将多个焊区 16 划分成多个焊区组(第一和第二焊区组 56 和 57)而且将设置于第二焊区组 57 中的相应焊区 16b 上的焊球 6b 的尺寸调整为小于设置于第一焊区组 56 中的相应焊区 16a 上的焊球 6a 的尺寸,有可能更可靠地防止相邻焊块(焊球 6)相互接触。

[0337] (实施例 8)

[0338] 将参照附图描述本实施例的半导体器件。

[0339] 图 64 是实施例 8 的半导体器件 1e 的横截面图（侧视横截面图），该横截面图对应于上述图 60。在布线衬底中，图 64 的横截面位置对应于沿着上述实施例 6 的上述图 59 的线 E1-E1 的位置。

[0340] 在上述实施例 1 中已经给出对如下情况的描述，在该情况下半导体芯片 2 装配于布线衬底 3 的上表面 3a 上，从而半导体芯片 2 的顶表面（主表面或者第三表面）与布线衬底 3 的上表面 3a 相对，并且半导体芯片 2 的电极 2a 经由作为传导构件的多个键合接线 4 电耦合到布线衬底 3 的键合引线 14。对照而言，在实施例 8 中，将半导体芯片 2 倒装到布线衬底 3 上。也就是说，在本实施例中，如图 64 所示经由多个块（传导构件）BP1 在布线衬底 3 上装配半导体芯片 2，从而半导体芯片 2 的顶表面与布线衬底 3 的上表面 3a 相对。半导体芯片 2 的个体电极 2a 经由相应块电极 BP1 键合和电耦合到布线衬底 3 的键合引线 14。

[0341] 在本实施例的半导体器件 1e 中，半导体芯片 2 的表面与布线衬底 3 的上表面 3a 之间的空间如图 64 中所示由树脂（底部填充树脂）5b 填充。以这一方式保护块电极 BP1 和形成于布线衬底 3 的上表面 3a 上的键合引线 14 之间的键合部分。注意多个块电极 BP1 已经在半导体芯片 2 装配于布线衬底 3 上之前已经耦合（固定）到形成于半导体芯片 2 的顶表面上的多个电极（电极焊盘）2a。

[0342] 在上述各实施例 1 至实施例 7 中，将半导体芯片 2 的多个电极（电极焊盘）2a 电耦合到布线衬底 3 的多个键合引线 14 的多个传导构件是多个键合接线 4。对照而言，在本实施例中，将半导体芯片 2 的多个电极（电极焊盘）2a 电耦合到布线衬底 3 的多个键合引线 14 的多个传导构件是多个块电极 BP1。

[0343] 半导体器件 1e 在其它方面与上述实施例 6 的半导体器件 1c 相同，从而省略其描述。仅当倒装半导体芯片 2 时，上述实施例 6 的半导体器件 1c 才对应于图 64 的半导体器件 1e。然而，实施例 8 不仅适用于上述实施例 6 而且适用于上文在实施例 1 至 5 和实施例 7 中描述的半导体器件。在上文在实施例 1 至实施例 5 和实施例 7 中描述的半导体器件中，可以用与本实施例中的相同方式倒装半导体芯片 2。

[0344] 因此，通过在布线衬底 3 上倒装半导体芯片 2，有可能从树脂（注模树脂或者模制体）暴露半导体芯片 2 的背表面。这允许改进半导体芯片 2 的散热性质。

[0345] 如上所述，为了阻止半导体芯片的弯曲，优选利用热膨胀系数在半导体芯片 2 的热膨胀系数与布线衬底 3 的热膨胀系数之间的注模树脂来模制半导体芯片 2 和布线衬底 3 的上表面 3a。然而在实施例 8 的半导体器件的情况下，注模树脂（对应于上述实施例 1 至实施例 7 中的注模树脂 5 和本实施例中的树脂 5b）的体积比在上述实施例 1 至实施例 7 中更小，从而更可能出现半导体器件的弯曲。

[0346] 然而在本实施例中也以与上述实施例 1 至实施例 7 中的相同方式将多个焊区 16（或者焊球 6）划分成多个焊区组（或者焊球组）并且设置这些焊区（或者焊球），而且将焊区 16（或者焊球 6）的节距设置成在位于布线衬底 3 的下表面 3b 的中心侧部处的第二焊区组 57（或者第二焊球组 52）中比在位于布线衬底 3 的下表面 3b 的外在外围侧部处的第一焊区组 56（或者第一焊球组 51）中更高。因此，即使当半导体器件的弯曲比上文在实施例 1 至实施例 7 中描述的半导体器件的弯曲更可能出现时，仍然有可能阻止相邻焊球 6 之间的短路。

[0347] 在实施例 8 的半导体器件的结构中，通过将设置于第二焊区组 57 中的焊区 16b 上

的焊球 6b 的尺寸调整为小于设置于第一焊区组 56 中的焊区 16a 上的焊球 6b 的尺寸,有可能更可靠地阻止相邻焊球 6 之间的短路。

[0348] 尽管至此已经基于本发明的发明人所实现的本发明的实施例具体地描述本发明,但是本发明不限于此。将容易理解可以在本发明中进行各种修改和改变而不脱离其主旨。

[0349] 例如,已经给出对如下结构的描述,在该结构中形成于布线衬底 3 的上表面 3a 上的键合接线 14 经由接线(布线层)和形成于布线衬底 3 内的导体(通路接线 18)电耦合到形成于布线衬底 3 的下表面 3b 上的焊区 16。然而,本发明不限于此。

[0350] 也就是说,如图 65 中所示,也可以采用如下结构,在该结构中半导体芯片 2 经由键合材料 8 装配于布线衬底 3 上,从而半导体芯片 2 的主表面(顶表面)与布线衬底 3 的上表面 3a 相对,使接线 4a 穿过形成于布线衬底 3 中的通孔(缝)9,并且半导体芯片 2 的电极 2a 经由接线 4a 电耦合到形成于布线衬底 3 的下表面 3b 上并且与焊区 16 一体形成的键合引线 14a。图 65 是示出了本发明一种变型的半导体器件的横截面图(侧视横截面图)。

[0351] 这里,各通孔(缝)9 在平面图中查看时部分地位于半导体芯片 2 以外。利用经由通孔 9 的部分从布线衬底 3 的上表面 3a 朝着其下表面 3b 供应的注模树脂(模制树脂部分、模制部分或者模制体)5 来模制接线 4a(对应于上述键合接线 4)之中的位于通孔(缝)9 内的部分。一体地形成布线衬底 3 的上表面 3a 之上形成的注模树脂 5、位于布线衬底的通孔(缝)9 内的注模树脂 5 和布线衬底 3 的下表面 3b 之上形成的注模树脂 5。如图 66 中所示,将布线衬底 3 的上表面 3a 之上的注模树脂 5 形成为与半导体芯片 2 的侧表面和布线衬底 3 的上表面接触。

[0352] 在这样的结构中,也通过以在上述在实施例 1 至实施例 8 中描述的方式布置在布线衬底 3 的下表面 3b 上设置的多个焊区(或者多个外部端子,这里是焊球),即使当半导体器件(半导体封装)弯曲时,仍然有可能保证半导体器件的可靠性。

[0353] 本发明优选地应用于形式为半导体封装的半导体器件及其制造方法以及半导体模块的制造方法。

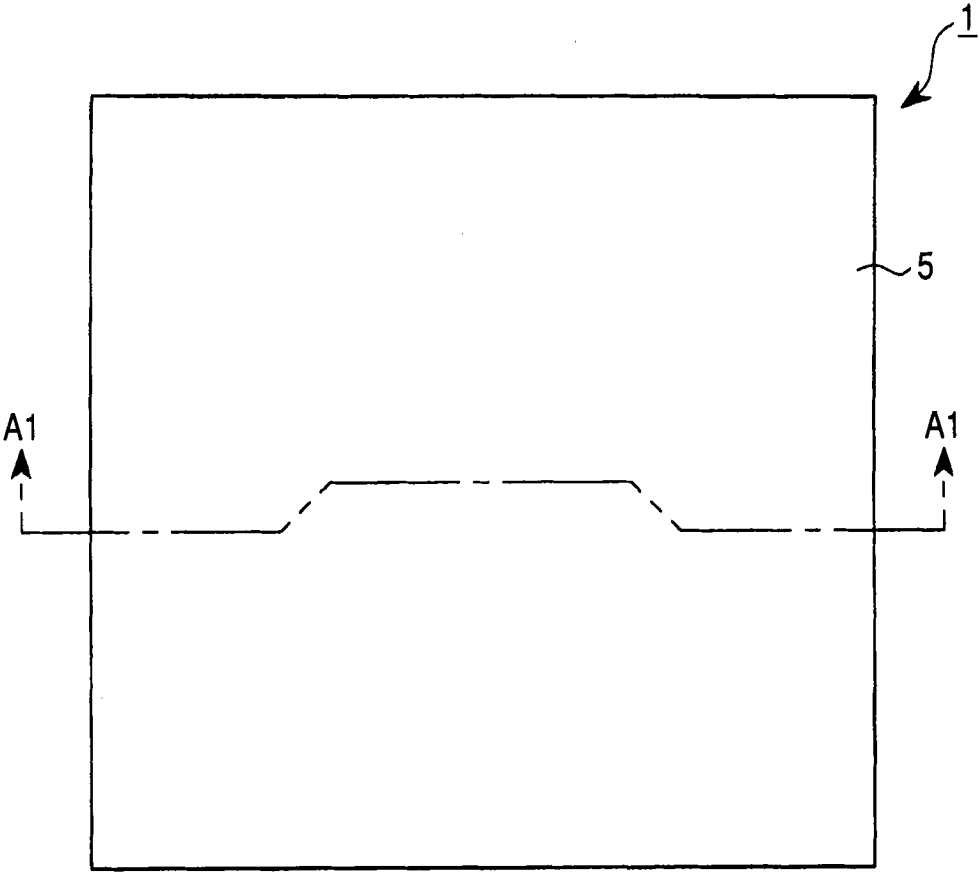


图 1

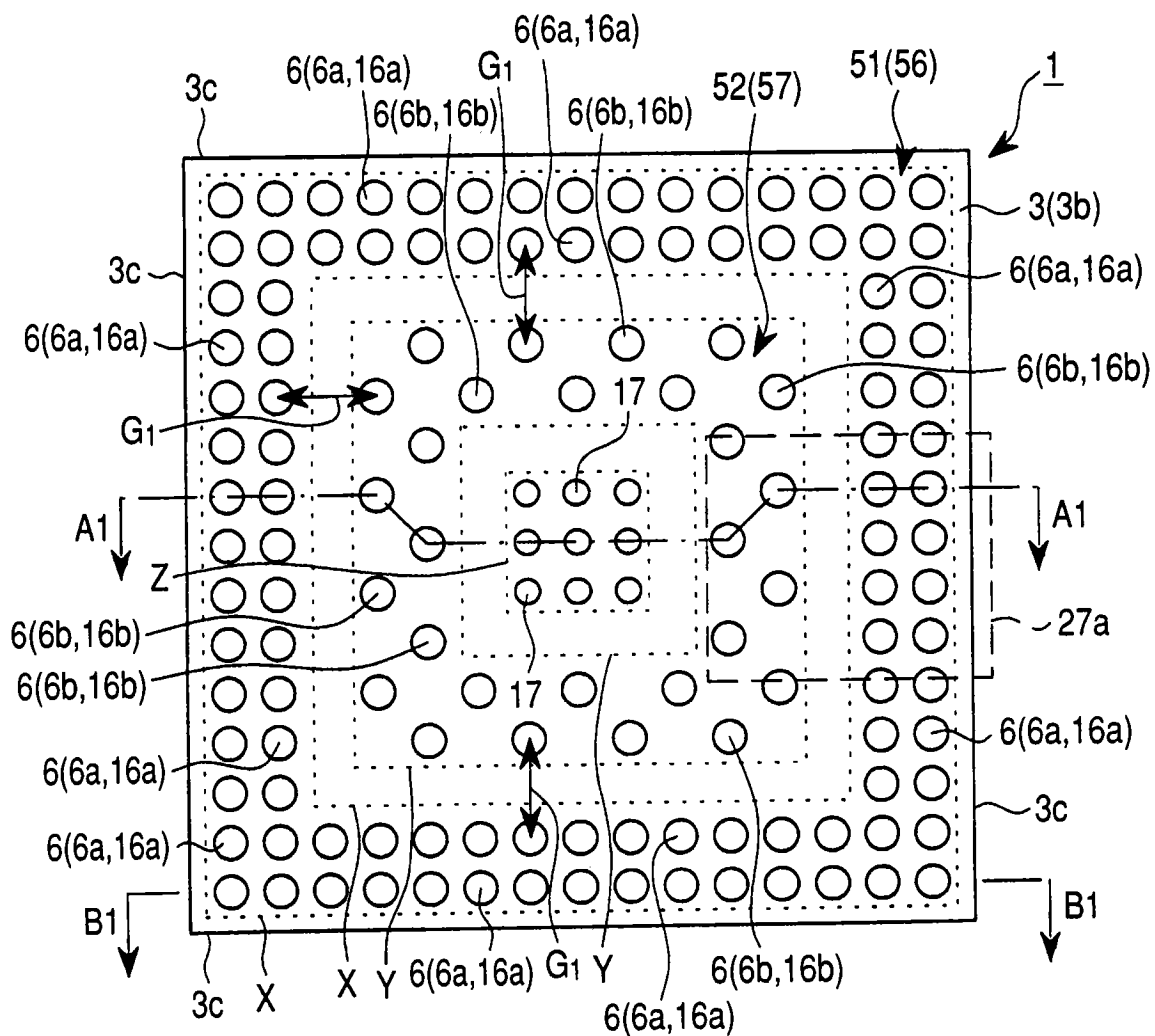


图 2

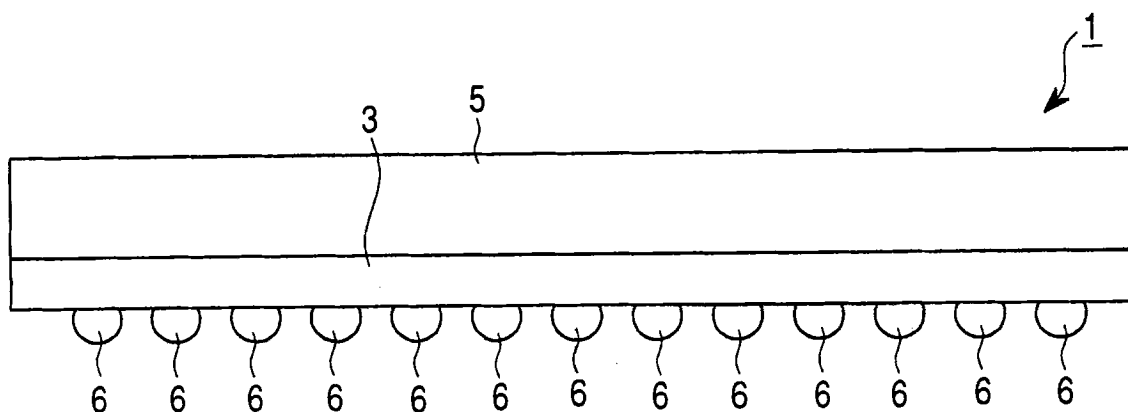


图 3

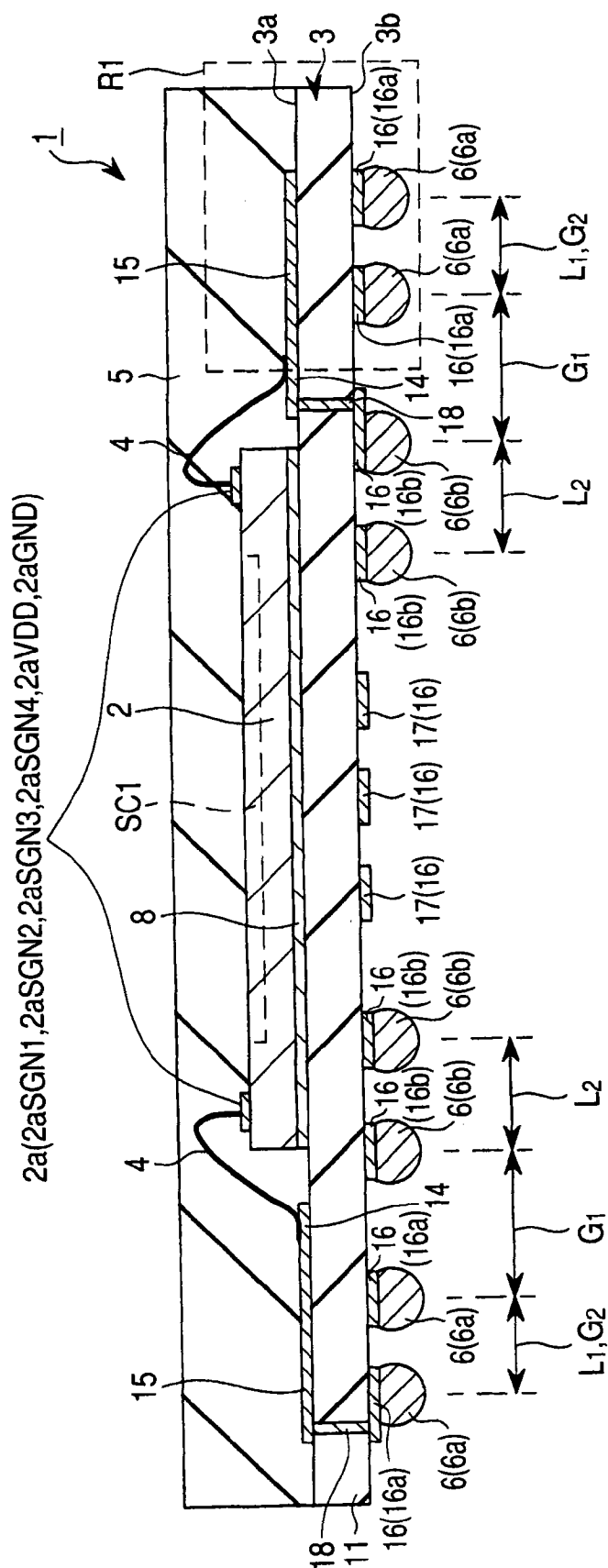


图 4

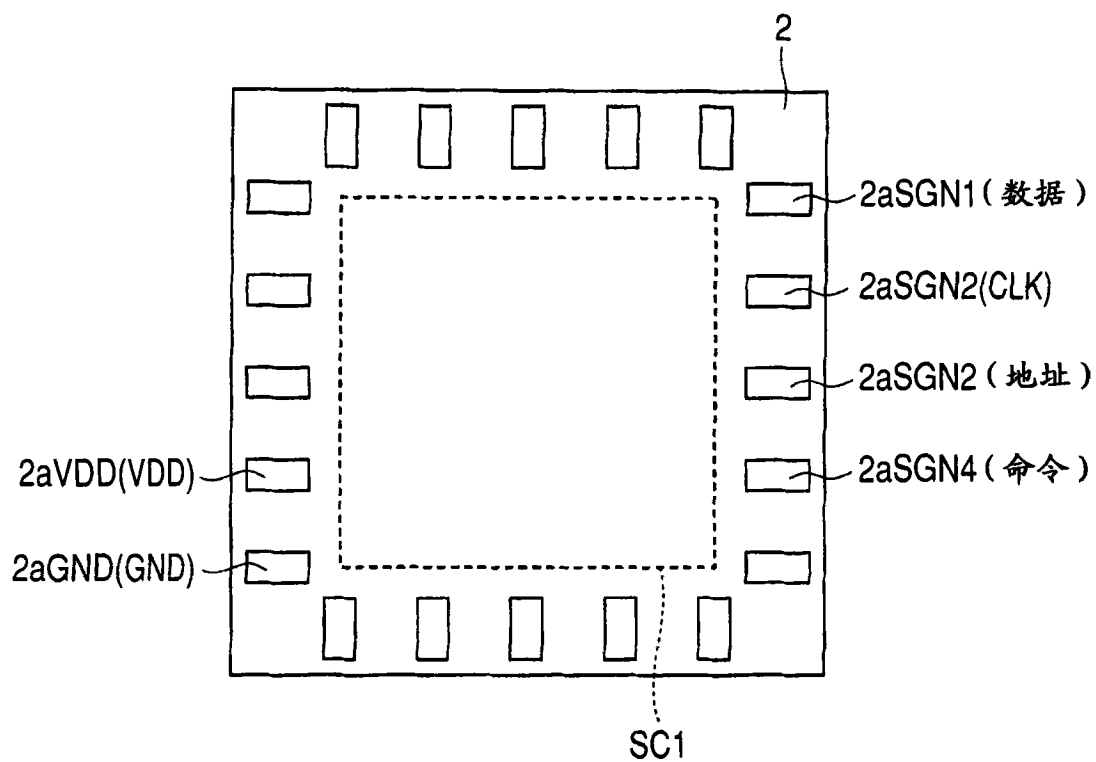


图 5

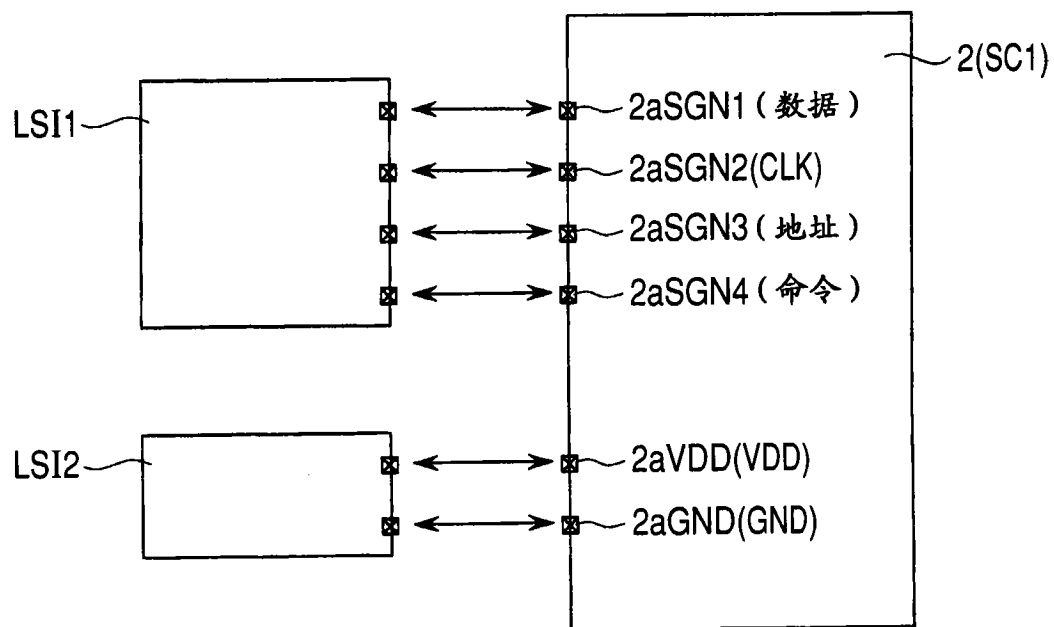


图 6

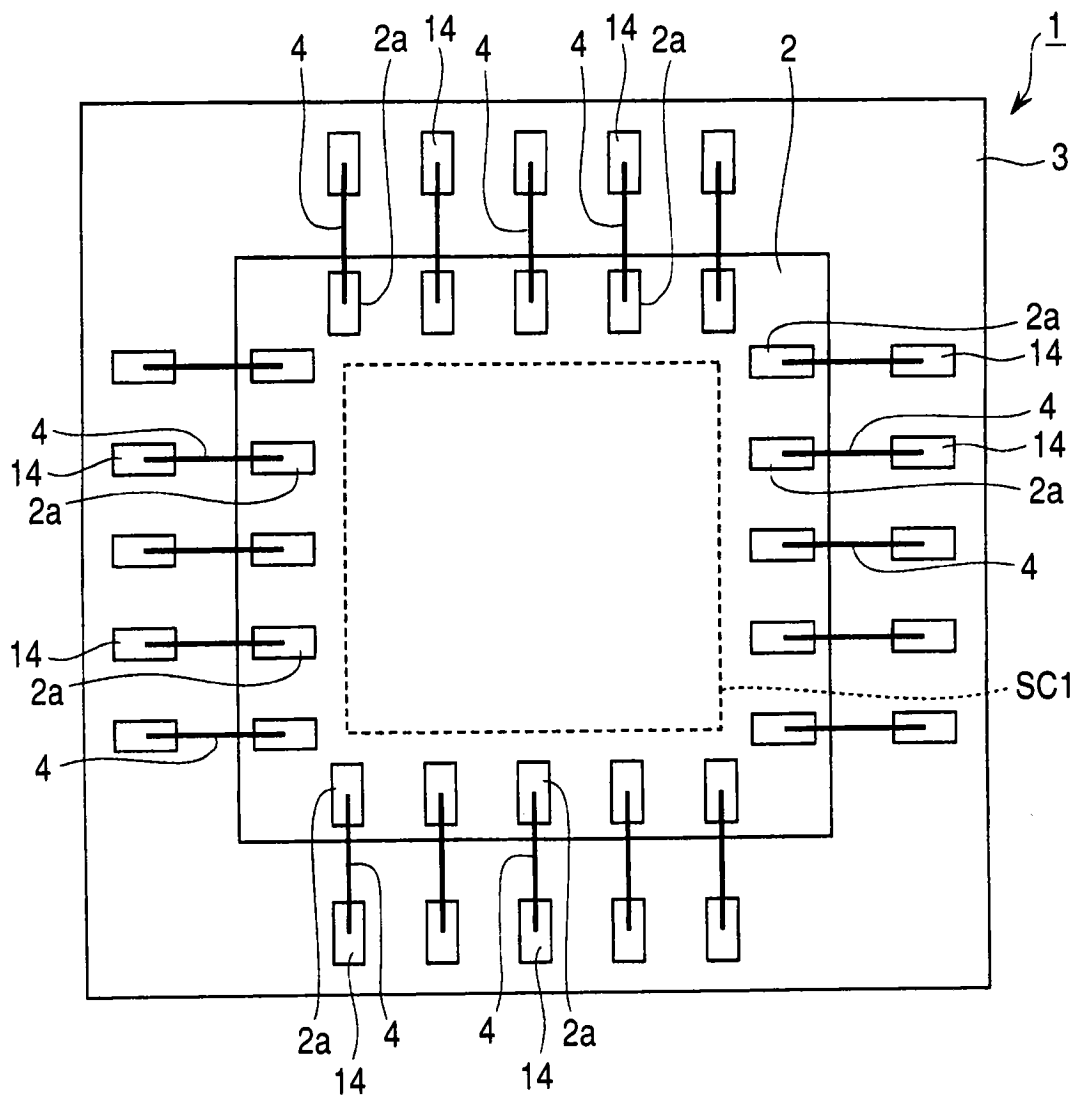


图 7

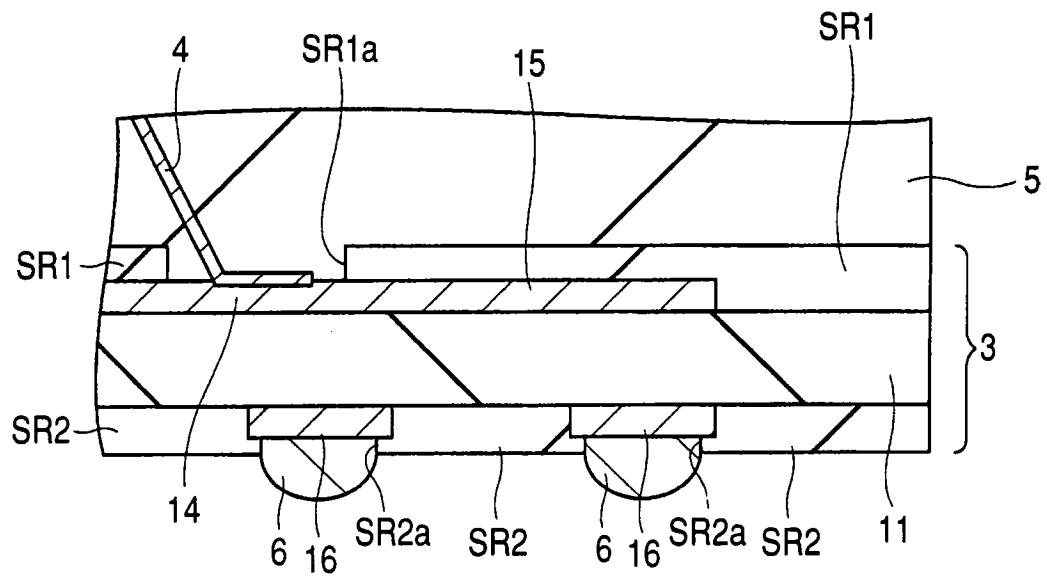


图 8

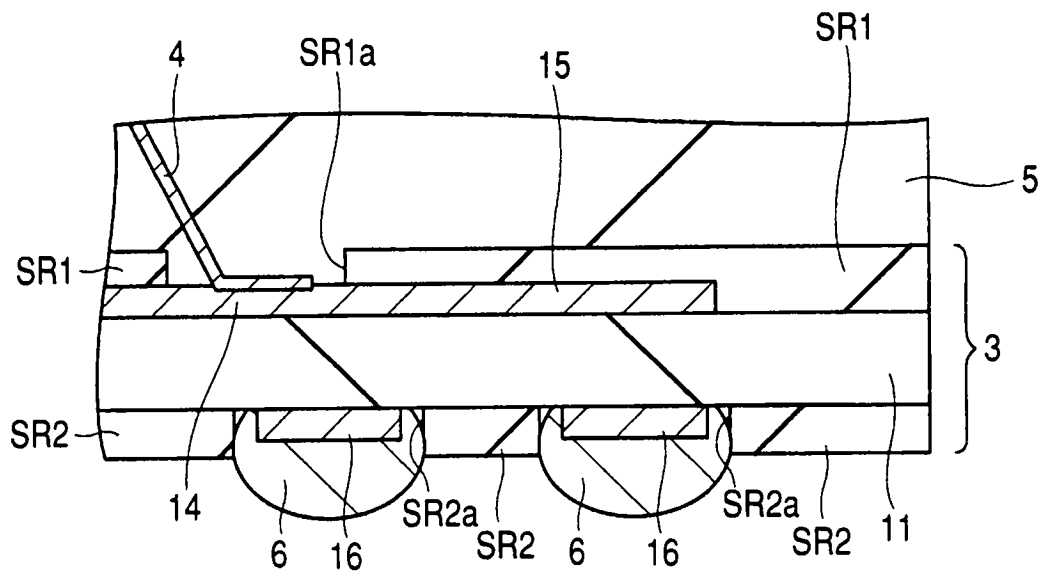


图 9

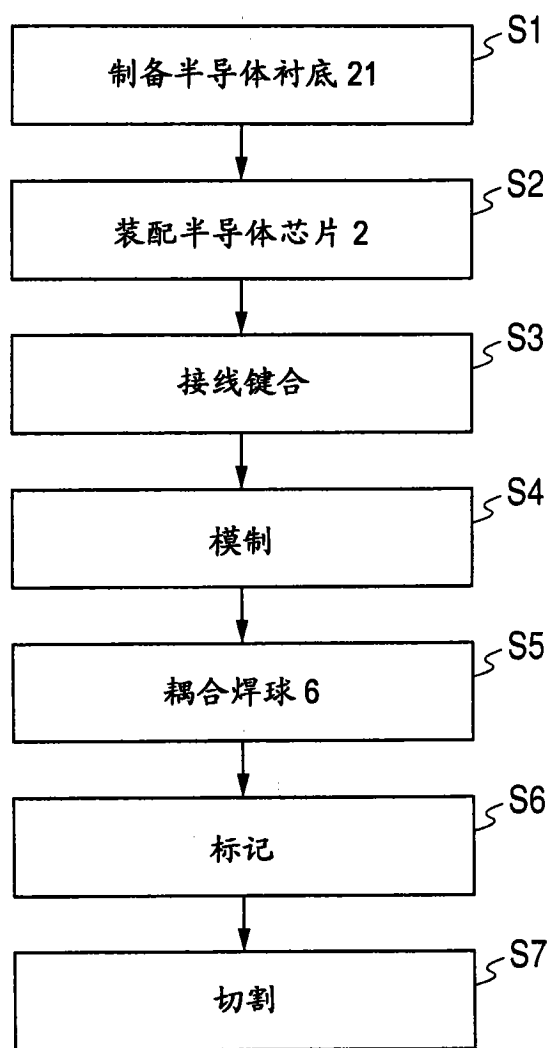


图 10

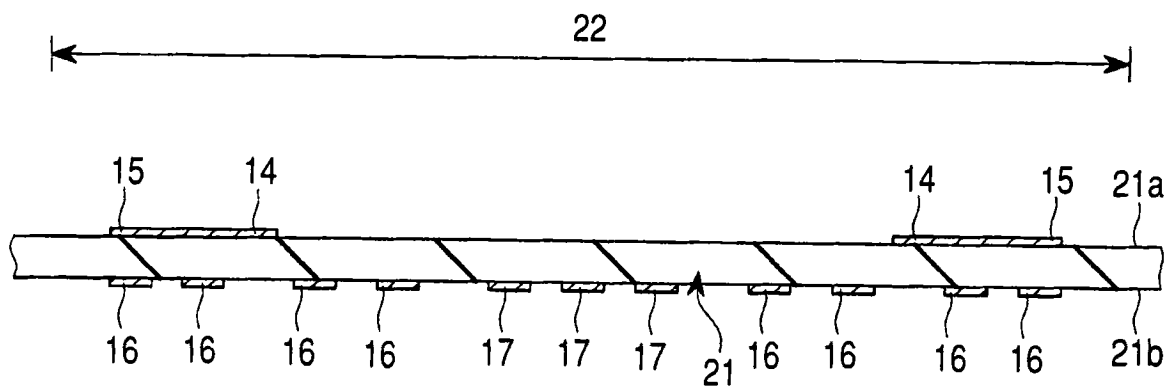


图 11

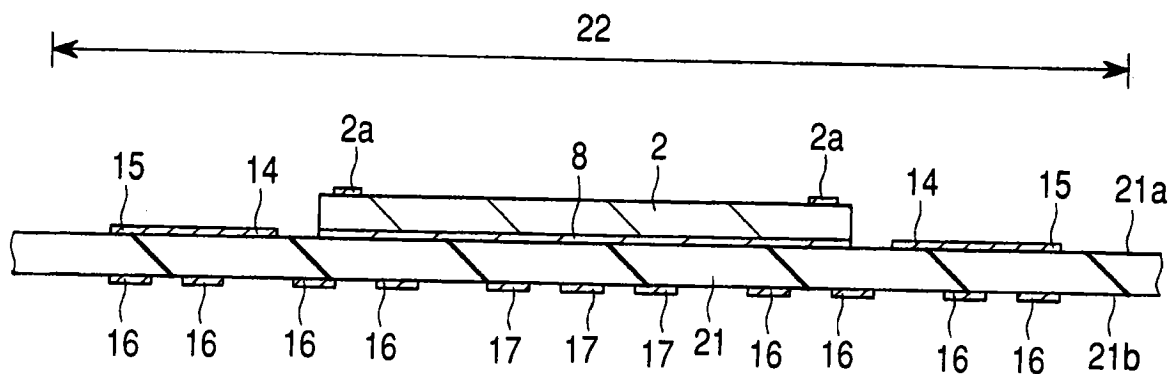


图 12

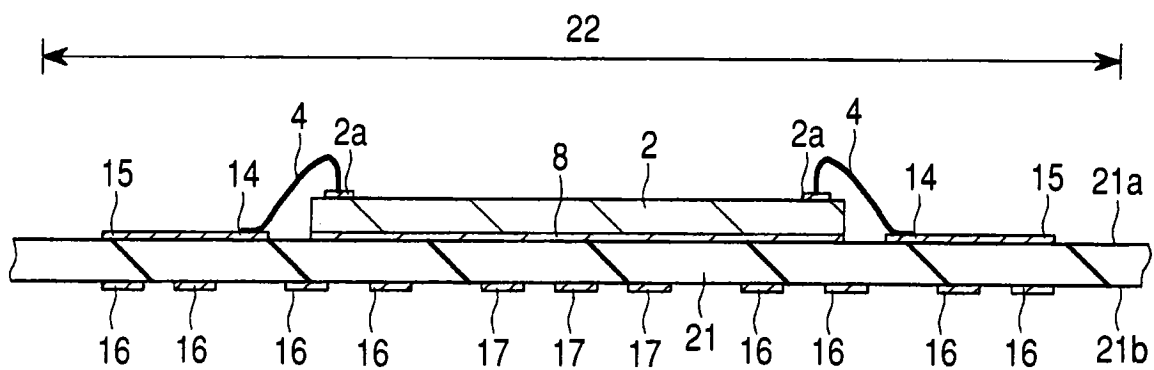


图 13

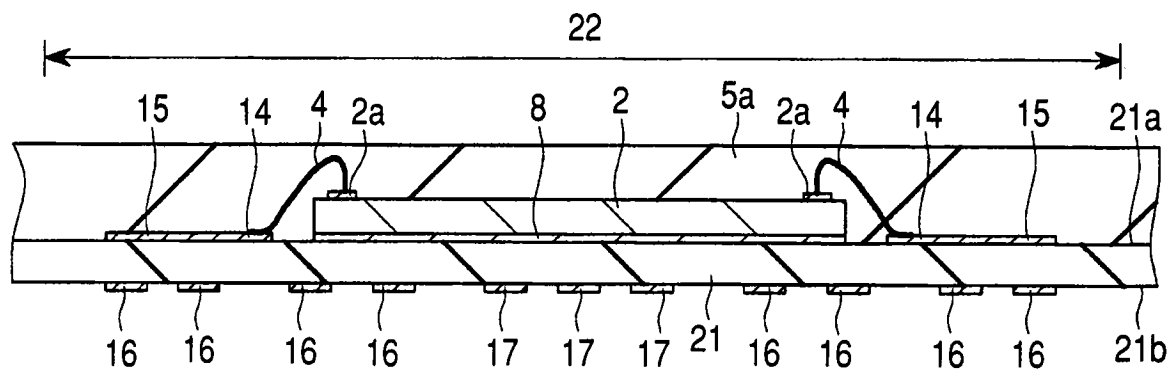


图 14

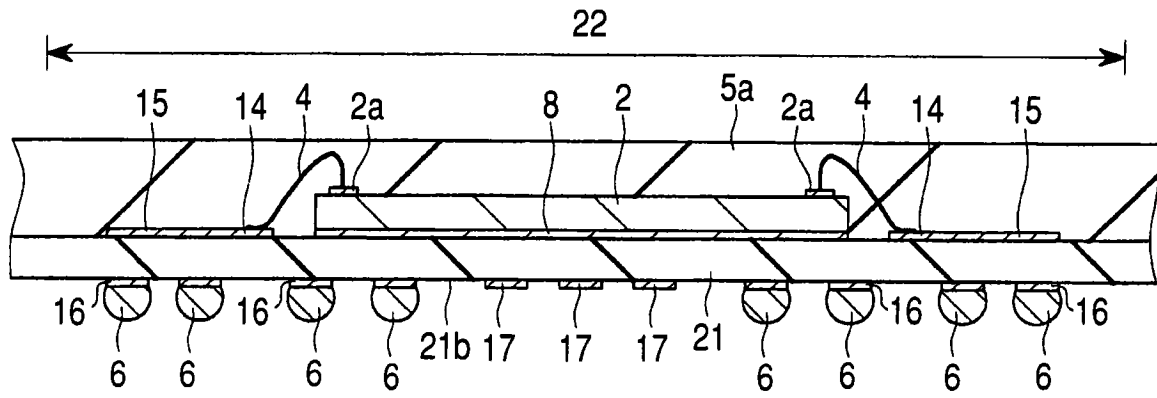


图 15

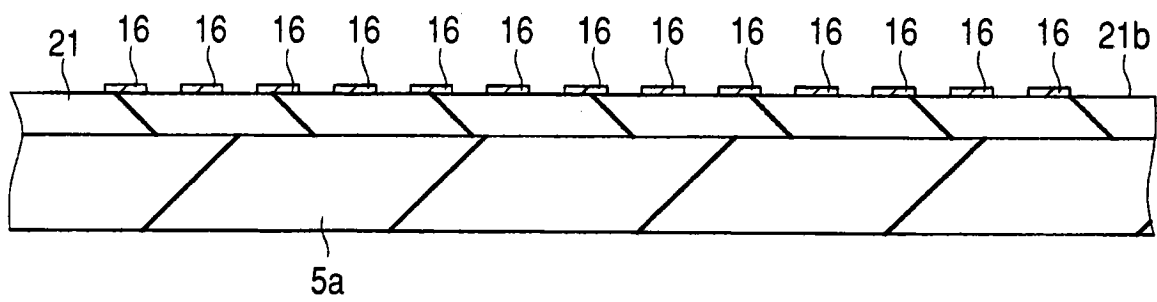


图 16

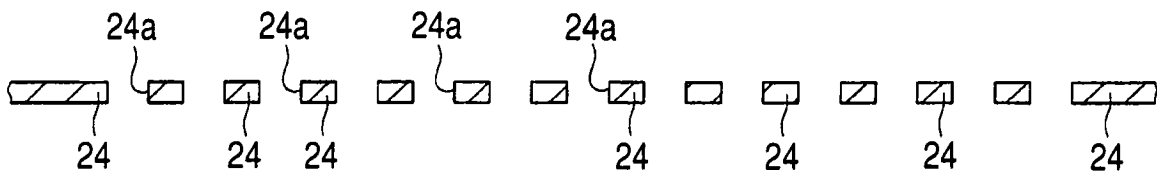


图 17

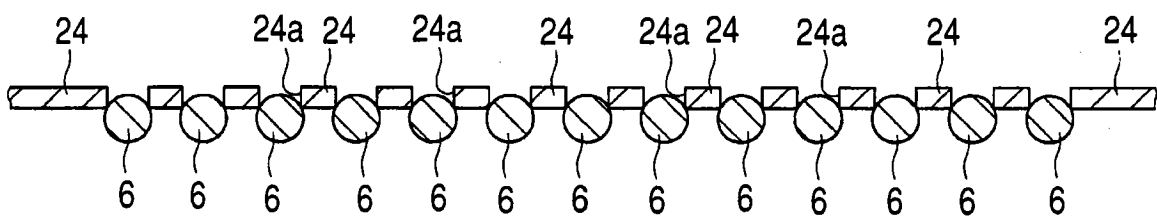


图 18

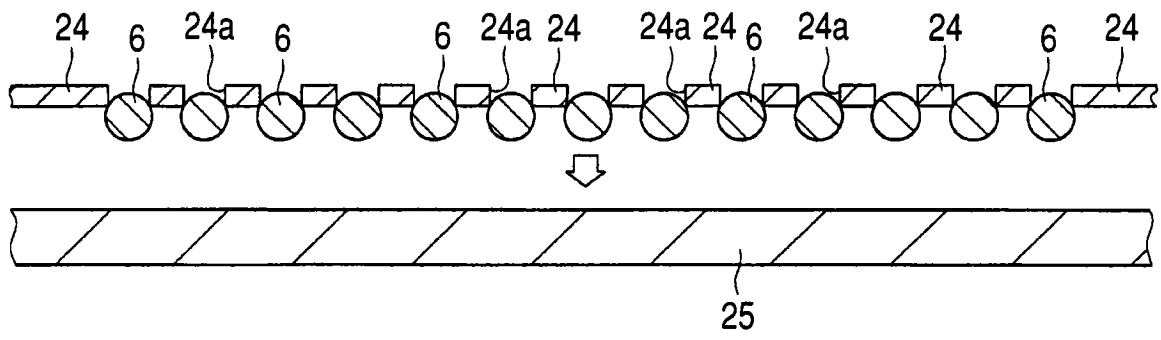


图 19

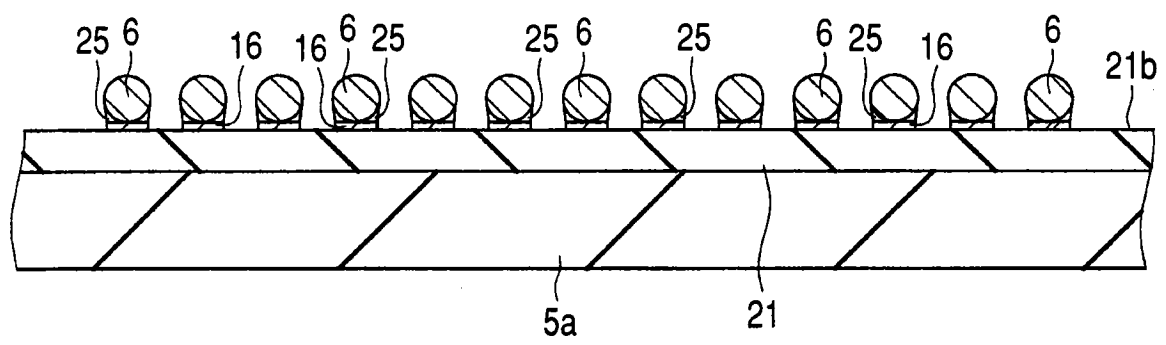


图 20

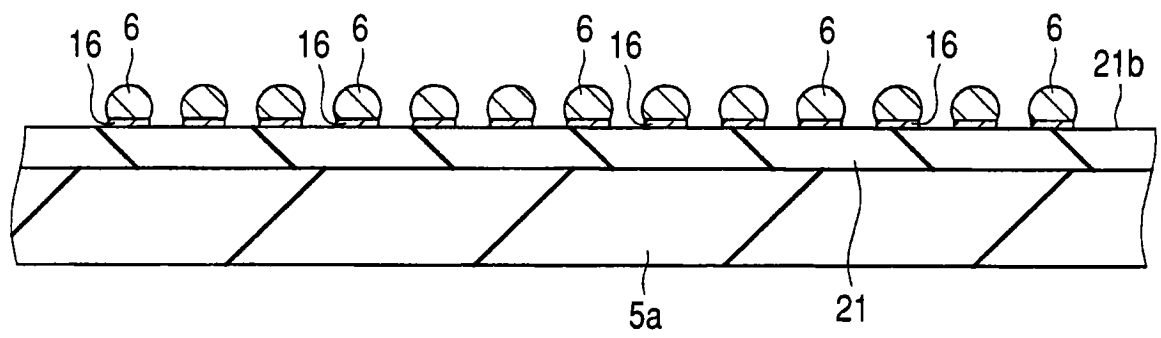


图 21

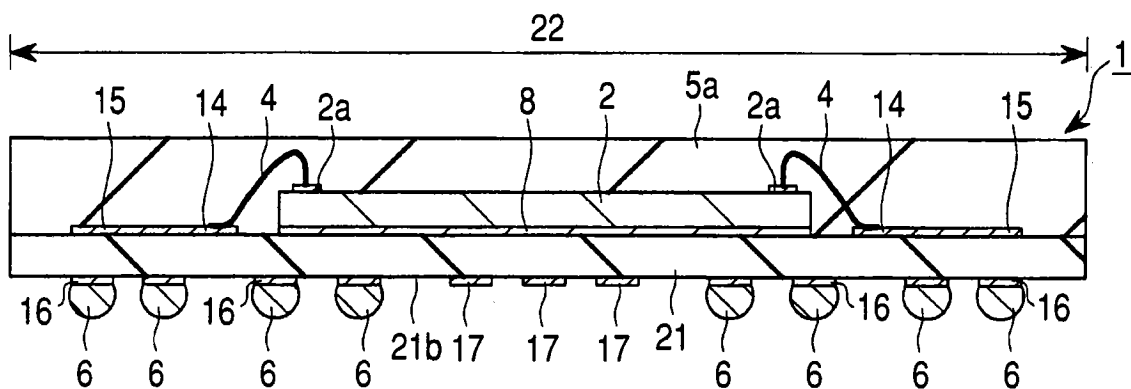


图 22

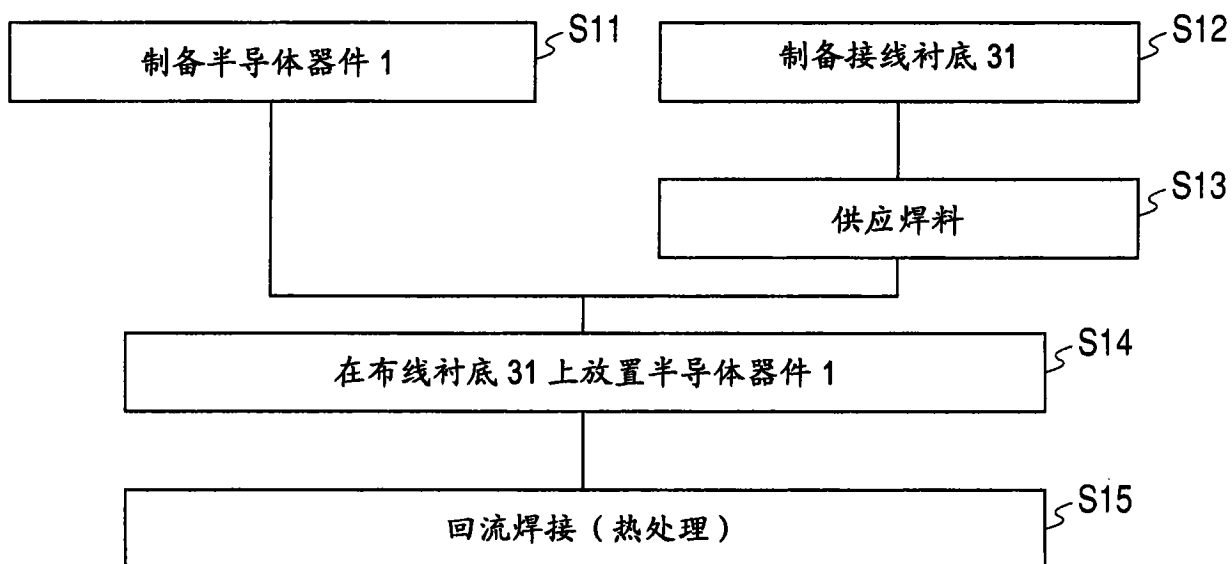


图 23

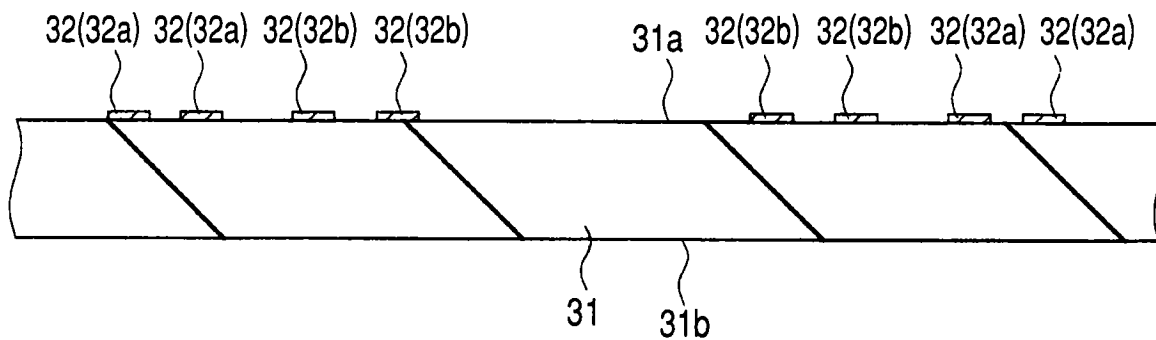


图 24

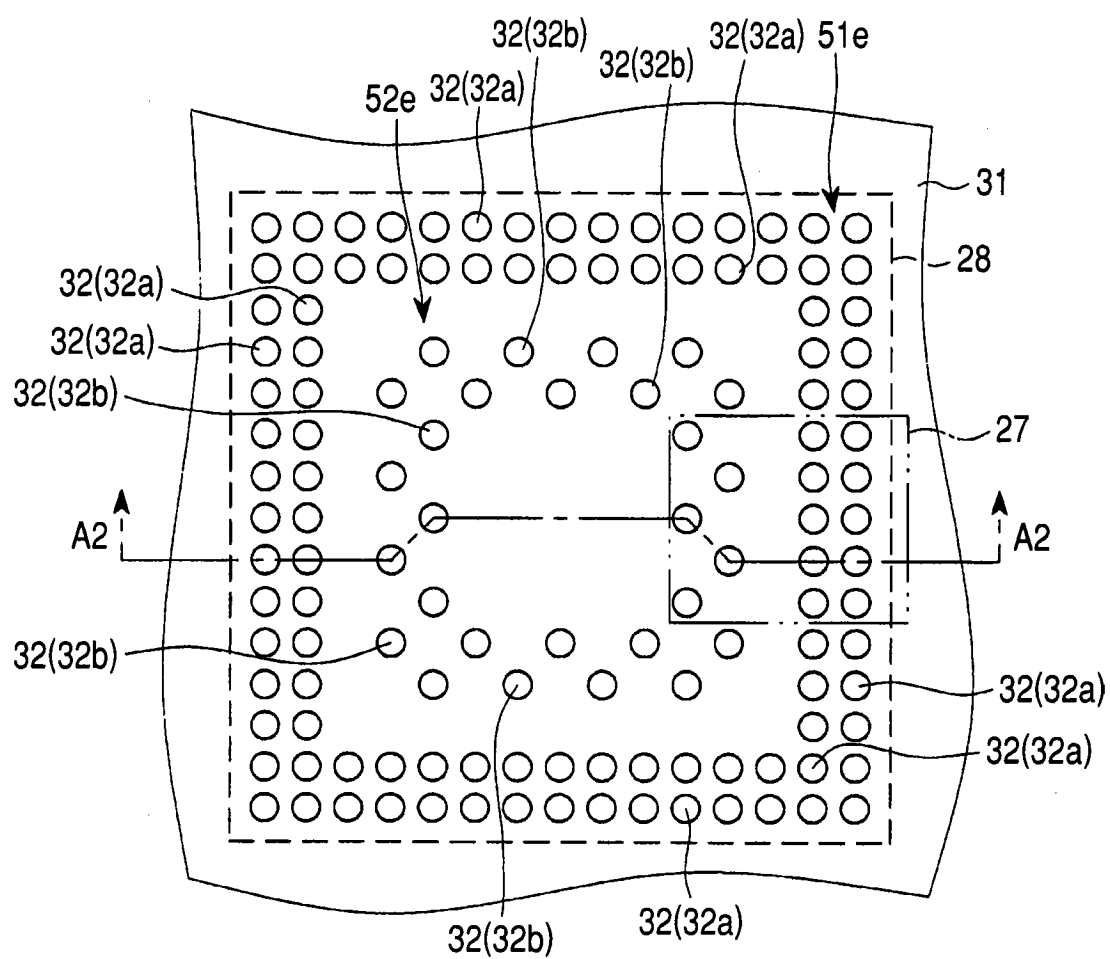


图 25

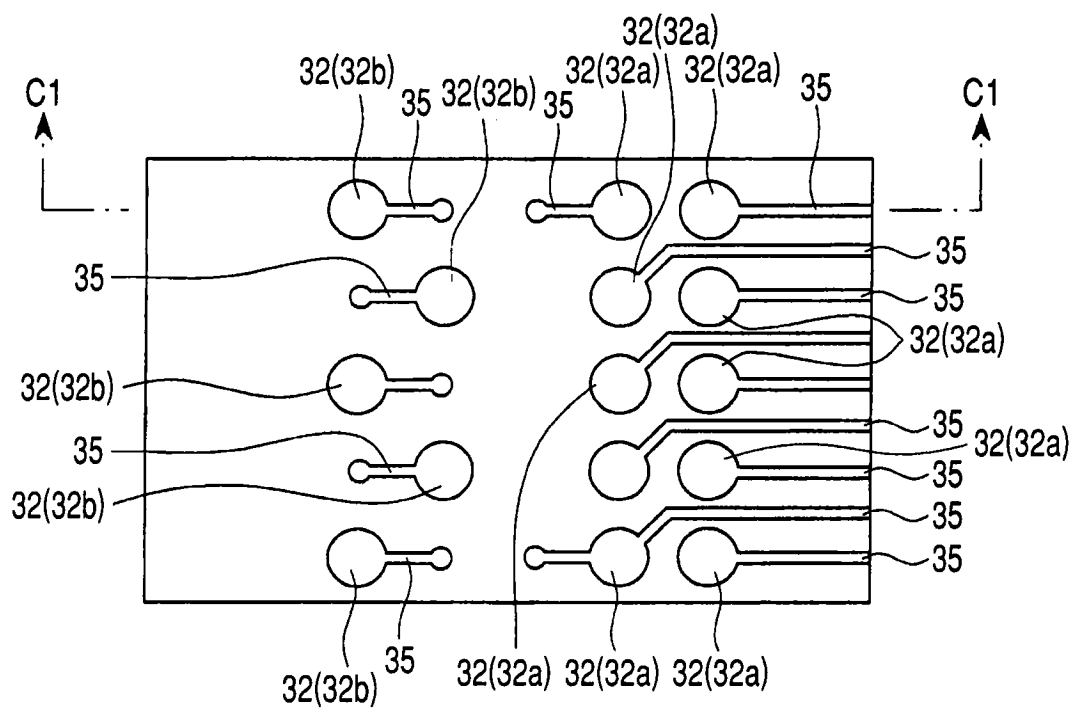


图 26

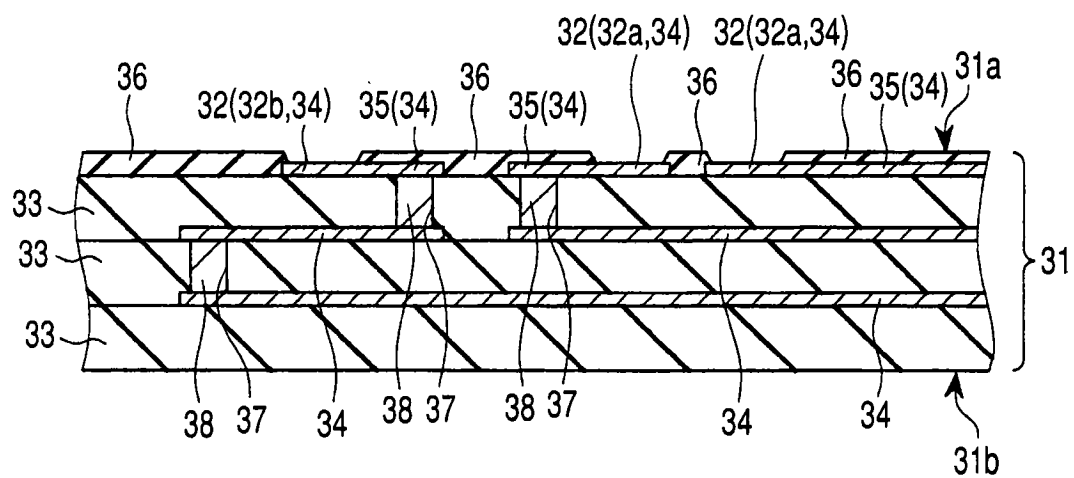


图 27

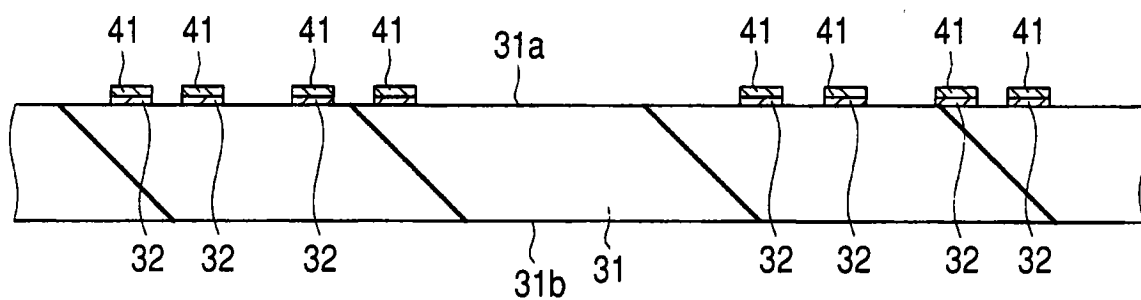


图 28

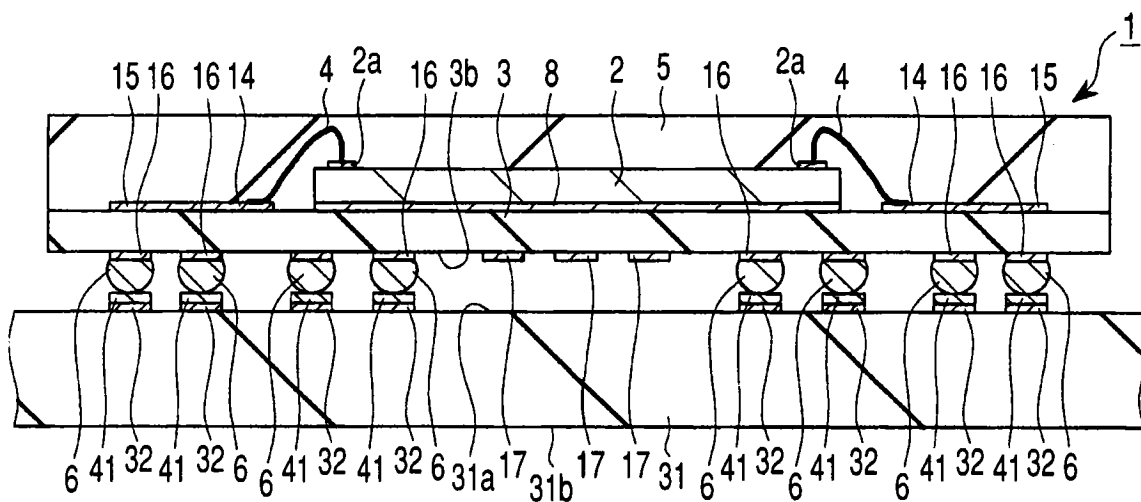


图 29

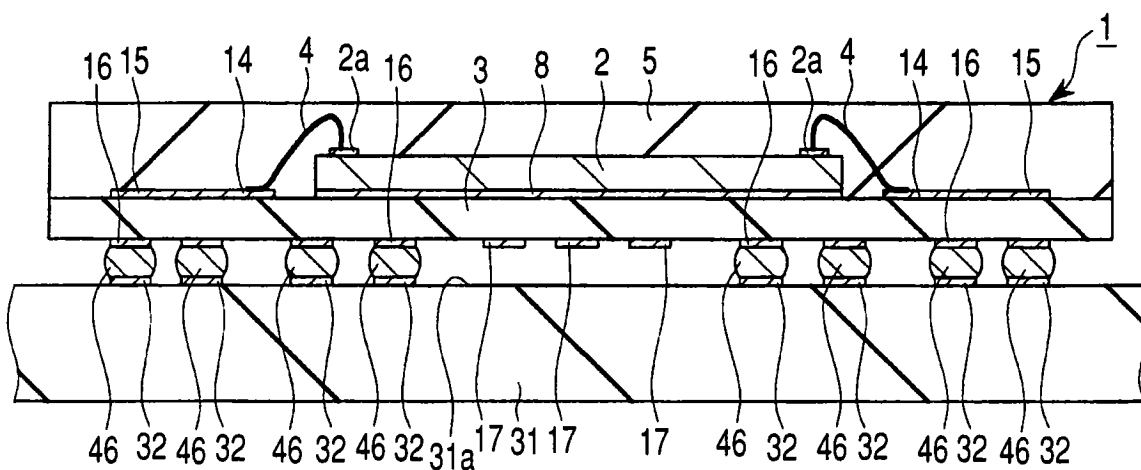


图 30

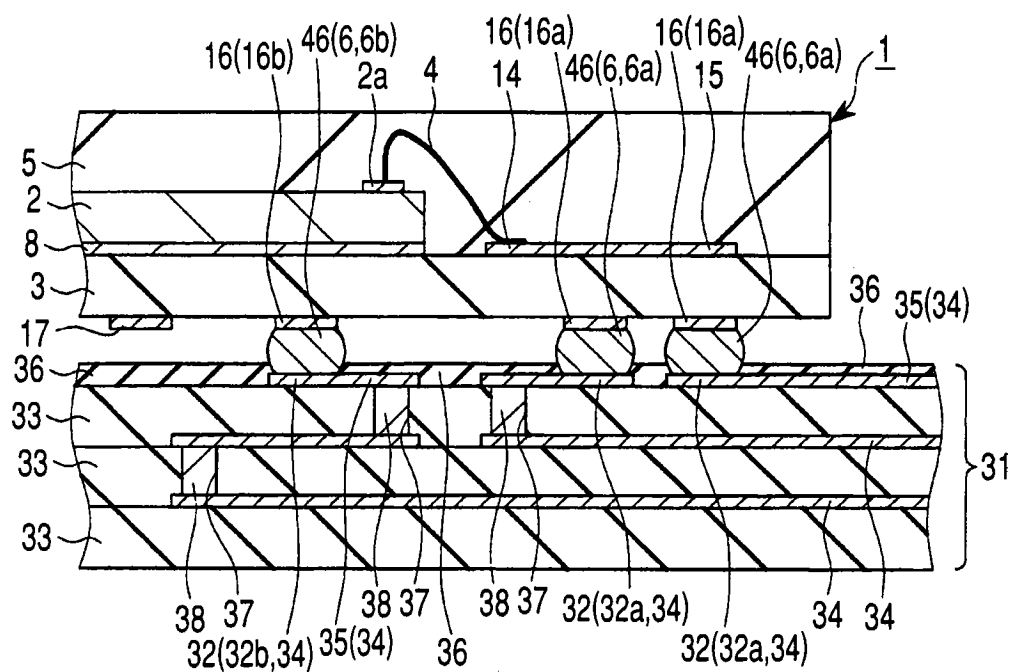


图 31

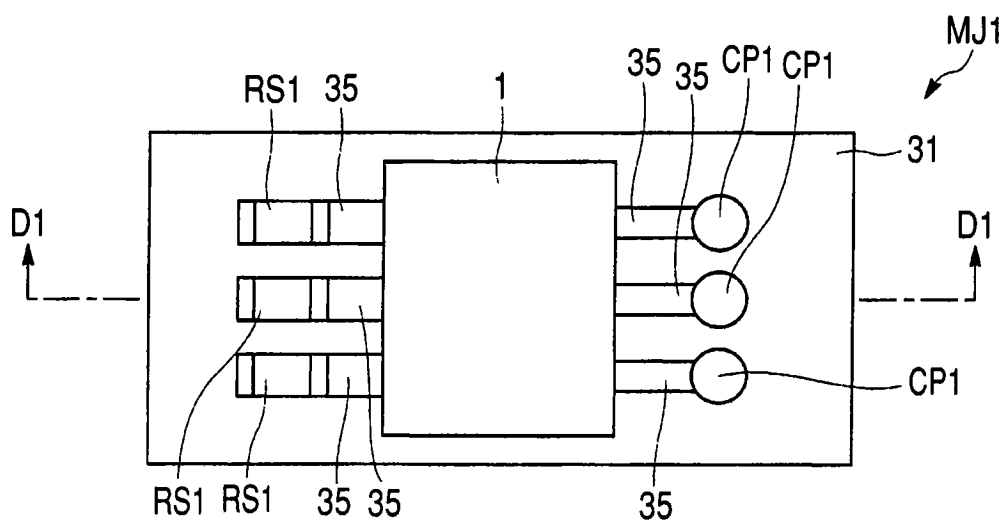


图 32

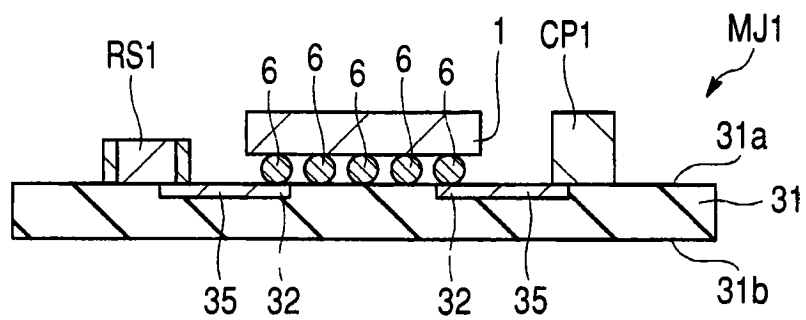


图 33

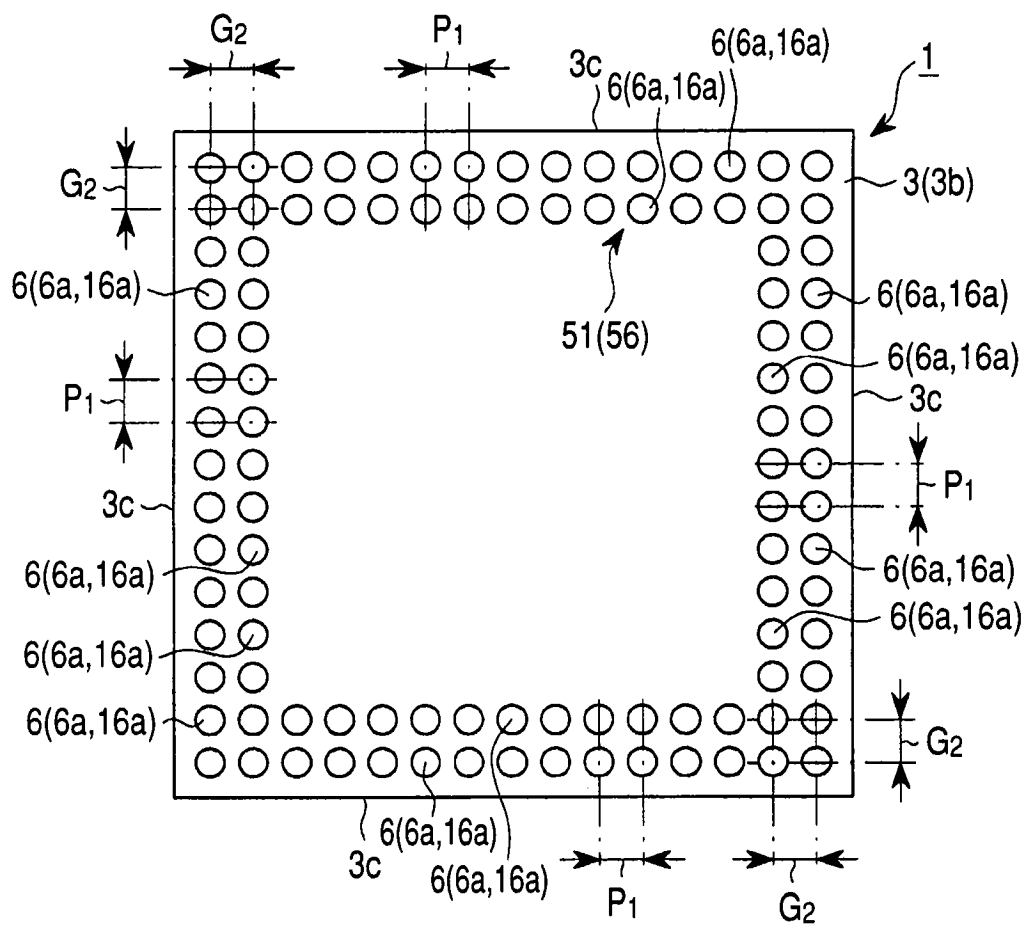


图 34

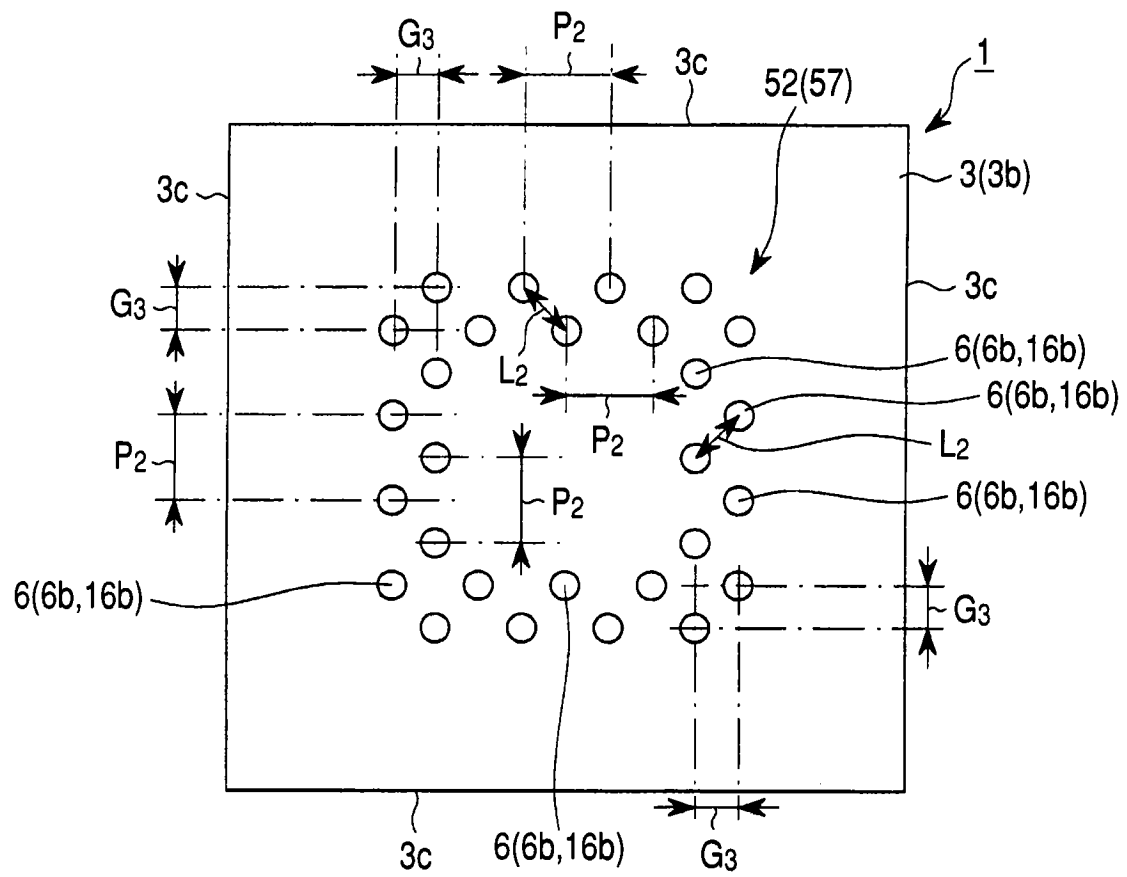


图 35

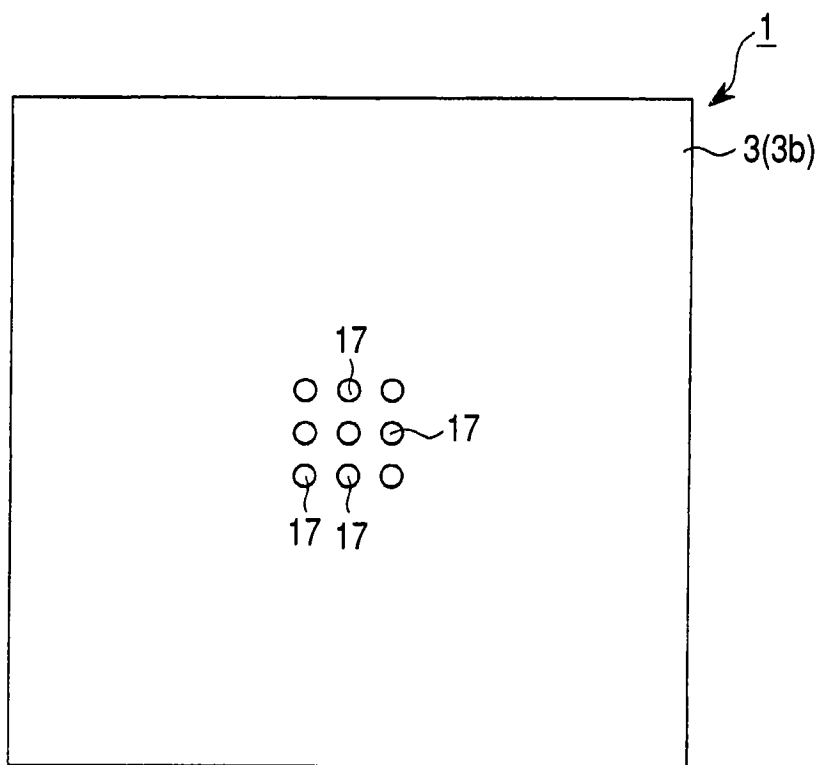


图 36

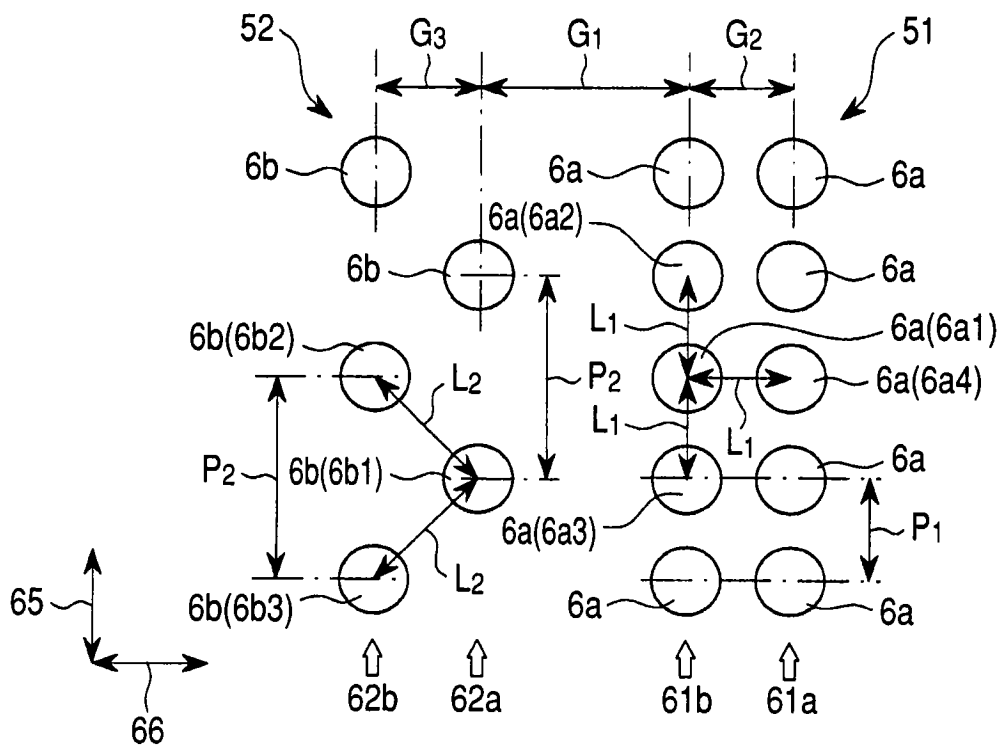


图 37

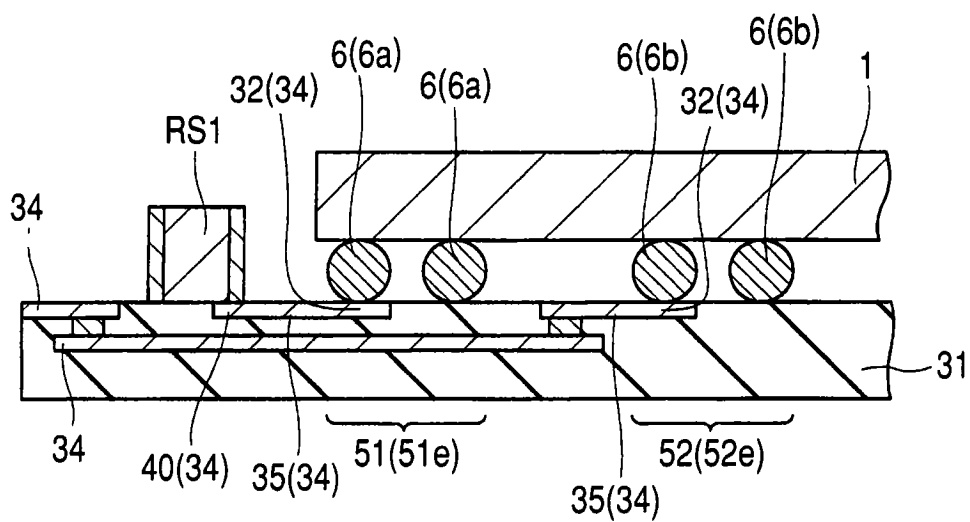


图 38

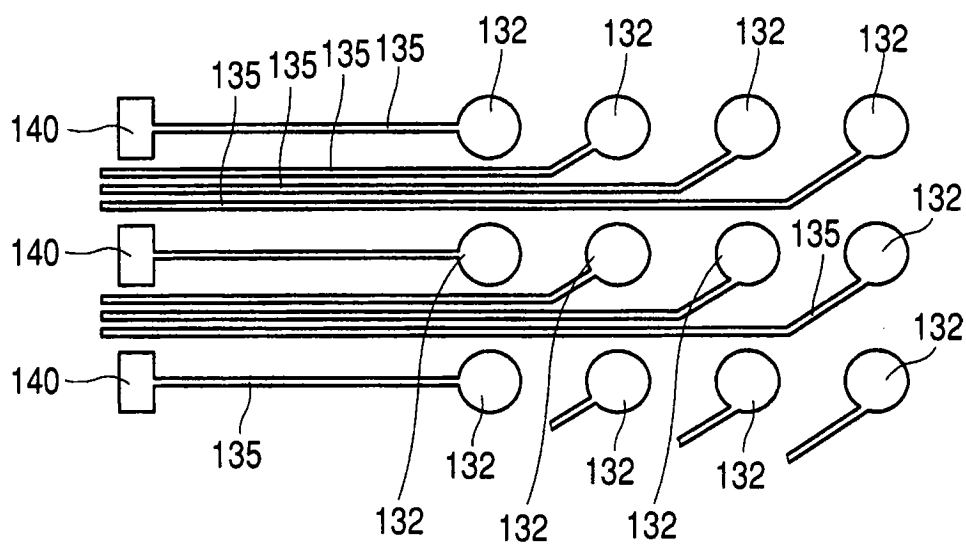


图 39

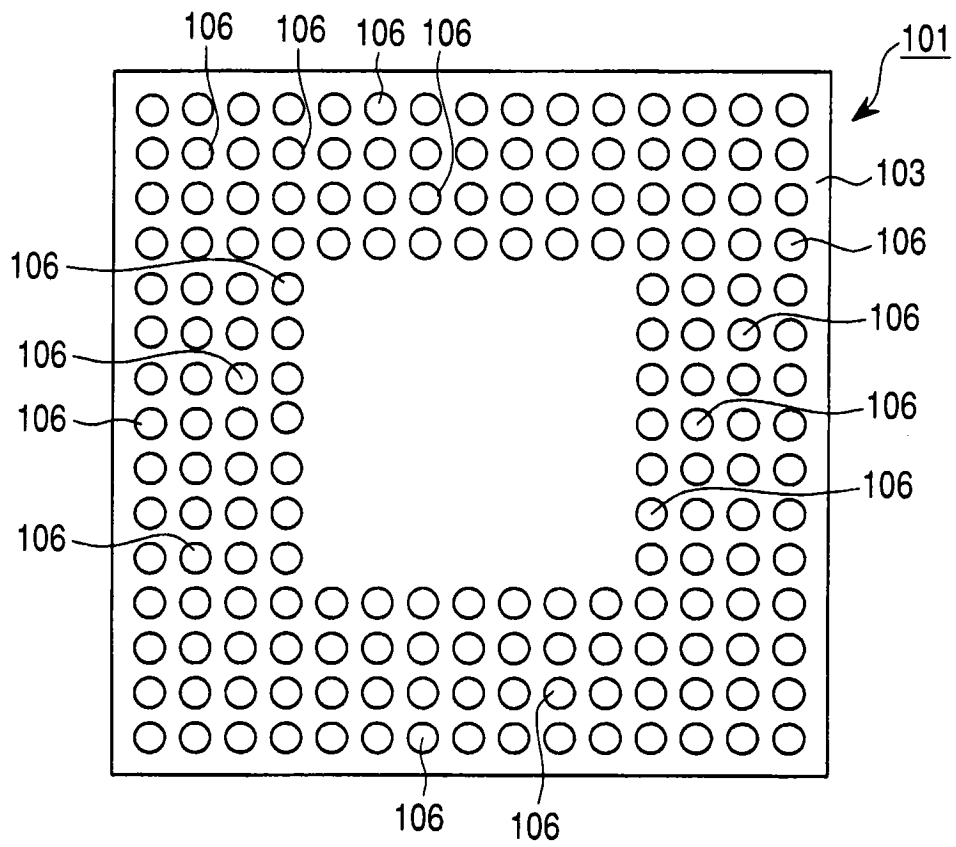


图 40

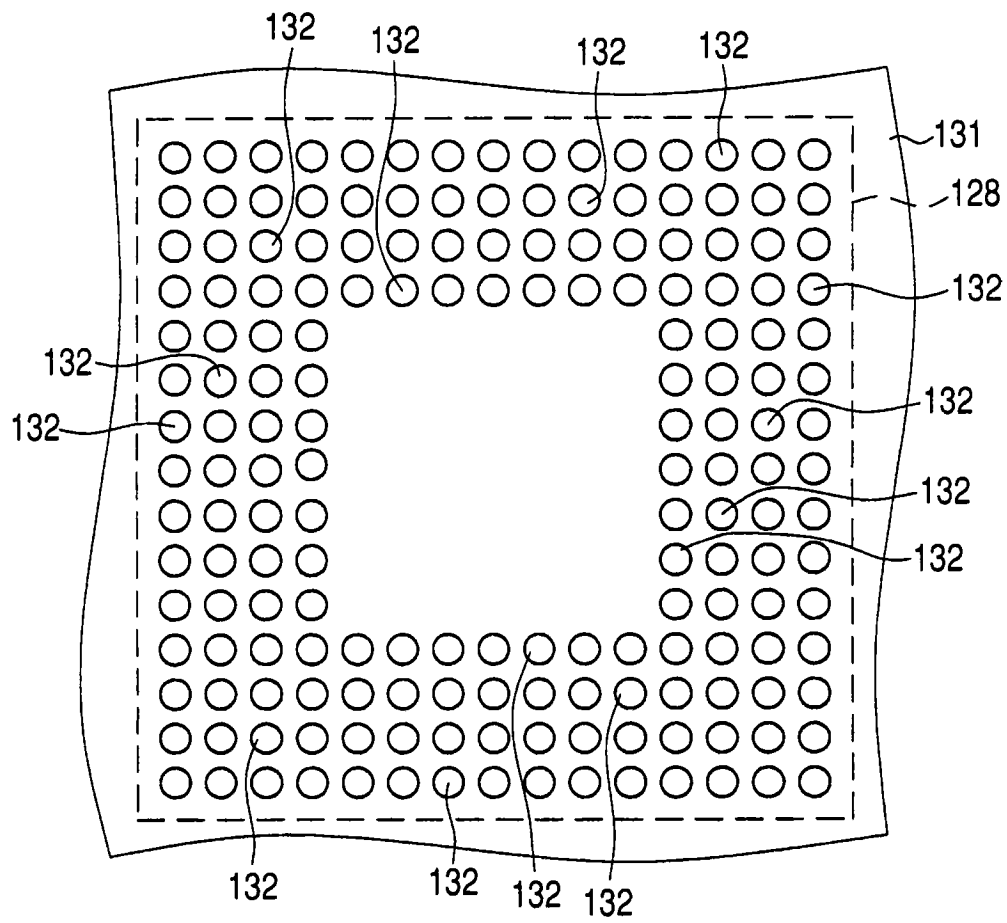


图 41

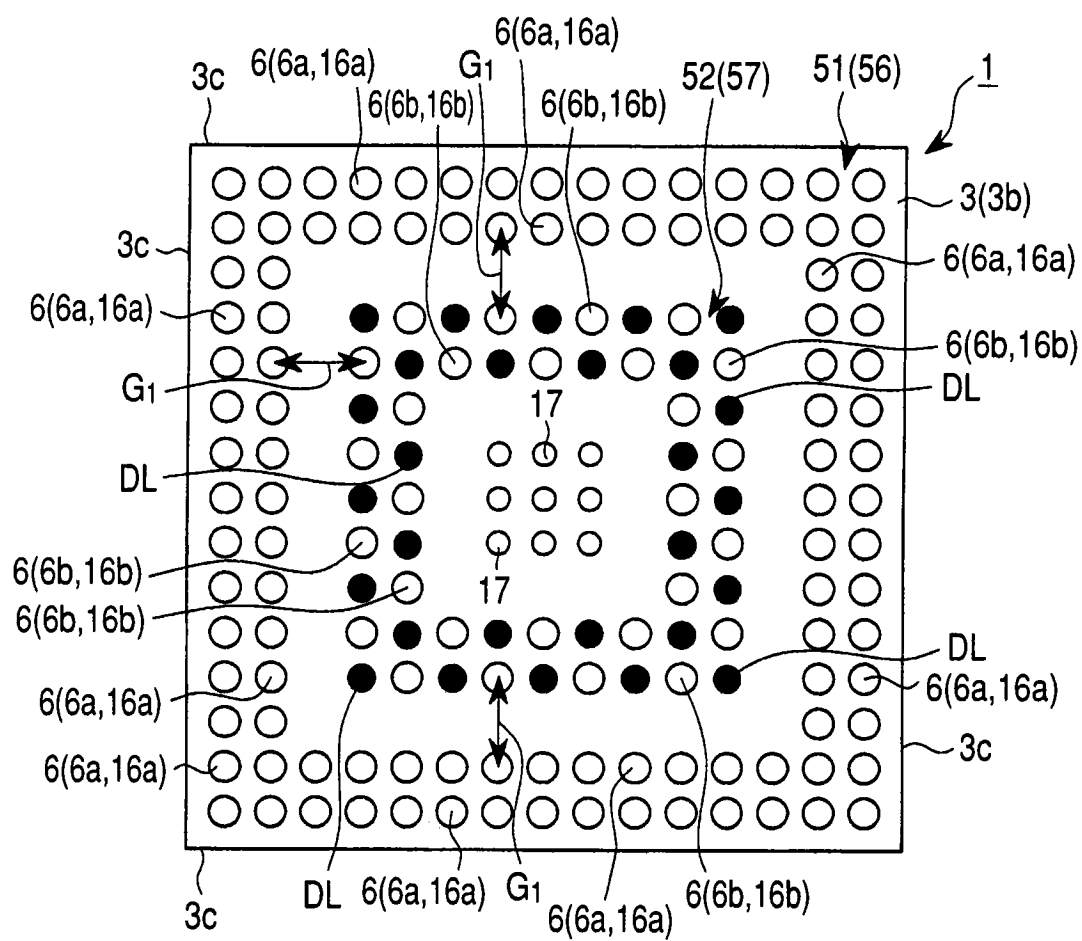


图 42

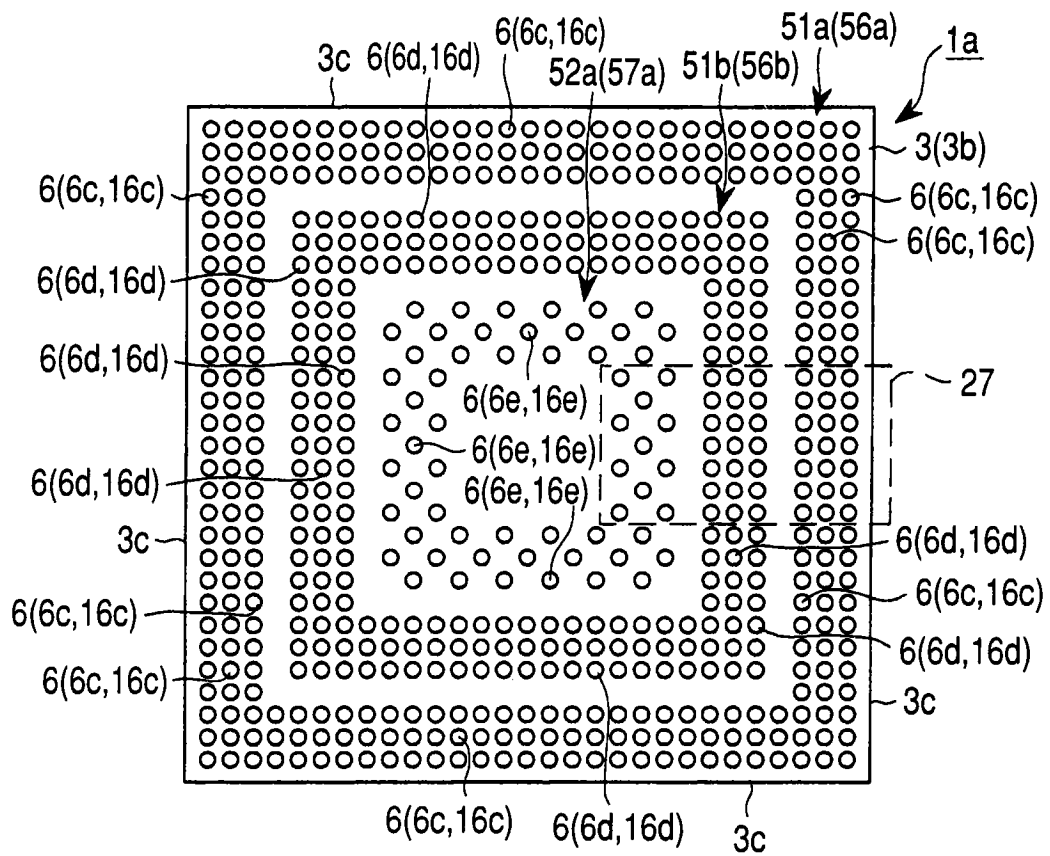


图 44

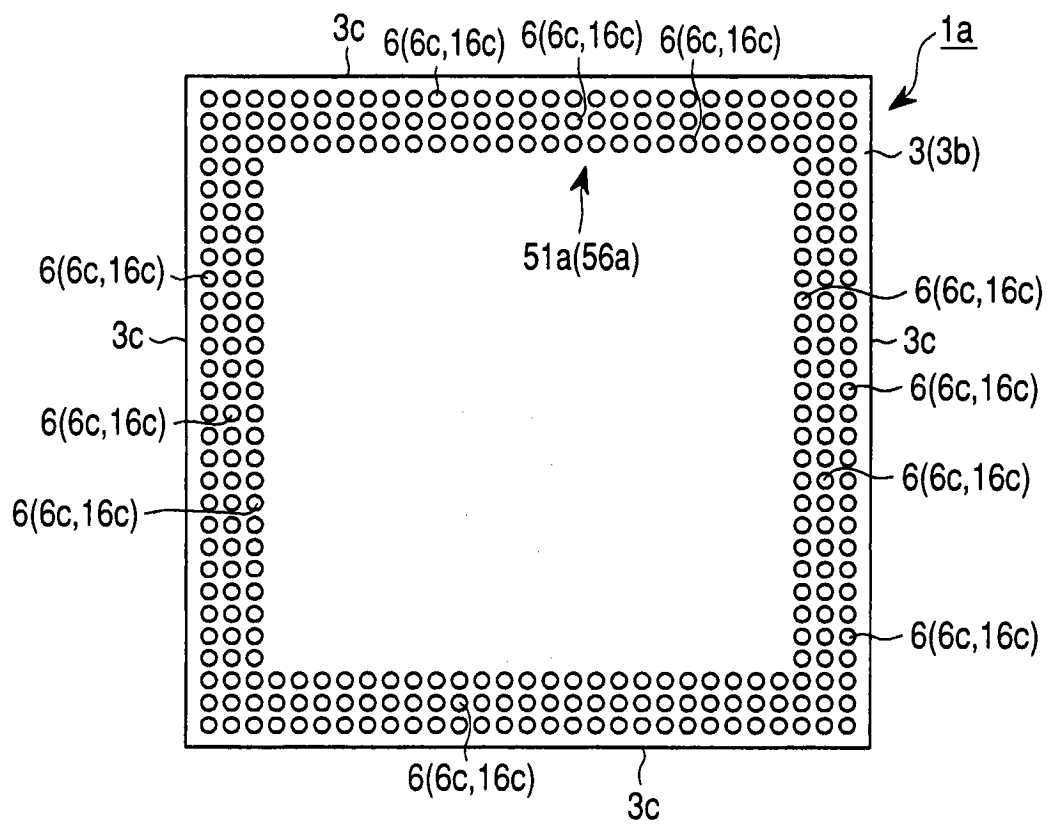


图 45

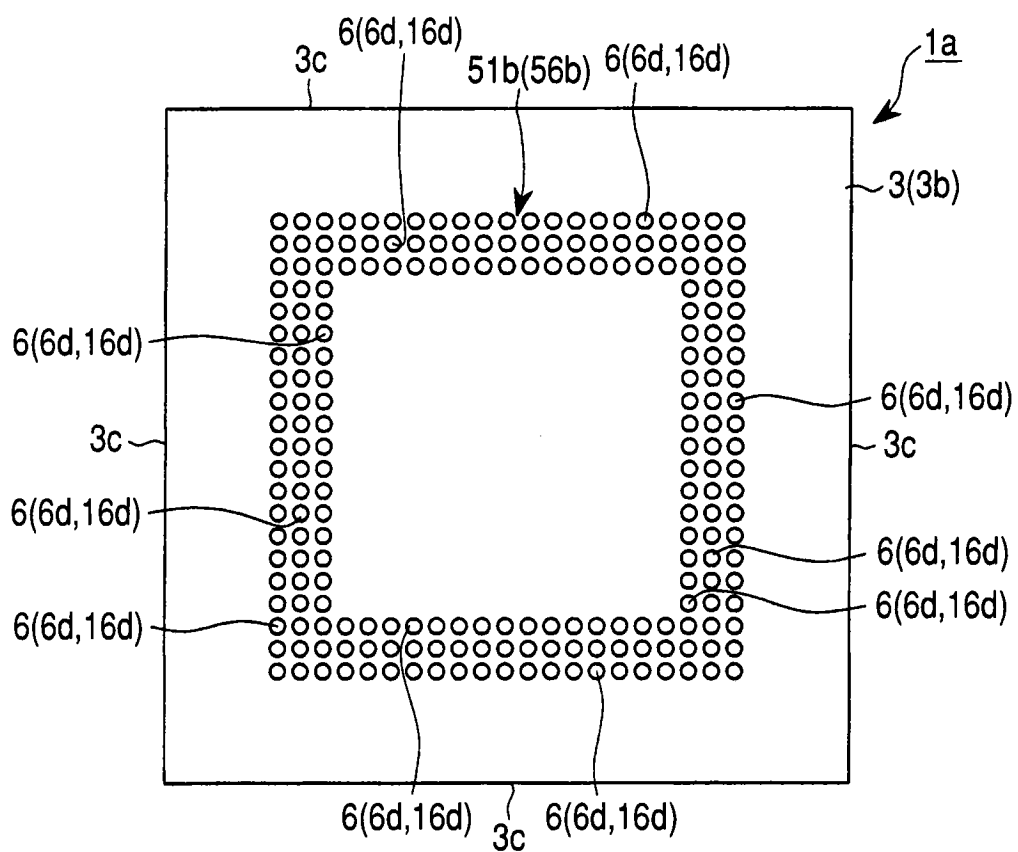


图 46

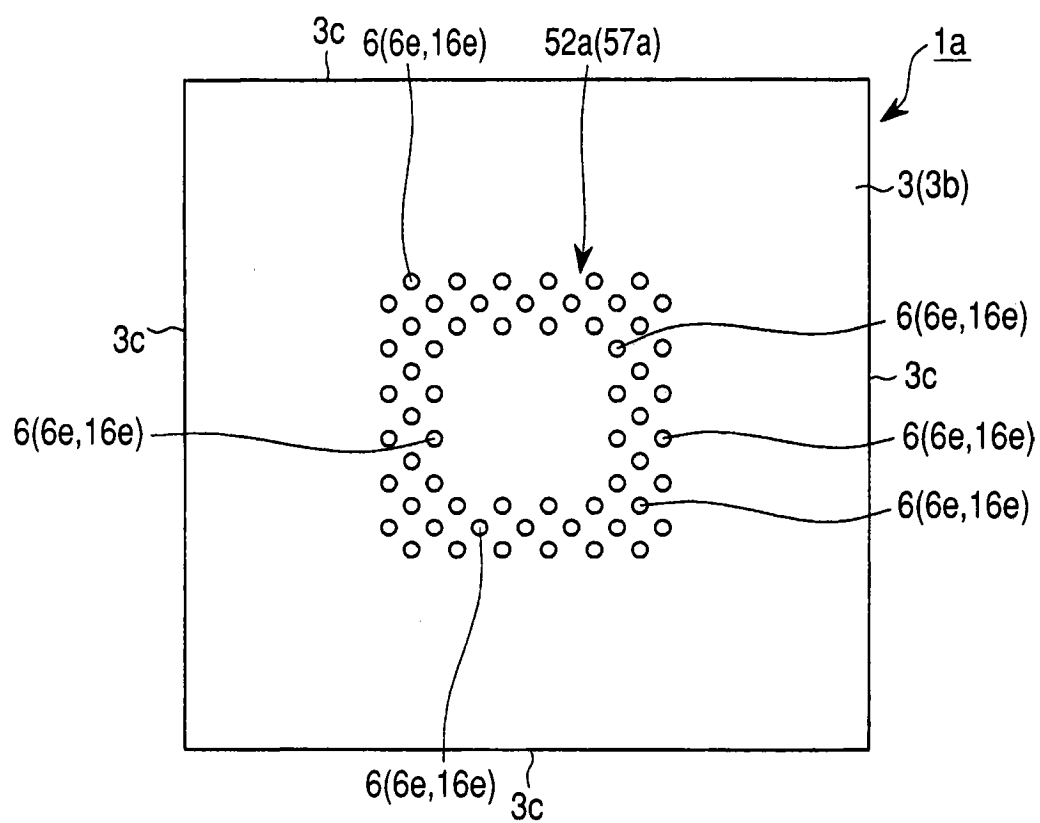


图 47

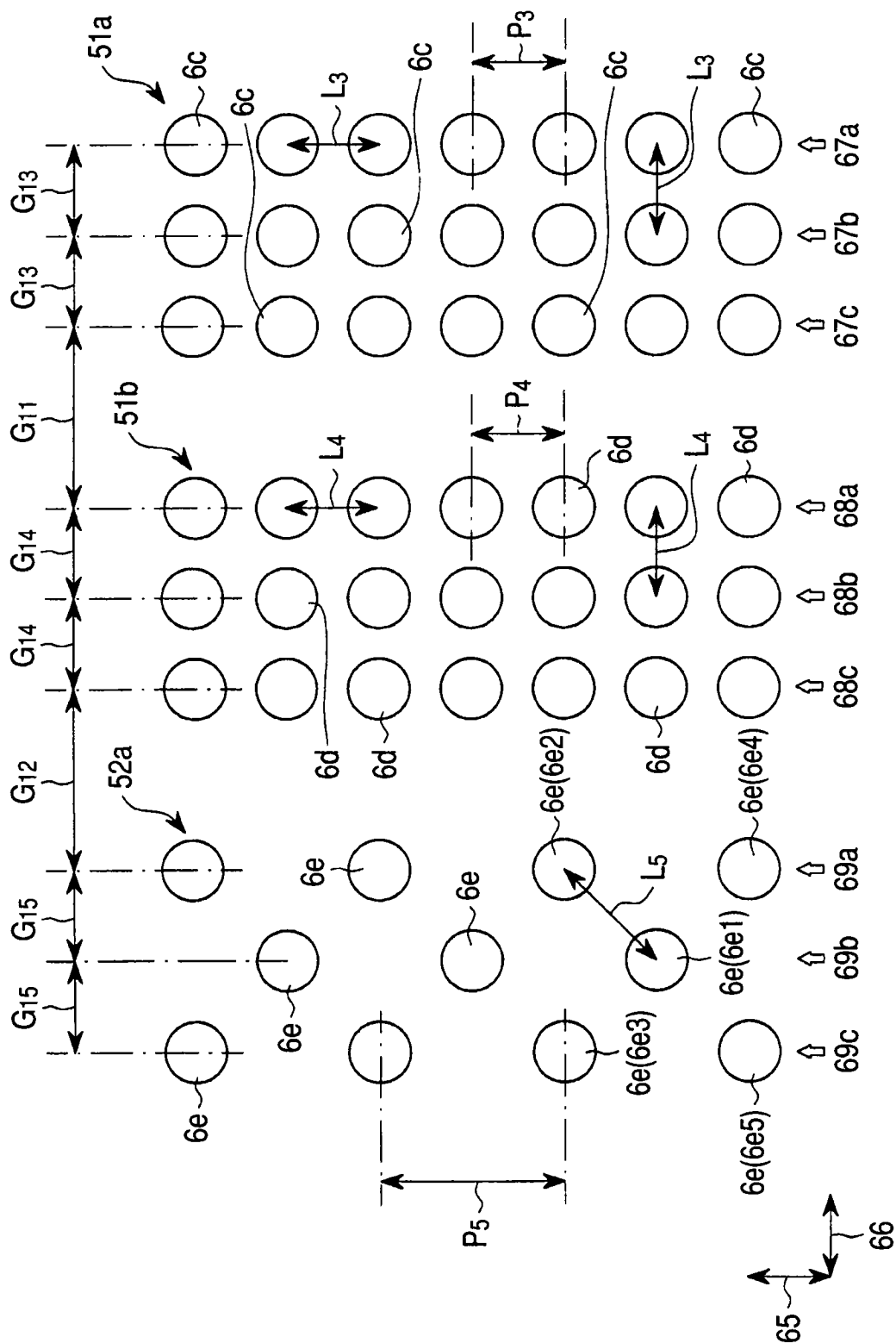


图 48

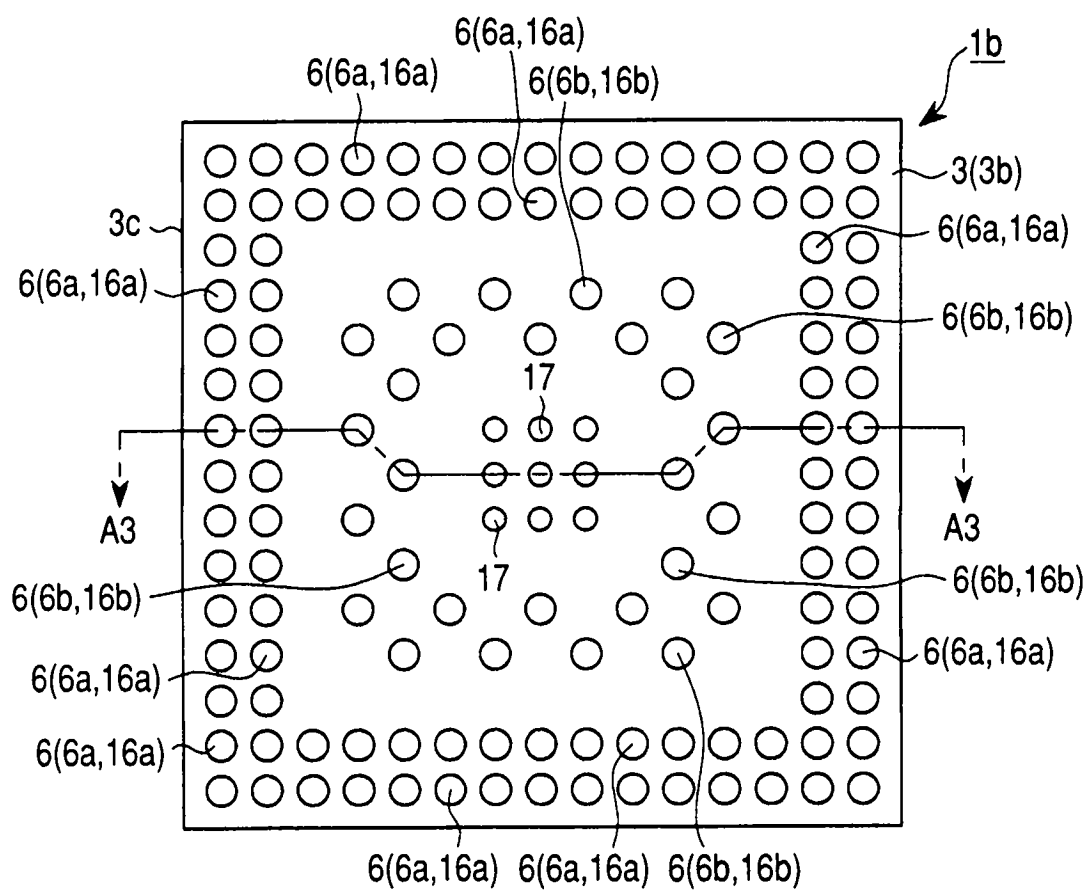


图 50

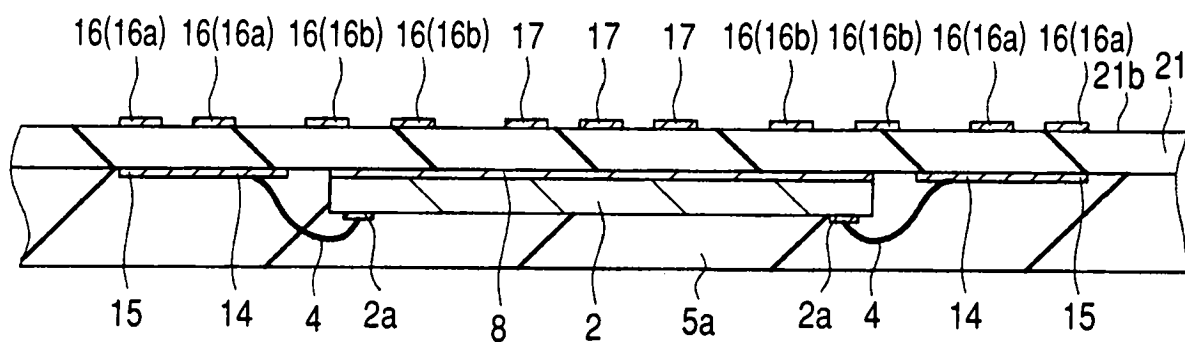


图 51

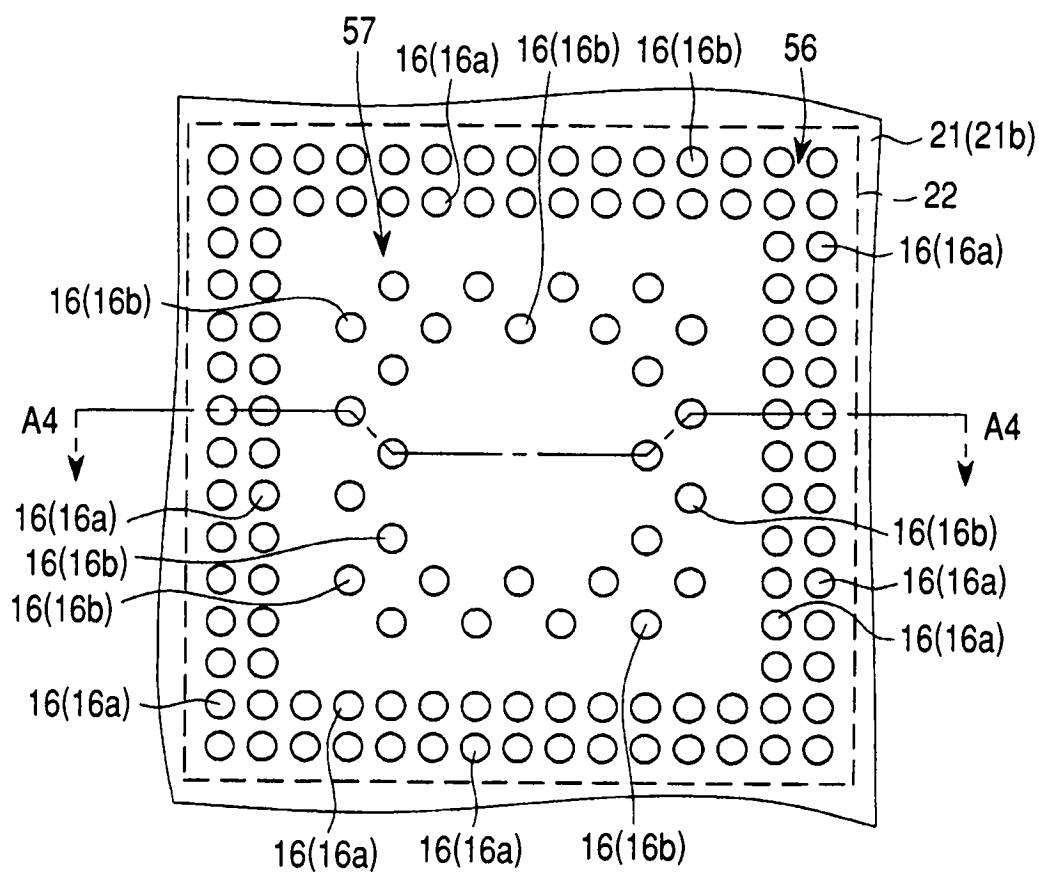


图 52

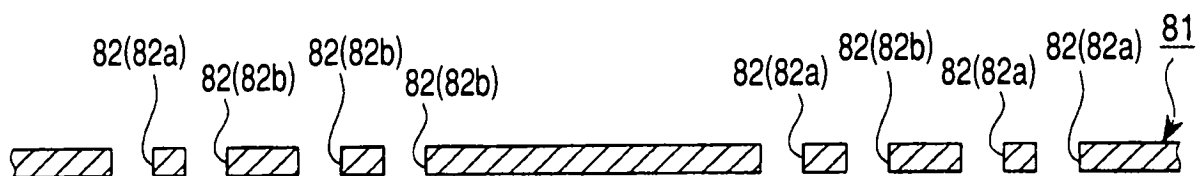


图 53

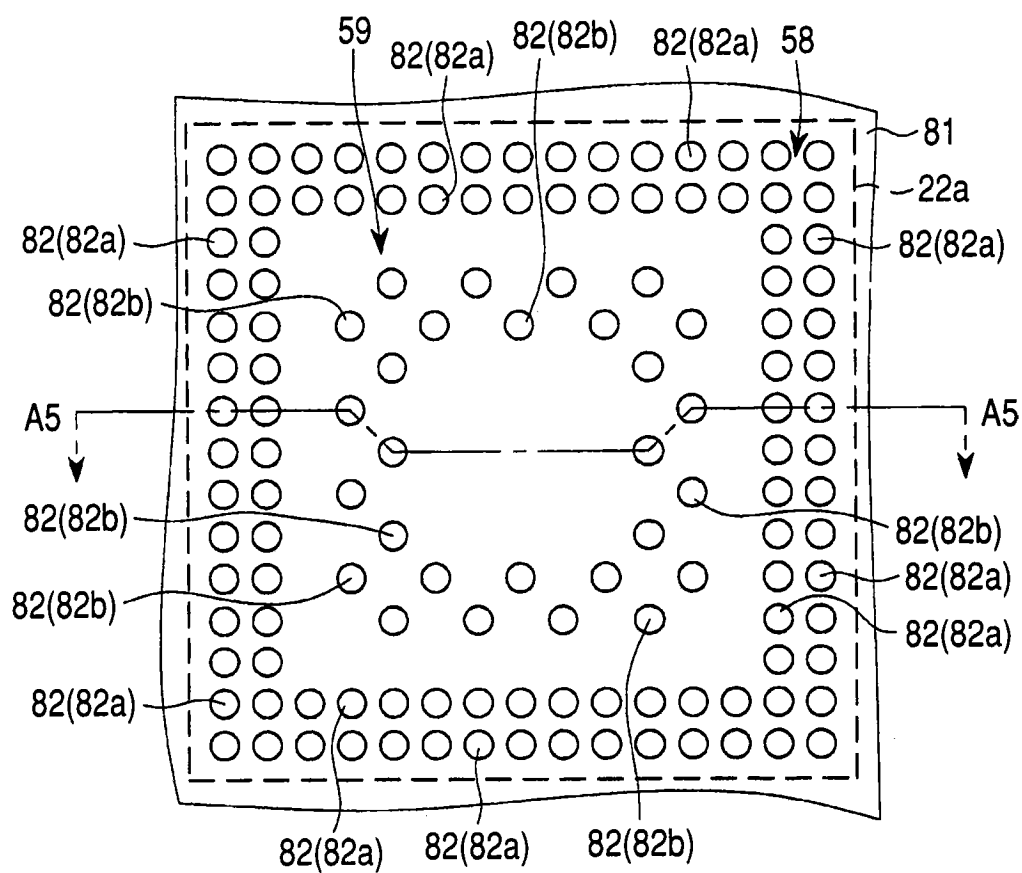


图 54

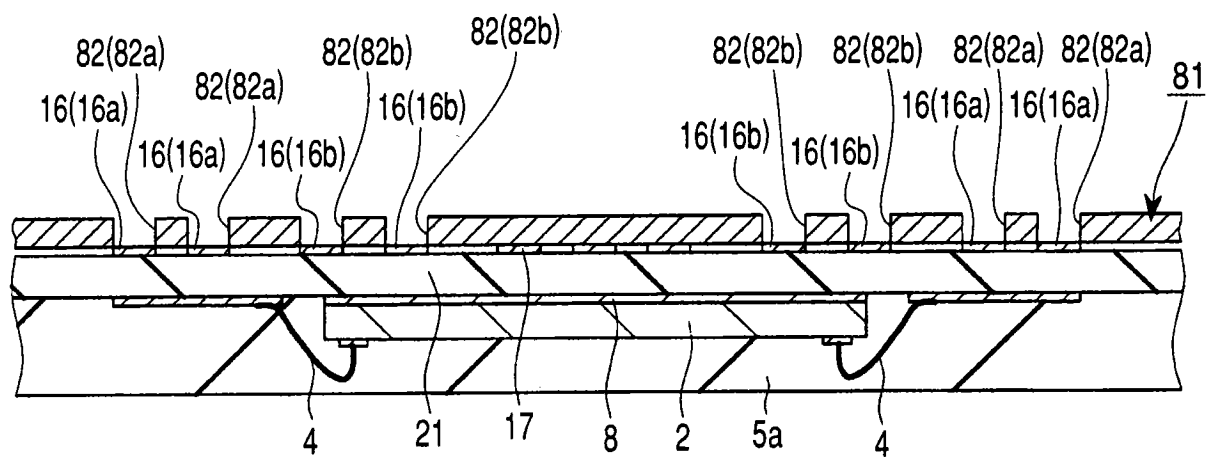


图 55

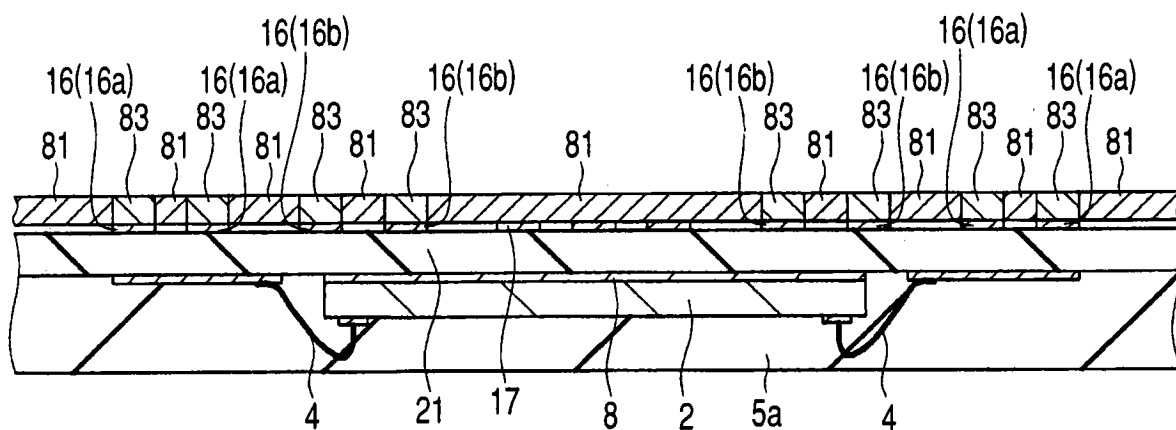


图 56

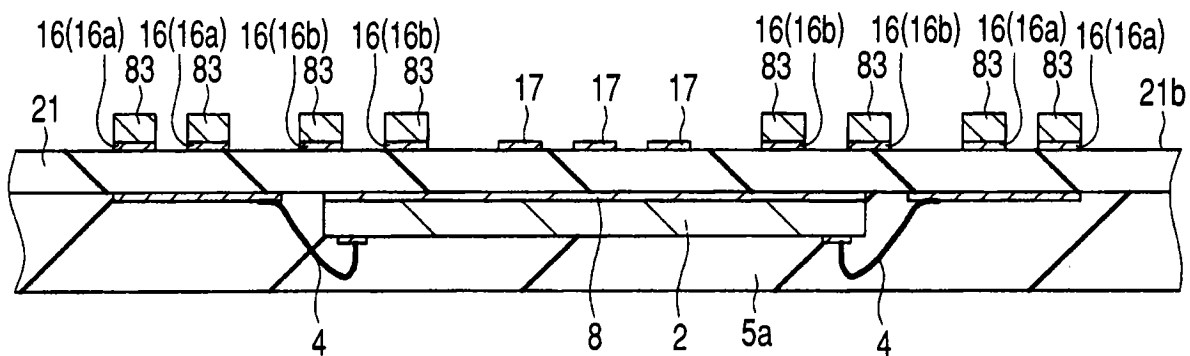


图 57

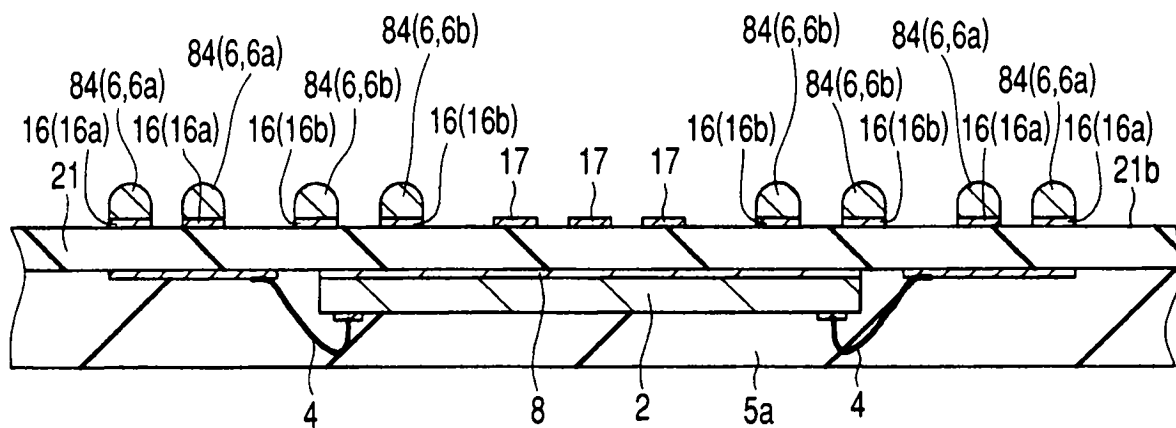


图 58

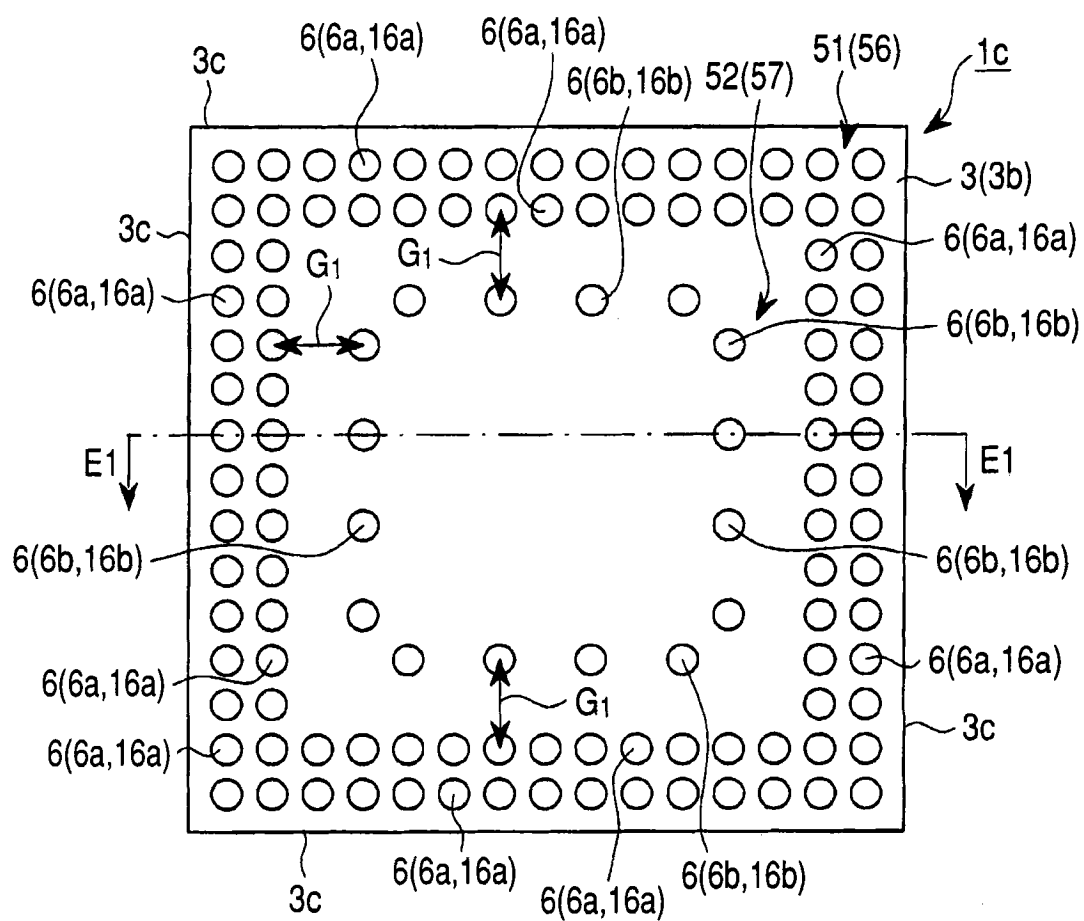


图 59

3 : 布线衬底

3b : 下表面

6 : 焊球

16a, 16b : 焊区

56 : 第一焊区组

57 : 第二焊区组

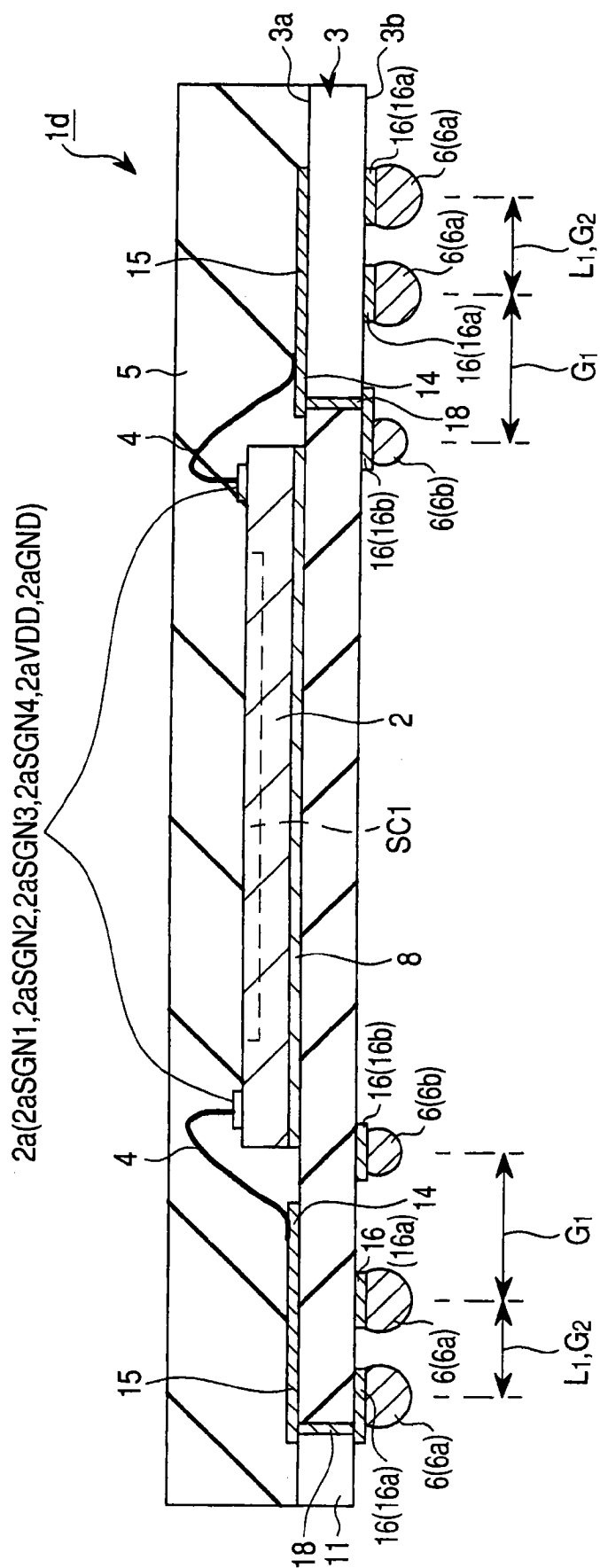


图 61

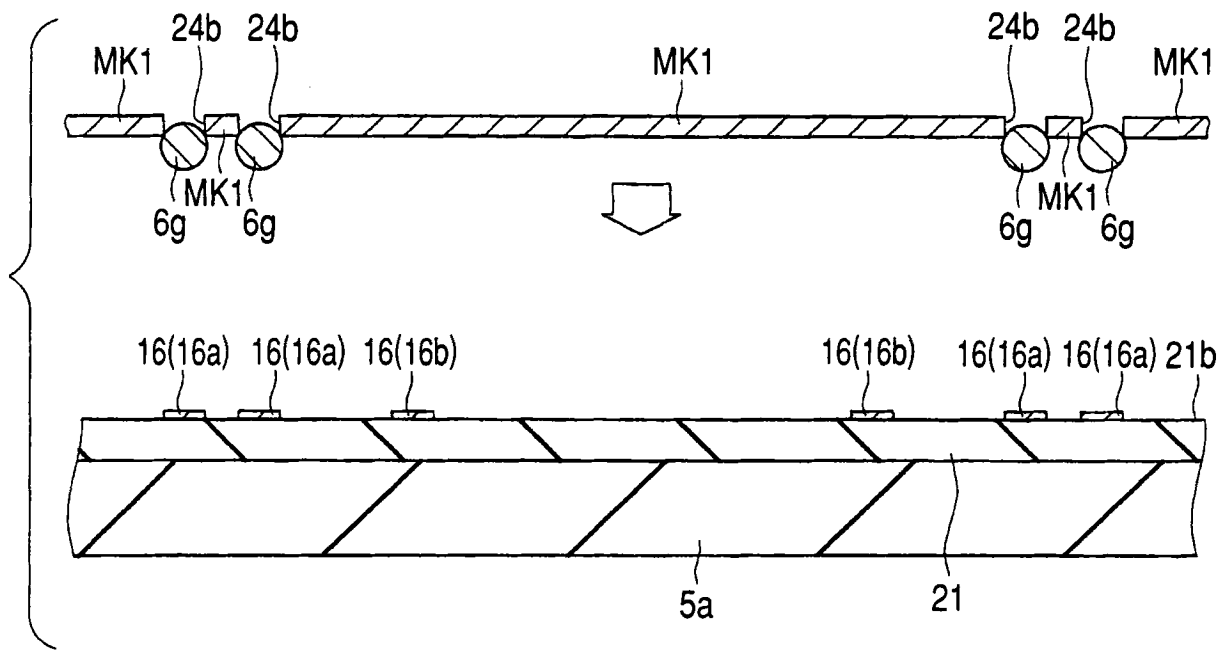


图 62

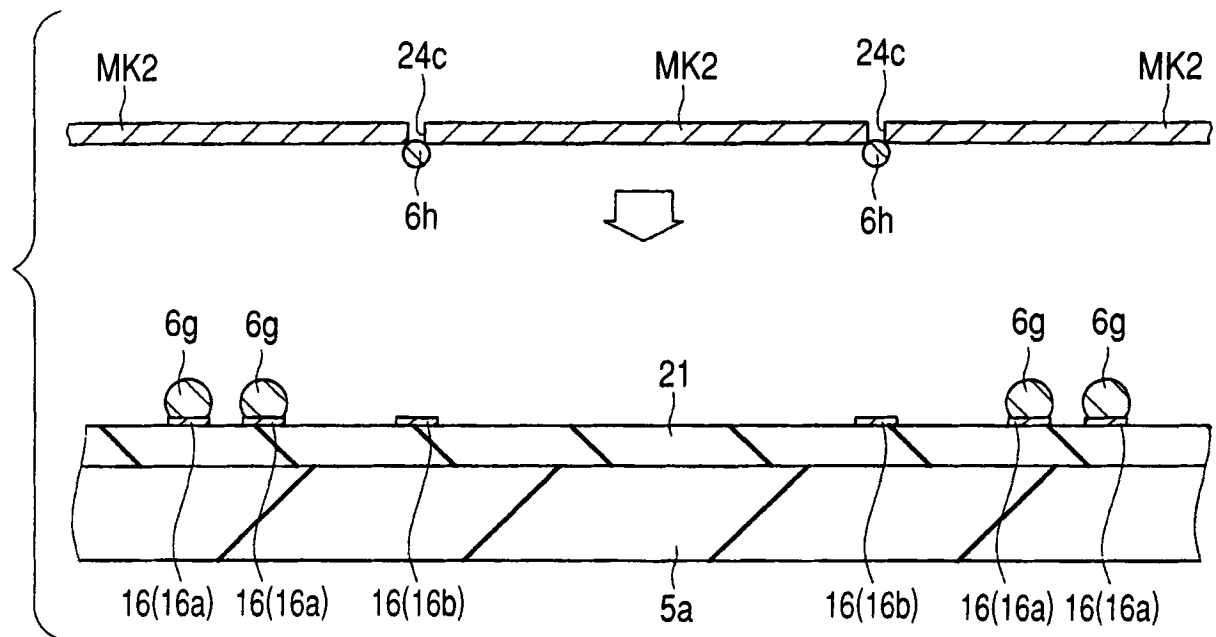


图 63

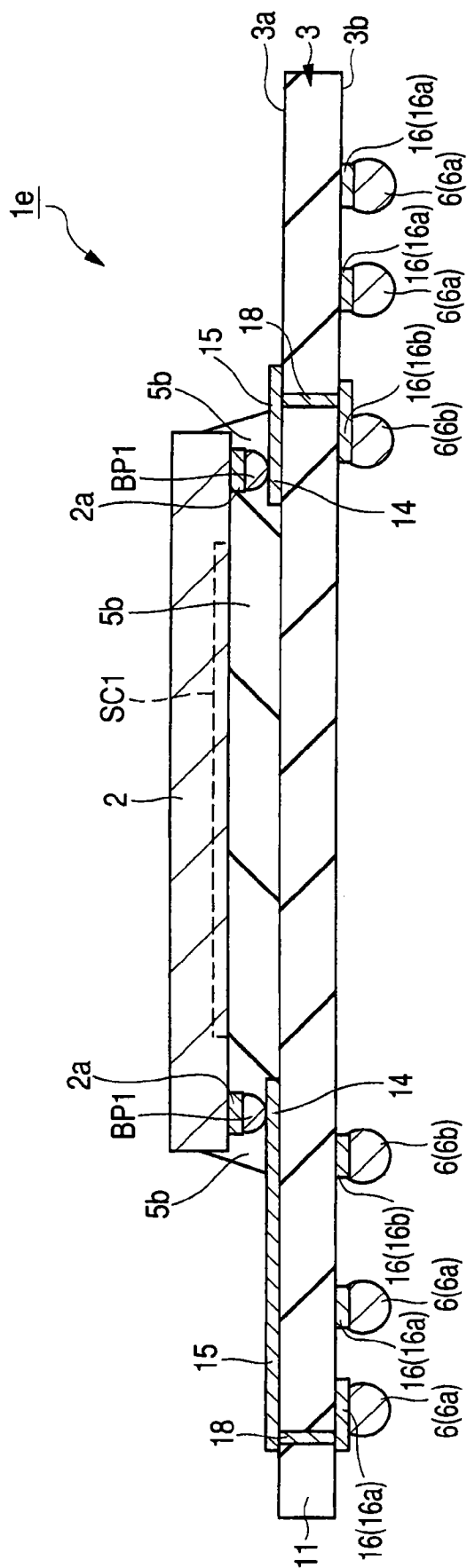


图 64

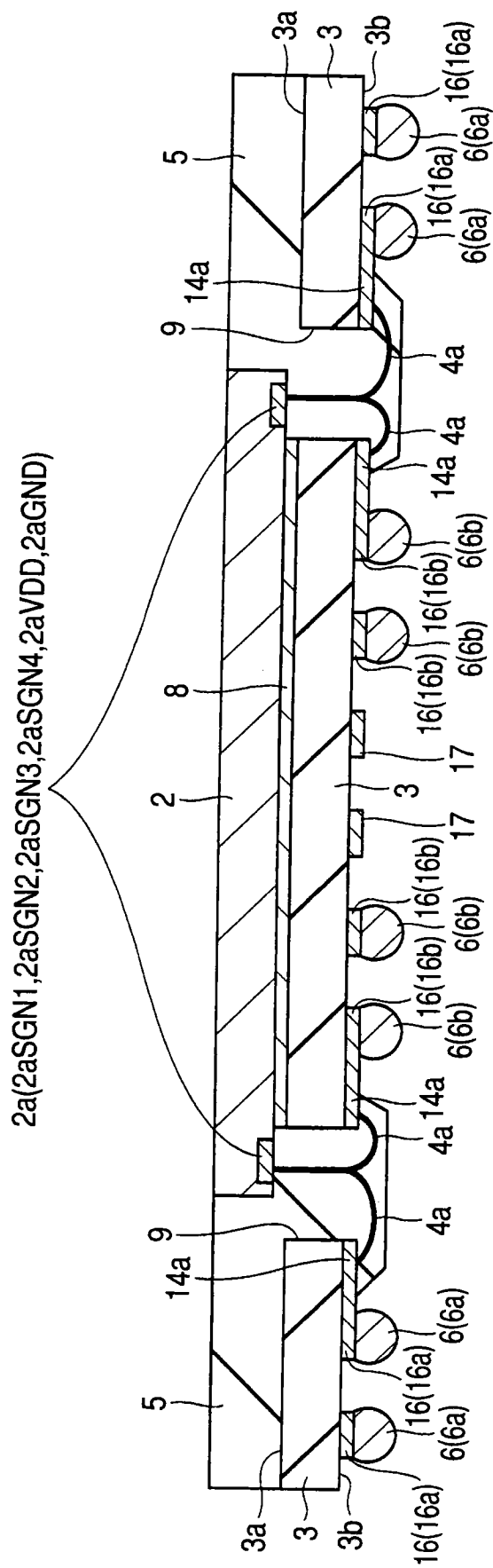


图 65

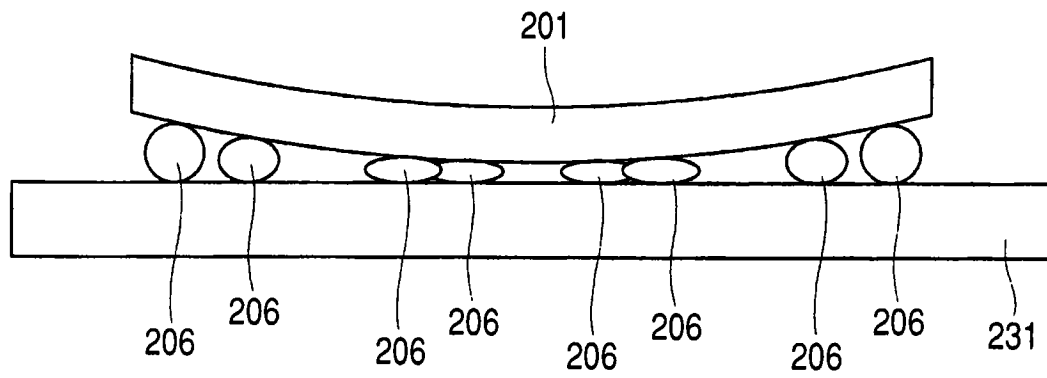


图 66