



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I852755 B

(45)公告日：中華民國 113 (2024) 年 08 月 11 日

(21)申請案號：112133539

(22)申請日：中華民國 112 (2023) 年 09 月 04 日

(51)Int. Cl. : G06F13/10 (2006.01)

G06F9/445 (2018.01)

G06F9/44 (2018.01)

G06F13/38 (2006.01)

(71)申請人：英業達股份有限公司 (中華民國) INVENTEC CORPORATION (TW)

臺北市士林區後港街 66 號

(72)發明人：盧昱辰 LU, YU-CHEN (TW)；蔡忠峻 CAI, JHONG-JYUN (TW)

(74)代理人：李長銘

(56)參考文獻：

TW 201944242A

TW 202334778A

CN 105573239A

CN 110008161A

CN 114721900A

US 2019/0227970A1

US 2019/0324938A1

審查人員：林剛煌

申請專利範圍項數：9 項 圖式數：2 共 15 頁

(54)名稱

熱插拔控制系統

(57)摘要

一種熱插拔控制系統，包含：一主板，包括一中央處理器、至少一熱插拔晶片、以及複數個主板連接器，其中，中央處理器與熱插拔晶片互相電信連接，熱插拔晶片與複數個主板連接器互相電信連接；以及複數個背板，每一背板包括：一背板連接器、以及一控制晶片，其中，控制晶片與背板連接器互相電信連接，且複數個背板連接器與複數個主板連接器對應地互相電信連接；其中，主板與複數個背板之間可透過熱插拔晶片進行一種體電路間匯流排電路之雙向通訊，而當至少一硬碟與其中一個背板相連接時，中央處理器可與硬碟進行通訊。

A hot plugging control system, comprising: a main board, including a CPU, at least one hot plugging chip, and a plurality of MB connectors, wherein the CPU and the hot plugging chip are electronically connected, and the hot plugging chip and the MB connectors are electronically connected; and a plurality of back planes, each including: a BP connector, and a control chip, wherein the control chip and the BP connector are electronically connected, and BP connectors and MB connectors are electronically connected correspondingly; wherein the main board and back planes are I2C communicating two-ways via the hot plugging chip; wherein when at least one hard disk and one back plane are connected, the CPU being communicating with the hard disk.

指定代表圖：

符號簡單說明：

4: 主板

41: 中央處理器

42: 熱插拔晶片

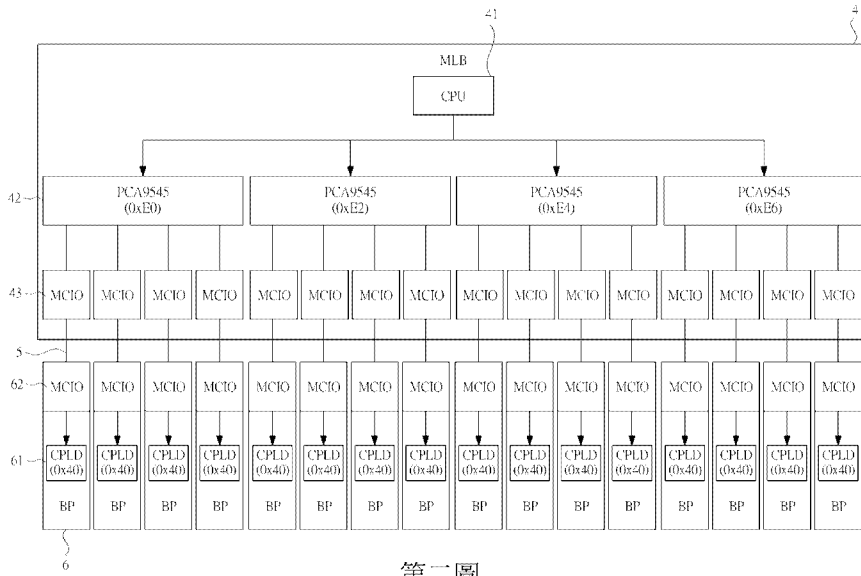
43: MCIO 連接器

5: 傳輸線

6: 背板

61: 複雜的可規劃邏輯
元件

62: MCIO 連接器



第二圖



I852755

【發明摘要】**【中文發明名稱】** 熱插拔控制系統**【英文發明名稱】** HOT PLUGGING CONTROL SYSTEM**【中文】**

一種熱插拔控制系統，包含：一主板，包括一中央處理器、至少一熱插拔晶片、以及複數個主板連接器，其中，中央處理器與熱插拔晶片互相電信連接，熱插拔晶片與複數個主板連接器互相電信連接；以及複數個背板，每一背板包括：一背板連接器、以及一控制晶片，其中，控制晶片與背板連接器互相電信連接，且複數個背板連接器與複數個主板連接器對應地互相電信連接；其中，主板與複數個背板之間可透過熱插拔晶片進行一積體電路間匯流排電路之雙向通訊，而當至少一硬碟與其中一個背板相連接時，中央處理器可與硬碟進行通訊。

【英文】

A hot plugging control system, comprising: a main board, including a CPU, at least one hot plugging chip, and a plurality of MB connectors, wherein the CPU and the hot plugging chip are electronically connected, and the hot plugging chip and the MB connectors are electronically connected; and a plurality of back planes, each including: a BP connector, and a control chip, wherein the control chip

and the BP connector are electronically connected, and BP connectors and MB connectors are electronically connected correspondingly; wherein the main board and back planes are I2C communicating two-ways via the hot plugging chip; wherein when at least one hard disk and one back plane are connected, the CPU being communicating with the hard disk.

【指定代表圖】第（二）圖。

【代表圖之符號簡單說明】

4:主板

41:中央處理器

42:熱插拔晶片

43:MCIO連接器

5:傳輸線

6:背板

61:複雜的可規劃邏輯元件

62:MCIO連接器

【發明說明書】

【中文發明名稱】熱插拔控制系統

【英文發明名稱】HOT PLUGGING CONTROL SYSTEM

【技術領域】

【0001】 本發明係關於一種熱插拔控制系統，尤其是指一種透過積體電路間匯流排電路的通訊方式之熱插拔控制系統。

【先前技術】

【0002】 請參閱第一圖，係顯示熱插拔控制系統之現有技術示意圖。所謂的熱插拔（Hot Plugging，或者又稱為Hot Swapping，又有稱為熱抽換），是指帶電插拔的狀態，亦即指可以在電腦主機於沒有關閉電源仍在進行運作當中仍然可以插上、或者是拔除硬體的動作，只要是配合有適當的設計就可以進行，而並不會造成電腦主機、或者是其周邊設備燒毀的情況發生。

【0003】 一般來說，在現有技術當中，過去之熱插拔的功能設計架構是由位於主板1上之源頭的中央處理器（Central Processing Unit，簡稱CPU）11來進行熱插拔之積體電路間匯流排電路（Inter-Integrated Circuit，簡稱I2C，又有稱為交互整合電路匯流排）溝通，首先，將位於主板1上之低速的邊帶（Sideband）連接器12透過邊帶傳輸線2（Cable）串列至各個背板3（Back Plane，簡稱BP）（圖

中僅標示一個)，以達到物理層相連；而當單位的小背板(例如是2個NVMe背板)需要進行組合到多背板(例如是14個NVMe背板)的情況之下時，則需要使用到多數量的背板3(例如是七塊背板)，因此，這七塊背板3所具有之複雜的可規劃邏輯元件(Complex Programmable Logic Device，簡稱CPLD)(圖中未示)，例如是利用PCA9555晶片，其積體電路間匯流排電路地址就需要不相同，所以，就會有需要多出韌體(Firmware，一般簡稱為FW)來進行控制、或者是需要多種特殊傳輸線之設計的問題產生，例如需要像是如第一圖中所示的一對七接口之特殊設計的傳輸線2，因而增加了結構上的複雜性、以及成本上的增加等問題。

【發明內容】

【0004】 有鑒於在先前技術當中，可能會產生的結構上的複雜性、以及成本上的問題，本發明為解決先前技術之問題，所採用的必要技術手段是提供一種熱插拔控制系統，包含：一主板，包括一中央處理器、至少一熱插拔晶片、以及複數個主板連接器，其中，中央處理器與熱插拔晶片互相電信連接，熱插拔晶片與複數個主板連接器互相電信連接；以及複數個背板，每一背板包括：一背板連接器、以及一控制晶片，其中，控制晶片與背板連接器互相電信連接，且複數個背板連接器與複數個主板連接器對應地互相電信連接；其中，主板與複數個背板之間可透過熱插拔晶片進行一積體電路間匯流排電路之雙向通訊，而當至少一硬碟與其中一個背板相連接時，中央處理器可與

硬碟進行通訊。

【0005】 在上述必要技術手段所衍生之一附屬技術手段中，其中，每一個背板之控制晶片內皆包含有一積體電路間匯流排電路地址，且每一個積體電路間匯流排電路地址是相同的。

【0006】 在上述必要技術手段所衍生之一附屬技術手段中，其中，複數個背板連接器與複數個主板連接器對應地互相電信連接係透過複數條傳輸線一對一地來互相進行連接。

【0007】 如上所述，由於本發明之熱插拔控制系統是利用位於主板上所增加的一熱插拔晶片作為開關來進行積體電路間匯流排電路通訊，藉此，本發明確實可以有效的透過此設計來達到讓傳輸線、以及複雜的可規劃邏輯元件之韌體（有相同地址）可進行同一規格化的設計。

【0008】 本發明所採用的具體實施例，將藉由以下之實施例及圖式作進一步之說明。

【圖式簡單說明】

【0009】

第一圖係顯示熱插拔控制系統之現有技術示意圖；以及第二圖係顯示本發明較佳實施例所提供的熱插拔控制系統之電路示意圖。

【實施方式】

【0010】 請參閱第二圖，係顯示本發明較佳實施例所提供的熱插拔控制系統之電路示意圖。

【0011】 於符合非揮發性記憶體（Non-Volatile Memory Express，簡稱NVMe）通訊協定之背板6（圖中僅標示一個）的組合之需求設計為少數量的硬碟來組合多個硬碟的應用場景之下，本發明係利用源頭的熱插拔積體電路間匯流排電路來透過積體電路間匯流排電路之熱插拔晶片42（圖中僅標示一個）作為開關來拓展，以達到傳輸線5（圖中僅標示一個）、以及複雜的可規劃邏輯元件61（圖中僅標示一個）之韌體（有相同地址）可進行同一規格化，而可以讓符合非揮發性記憶體通訊協定之硬碟的背板（圖中未示）進行熱插拔的設計。

【0012】 如圖所示，係揭示了本發明之一種熱插拔控制系統，包含有：一主板4（Multilayer Printed Board，簡稱MLB，又稱為多層板）、以及複數個背板6。

【0013】 主板4包括有一中央處理器41、至少一熱插拔晶片42、以及複數個主板連接器，其中，中央處理器41與熱插拔晶片42互相電信連接，而熱插拔晶片42與複數個主板連接器互相電信連接。其中，熱插拔晶片為PCA9545晶片。其中，主板連接器係為一高速連接器，例如是一MCIO連接器43（Mini Cool Edge IO，簡稱MCIO）（圖中僅標示一個）。

【0014】 另外，還具有複數個背板6，而背板6係為一符合非揮發性記憶體（NVMe）通訊協定之裝置。每一背板6包括有：一背板連接器、以及一控制晶片，其中，控

制晶片與背板連接器互相電信連接，且複數個背板連接器與複數個主板連接器係對應地互相電信連接。其中，背板連接器亦為一高速連接器，例如是一MCIO連接器62（圖中僅標示一個）。其中，如前所述之控制晶片係為一複雜的可規劃邏輯元件61，而每一個背板6之控制晶片61內皆包含有一積體電路間匯流排電路地址，而且每一個積體電路間匯流排電路地址是相同的。另外，複數個背板連接器與複數個主板連接器對應地互相電信連接係透過複數條傳輸線5一對一地來互相進行連接，亦即這些複數條傳輸線5皆為一條一對一傳輸線。

【0015】 其中，主板4與複數個背板6之間係可透過熱插拔晶片42進行一積體電路間匯流排電路之雙向通訊，而當至少一硬碟（圖中未示）與其中一個背板6相連接時，中央處理器41可與硬碟進行通訊，然而其中，較佳地，同一個背板6可以同時地與二個前述的硬碟來相連接以進行通訊。

【0016】 本發明之工作原理大致上如下說明，在主板4端，中央處理器41的熱插拔之積體電路間匯流排電路係藉由積體電路間匯流排電路之熱插拔晶片42（例如是PCA9545晶片）作為開關，來拓展出多路的系統管理匯流排（System Management Bus，簡稱SMBUS），由於符合非揮發性記憶體通訊協定之背板6本身需要有高速的PCIe介面之MCIO連接器43來連接至各個背板6所具有的MCIO連接器62。

【0017】 另外，可將系統管理匯流排之信號定義在

MCIO連接器43、62的邊帶之pin腳位裡，而傳輸線5則係以一對一的方式來連接主板4的MCIO連接器43與所對應的背板6的MCIO連接器62，傳輸線5之pin腳位的定義就可以統一達到傳輸線5簡化的方式，而複雜的可規劃邏輯元件61的積體電路間匯流排電路地址則是寫在韌體裡面（例如地址是0x40），因源頭的積體電路間匯流排電路之熱插拔晶片42作為開關會拓展匯流排，而電腦主機的基本輸入輸出系統（Basic Input/Output System，簡稱BIOS）於讀取完畢後則是會關閉相關通道，所以，於相同的一個地址並不會有地址重複的問題產生。

【0018】 例如，一共有八個通道時，可以利用外接的硬碟之背板插入的不同時間序列的方式錯開來進行緩衝，當一個通道連通時，其他的通道則先進行等待，就不會有地址重複的問題產生。

【0019】 另外，當有至少二個以上外接的硬碟之背板同時來進行通訊連接時，則其所對應到的MCIO連接器43、62會不一樣，此時，中央處理器41還是可以進行區分知道是哪個外接的硬碟之背板正在進行熱插拔，用以進行之後的通訊連接動作。

【0020】 綜上所述，由於本發明之熱插拔控制系統是利用位於主板4上所增加的一熱插拔晶片42作為開關來進行積體電路間匯流排電路通訊，藉此，本發明確實可以有有效的透過此設計來達到讓傳輸線5、以及複雜的可規劃邏輯元件61之韌體（有相同地址）可進行同一規格化的設計。因此，本發明具有以下的幾項優點：

【0021】 優點一、積體電路間匯流排電路之分岔的走線的樁（Stub）設計降低，可提升信號質量，且能夠增加熱插拔之可靠度。優點二、不需要有如第一圖之現有技術的一分多的背板3之邊帶傳輸線2，而是僅僅需要使用同一規格的傳輸線5數條即可達成目的，可有效地降低成本。優點三、複雜的可規劃邏輯元件61之韌體為統一固定的，而熱插拔控制晶片42之料號亦相對好進行管控。優點四、積體電路間匯流排電路地址之數量可以無上限，並無其他一些晶片所具有的上限僅為8個地址的限制。

【0022】 藉由以上較佳具體實施例之詳述，係希望能更加清楚描述本發明之特徵與精神，而並非以上述所揭露的較佳具體實施例來對本發明之範疇加以限制。相反地，其目的是希望能涵蓋各種改變及具相等性的安排於本發明所欲申請之專利範圍的範疇內。

【符號說明】

【0023】

1: 主板

11: 中央處理器

12: 連接器

2: 傳輸線

3: 背板

4: 主板

41: 中央處理器

42: 熱插拔晶片

43:MCIO連接器

5:傳輸線

6:背板

61:複雜的可規劃邏輯元件

62:MCIO連接器

【發明申請專利範圍】

【請求項1】 一種熱插拔控制系統，該系統包含：

一主板，包括：一中央處理器、至少一熱插拔晶片、以及複數個主板連接器，其中，該中央處理器與該熱插拔晶片互相電信連接，該熱插拔晶片與複數個該主板連接器互相電信連接；以及

複數個背板，每一該背板包括：一背板連接器、以及一控制晶片，該控制晶片內包含有一積體電路間匯流排電路地址，其中，該控制晶片與該背板連接器互相電信連接，且複數個該背板連接器與複數個該主板連接器對應地互相電信連接以分別形成複數個通道，而每一個該積體電路間匯流排電路地址是相同的；

其中，該主板與複數個該背板之間可透過該熱插拔晶片作為一開關以進行一積體電路間匯流排電路之雙向通訊，而當至少一硬碟與其中一個該背板相連接時，透過對應的該背板連接器與該主板連接器間之對應的該通道，該中央處理器可與該硬碟進行通訊，且於通訊完畢後對應的該通道會關閉。

【請求項2】 如請求項1所述之熱插拔控制系統，其中，該熱插拔晶片為PCA9545晶片。

【請求項3】 如請求項1所述之熱插拔控制系統，其中，該主板連接器與該背板連接器皆為一高速連接器。

【請求項4】 如請求項3所述之熱插拔控制系統，其中，該高速連接器為一 MCIO 連接器。

【請求項5】 如請求項1所述之熱插拔控制系統，其中，該控制晶片為一複雜的可規劃邏輯元件。

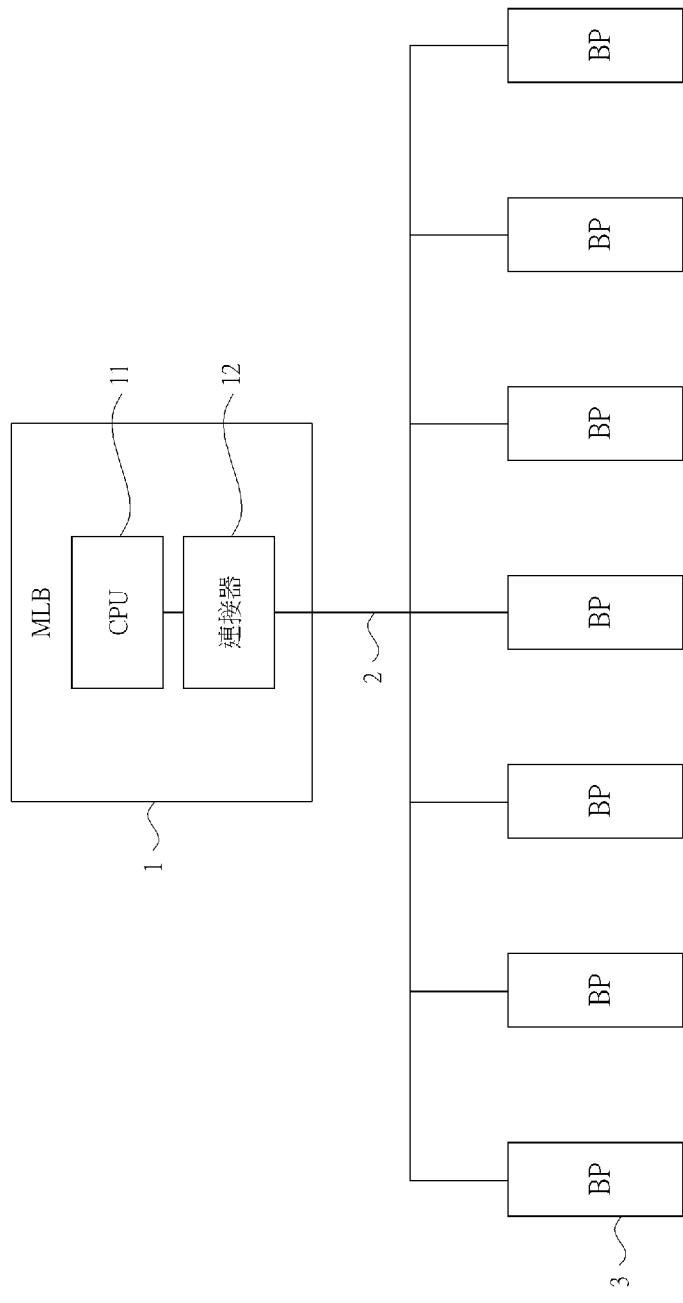
【請求項6】 如請求項1所述之熱插拔控制系統，其中，複數個該背板連接器與複數個該主板連接器對應地互相電信連接係透過複數條傳輸線一對一地來互相進行連接。

【請求項7】 如請求項6所述之熱插拔控制系統，其中，複數條的該傳輸線皆為一條一對一傳輸線。

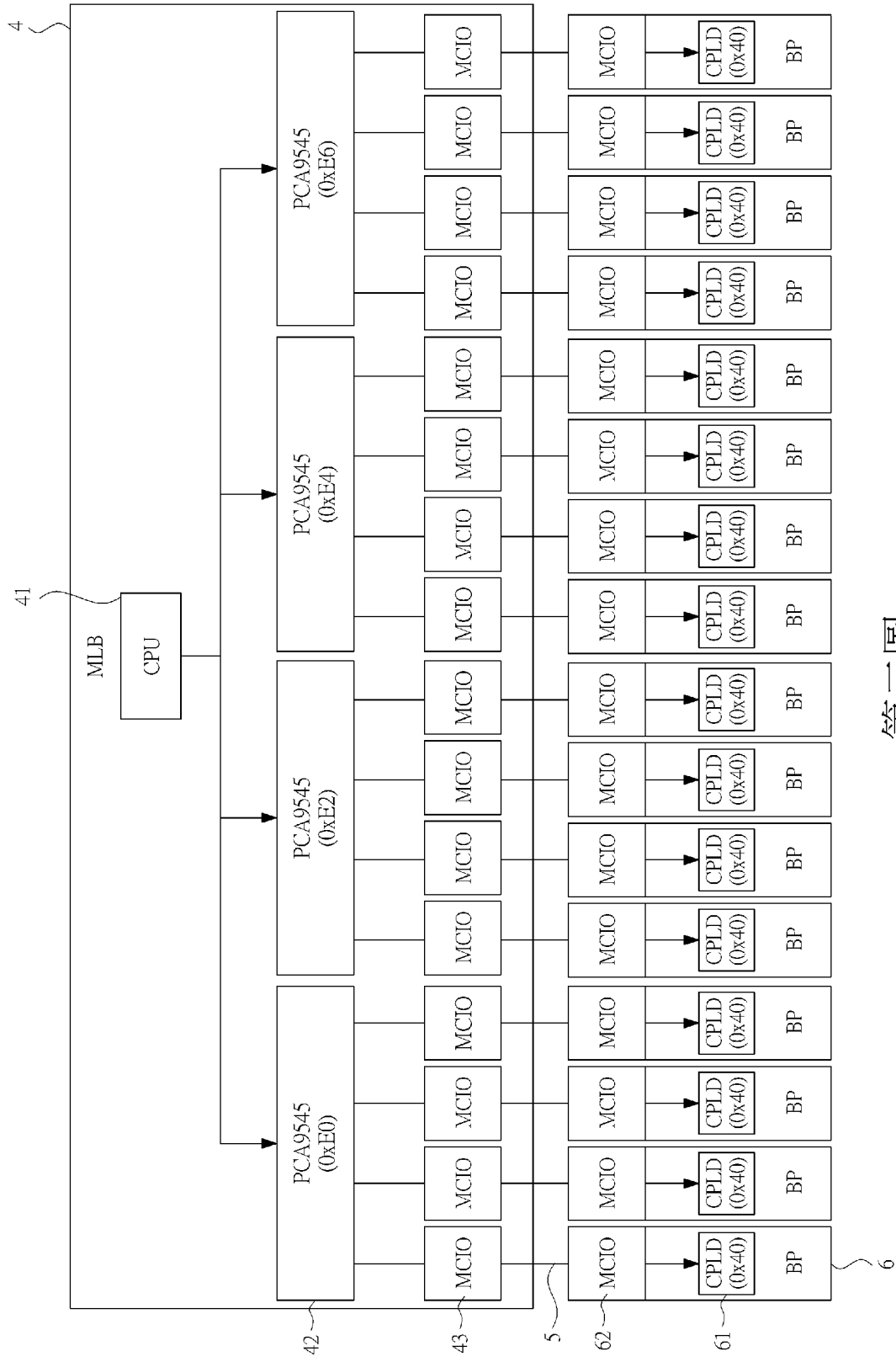
【請求項8】 如請求項1所述之熱插拔控制系統，其中，該背板為一符合非揮發性記憶體（NVMe）通訊協定之裝置。

【請求項9】 如請求項1所述之熱插拔控制系統，其中，該背板係可同時與二個該硬碟相連接。

【發明圖式】



第一圖



第二圖