СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1113799 A

3(51) G 06 F 7/552

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ВСЕСОЮЗНАЯ 13 13 БИБЛИОТЕКА

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3594807/18-24
(22) 20.05.83
(46) 15.09.84. Бюл. № 34
(72) И.Ф.Клисторин, Ф.И.Жуганарь и А.В.Тютякин
(71) Кишиневский политехнический институт им.С.Лазо

(53) 681.325(088.8)
(56) 1. Авторское свидетельство СССР № 225557, кл. G 06 F 7/552, 1967.
2. Тсао П. Цифровая схема для извлечения квадратного корня. - "Электроника", т. 50, № 21, 1977, с. 58-59 (прототип).

(54)(57) УСТРОЙСТВО ДЛЯ ИЗВЛЕЧЕНИЯ КВАДРАТНОГО КОРНЯ, содержащее счетчик, реверсивный счетчик, схему сравнения, первый триггер, два элемента НЕ, элемент ИЛИ-НЕ, выход которого соединен с суммирующим входом счетчика, разрядные выходы которого соединены соответственно с первой группой входов схемы сравнения, вторая группа входов которой соединена соответственно с разрядными выходами реверсивного счетчика, счетный вход которого соединен с первым входом элемента ИЛИ-НЕ, тактовым входом устройства и входом первого элемента НЕ, выход которого соединен с тактовым входом триггера, выход которого соединен с управляющим входом реверсивного счетчика, выход переполнения которого соединен с вторым входом элемента ИЛИ-НЕ и с входом второго элемента НЕ, выход которого соединен с первым входом триггера, второй вход которого соединен с выходом схемы сравнения, входы сброса счетчика, реверсивного счетчика и триггера соединены с входом начальной установки устройства, о т л и ч а ю щ е е с я тем, что, с целью повышения точности, оно дополнительно содержит второй триггер, первый, второй и третий регистры, первый и второй сумматоры, делитель, первую и вторую группу элементов НЕ, элемент задержки, коммутатор, вход конца входной последовательности устройства соединен с тактовыми входами первого и второго регистров, тактовым входом второго триггера и через элемент задержки - с тактовым входом третьего регистра, разрядные входы которого соединены соответственно с разрядными выходами второго сумматора, входы первого слагаемого которого соединены соответственно с выходами коммутатора, первая группа информационных входов которого соединена соответственно с выходами элементов НЕ второй группы, входы которых соединены соответственно с выходами делителя и второй группой информационных входов коммутатора, разрядные входы первой группы делителя соединены соответственно с выходами первого сумматора, входы первого слагаемого которого соединены соответственно с выходами элементов НЕ первой группы, входы которых соединены соответственно с разрядными выходами первого регистра, входы которого соединены соответственно с выходами реверсивного счетчика, разрядные входы второго слагаемого первого сумматора соединены соответственно с входами второго слагаемого второго сумматора, разрядными входами второй группы делителя и выходами

(19) SU (11) 1113799 A

второго регистра, разрядные входы которого соединены соответственно с разрядными выходами счетчика, управляющий вход коммутатора и вход переноса в младший разряд второго сумматора соединены с выходом второго триггера, информационный вход которого соединен с выходом первого триггера, вход переноса в младший разряд первого сумматора соединен с входом логической единицы устройства, младший разрядный вход второй группы делителя и четыре младших разрядных входа второго слагаемого второго сумматора соединены с входом логического нуля устройства, выход результата устройства соединен соответственно с разрядными выходами третьего регистра.

1

Изобретение относится к вычислительной технике и предназначено для извлечения квадратного корня из числа импульсов.

Известно устройство для извлечения квадратного корня, содержащее счетчики, триггер, логические элементы, линию задержки [1].

Основной недостаток данного устройства - низкая точность извлечения квадратного корня.

Наиболее близким по технической сущности к предлагаемому является устройство, содержащее счетчик, реверсивный счетчик, схему сравнения, JK -триггер, два инвертора, элементы ИЛИ-НЕ, причем счетный вход счетчика соединен с выходом первого элемента ИЛИ-НЕ, первый вход которого соединен с выходом переноса реверсивного счетчика, а второй - с тактовым входом устройства, счетный вход реверсивного счетчика соединен с тактовым входом устройства, информационные выходы счетчиков поразрядно соединены с входами схемы сравнения, выход которой соединен с входом KJK --триггера, вход JJK -триггера соединен с выходом первого инвертора, вход которого соединен с выходом переноса реверсивного счетчика, тактовый вход JK -триггера соединен с выходом второго инвертора, вход которого соединен с тактовым входом устройства, входы установки в нулевое состояние (R) JK -триггера, счетчиков соединены с входом установки устройства, выход JK -триггера соединен с входом управления реверсивного счетчика [2].

Недостатком данного устройства является большая погрешность преобразования.

2

Цель изобретения - повышение точности извлечения квадратного корня.

Поставленная цель достигается тем, что в устройство для извлечения квадратного корня, содержащее счетчик, реверсивный счетчик, схему сравнения, первый триггер, два элемента НЕ, элемент ИЛИ-НЕ, выход которого соединен с суммирующим входом счетчика, разрядные выходы которого соединены соответственно с первой группой входов схемы сравнения, вторая группа входов которой соединена соответственно с разрядными выходами реверсивного счетчика, счетный вход которого соединен с первым входом элемента ИЛИ-НЕ, тактовым входом устройства и входом первого элемента НЕ, выход которого соединен с тактовым входом триггера, выход которого соединен с управляющим входом реверсивного счетчика, выход переполнения которого соединен с вторым входом элемента ИЛИ-НЕ и с входом второго элемента НЕ, выход которого соединен с первым входом триггера, второй вход которого соединен с выходом схемы сравнения, входы сброса счетчика, реверсивного счетчика и триггера соединены с входом начальной установки устройства, дополнительно введены второй триггер, первый, второй и третий регистры, первый и второй сумматоры, делитель, первую и вторую группы элементов НЕ, элемент задержки, коммутатор, вход конца входной последовательности устройства соединен с тактовыми входами первого и второго регистров, тактовым входом второго триггера и через элемент задержки соединен с тактовым входом

третьего регистра, разрядные входы которого соединены соответственно с разрядными выходами второго сумматора, входы первого слагаемого которого соединены соответственно с выходами коммутатора, первая группа информационных входов которого соединена соответственно с выходами элементов НЕ второй группы, входы которых соединены соответственно с выходами делителя и второй группой информационных входов коммутатора, разрядные входы первой группы делителя соединены соответственно с разрядными выходами первого сумматора, входы первого слагаемого которого соединены соответственно с выходами элементов НЕ первой группы, входы которых соединены соответственно с разрядными выходами первого регистра, входы которого соединены соответственно с выходами реверсивного счетчика, разрядные входы второго слагаемого первого сумматора соединены соответственно с входами второго слагаемого второго сумматора, разрядными входами второй группы делителя и выходами второго регистра, разрядные входы которого соединены соответственно с разрядными выходами счетчика, управляющий вход коммутатора и вход переноса в младший разряд второго сумматора соединены с выходом второго триггера, информационный вход которого соединен с выходом первого триггера, вход переноса в младший разряд первого сумматора соединен с входом логической единицы устройства, младший разрядный вход второй группы делителя и четыре младших разрядных входа второго слагаемого второго сумматора соединены с входом логического нуля устройства, выход результата устройства соединен соответственно с разрядными выходами третьего регистра.

На чертеже представлена блок-схема устройства для извлечения квадратного корня.

Устройство содержит счетчик 1, реверсивный счетчик 2, схему сравнения 3, первый триггер 4, элемент ИЛИ-НЕ 5, элементы НЕ 6 и 7, регистры 8 и 9, второй триггер 10, группу элементов НЕ 11, сумматор 12, делитель 13, группу элементов НЕ 14, коммутатор 15, сумматор 16, элемент задержки 17, регистр 18, вход 19 конца входной последовательности.

Устройство для извлечения квадратного корня работает следующим образом.

В исходном состоянии прямой выход триггера 4, информационные выходы счетчика 1 и реверсивного счетчика 2 установлены в нулевое состояние импульсов по входу "Установка".

После поступления на тактовый вход первого импульса (N=1) суммирующий счетчик 1 получает единичное приращение, а прямой выход триггера 4 устанавливается в единичное состояние, переключая реверсивный счетчик 2 в режим прямого счета. При этом реверсивный счетчик 2 получает единичное приращение, его выход переноса переходит в единичное состояние, устанавливая тем самым потенциал логического нуля на первом входе триггера 4. Схема сравнения 3 в этот момент фиксирует равенство содержимых реверсивного счетчика 2 и счетчика 1. Выходным сигналом схемы сравнения 3 устанавливается потенциал логической единицы на втором входе триггера 4.

С приходом на тактовый вход следующего импульса (N=2) элемент ИЛИ-НЕ 5 запрещает прохождение этого импульса на счетный вход счетчика 1, при этом прямой выход триггера 4 переключается в нулевое состояние, устанавливая счетчик 2 в режим обратного счета. Реверсивный счетчик 2 возвращается в нулевое состояние. С приходом на тактовый вход третьего импульса (N=3) счетчик 1 получает единичное приращение (его содержимое становится равным 2), а содержимое реверсивного счетчика 2 становится равным 1. При поступлении на тактовый вход устройства четвертого импульса (N=4) содержимое реверсивного счетчика 2 возрастает до 2, и схема сравнения 3 фиксирует равенство содержимых счетчика 1 и реверсивного счетчика 2, поскольку состояние счетчика 1 не изменяется. В этом случае возобновляется полный цикл, как показано в табл.1 (в ней N - число импульсов, поступающих на тактовый вход устройства, A - содержимое реверсивного счетчика 2, B - содержимое счетчика 1).

Таким образом, после установки в нулевое состояние реверсивный счетчик 2 работает один цикл в режиме прямого счета (до момента равенства содержимых счетчика 1 и реверсивного счетчи-

ка 2), а после этого - один цикл в режиме обратного счета. В результате число импульсов, поступивших на счетный вход счетчика 1, равно значению $\sqrt{N}$, округленному до значения ближайшего целого числа.

По окончании входной последовательности импульсов происходит обработка содержимого суммирующего счетчика 1 и реверсивного счетчика 2 в соответствии со следующей приближенной формулой (полученной путем преобразования по Тейлору):

$$\sqrt{B^2+X} \approx B + \frac{X}{2B}, \quad (1)$$

где, как видно из табл.2,

$$B = B$$

$$x = \begin{cases} + /B-A/ \text{ при } Q=0, & (2) \\ - /B-A/ \text{ при } Q=1 & (3) \end{cases}$$

(в табл.2 A - содержимое реверсивного счетчика 2, B - содержимое счетчика 1, Q - состояние прямого выхода триггера 4).

Обработка происходит следующим образом.

По окончании последовательности импульсов, поступающей на тактовый вход устройства, импульс "Конец последовательности", поступающий на вход 19, разрешает параллельную запись содержимых реверсивного счетчика 2 и счетчика 1 соответственно в первый регистр 8 и второй регистр 9, а также запись состояния прямого выхода триггера 4 в триггер 10. Содержимое регистра 9, проинвертированное группой элементов НЕ 11, посредством сумматора 12 складывается с содержимым регистра 8 и с единицей, которая постоянно присутствует на входе переноса младшего разряда сумматора 12. Это равносильно вычитанию содержимого регистра 9 из содержимого регистра 8, т.е. вычислению модуля числа x. Делитель 13 двух двоичных чисел осуществляет вычисление частного $\frac{|x|}{2B}$. При этом в качестве числа $2B$ используется двоичное число разрядностью $n+1$ (где n - разрядность числа B, хранимого в регистре 8), которое сдвинуто на один разряд в сторону старших разрядов.

На выходе коммутатора 15, в зависимости от состояния прямого выхода триггера 10, в который записано значение Q, получается прямой (при Q = =0) или инверсный (при Q =1) код числа $\frac{|x|}{2B}$ (инверсный код числа $\frac{|x|}{2B}$ получается в помощью второй группы элементов НЕ 14). Код, полученный на выходе коммутатора 15, на сумматоре 16 складывается с прямым кодом числа B, хранимым в регистре 8, и с единицей (при Q =1) или нулем (при Q =0), поступающими с прямого выхода триггера 10 на вход переноса младшего разряда сумматора 16. На выходе сумматора 16 при этом получается число $B + \frac{|x|}{2B}$ (при Q=0) или $B = \frac{|x|}{2B}$ (при Q =1), т.е. значение $\sqrt{N}$, вычисленное по формуле (1). Это число по импульсу "Конец последовательности", поступающему на вход 19 и задержанному линией задержки 17 на время, равное максимальной длительности цикла обработки содержимых суммирующего счетчика 1 и реверсивного счетчика 2, записывается в регистр 18.

В табл.3 приводятся значения максимальных относительных погрешностей вычисления значения $\sqrt{N}$ для прототипа (δ^{I}_{max}) и предлагаемого (δ^{II}_{max}).

Количество двоичных разрядов в дробной части числа, равного $\sqrt{N}$, зависит от степени приближения формулы (1) к истинному результату.

Таким образом, введение в известное устройство новых элементов: трех регистров, двух сумматоров, делителя, двух групп элементов НЕ, коммутатора, триггера, линии задержки - позволяет существенно повысить точность извлечения квадратного корня, при этом быстродействие схем, обрабатывающих результаты функционирования ядра устройства, не накладывает существенных ограничений на рабочую частоту ядра устройства, так как обработка производится по окончании входной последовательности импульсов. Время обработки при этом зависит от применяемой элементной базы и от точности вычислений: при больших N она пренебрежимо мала по сравнению с временем работы ядра устройства.

Таблица 1

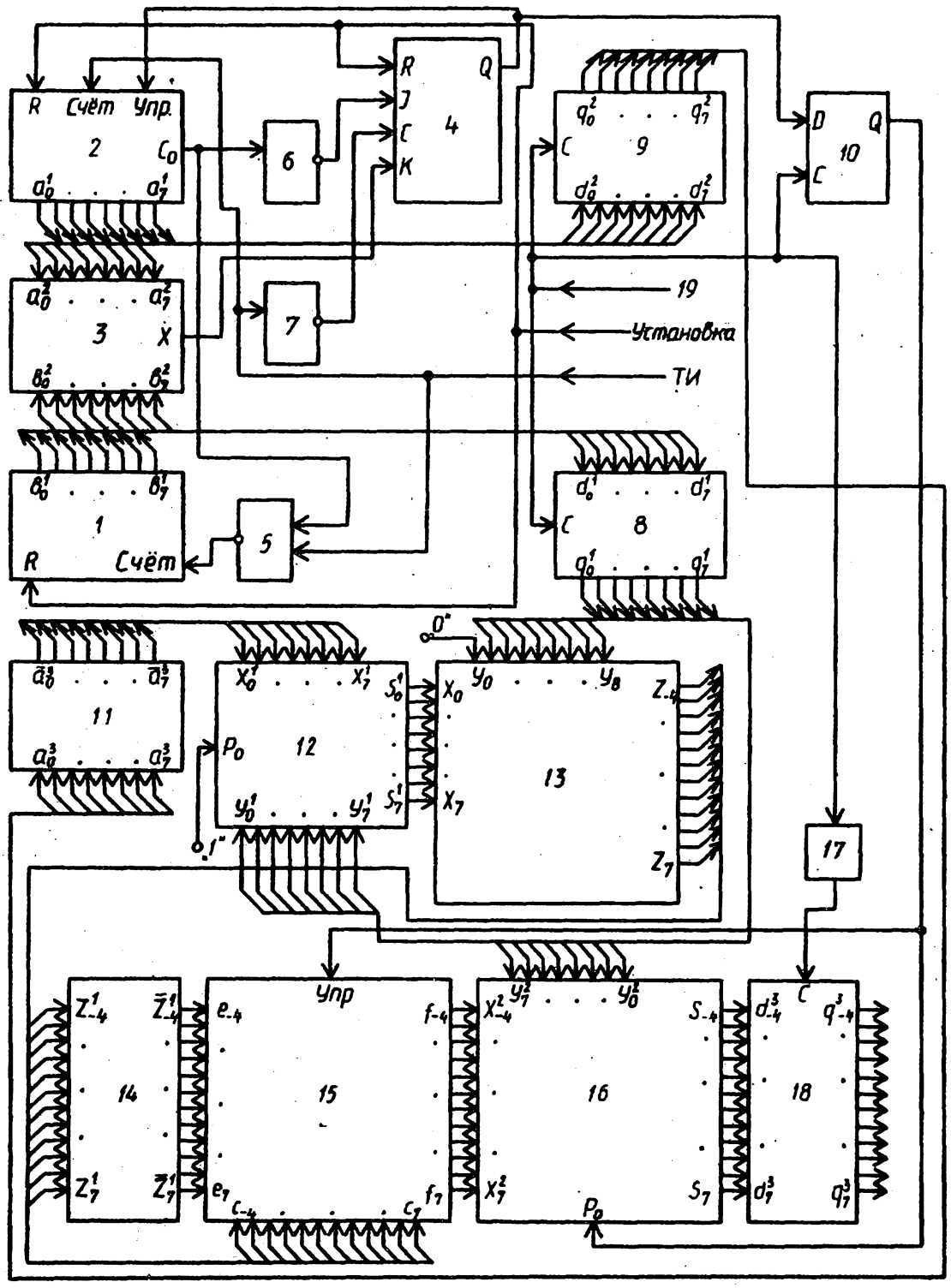
N	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
A	0	1	0	1	2	1	0	1	2	3	2	1	0	1	2	3	4	3
B	0	1	1	2	2	2	2	3	3	3	3	3	3	4	4	4	4	4

Таблица 2

$N=b^2+x$	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
A	0	1	0	1	2	1	0	1	2	3	2	1	0	1	2	3	4
B	0	1	1	2	2	2	2	3	3	3	3	3	3	4	4	4	4
b	0	1	1	2	2	2	2	3	3	3	3	3	3	4	4	4	4
X	0	0	+1	−1	0	+1	+2	−2	−1	0	+1	+2	+3	−3	−2	−1	0
Q	0	1	0	1	1	0	0	1	1	1	0	0	0	1	1	1	1

Таблица 3

n	1	2	3	5	10	20	50	100	200
δ^{II}_{max}, %	6,1	2,0	1,04	0,42	0,12	0,03	0,005	0,0015	0,0004
δ^{I}_{max}, %	29,3	18,4	13,4	8,71	4,65	2,41	0,985	0,496	0,249



Составитель А.Казанский
Редактор М.Циткина Техред А.Бабинец Корректор М.Шароши

Заказ 6620/40 Тираж 698 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ППП "Патент", г.Ужгород, ул.Проектная, 4