



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0013807
(43) 공개일자 2009년02월05일

(51) Int. Cl.⁹

H01R 4/24 (2006.01)

(21) 출원번호 10-2008-7028928
(22) 출원일자 2008년11월26일
심사청구일자 없음
번역문제출일자 2008년11월26일
(86) 국제출원번호 PCT/IB2007/051419
국제출원일자 2007년04월19일
(87) 국제공개번호 WO 2007/125463
국제공개일자 2007년11월08일
(30) 우선권주장
06113262.7 2006년04월28일
유럽특허청(EPO)(EP)

(71) 출원인

코닌클리크케 필립스 일렉트로닉스 엔.브이.

네덜란드 엔엘-5621 베에이 아인드호펜 그로네보
드세베그 1

(72) 발명자

베르얀스, 콘라드, 빌헬무스, 아드리안

네덜란드 엔엘-5656 아아 아인드호펜 프로프. 홀
스트란 6 내

베르트람, 디에트리히

네덜란드 엔엘-5656 아아 아인드호펜 프로프. 홀
스트란 6 내

(74) 대리인

양영준, 백만기

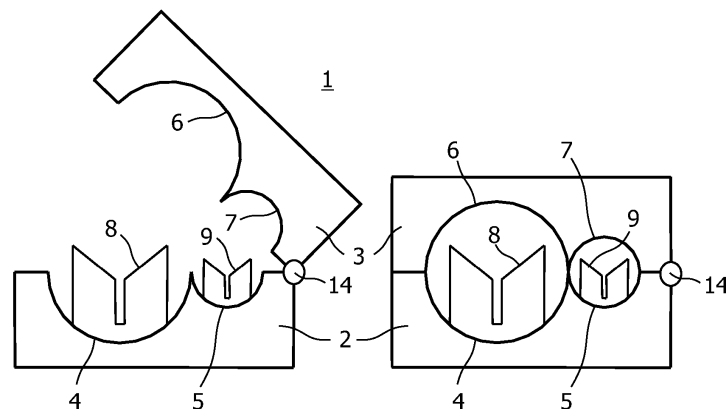
전체 청구항 수 : 총 18 항

(54) 스냅-온 커넥터, 회로, 디바이스, 케이블, 및 방법

(57) 요약

스냅-온 커넥터들(1)은, 발광 다이오드들(43)을 포함하는 회로들(40)의 제1 전극들(41)을, 제1 엘리먼트 사이즈들을 갖는 제1 배선들 등의 제1 전기 엘리먼트들(21)에 접속시키고, 회로들(40)의 제2 전극들(42)을, 제1 엘리먼트 사이즈들보다 작은 제2 엘리먼트 사이즈들을 갖는 제2 배선들 등의 제2 전기 엘리먼트들(22)에 접속시키고, 제1 전기 엘리먼트들(21)을 가이딩하기 위한 제1 리세스들(4)과 제2 전기 엘리먼트들(22)을 가이딩하기 위한 제2 리세스들(5)을 포함한다. 리세스들(4, 5)은 상호교환 불가 방식으로 리세스들(4, 5) 및 전기 엘리먼트들(21, 22)을 짝지우기 위한 수단을 포함하여서, 전극들(41, 42) 및 전기 엘리먼트들(21, 22)이 부정확한(상호교환) 방식으로 접속될 가능성을 감소시킨다. 이들 수단은, 리세스들(4, 5)로부터 돌출된 포크들 또는 핀들 등의 컨택트들(8, 9, 10, 11) 또는 리세스 사이즈들을 포함한다. 케이블들(31)은 전기 엘리먼트들(21, 22)을 포함한다.

대표도 - 도1



특허청구의 범위

청구항 1

회로(40)의 제1 전극(41)을, 제1 엘리먼트 사이즈를 갖는 제1 전기 엘리먼트(21)에 접속시키고, 회로(40)의 제2 전극(42)을, 상기 제1 엘리먼트 사이즈보다 작은 제2 엘리먼트 사이즈를 갖는 제2 전기 엘리먼트(22)에 접속시키기 위한 스냅-온 커넥터(snap-on connector)(1)로서, 상기 스냅-온 커넥터(1)는 상기 제1 전기 엘리먼트(21)를 가이드(guiding)하기 위한 제1 리세스(recess)(4)와 상기 제2 전기 엘리먼트(22)를 가이드하기 위한 제2 리세스(5)를 포함하며, 상기 제1 및 제2 리세스들(4, 5) 각각은, 상호교환 불가(non-interchangeable) 방식으로, 상기 제1 리세스(4) 및 상기 제1 전기 엘리먼트(21)를 짝지우고 상기 제2 리세스(5) 및 상기 제2 전기 엘리먼트(22)를 짝지우기 위한 각각의 제1 수단 및 제2 수단을 포함하는 스냅-온 커넥터(1).

청구항 2

제1항에 있어서,

상기 제1 수단은 제1 리세스 사이즈를 가지며, 상기 제2 수단은, 상기 제1 리세스 사이즈보다 작은 제2 리세스 사이즈를 갖는 스냅-온 커넥터(1).

청구항 3

제2항에 있어서,

상기 제1 및 제2 전기 엘리먼트들(21, 22)은 병렬의 전기 엘리먼트들이며, 상기 제1 및 제2 엘리먼트 사이즈들은, 상기 전기 엘리먼트들(21, 22)의 단면에 평행한 면 내의 사이즈들이며, 상기 제1 및 제2 리세스 사이즈들은 상기 면 내의 사이즈들인 스냅-온 커넥터(1).

청구항 4

제3항에 있어서,

상기 제1 및 제2 엘리먼트 사이즈들은 직경들이며, 상기 제1 리세스(4)는 제1 곡선 형상을 가지며, 상기 제2 리세스(5)는 제2 곡선 형상을 가지며, 상기 제1 리세스 사이즈는 상기 제1 형상의 직경이며, 상기 제2 리세스 사이즈는 상기 제2 형상의 직경인 스냅-온 커넥터(1).

청구항 5

제2항에 있어서,

상기 제1 리세스 사이즈와 상기 제2 전기 엘리먼트 사이즈 간의 차이는, 상기 제1 리세스 사이즈와 상기 제1 전기 엘리먼트 사이즈 간의 차이보다 크며, 상기 제2 리세스 사이즈와 상기 제1 전기 엘리먼트 사이즈 간의 차이는, 상기 제2 리세스 사이즈와 상기 제2 전기 엘리먼트 사이즈 간의 차이보다 큰 스냅-온 커넥터(1).

청구항 6

제2항에 있어서,

제1 부분 및 제2 부분(2, 3)을 포함하며,

상기 제1 부분(2)은 상기 제1 및 제2 리세스들(4, 5)을 포함하며, 상기 제2 부분(3)은 제3 및 제4 리세스들(6, 7)을 포함하며, 상기 제1 및 제2 부분들(2, 3)의 클로징 위치(closed position)에서, 상기 제1 및 제3 리세스들(4, 6)은 상기 제1 전기 엘리먼트(21)를 고정시키기 위한 제1 개구를 함께 형성하며, 상기 제2 및 제4 리세스들(5, 7)은, 상기 제2 전기 엘리먼트(22)를 고정시키기 위한 제2 개구를 함께 형성하는 스냅-온 커넥터(1).

청구항 7

제6항에 있어서,

상기 제1 및 제2 부분들(2, 3)을 서로 결합시키기 위한 힌지(14)를 포함하는 스냅-온 커넥터(1).

청구항 8

제7항에 있어서,

상기 힌지(14)는, 상기 제1 및 제3 리세스들(4, 6)보다 상기 제2 및 제4 리세스들(5, 7)에 더 가깝게 위치되어 있는 스냅-온 커넥터(1).

청구항 9

제6항에 있어서,

상기 제1 및 제2 부분들(2, 3)의 클로징 위치에서, 상기 제1 리세스(4)로부터 돌출되어 있으며 상기 제3 리세스(6)로 향하는 제1 컨택트(8, 10)와, 상기 제2 리세스(5)로부터 돌출되어 있으며 상기 제4 리세스(7)로 향하는 제2 컨택트(9, 11)를 포함하는 스냅-온 커넥터(1).

청구항 10

제1항에 있어서,

상기 제1 전기 엘리먼트(21)는 제1 도전체를 포함하며, 상기 제2 전기 엘리먼트(22)는 제2 도전체를 포함하며, 상기 제1 엘리먼트 사이즈는 상기 제1 도전체의 직경이며, 상기 제2 엘리먼트 사이즈는 상기 제2 도전체의 직경인 스냅-온 커넥터(1).

청구항 11

제1항에 있어서,

상기 제1 전기 엘리먼트(21)는, 제1 분리 층(23, 25)에 의해 둘러싸인 제1 도전체(24, 26)를 포함하며, 상기 제2 전기 엘리먼트(22)는, 제2 분리 층(27, 29)에 의해 둘러싸인 제2 도전체(28, 30)를 포함하며, 상기 제1 엘리먼트 사이즈는, 상기 제1 도전체(24, 26)와 상기 제1 분리 층(23, 25)의 결합물의 직경이며, 상기 제2 엘리먼트 사이즈는, 상기 제2 도전체(28, 30)와 상기 제2 분리 층(27, 29)의 결합물의 직경인 스냅-온 커넥터(1).

청구항 12

제11항에 있어서,

상기 제1 도전체(26)의 직경은, 상기 제2 도전체(30)의 직경과 실질적으로 동일하며, 상기 제1 분리 층(25)의 두께는, 상기 제2 분리 층(29)의 두께보다 두꺼운 스냅-온 커넥터(1).

청구항 13

제1항에 있어서,

상기 제1 수단은, 상기 제1 리세스(4)로부터 돌출된 제1 컨택트(8, 10)를 포함하며, 상기 제2 수단은, 상기 제2 리세스(5)로부터 돌출된 제2 컨택트(9, 11)를 포함하며, 상기 제1 컨택트(8, 10)는 제1 컨택트 사이즈를 가지며, 상기 제2 컨택트(9, 11)는, 상기 제1 컨택트 사이즈보다 작은 제2 컨택트 사이즈를 갖는 스냅-온 커넥터(1).

청구항 14

제1항의 스냅-온 커넥터(1)를 포함하는 회로(40).

청구항 15

제14항에 있어서,

하나 이상의 발광 다이오드(43)를 포함하는 회로(40).

청구항 16

제14항의 회로(40)를 포함하는 디바이스(50).

청구항 17

제1 엘리먼트 사이즈를 갖는 제1 전기 엘리먼트(21)와, 상기 제1 엘리먼트 사이즈보다 작은 제2 엘리먼트 사이즈를 갖는 제2 전기 엘리먼트(22)를 포함하는 케이블(31)로서, 상기 제1 및 제2 전기 엘리먼트들(21, 22)은 병렬의 전기적 엘리먼트들이며, 상기 제1 및 제2 엘리먼트 사이즈들은, 상기 전기 엘리먼트들(21, 22)의 단면과 평행과 면 내의 사이즈들인 케이블(31).

청구항 18

제1 전기 엘리먼트(21)를 가이딩하기 위한 제1 리세스(4), 및 제2 전기 엘리먼트(22)를 가이딩하기 위한 제2 리세스(5)를 포함하는 스냅-온 커넥터(1)를 통해, 회로(40)의 제1 전극(41)을, 제1 엘리먼트 사이즈를 갖는 상기 제1 전기 엘리먼트(21)에 접속시키고, 상기 회로(40)의 제2 전극(42)을, 상기 제1 엘리먼트 사이즈보다 작은 제2 엘리먼트 사이즈를 갖는 상기 제2 전기 엘리먼트(22)에 접속시키기 위한 방법으로서, 상호교환 불가(non-interchangeable) 방식으로, 상기 제1 리세스(4) 및 상기 제1 전기 엘리먼트(21)를 상기 제1 리세스(4)의 제1 수단을 통해 짝지우는 제1 단계, 및 상기 제2 리세스(5) 및 상기 제2 전기 엘리먼트(22)를 상기 제2 리세스(5)의 제2 수단을 통해 짝지우는 제2 단계를 포함하는 방법.

명세서

기술분야

<1> 본 발명은 스냅-온 커넥터(snap-on connector)에 관한 것이며, 또한 회로, 디바이스, 케이블 및 방법에 관한 것이다.

배경기술

- <2> 이러한 회로의 예로서, 전원 공급 장치에 접속될 필요가 있는 회로가 있으며, 이러한 디바이스의 예로서, 소비자 제품 및 비소비자 제품(non-consumer products)이 있다. 이 디바이스는 전원 공급 장치를 포함할 수도 있으며 포함하지 않을 수도 있다.
- <3> 종래 기술의 스냅-온 커넥터는 GB 2 409 332에서 공지되어 있으며, 여기서는, 한쪽에서는 인터페이스를 통해 램프에 접속되어 있으며 다른 한쪽에서는 두 개의 배선들에 접속되어 있는 스냅-온 커넥터를 개시하고 있다.
- <4> 소정의 회로들은 AC 전압/전류 대신에 DC 전압/전류를 필요로 한다. DC 전압/전류를 필요로 하는 이들 회로들은 통상적으로, 상호교환 불가(non-interchangeable) 방식으로 두 개의 배선들에 접속되는 두 개의 전극들을 포함한다. 이들 전극들 중 하나는 양의 전극 또는 접지 전극인 것으로 간주되며 다른 전극은 접지 전극 또는 음의 전극인 것으로 간주된다.
- <5> 전극들이 상호교환 방식으로 두 개의 배선들에 접속되는 경우 그 회로가 손상받는 것을 방지하기 위해, 종래 기술의 스냅-온 커넥터는 추가의 보호 다이오드를 구비할 수 있다. 전극들이 부정확한(상호교환) 방식으로 두 개의 배선들에 접속되는 경우, 작은 전류만이 이 보호 다이오드를 통해 흐른다. 이 전류는 회로가 손상받을 수 없을 정도로 작다. 전극들이 정확한(상호교환 불가) 방식으로 두 개의 배선들에 접속되는 경우, 보호 다이오드 양단에 작은 전압만이 걸릴 것이다. 이 전압은, 회로가 통상적으로 동작할 수 있을 정도로 작다.
- <6> 종래 기술의 스냅-온 커넥터는, 특히, 회로가, 그 전극들이 부정확한(상호교환) 방식으로 두 개의 배선들에 접속되는 경우 손상되는 것을 방지하기 위한 추가의 보호 다이오드를 필요로 한다는 점에서 불리하다. 이러한 추가의 보호 다이오드는 커넥터 및/또는 회로의 코스트, 볼륨, 및 복잡성을 증가시키며 전압 손실 및 추가의 전력 소비를 발생시킨다.

발명의 상세한 설명

- <7> 본 발명의 목적은, 특히, 회로의 전극들 및 배선들이 부정확한(상호교환) 방식으로 접속될 수 있는 가능성을 감소시키는, 회로의 전극들을 배선들에 접속시키는 스냅-온 커넥터를 제공한다.
- <8> 본 발명의 다른 목적들은, 특히, 회로의 전극들 및 배선들이 부정확한(상호교환) 방식으로 접속될 수 있는 가능성을 감소시키는, 커넥터를 포함하는 회로, 회로를 포함하는 디바이스, 케이블, 및 방법을 제공하는 것이다.
- <9> 본 발명에 따른 스냅-온 커넥터는, 회로의 제1 전극을, 제1 엘리먼트 사이즈를 갖는 제1 전기 엘리먼트에 접속

시키고, 회로의 제2 전극을, 제1 엘리먼트 사이즈보다 작은 제2 엘리먼트 사이즈를 갖는 제2 전기 엘리먼트에 접속시키며, 제1 전기 엘리먼트를 가이드(guiding)하기 위한 제1 리세스와 제2 전기 엘리먼트를 가이드하기 위한 제2 리세스를 포함하며, 제1 및 제2 리세스들 각각은, 상호교환 불가(non-interchangeable) 방식으로, 제1 리세스 및 제1 전기 엘리먼트를 짝지우고 제2 리세스 및 제2 전기 엘리먼트를 짝지우기 위한 각각의 제1 수단 및 제2 수단을 포함한다.

- <10> 서로 다른 엘리먼트 사이즈들을 갖는 서로 다른 전기 엘리먼트들을 이용하고, 상호교환 불가 방식으로 각 하나의 리세스 및 각 하나의 전기 엘리먼트를 짝지우기 위한 서로 다른 수단을 포함하는 리세스들을 도입함으로써, 회로의 전극들 및 배선들이 부정확한(상호교환) 방식으로 접속될 수 있는 가능성이 감소된다.
- <11> 본 발명에 따른 스냅-온 커넥터는, 특히 추가의 보호 다이오드가 회피된다는 점에서 더욱 이롭다.
- <12> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 수단이 제1 리세스 사이즈를 가지며, 제2 수단이, 제1 리세스 사이즈보다 작은 제2 리세스 사이즈를 갖는 것에 의해 정의된다. 서로 다른 리세스들에 서로 다른 사이즈들을 부여함으로써, 전기 엘리먼트들 중 어떤 전기 엘리먼트가 리세스들중 어떤 리세스에 속하는 지가 시각적으로 명확해진다.
- <13> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 및 제2 전기 엘리먼트들이 병렬의 전기 엘리먼트들이며, 제1 및 제2 엘리먼트 사이즈들이, 전기 엘리먼트들의 단면에 평행한 면 내의 사이즈들이며, 제1 및 제2 리세스 사이즈들이 상기 면 내의 사이즈들인 것에 의해 정의된다. 이들 제1 및 제2 전기 엘리먼트들은, 예를 들면 케이블의 일부를 형성하는 전기 배선들이다.
- <14> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 및 제2 엘리먼트 사이즈들이 직경들이며, 제1 리세스가 제1 곡선 형상을 가지며, 제2 리세스가 제2 곡선 형상을 가지며, 제1 리세스 사이즈는 제1 형상의 직경이며, 제2 리세스 사이즈는 제2 형상의 직경인 것에 의해 정의된다. 이상적인 상황에서는, 배선의 단면은 원형이며, 리세스의 단면은 원의 일부이다. 곡선 형상의 직경은 원의 직경이거나, 혹은 원이 아닌 것(non-circle)의 평균 직경이다.
- <15> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 리세스 사이즈와 제2 전기 엘리먼트 사이즈 간의 차이가, 제1 리세스 사이즈와 제1 전기 엘리먼트 사이즈 간의 차이보다 크며, 제2 리세스 사이즈와 제1 전기 엘리먼트 사이즈 간의 차이가, 제2 리세스 사이즈와 제2 전기 엘리먼트 사이즈 간의 차이보다 큰 것에 의해 정의된다. 이들 차이를 도입함으로써, 전기 엘리먼트들 중 어떤 전기 엘리먼트가 리세스들 중 어떤 리세스에 속해 있는지가 시각적으로 보다 명확하게 된다.
- <16> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 부분 및 제2 부분을 포함하며, 제1 부분은 제1 및 제2 리세스들을 포함하며, 제2 부분은 제3 및 제4 리세스들을 포함하며, 제1 및 제2 부분들의 클로징 위치(closed position)에서, 제1 및 제3 리세스들은 제1 전기 엘리먼트를 고정시키기 위한 제1 개구를 함께 형성하며, 제2 및 제4 리세스들은, 제2 전기 엘리먼트를 고정시키기 위한 제2 개구를 함께 형성하는 것에 의해 정의된다. 이 개구들은 배선들을, 제1 및 제2 부분들의 클로징 위치에서 고정시킨다. 제1 및 제2 부분들의 오픈 위치(open position)에서, 배선들이 배치 및/또는 제거될 수 있다.
- <17> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 및 제2 부분들을 서로 결합시키기 위한 힌지를 포함하는 것에 의해 정의된다. 힌지는 스냅-온 커넥터의 사용자 친숙성을 증가시킨다.
- <18> 본 발명에 따른 스냅-온 커넥터의 실시예는, 힌지가, 제1 및 제3 리세스들보다 제2 및 제4 리세스들에 더 가깝게 위치되어 있는 것에 의해 정의된다. 더 작은 리세스들을 힌지에 가깝게 배치함으로써, 스냅-온 커넥터는, 더 큰 전기 엘리먼트가 더 작은 리세스 내에 놓여지는 경우 클로징될 수 없게 된다.
- <19> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 및 제2 부분들의 클로징 위치에서, 제1 리세스로부터 돌출되어 있으며 제3 리세스로 향하는 제1 컨택트와, 제2 리세스로부터 돌출되어 있으며 제4 리세스로 향하는 제2 컨택트를 포함하는 것에 의해 정의된다. 이들 제1 및 제2 컨택트들은 핀들 또는 포크들 또는 다른 종류의 컨택트들일 수 있다.
- <20> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 전기 엘리먼트가 제1 도전체를 포함하며, 제2 전기 엘리먼트가 제2 도전체를 포함하며, 제1 엘리먼트 사이즈는 제1 도전체의 직경이며, 제2 엘리먼트 사이즈는 제2 도전체의 직경인 것에 의해 정의된다. 이 경우, 배선들의 코어들 등의 도전체들은 서로 다른 직경들을 갖는다. 적어도 이들 도전체들 사이에, 분리 층이 존재할 수 있다.

- <21> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 전기 엘리먼트가, 제1 분리 층에 의해 둘러싸인 제1 도전체를 포함하며, 제2 전기 엘리먼트가, 제2 분리 층에 의해 둘러싸인 제2 도전체를 포함하며, 제1 엘리먼트 사이즈는, 제1 도전체와 제1 분리 층의 결합물의 직경이며, 제2 엘리먼트 사이즈는, 제2 도전체와 제2 분리 층의 결합물의 직경인 것에 의해 정의된다. 이 경우, 배선의 코어 등의 도전체와, 배선의 외부 면 등의 분리 층을 포함하는 배선들 각각은 서로 다른 직경들을 갖는다. 이는, 도전체들에게 서로 다른 직경들을 부여하고 분리 층들에게 동일한 두께를 부여함으로써 실현될 수 있을 것이다.
- <22> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 도전체의 직경이, 제2 도전체의 직경과 실질적으로 동일하며, 제1 분리 층의 두께가, 제2 분리 층의 두께보다 두꺼운 것에 의해 정의된다. 이 경우, 도전체들은 유사한 직경들을 가지며, 분리 층들은 서로 다른 두께들을 갖는다. 도전체들의 유사한 직경들로 인해 도전체들이 유사한 임피던스 값들을 갖게 될 것이다.
- <23> 본 발명에 따른 스냅-온 커넥터의 실시예는, 제1 수단이, 제1 리세스로부터 돌출된 제1 컨택트를 포함하며, 제2 수단이, 제2 리세스로부터 돌출된 제2 컨택트를 포함하며, 제1 컨택트는 제1 컨택트 사이즈를 가지며, 제2 컨택트는, 제1 컨택트 사이즈보다 작은 제2 컨택트 사이즈를 갖는 것에 의해 정의된다. 이들 제1 및 제2 컨택트들은 핀들 또는 포크들 또는 다른 종류의 컨택트들일 수 있다. 더 작은 핀들/포크들 및 더 큰 핀들/포크들을 도입함으로써, 전기 엘리먼트들 중 어떤 전기 엘리먼트가 리세스들 중 어떤 리세스에 속해 있는지가 시작적으로 불분명한 경우에도, 더 작은 핀들/포크들이 더 작은 배선을 관통하고/둘러싸고/절단하게 되며, 더 큰 핀들/포크들이 더 큰 배선을 관통하고/둘러싸고/절단하게 되어서, 회로의 전극들 및 배선들이 부정확한(상호 교환) 방식으로 접속될 수 있는 가능성이 감소된다.
- <24> 본 발명에 따른 회로는 본 발명에 따른 스냅-온 커넥터를 포함한다. 본 발명에 따른 회로의 실시예들은 본 발명에 따른 스냅-온 커넥터의 실시예들과 대응한다.
- <25> 본 발명에 따른 회로의 실시예는, 하나 이상의 발광 다이오드를 포함하는 것에 의해 정의된다. 이들 발광 다이오드들은 유기 또는 무기 발광 다이오드들 혹은 다른 종류의 발광 다이오드들일 수 있다. 그러나, 트랜지스터 회로들 등의 다른 종류의 회로들이 배제되는 것은 아니다.
- <26> 본 발명에 따른 디바이스, 본 발명에 따른 케이블 및 본 발명에 따른 방법의 실시예들은, 본 발명에 따른 스냅-온 커넥터의 실시예들과 대응한다.
- <27> 본 발명은, 특히, 회로의 전극들 및 배선들이 부정확한(상호교환) 방식으로 접속될 가능성을 감소시킴으로써 추가의 보호 다이오드가 회피될 수 있다는 통찰력에 기초한 것이며, 특히, 서로 다른 전기 엘리먼트들이 서로 다른 엘리먼트 사이즈들을 가져야 하며 리세스들이 각각의 하나의 리세스 및 각각의 하나의 전기 엘리먼트를 상호 교환 불가 방식으로 짝지우기 위한 서로 다른 수단을 가져야 한다는 기본 착상에 기초한 것이다.
- <28> 본 발명은 특히, 회로의 전극들 및 배선들이 부정확한(상호교환) 방식으로 접속될 수 있는 가능성을 감소시키는, 회로의 전극들을 배선들에 접속시키는 스냅-온 커넥터를 제공하는 문제를 해결한다. 스냅-온 커넥터는 또한, 특히 추가의 보호 다이오드가 회피된다는 점에서 이롭다.
- <29> 본 발명의 이들 및 다른 양태들은 이하에 기술되는 실시예(들)로부터 명백하게 되며 이를 참조하여 설명될 것이다.

실시예

- <35> 오픈 위치(좌측) 및 클로징 위치(우측)에서 단면도로 나타난 도 1의 본 발명에 따른 스냅-온 커넥터(1)의 제1 실시예는 제1 부분(2) 및 제2 부분(3)을 포함한다. 제1 부분(2)은 제1 리세스(recess)(4) 및 제2 리세스(5)를 포함한다. 제2 부분(3)은 제3 리세스(6) 및 제4 리세스(7)를 포함한다. 제1 및 제2 부분들(2, 3)의 클로징 위치에서, 제1 및 제3 리세스들(4, 6)은 도 2 및 도 3에 도시된 제1 전기 엘리먼트(21)를 고정시키기 위한 제1 개구를 함께 형성하며, 제2 및 제4 리세스들(5, 7)은 도 2 및 도 3에 도시된 제2 전기 엘리먼트(22)를 고정시키기 위한 제2 개구를 함께 형성한다.
- <36> 제1 및 제2 부분들(1, 2)의 클로징 위치에서, 제1 포크(fork)의 형태의 제1 컨택트(8)는 제1 리세스(4)로부터 돌출되어 있으며 제3 리세스(6)를 향하고 있으며, 제2 포크 형태의 제2 컨택트(9)는 제2 리세스(5)로부터 돌출되어 있으며 제4 리세스(7)를 향하고 있다. 힌지(14)는 제1 및 제2 부분들(2, 3)을 결합시키고 있으며 이들 제1 및 제2 부분들(2, 3)이 오픈 및 클로징될 수 있게 해준다.

- <37> 도 2에 단면도로 도시된, 본 발명에 따른 케이블(31)의 제1 실시예는 제1 전기 엘리먼트(21) 및 제2 전기 엘리먼트(22)를 포함한다. 제1 전기 엘리먼트(21)는 제1 분리 층(23)에 의해 둘러싸인 제1 도전체(24)를 포함하며, 제2 전기 엘리먼트(22)는 제2 분리 층(27)에 의해 둘러싸인 제2 도전체(28)를 포함한다.
- <38> 도 3에 단면도로 도시된, 본 발명에 따른 케이블(31)의 제2 실시예는 제1 전기 엘리먼트(21) 및 제2 전기 엘리먼트(22)를 포함한다. 제1 전기 엘리먼트(21)는 제1 분리 층(25)에 의해 둘러싸인 제1 도전체(26)를 포함하며, 제2 전기 엘리먼트(22)는 제2 분리 층(29)에 의해 둘러싸인 제2 도전체(30)를 포함한다.
- <39> 클로징 위치에서 본 발명에 따른 케이블(31)을 포함하는, 도 4에 도시된 본 발명에 따른 스냅-온 커넥터(1)의 제2 실시예는, 제1 및 제2 부분들(1, 2)의 클로징 위치에서, 제1 핀의 형태의 다른 제1 컨택트(10)가 제1 리세스(4)로부터 돌출되어 있으며 제3 리세스(6)를 향하고 있으며 제2 핀의 형태의 다른 제2 컨택트(11)가 제2 리세스(5)로부터 돌출되어 있으며 제4 리세스(7)를 향하고 있어서 힌지(14)가 존재할 수도 있고 존재하지 않을 수도 있다는 점을 제외하고는, 도 1에 도시된 스냅-온 커넥터(1)의 제1 실시예에 대응한다. 또한, 커넥션들(12, 13)은 컨택트들(10, 11)을 스냅-온 커넥터(1)의 외부에 접속시킨다.
- <40> 도 5에 도시된 본 발명에 따른 디바이스(50)는 본 발명에 따른 회로(40)를 포함한다. 회로(40)는 예를 들어 하나 이상의 유기 또는 무기 발광 다이오드(43)를 포함한다. 스냅-온 커넥터(1)의 커넥션들(12, 13)은 회로(40) (혹은 하나 이상의 유기 또는 무기 발광 다이오드들(43))의 제1 및 제2 전극들(41, 42)에 접속되어 있다.
- <41> 스냅-온 커넥터(1)는 도 5에 도시된 회로(40)의 제1 전극(41)을, 제1 엘리먼트 크기를 갖는 제1 전기 엘리먼트(21)에 접속시키며, 회로(40)의 제2 전극(42)을, 제1 엘리먼트 크기보다 작은 제2 엘리먼트 크기를 갖는 제2 전기 엘리먼트(22)에 접속시킨다. 스냅-온 커넥터(1)는, 제1 전기 엘리먼트(21)를 가이드(guiding)하기 위한 제1 리세스(4)를 포함하며, 제2 전기 엘리먼트(22)를 가이드하기 위한 제2 리세스(5)를 포함한다. 제1 및 제2 리세스들(4, 5) 각각은, 상호교환 불가 방식으로, 한쪽으로는 제1 리세스(4) 및 제1 전기 엘리먼트(21)를 짝지우고, 다른 한쪽으로는 제2 리세스(5) 및 제2 전기 엘리먼트(22)를 짝지우기 위한 각각의 제1 및 제2 수단을 포함한다.
- <42> 제1 가능성에 따르면, 제1 수단은 제1 리세스 사이즈를 가지며 제2 수단은, 제1 리세스 사이즈보다 작은 제2 리세스 사이즈를 갖는다. 그 경우, 제1 및 제2 전기 엘리먼트들(21, 22)은 병렬의 전기 엘리먼트들일 수 있으며, 이에 의해 제1 및 제2 엘리먼트 사이즈들은, 전기 엘리먼트들(21, 22)의 단면에 평행한 면 내의 사이즈들일 수 있으며, 제1 및 제2 리세스 사이즈들은, 그 면 내의 사이즈들일 수 있다. 제1 및 제2 엘리먼트 사이즈들은 직경일 수 있으며, 제1 리세스(4)는 제1 원의 반원 형상 등의 제1 곡선 형상을 가질 수 있으며, 제2 리세스(5)는 제2 원의 반원 형상 등의 제2 곡선 형상을 가질 수 있으며, 제1 리세스 사이즈는 제1 원의 직경일 수 있으며, 제2 리세스 사이즈는 제2 원의 직경일 수 있다.
- <43> 제1 리세스 사이즈와 제2 전기 엘리먼트 사이즈 간의 차는, 제1 리세스 사이즈와 제1 전기 엘리먼트 사이즈 간의 차보다 큰 것이 바람직할 수 있으며, 제2 리세스 사이즈와 제1 전기 엘리먼트 사이즈 간의 차는, 제2 리세스 사이즈와 제2 전기 엘리먼트 사이즈 간의 차보다 큰 것이 바람직할 수 있다.
- <44> 이러한 제1 가능성의 경우, 힌지(14)는, 제1 및 제3 리세스들(4, 6)보다 제2 및 제4 리세스들(5, 7)에 더 가깝게 위치되는 것이 바람직할 수 있다. 제1 엘리먼트 사이즈는, 제1 도전체(24 또는 26) 및 제1 분리 층(23 또는 25)의 결합물의 직경일 수 있으며, 제2 엘리먼트 사이즈는, 제2 도전체(28 또는 30) 및 제2 분리 층(27 또는 29)의 결합물의 직경일 수 있다. 제1 도전체(26)의 직경은 제2 도전체(30)의 직경과 거의 동일한 것이 바람직하며, 제1 분리 층(25)의 두께는 제2 분리 층(29)의 두께보다 두꺼운 것이 바람직하다. 대안적으로는, 제1 전기 엘리먼트(21)는 제1 (유연하거나 혹은 유연하지 않은) 도전체를 포함할 수 있으며, 제2 전기 엘리먼트(22)는 제2 (유연하거나 혹은 유연하지 않은) 도전체를 포함할 수 있는데, 예를 들어 이들 사이에 분리 층이 존재할 수 있으며, 이 경우, 제1 엘리먼트 사이즈가 제1 도전체의 직경일 수 있으며 제2 엘리먼트 사이즈가 제2 도전체의 직경일 수 있다.
- <45> 제2 가능성에 따르면, 제1 수단은, 제1 리세스(4)로부터 돌출되어 있는 제1 컨택트(8 또는 10)를 포함하며, 제2 수단은, 제2 리세스(5)로부터 돌출되어 있는 제2 컨택트(9 또는 11)를 포함하며, 이에 의해 제1 컨택트(8 또는 10)는 제1 컨택트 사이즈를 가지며, 제2 컨택트(9 또는 11)는, 제1 컨택트 사이즈보다 작은 제2 컨택트 사이즈를 갖는다. 이들 컨택트 사이즈들은, 핀의 길이 또는 그 핀의 두께, 또는 포크의 길이 또는 그 포크의 다리들 간의 공간 등을 포함할 수 있다.
- <46> 케이블(31)은, 제1 엘리먼트 사이즈를 갖는 제1 전기 엘리먼트(21)를 포함하며, 제1 엘리먼트 사이즈보다 작은

제2 엘리먼트 사이즈를 갖는 제2 전기 엘리먼트(22)를 포함한다. 이들 제1 및 제2 전기 엘리먼트들(21, 22)은, 케이블의 일부를 형성하는 경우, 병렬의 전기 엘리먼트들일 수 있으며, 이에 의해 제1 및 제2 엘리먼트 사이즈들은, 전기 엘리먼트들(21, 22)의 단면과 평행한 면 내의 사이즈들일 수 있다.

<47> 대안적으로는, 제1 엘리먼트 사이즈를 갖는 제1 전기 엘리먼트(21)와, 제1 엘리먼트 사이즈보다 작은 제2 엘리먼트 사이즈를 갖는 제2 전기 엘리먼트와, 회로(40)의 제1 전극(41)을 제1 전기 엘리먼트(21)에 접속시키고 회로(40)의 제2 전극(42)을 제2 전기 엘리먼트(22)에 접속시키는 스냅-온 커넥터(1)의 결합물은, 제1 전기 엘리먼트(21)를 가이딩하기 위한, 스냅-온 커넥터(1)에 위치한 제1 리세스(4)를 포함할 수 있으며, 제2 전기 엘리먼트(22)를 가이딩하기 위한, 스냅-온 커넥터(1)에 위치한 제2 리세스(5)를 포함할 수 있으며, 제1 및 제2 리세스들(4, 5) 각각은, 상호교환 불가 방식으로, 제1 리세스(4) 및 제1 전기 엘리먼트(21)를 짝지우고 제2 리세스(5) 및 제2 전기 엘리먼트(22)를 짝지우기 위한 각각의 제1 및 제2 수단을 포함할 수 있다. 이러한 결합물에서, 한 쪽에는 제1 및 제2 전기 엘리먼트들(21, 22)이, 다른 한쪽에는 스냅-온 커넥터(1)가 개별적으로 제조 및/또는 판매될 수 있다.

<48> 또한, 본 발명에 따른 스냅-온 커넥터(1)에서, 제1 및 제2 수단은, 제1 및 제2 리세스들(4, 5)의 제1 및 제2 사이즈들을 포함하며/포함하거나, 제1 및 제2 컨택트들(8, 10, 및 9, 11) 등의 제1 및 제2 리세스 부분들의 제1 및 제2 사이즈들을 포함한다. 즉, 각각의 제1 및 제2 수단은 각각 제1 및 제2 사이즈들이며, 이들 제1 및 제2 사이즈들은 서로 다른 사이즈들이다.

<49> 각 전기 엘리먼트(21 또는 22)는, 하나 이상의 전기 신호를 전송하기 위한, 유연한 엘리먼트 또는 유연하지 않은 엘리먼트일 수 있다. 이들 전기 신호는 하나 이상의 전압 신호 및/또는 하나 이상의 전류 신호를 포함할 수 있다. 이들 전기 신호는, 하나 이상의 시간 간격 동안 일정할 수 있으며/있거나 하나 이상의 시간 간격 동안 변경될 수 있다.

<50> 요약하면, 종래 기술의 낮은 코스트의 스냅-온 커넥터가 통상적으로 공지되어 있다. 그 하우징은 케이블에 잘 맞는다. 금속 핀 또는 포크가 케이블 절연층을 관통하여 전기적 접속을 형성할 수 있다. 이러한 스냅-온 커넥터의 이점은, 이것이 케이블의 각 위치에 배치될 수 있으며 메이팅(mating) 부분이 필요하지 않다는 점이다. 그러나, 이들 종래 기술의 스냅-온 커넥터들은 두 방향으로 장착될 수 있으며, 이로 인해 폴형 응용 장치(poled applications)에는 적용가능하지 않다. OLED는 (다이오드처럼) 폴-민감성(pole-sensitive) 컴포넌트이며, 이에 의해 이러한 종래 기술의 스냅-온 커넥터에는 적합하지 않다.

<51> 플러스 배선 및 마이너스 배선의 케이블 직경들이 서로 다를 경우, 물리적 차이가 발생된다. 스냅-온 커넥터 하우징이 큰 개구 및 작은 개구를 갖도록 제조되는 경우, 케이블은 이들 중 하나에만 맞춰지게 된다. 이는, 성극(polarization)에 이용될 수 있다. 배선 및 커넥터의 결합은 시스템을 고유하고 사용하기 쉽게 만들 것이다. 케이블은 룸(room)(예를 들면, 초석(plinths)) 내에 장착될 수 있다. 그 후, OLED는, 필요한 곳은 어디나 배치될 수 있으며 그 후 스냅-온 커넥터는 준비없이 케이블에 적용될 수 있다. OLED가 더 이상 필요하지 않은 경우, 커넥터는 제거될 수 있으며 케이블은 여전히 접촉되어 있다. 아이들의 안전을 위해 포크 형상이 만들어질 수 있다. 커넥터는 또한 다른 폴형 응용장치에 이용될 수 있다. 전술한 실시예들은 본 발명을 제한하는 것이 아니라 예시하는 것이며, 본 기술 분야에 통상의 지식을 가진 자라면, 첨부된 특허청구범위의 범주로부터 벗어나지 않고 많은 대안적인 실시예들을 설계할 수 있음을 알 것이다. 특허청구범위에서, 괄호들 사이에 기재되는 임의의 참조 부호들은 특허청구범위를 제한하는 것으로 해석해서는 안된다. 동사 "포함하다" 및 그 활용을 사용하는 것은, 특허청구범위에서 진술하는 것 이외의 엘리먼트들 또는 단계들의 존재를 배제시키는 것이 아니다. 엘리먼트 앞에 오는 관사 "a" 또는 "an"은 이러한 엘리먼트들이 복수개 존재하는 것을 배제시키는 것이 아니다. 몇몇 수단을 열거하는 장치 청구항에서, 이들 수단 중 몇 개는 하드웨어의 하나 및 동일한 항목에 의해 구현될 수 있다. 소정의 측정이, 상호 다른 종속 청구항들에서 인용된다는 단순한 사실은, 이들 측정의 조합이 이롭게 하는 데에 이용될 수 없음을 나타내는 것이 아니다.

도면의 간단한 설명

<30> 도 1은 본 발명에 따른 스냅-온 커넥터의 제1 실시예의 단면도를 오픈 위치(좌측) 및 클로징 위치(우측)에서 나타낸 도면.

<31> 도 2는 본 발명에 따른 케이블의 제1 실시예의 단면도.

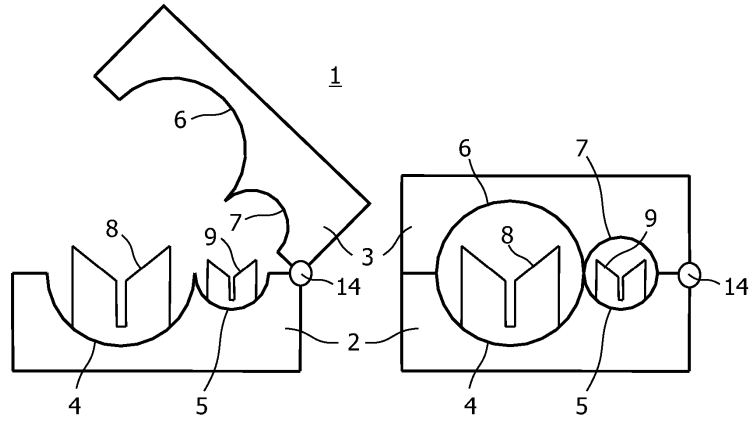
<32> 도 3은 본 발명에 따른 케이블의 제2 실시예의 단면도.

<33> 도 4는 본 발명에 따른 케이블을 포함하는, 본 발명에 따른 스냅-온 커넥터의 제2 실시예의 단면도를 클로징 위치에서 나타낸 도면.

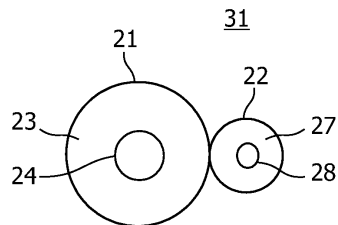
<34> 도 5는 본 발명에 따른 회로를 포함하는, 본 발명에 따른 디바이스를 나타낸 도면.

도면

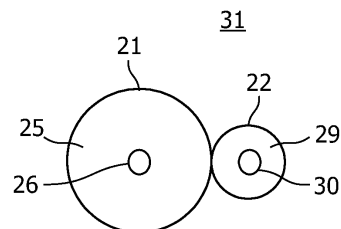
도면1



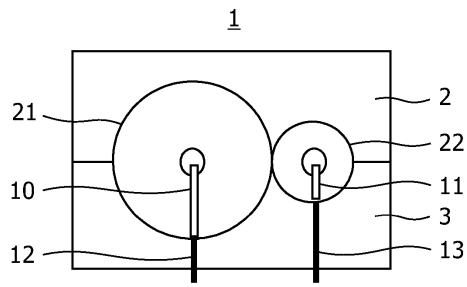
도면2



도면3



도면4



도면5

