

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. <i>H01L 21/66</i> (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년05월03일 10-0575619 2006년04월25일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2003-0069809 2003년10월08일	(65) 공개번호 (43) 공개일자	10-2005-0034028 2005년04월14일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자	매그나칩 반도체 유한회사 충북 청주시 흥덕구 향정동 1
(72) 발명자	이준현 충청북도청주시흥덕구하이닉스반도체시스템IC(연구소)LP2팀
(74) 대리인	강성배

심사관 : 맹성재

(54) 테스트 패턴

요약

본 발명은 보더리스 비아홀(Borderless via hole)의 불량 원인을 정확하게 파악할 수 있는 테스트 패턴을 개시한다. 개시된 본 발명의 테스트 패턴은, 테스트용 하부금속패턴과 홀 패턴 및 상부금속패턴으로 구성되어 셀 영역에의 다층금속배선 형성시 하부금속배선과 비아 콘택간의 정렬 상태를 파악 및 정렬 불량 원인을 파악하기 위해 형성하는 테스트 패턴에 있어서, 상기 하부금속패턴은 크랭크 타입(Crank type)의 패턴들이 수직 선상으로 중첩되어 연속해서 다수개가 배치되는 구조로 형성되고, 상기 홀 패턴은 크랭크 타입 하부금속패턴의 일단 및 타단 각각을 노출시키도록 형성되며, 상기 상부금속패턴은 수직 선상에서 중첩 배치된 이웃하는 크랭크 타입 하부금속배선패턴의 일단과 타단을 연결하는 구조로 형성된 것을 특징으로 한다.

대표도

도 3a

명세서

도면의 간단한 설명

도 1a 및 도 1b는 종래의 보더드 비아(Borderd Via) 테스트 패턴을 도시한 도면.

도 2a 및 도 2b는 종래의 보더리스 비아(Borderless Via) 테스트 패턴을 도시한 도면.

도 3a 및 도 3b는 본 발명의 실시예에 따른 보더드 비아 테스트 패턴을 도시한 도면.

도 4a 및 도 4b는 본 발명의 다른 실시예에 따른 보더리스 비아 테스트 패턴을 도시한 도면.

* 도면의 주요 부분에 대한 부호의 설명 *

32 : 하부금속패턴 34,34a : 홀 패턴

36 : 상부금속패턴

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자의 제조방법에 관한 것으로, 보다 상세하게는, 보더리스 비아홀(Borderless Via Hole)의 불량 원인을 정확하게 파악할 수 있는 테스트 패턴에 관한 것이다.

주지된 바와 같이, 반도체 소자는 적층 구조로 제조되고 있으며, 이에 따라, 상하부배선간의 전기적 연결을 위한 금속배선도 배선 설계가 자유롭고, 배선저항 및 전류용량 등의 설정을 여유있게 할 수 있는 다층금속배선 구조로 형성되고 있다.

이와 같은 다층금속배선 구조에 있어서, 하부금속배선과 상부금속배선간의 전기적 콘택은 비아 콘택(via contact)에 의해 이루어지는 것이 일반적이다. 이러한 비아 콘택을 형성하기 위해, 통상은 하부금속배선을 덮도록 형성된 층간절연막을 식각하여 상기 하부금속배선의 일부분을 노출시키는 비아홀을 형성한 후, 상기 비아홀 내에 플러그를 형성함으로써 상기 플러그를 통해 상기 하부금속배선과 상부금속배선이 콘택되도록 하고 있다.

한편, 다층금속배선을 형성함에 있어 상하부금속배선간의 정렬 상태를 파악함은 물론 이를 통해 상하부금속배선간의 정확한 정렬이 이루어지도록 하는 것이 소자 신뢰성 및 제조수율 확보 측면에서 매우 중요하다.

이에 따라, 통상의 반도체 제조 공정에서는 상하부금속배선간의 정렬 상태를 파악하고자 테스트 패턴을 별도의 공간에 삽입시키고 있으며, 종래 반도체 소자에 형성되고 있는 통상의 보더드 비아(Bordered Via) 테스트 패턴의 구조는 도 1a 및 도 1b에 도시된 바와 같다.

도 1a 및 도 1b에서, 도면부호 2은 하부금속패턴, 4는 홀 패턴, 그리고, 6은 상부금속패턴을 각각 나타낸다.

도 1a를 참조하면, 하부금속패턴(2) 및 상부금속패턴(6) 각각은 바 타입(Bar type)으로 형성되어지며, 홀 패턴(4)은 하부금속패턴(2)의 일단 및 타단을 각각 노출시키도록 형성되고, 상부금속패턴(6)은 그의 일단 및 타단 각각이 홀 패턴(4) 상에 배치되도록 형성된다.

여기서, 도 1b에 도시된 바와 같이, 홀 패턴(4)의 크기가 0.22 μ m라고 했을 때, 상기 홀 패턴(4)과 하부금속패턴(2)간의 사이드 마진(side margin : A) 및 엔드 마진(end margin : B)이 0.04 μ m 및 0.04 μ m이고, X축으로의 홀 피치(C)가 0.66 μ m라고 가정한다면, 상기 하부금속패턴(2)의 Y축 선포(W)은 0.30 μ m, 그리고, X축 길이(L)는 0.96 μ m가 된다. 또한, 홀 피치(hole pitch : C)는 X축에 대해서 하부금속패턴(2)의 피치가 된다.

한편, 홀 패턴(4) 상부에 형성되는 상부금속패턴(6)은 상기 홀 패턴(4)과의 사이드 마진 및 엔드 마진을 고려하여 패턴 진행하여도 되고, 그 이상의 마진을 가져가도 된다.

도 2a 및 도 2b는 종래의 보더리스 비아(Borderless Via) 테스트 패턴을 도시한 도면으로서, 도시된 바와 같이, 여기서의 테스트 패턴은 도 1a 및 도 1b에 도시된 그것과 비교해서 홀 패턴(4a)을 45° 쉬프트(shift)하여 형성함으로써 하부금속패턴(2)과 정확한 랜딩(landing)이 되지 않도록 하여 보더리스 비아를 형성한 구조이다.

이때, 하부금속패턴(2)과 홀 패턴(4a)간의 사이드 마진(a) 및 엔드 마진(b)은 각각 -0.04 μ m 및 -0.04 μ m이다.

발명이 이루고자 하는 기술적 과제

그러나, 도 1a 및 도 1b에 도시된 종래의 테스트 패턴은 하부금속패턴과 홀 패턴간의 정렬 상태 자체는 용이하게 파악할 수 있지만, 정렬 불량이 발생되어 보더리스 비아(Borderless Via)가 발생된 경우, 홀 패턴이 한쪽 방향으로만 쉬프트되기 때문에 상기 정렬 불량이 홀 패턴의 오정렬에 기인된 것인지, 아니면, 하부금속패턴의 라인 쇼트닝(line shortning)에 기인된 것인지 그 원인을 정확하게 파악할 수 없는 문제점이 있다.

특히, 종래의 테스트 패턴은 에스램 셀 블럭의 금속배선과 형태 상으로 많이 틀리기 때문에 정확히 셀을 대변할 수 없다는 문제점이 있다.

따라서, 본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로서, 하부금속패턴과 홀 패턴간의 정렬 불량 원인을 정확히 파악할 수 있는 테스트 패턴을 제공함에 그 목적이 있다.

또한, 본 발명은 비교적 정확하게 셀을 대변할 수 있는 테스트 패턴을 제공함에 그 다른 목적이 있다.

발명의 구성 및 작용

삭제

상기와 같은 목적을 달성하기 위하여, 본 발명은, 테스트용 하부금속패턴과 홀 패턴 및 상부금속패턴으로 구성되어 셀 영역에의 다층금속배선 형성시 하부금속배선과 비아 콘택간의 정렬 상태를 파악 및 정렬 불량 원인을 파악하기 위해 형성하는 테스트 패턴에 있어서, 상기 하부금속패턴은 크랭크 타입(Crank type)의 패턴들이 수직 선상으로 중첩되어 연속해서 다수개가 배치되는 구조로 형성되고, 상기 홀 패턴은 중첩 배치되는 크랭크 타입 하부금속패턴들에 있어 상측에 배치되는 홀 패턴은 좌측 하부로 소정 각도 쉬프트하여 일단을 노출시키고 하측에 배치되는 홀 패턴은 우측 상부로 소정 각도 쉬프트하여 타단을 노출시키는 구조로 형성되며, 상기 상부금속패턴은 수직 선상에서 중첩 배치된 이웃하는 크랭크 타입 하부금속배선패턴의 일단과 타단을 연결하는 구조로 형성된 것을 특징으로 하는 테스트 패턴을 제공한다.

(실시예)

이하, 첨부된 도면에 의거하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다.

도 3a 및 도 3b는 본 발명의 실시예에 따른 보더드 비아 테스트 패턴을 도시한 도면이다.

도 3a를 참조하면, 본 발명의 보더드 비아 테스트 패턴은 하부금속패턴(32)이 바 타입으로된 종래의 그것과는 달리 크랭크 타입(crank type)으로 이루어지며, 특히, 이웃하는 패턴들의 일단과 타단이 수직 선상에서 일부 중첩하여 다수개가 연속 배열되는 구조로 형성된다.

그리고, 홀 패턴(34)은 크랭크 타입 하부금속패턴(32)의 일단 및 타단 각각에 랜딩하도록 형성되며, 특히, 이웃하는 크랭크 타입 하부금속패턴들(32)에 대해서 임의의 하부금속패턴의 일단에 랜딩된 홀 패턴과 이웃하는 하부금속패턴의 타단에 랜딩된 홀 패턴이 수직 선상에서 배치되도록 형성된다.

아울러, 상부금속패턴(36)은 수직 선상에서 중첩 배치된 이웃하는 크랭크 타입 하부금속배선패턴(32)의 일단과 타단을 연결하는 구조로 형성된다.

이와 같은 본 발명에 따른 보더드 비아 테스트 패턴에 있어서, 크랭크 타입의 하부금속패턴(32)을 기준하여 홀 패턴(34)은 사이드 마진 및 엔드 마진을 고려하여 상기 하부금속패턴(32)에 랜딩하도록 형성된다.

이때, 상기 사이드 마진 및 엔드 마진은 각각 0.01 μ m 및 0.05 μ m로 함이 바람직하며, 이 값은 변형 가능하다. 하부금속패턴(32)의 폭은 0.24 μ m, 그리고, 홀 패턴(34)의 폭은 0.22 μ m로 하며, 크랭크 패턴간의 간격은 0.24 μ m, X축으로의 홀 패턴 피치는 0.96 μ m, Y축으로의 홀 패턴 피치는 0.48 μ m 정도로 한다. 아울러, 크랭크 패턴에서의 상측 및 하측 길이(L')는 0.72 μ m 정도로 한다. 참고로, 홀 패턴(34) 상의 상부금속패턴(36)의 사이드 마진 및 엔드 마진 정도는 각각 0.09 μ m 및 0.09 μ m 정도로 한다.

이와 같은 본 발명의 보더드 비아 테스트 패턴에 따르면, 먼저, 하부금속패턴의 라인 쇼트닝이 발생하였을 경우, 도 3a의 D 및 E에서의 홀 패턴들(34)이 동시에 하부금속패턴(32)의 일부와만 랜딩되므로, 이것으로부터 하부금속패턴(32)과 홀 패턴(34)간의 보더리스 콘택은 상기 하부금속패턴의 라인 쇼트닝에 기인한 것임을 파악할 수 있다.

반면, 홀 패턴(34)의 오정렬은 어느 한 쪽 방향으로만 쉬프트된 형태로 나타나므로, 홀 패턴(34)이 하부금속패턴의 일단 또는 타단 중에서 어느 하나와는 일부만 랜딩하는 것으로부터, 하부금속패턴(32)과 홀 패턴(34)간의 보더리스 콘택은 홀 패턴(34)의 오정렬에 기인한 것임을 파악할 수 있다.

특별히, 에스램 셀 블록의 금속배선은 통상 크랭크 형상을 갖도록 형성되므로, 본 발명에서와 같이 하부금속패턴을 크랭크 타입으로 형성함에 따라, 본 발명의 테스트 패턴은 에스램 셀을 비교적 정확하게 대변할 수 있다.

도 4a 및 도 4b는 본 발명의 실시예에 따른 보더리스 비아 테스트 패턴을 도시한 도면이다.

도 4a를 참조하면, 본 발명에 따른 보더리스 비아 테스트 패턴은 이전 실시예와 마찬가지로 하부금속패턴(32)은 크랭크 타입의 구조로 형성되며, 상부금속패턴(36)은 수직 선상에서 중첩 배치된 이웃하는 크랭크 타입 하부금속패턴(32)의 일단과 타단을 연결하는 구조로 형성된다. 반면, 홀 패턴(34a)은 보더리스 콘택을 형성하기 위해 중첩 배치되는 크랭크 타입 하부금속패턴들에 있어 상측에 배치되는 홀 패턴은 좌측 하부로 소정 각도, 예컨데, 45° 쉬프트하여 일단을 노출시키고 하측에 배치되는 홀 패턴은 우측 상부로 소정 각도, 예컨데, 45° 쉬프트하여 타단을 노출시키는 구조로 형성된다.

이와 같은 보더리스 비아 테스트 패턴에 있어서, 도 4b에 도시된 바와 같이, 하부금속패턴(32)과 홀 패턴(34a)간의 사이드 마진 및 엔드 마진은 각각 $-0.01\mu\text{m}$ 및 $-0.05\mu\text{m}$ 정도로 한다. 상기 하부금속패턴(32)의 폭은 $0.24\mu\text{m}$, 상부금속패턴(36)의 폭은 $0.4\mu\text{m}$ 정도로 한다. X축 하부금속패턴(32)의 간격은 $0.32\mu\text{m}$ 정도로 하며, Y축 하부금속패턴(32)의 간격은 $0.28\mu\text{m}$ 정도로 한다. 또한, X축 홀 패턴(34a) 피치는 $0.96\mu\text{m}$, Y축 홀 패턴 피치는 $0.48\mu\text{m}$ 정도로 한다. 그리고, 하부금속패턴(32)의 높이는 $0.76\mu\text{m}$, 길이는 $0.64\mu\text{m}$ 정도로 한다. 아울러, 홀 패턴(34a) 상의 상부금속패턴(36)의 사이드 마진 및 엔드 마진 정도는 각각 $0.09\mu\text{m}$ 및 $0.09\mu\text{m}$ 정도로 한다. 여기서, 상기한 설계 값은 변경 가능하다.

이러한 보더리스 비아 테스트 패턴의 경우에도 하부금속패턴과 홀 패턴간의 정렬 상태의 파악은 물론, 보더리스 콘택의 불량 원인이 하부금속패턴의 라인 쇼트닝에 기인한 것인지 홀 패턴의 오정렬에 기인하는 것인지를 정확하게 파악할 수 있다.

발명의 효과

이상에서와 같이, 본 발명은 하부금속패턴을 크랭크 타입의 패턴들이 일부 중첩하여 연속 배열되는 형태로 변경하면서 홀 패턴이 크랭크 타입 패턴의 일단 및 타단에 랜딩하도록 형성함으로써, 상기 하부금속패턴과 홀 패턴간의 정렬 상태를 용이하게 파악하면서 정렬 불량이 발생된 경우에 그 불량 원인이 무엇인지를 정확하게 파악할 수 있다.

따라서, 본 발명은 불량原因的 정확한 파악을 통해 불량에 대한 보정이 가능하므로, 소자 신뢰성을 확보할 수 있음은 물론 제조수율을 개선시킬 수 있다.

(57) 청구의 범위

청구항 1.

삭제

청구항 2.

테스트용 하부금속패턴과 홀 패턴 및 상부금속패턴으로 구성되어 셀 영역에의 다층금속배선 형성시 하부금속배선과 비아 콘택간의 정렬 상태를 파악 및 정렬 불량 원인을 파악하기 위해 형성하는 테스트 패턴에 있어서,

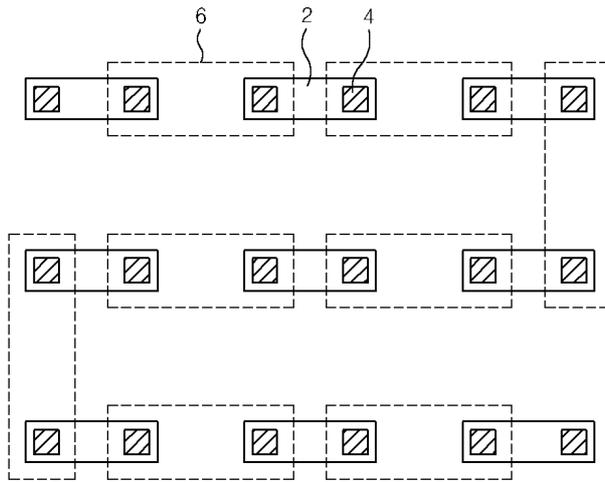
상기 하부금속패턴은 크랭크 타입(Crank type)의 패턴들이 수직 선상으로 중첩되어 연속해서 다수개가 배치되는 구조로 형성되고,

상기 홀 패턴은 중첩 배치되는 크랭크 타입 하부금속패턴들에 있어 상측에 배치되는 제1홀 패턴은 좌측 하부로 소정 각도 쉬프트하여 일단을 노출시키고, 하측에 배치되는 제2홀 패턴은 우측 상부로 소정 각도 쉬프트하여 타단을 노출시키는 구조로 형성되며,

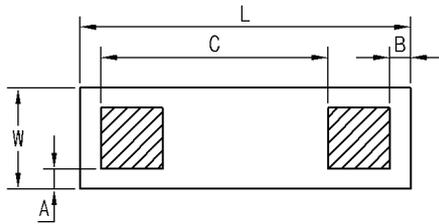
상기 상부금속패턴은 수직 선상에서 중첩 배치된 이웃하는 크랭크 타입 하부금속패턴의 일단과 타단을 연결하는 구조로 형성된 것을 특징으로 하는 테스트 패턴.

도면

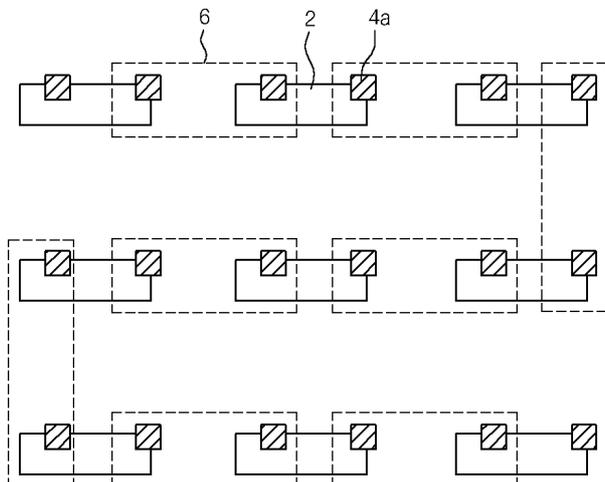
도면1a



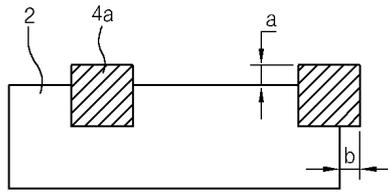
도면1b



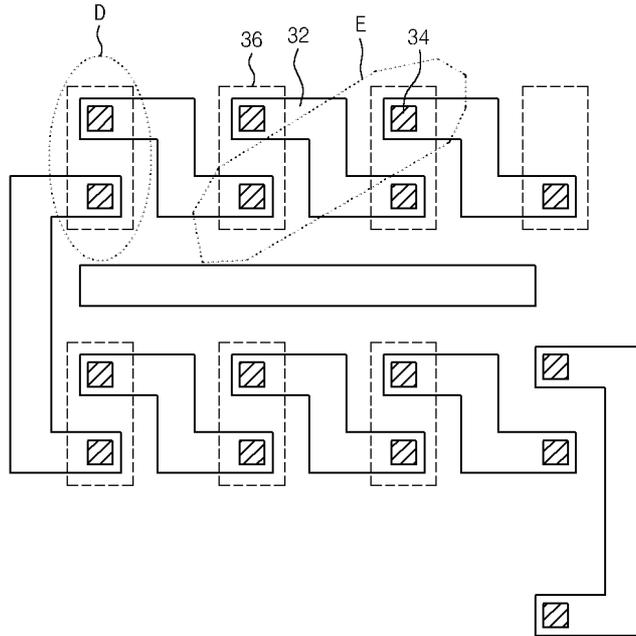
도면2a



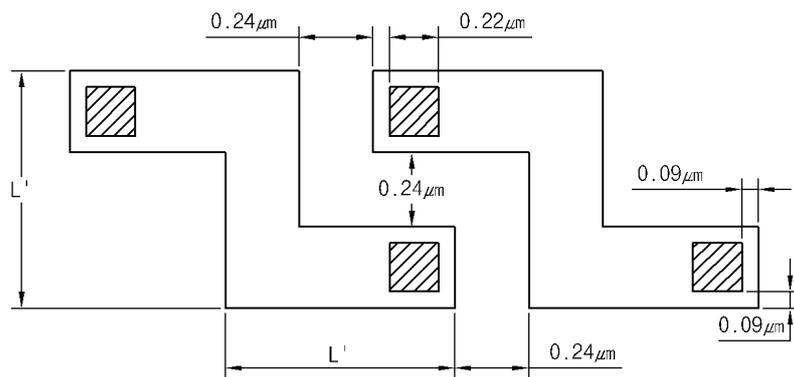
도면2b



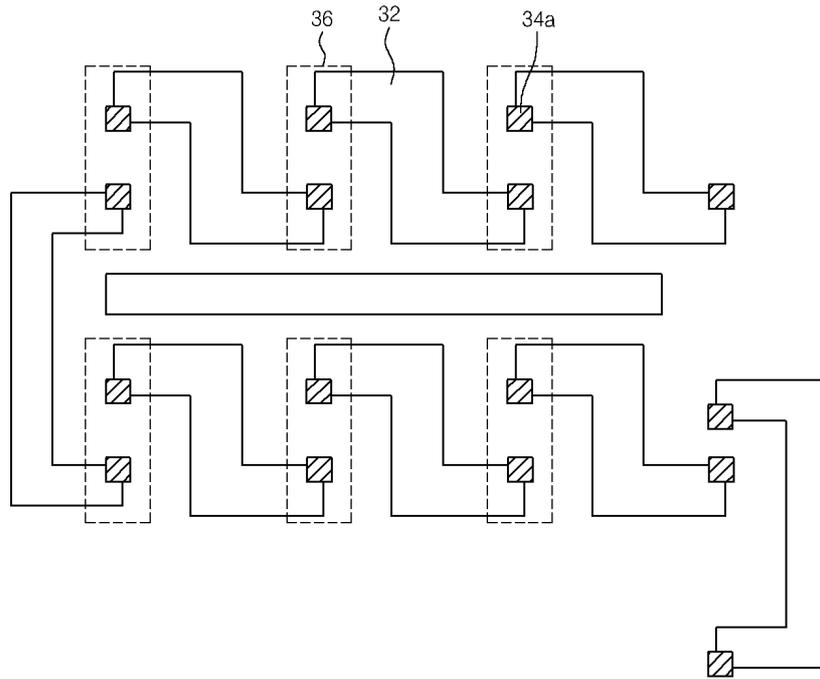
도면3a



도면3b



도면4a



도면4b

