

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年1月4日(04.01.2018)



(10) 国際公開番号

WO 2018/003296 A1

(51) 国際特許分類:

H03H 9/72 (2006.01) H04B 1/00 (2006.01)
H03H 9/145 (2006.01) H04B 1/52 (2015.01)
H03H 9/64 (2006.01)

(21) 国際出願番号: PCT/JP2017/017556

(22) 国際出願日: 2017年5月9日(09.05.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2016-129101 2016年6月29日(29.06.2016) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 Kyoto (JP).

(72) 発明者: 高峰 裕一 (TAKAMINE, Yuichi);
〒6178555 京都府長岡京市東神足 1 丁目 10 番
1 号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 吉川 修一, 外(YOSHIKAWA, Shuichi et al.); 〒5320011 大阪府大阪市淀川区西中島 5 丁目 3 番 10 号タナカ・イトーピア新大阪ビル 6 階新居国際特許事務所内 Osaka (JP).

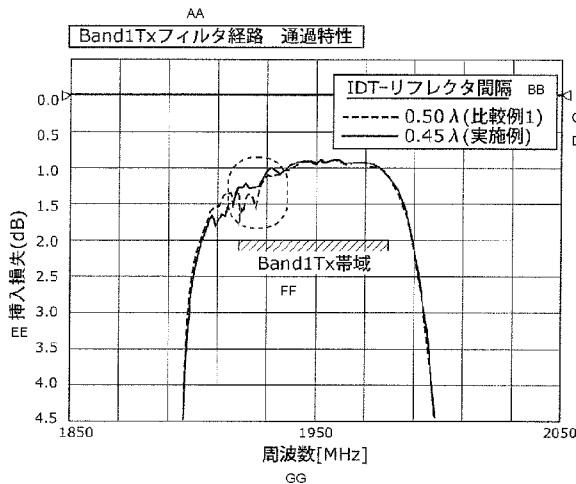
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) Title: MULTIPLEXER, HIGH-FREQUENCY FRONT END CIRCUIT, AND COMMUNICATION DEVICE

(54) 発明の名称: マルチプレクサ、高周波フロントエンド回路及び通信装置

図6



AA Band1Tx filter route, pass characteristics
BB IDT-reflector interval
CC 0.5λ (comparative example 1)
DD 0.44λ (example)
EE Insertion loss (dB)
FF Band1Tx band
GG Frequency (MHz)

(57) Abstract: A quadplexer (1) is provided with a filter (12) and a filter (22) having a higher passband frequency than the filter (12). The filter (12) has a ladder-type filter structure configured from series resonators (121s-125s) arranged on a first route and parallel resonators (121p-124p) arranged on a route connecting the first route and a ground. The series resonator (121s) closest to a shared terminal (Port1) among the series resonators (121s-125s) comprises IDT electrodes (32a and 32b) for exciting elastic waves and a reflector (32c) for reflecting the elastic waves excited by the IDT electrodes (32a and 32b). When the wavelength of the elastic waves determined by the electrode cycle of the IDT electrodes (32a and 32b) is denoted by λ , the distance between the IDT electrodes (32a and 32b) and the reflector (32c) is 0.44λ or more but less than 0.5λ .

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：クワッドプレクサ（1）は、フィルタ（12）と、通過帯域の周波数がフィルタ（12）より高いフィルタ（22）と、を備え、フィルタ（12）は、第1経路上に配置された直列共振子（121s～125s）、及び、第1経路とグランドとを結ぶ経路上に配置された並列共振子（121p～124p）で構成されるラダー型のフィルタ構造を有し、直列共振子（121s～125s）のうち共通端子（Port 1）に最も近い直列共振子（121s）は、弾性波を励振するIDT電極（32a及び32b）と、IDT電極（32a及び32b）で励振された弾性波を反射する反射器（32c）と、を有し、IDT電極（32a及び32b）の電極周期で定まる弾性波の波長を λ としたとき、IDT電極（32a及び32b）と反射器（32c）との距離が 0.44λ 以上かつ 0.5λ 未満である。

明 細 書

発明の名称：

マルチプレクサ、高周波フロントエンド回路及び通信装置

技術分野

[0001] 本発明は、マルチプレクサ、高周波フロントエンド回路及び通信装置に関する。

背景技術

[0002] 近年、携帯電話端末等の通信装置について、1つの端末で複数の周波数帯域及び複数の無線方式、いわゆるマルチバンド化及びマルチモード化に対応するため、高周波信号を周波数帯域ごとに分離（分波）する分波器が広く用いられている。このような分波器として、送信フィルタ及び受信フィルタをそれぞれ含む2つのデュプレクサを組み合わせることによりクワッドプレクサ化した構成が提案されている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2012-028896号公報

発明の概要

発明が解決しようとする課題

[0004] このように構成されたクワッドプレクサ等のマルチプレクサでは、各フィルタを経由する経路同士が互いに接続されるため、一のフィルタの特性が他のフィルタの特性に影響を与え得る。よって、一のフィルタの特性であって当該一のフィルタ自身には問題とならない特性が、他のフィルタの特性を劣化させる要因となり得る。具体的には、一のフィルタのストップバンドリップル（阻止域に生じるリップル）は、一のフィルタ自身の通過帯域内の特性には影響を及ぼさない。しかし、当該ストップバンドリップルの発生している周波数が他のフィルタの通過帯域内に位置している場合、他のフィルタの通過帯域におけるリップル（パスバンドリップル）の増大を招く要因となる

。

[0005] 本発明は、上記課題を解決するためになされたものであり、通過帯域内のリップルを抑制できるマルチプレクサ、高周波フロントエンド回路及び通信装置を提供することを目的とする。

課題を解決するための手段

[0006] 上記目的を達成するために、本発明の一態様に係るマルチプレクサは、共通端子と、第1端子及び第2端子と、前記共通端子と前記第1端子とを結ぶ第1経路上に配置された第1フィルタと、前記共通端子と前記第2端子とを結ぶ第2経路上に配置され、通過帯域の周波数が前記第1フィルタより高い第2フィルタと、を備え、前記第1フィルタは、前記第1経路上に配置された1以上の直列共振子、及び、前記第1経路とグランドとを結ぶ経路上に配置された1以上の並列共振子で構成されるラダー型のフィルタ構造を有し、前記1以上の直列共振子のうち前記共通端子に最も近い直列共振子は、弾性波を励振するIDT電極と、前記IDT電極で励振された弾性波を反射する反射器と、を有し、前記IDT電極の電極周期で定まる弾性波の波長を λ としたとき、前記IDT電極と前記反射器との距離が 0.44λ 以上かつ 0.5λ 未満である。

[0007] すなわち、本願発明者は、鋭意検討の結果、第1フィルタの共通端子に最も近い直列共振子について、IDT電極と反射器との距離を 0.44λ 以上かつ 0.5λ 未満とした場合に、通過帯域内のリップルを抑制できることを見出した。具体的には、IDT電極と反射器との距離を小さくし過ぎると、第1フィルタの通過帯域内におけるリップルが増大する。また、IDT電極と反射器との距離を大きくし過ぎると、第2フィルタの通過帯域内におけるリップルが増大する。このため、IDT電極と反射器との距離を適正範囲に収めることで、第1及び第2フィルタのいずれについても、通過帯域内のリップルを抑制することができる。

[0008] また、前記1以上の直列共振子のうち前記共通端子に最も近い直列共振子は、前記IDT電極と前記反射器との距離が 0.48λ 以下であることにし

てもよい。

[0009] すなわち、本願発明者は、鋭意検討の結果、IDT電極と反射器との距離を 0.48λ 以下とした場合に、第2フィルタの通過帯域におけるリップルの増大をより確実に抑制できることを見出した。具体的には、IDT電極と反射器との距離を大きくして 0.5λ に近づけると、第2フィルタの通過帯域内におけるリップルが増大する場合がある。このため、IDT電極と反射器との距離を 0.48λ 以下にすることで、第2フィルタにおけるリップルをより確実に抑制することができる。

[0010] また、前記反射器は、前記IDT電極に対して前記弾性波の伝搬方向に配置されていることにしてもよい。

[0011] これにより、IDT電極で励起された弾性波を効率良く閉じ込めることができるので、弾性波の外部への漏れを抑制することができる。このため、第1フィルタのフィルタ特性を向上することができる。

[0012] また、前記第1フィルタは、複数段の前記ラダー型のフィルタ構造を有することにしてもよい。

[0013] これにより、第1フィルタ全体の通過特性を細かく調整することが可能となる。

[0014] また、前記第1フィルタは、さらに、前記第1経路上に配置された縦結合型のフィルタ構造を有することにしてもよい。

[0015] これにより、減衰強化等の要求されるフィルタ特性に適応することが可能となる。

[0016] また、さらに、前記IDT電極及び前記反射器が主面上に配置された圧電膜と、前記圧電膜を伝搬する弾性波音速よりも、伝搬するバルク波音速が高速である高音速支持基板と、前記高音速支持基板と前記圧電膜との間に配置され、前記圧電膜を伝搬するバルク波音速よりも、伝搬するバルク波音速が低速である低音速膜と、を備えることにしてもよい。

[0017] これにより、IDT電極を含む各共振子のQ値を高い値に維持できる。

[0018] また、前記第1フィルタを含む2つのフィルタを備える第1デュプレクサ

、及び、前記第2フィルタを含む2つのフィルタを備える第2デュプレクサによって構成されていることにしてもよい。

[0019] これにより、複数のデュプレクサを備えるマルチプレクサについて、通過帯域内のリップルを抑制することができる。

[0020] また、前記第1フィルタの通過帯域は、Band 3における上り周波数帯であり、前記第2フィルタの通過帯域は、Band 1における上り周波数帯であることにしてもよい。

[0021] 第1フィルタの通過帯域がBand 3における上り周波数帯であり、第2フィルタの通過帯域がBand 1における上り周波数帯である場合、第2フィルタの通過帯域内のリップルが増大しやすい。このため、第1フィルタの共通端子に最も近い直列共振子を、上述した条件を満たすように構成することにより、当該リップルの増大を効果的に抑制することができる。

[0022] また、本発明の一態様に係る高周波フロントエンド回路は、上述したいずれかのマルチプレクサと、前記マルチプレクサに接続された増幅回路と、を備える。

[0023] これにより、通過帯域内のリップルを抑制することができる高周波フロントエンド回路を提供できる。

[0024] また、本発明の一態様に係る通信装置は、アンテナ素子で送受信される高周波信号を処理するRF信号処理回路と、前記アンテナ素子と前記RF信号処理回路との間で前記高周波信号を伝達する上記の高周波フロントエンド回路と、を備える。

[0025] これにより、通過帯域内のリップルを抑制することができる通信装置を提供できる。

発明の効果

[0026] 本発明に係るマルチプレクサ等によれば、通過帯域内のリップルを抑制することができる。

図面の簡単な説明

[0027] [図1]図1は、実施の形態1に係るクワッドプレクサの構成図である。

[図2]図2は、Band 1 及びBand 3 に割り当てられた周波数帯域を説明する図である。

[図3]図3は、実施の形態1に係るフィルタの回路構成図である。

[図4]図4は、実施の形態に係るフィルタの共振子を模式的に表す平面図及び断面図である。

[図5]図5は、比較例1において生じる問題を示す図である。

[図6]図6は、実施例に係るクワッドプレクサの通過特性を、比較例1と比べて示すグラフである。

[図7]図7は、比較例1において、通過帯域内にリップルが発生する要因を概念的に示す図である。

[図8]図8は、実施例に係るクワッドプレクサの反射特性を、比較例1と比べて示すグラフである。

[図9]図9は、比較例2における共振子のインピーダンス特性を示すグラフである。

[図10]図10は、IDT-リフレクタ間隔を変化させたときのフィルタの通過特性を示すグラフである。

[図11]図11は、実施の形態1の変形例に係るフィルタの回路構成図である。

[図12]図12は、実施の形態2に係る高周波フロントエンド回路の構成図である。

発明を実施するための形態

[0028] 以下、本発明の実施の形態について、実施例及び図面を用いて詳細に説明する。なお、以下で説明する実施の形態は、いずれも包括的または具体的な例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置及び接続形態などは、一例であり、本発明を限定する主旨ではない。以下の実施の形態における構成要素のうち、独立請求項に記載されていない構成要素については、任意の構成要素として説明される。また、図面に示される構成要素の大きさ、または大きさの比は、必ずしも厳密

ではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略または簡略化する場合がある。また、以下の実施の形態において、「接続される」とは、直接接続される場合だけでなく、他の素子等を介して電氣的に接続される場合も含まれる。

[0029] (実施の形態 1)

本実施の形態では、マルチプレクサとして、クワッドプレクサを例に説明する。

[0030] [1. マルチプレクサの基本構成]

図 1 は、本実施の形態に係るクワッドプレクサ 1 の構成図である。なお、同図には、クワッドプレクサ 1 の共通端子 P o r t 1 に接続されるアンテナ素子 2 も図示されている。

[0031] クワッドプレクサ 1 は、通過帯域が互いに異なる複数のフィルタ（ここでは 4 つのフィルタ 1 1、1 2、2 1 及び 2 2）を備え、これら複数のフィルタのアンテナ側の端子が共通端子 P o r t 1 で束ねられたマルチプレクサ（分波器）である。つまり、複数のフィルタ各々の一方の端子は、共通端子 P o r t 1 に接続されている。

[0032] 本実施の形態では、クワッドプレクサ 1 は、L T E（Long Term Evolution）に対応し、3 G P P（Third Generation Partnership Project）にて規定された後述する B a n d の高周波信号を通過させる。

[0033] 具体的には、図 1 に示すように、クワッドプレクサ 1 は、共通端子 P o r t 1 と、4 つの個別端子 P o r t 1 1、P o r t 1 2、P o r t 2 1 及び P o r t 2 2 と、4 つのフィルタ 1 1、1 2、2 1 及び 2 2 と、を有する。

[0034] 共通端子 P o r t 1 は、4 つのフィルタ 1 1、1 2、2 1 及び 2 2 に共通に設けられ、クワッドプレクサ 1 の内部でこれらフィルタ 1 1、1 2、2 1 及び 2 2 に接続されている。また、共通端子 P o r t 1 は、クワッドプレクサ 1 の外部でアンテナ素子 2 に接続される。つまり、共通端子 P o r t 1 は、クワッドプレクサ 1 のアンテナ端子でもある。

[0035] 個別端子 P o r t 1 1、P o r t 1 2、P o r t 2 1 及び P o r t 2 2 は

、この順に、4つのフィルタ11、12、21及び22に個別に対応して設けられ、クワッドプレクサ1の内部で対応するフィルタに接続されている。また、個別端子Port 11、Port 12、Port 21及びPort 22は、クワッドプレクサ1の外部で、増幅回路等（図示せず）を介してRF信号処理回路（RFIC：Radio Frequency Integrated Circuit、図示せず）に接続される。

[0036] フィルタ11は、共通端子Port 1と個別端子Port 11とを結ぶ経路上に配置され、本実施の形態では、Band 3における下り周波数帯（受信帯域）を通過帯域とする受信フィルタである。

[0037] フィルタ12は、共通端子Port 1と個別端子Port 12とを結ぶ経路上に配置され、本実施の形態では、Band 3における上り周波数帯（送信帯域）を通過帯域とする送信フィルタである。本実施の形態において、フィルタ12は、共通端子Port 1と第1端子（ここでは個別端子Port 12）とを結ぶ第1経路上に配置された第1フィルタに相当する。

[0038] フィルタ21は、共通端子Port 1と個別端子Port 21とを結ぶ経路上に配置され、本実施の形態では、Band 1における下り周波数帯（受信帯域）を通過帯域とする受信フィルタである。

[0039] フィルタ22は、共通端子Port 1と個別端子Port 22とを結ぶ経路上に配置され、本実施の形態では、Band 1における上り周波数帯（送信帯域）を通過帯域とする送信フィルタである。本実施の形態において、フィルタ22は、共通端子Port 1と第2端子（ここでは個別端子Port 22）とを結ぶ第2経路上に配置された第2フィルタに相当する。

[0040] これらフィルタ11とフィルタ12とは、Band 3を通過帯域とするアンバランス型のデュプレクサ10（第1デュプレクサ）を構成する。また、フィルタ21とフィルタ22とは、Band 1を通過帯域とするアンバランス型のデュプレクサ20（第2デュプレクサ）を構成する。つまり、本実施の形態に係るクワッドプレクサ1は、Band 3を通過帯域とするデュプレクサ10の共通端子（アンテナ端子）とBand 1を通過帯域とするデュプレクサ20の共通端子（アンテナ端子）とを結ぶ。

レクサ20の共通端子（アンテナ端子）とが、共通端子Port 1で共通化された構成である。本実施の形態では、デュプレクサ10を通過する信号経路とデュプレクサ20を通過する信号経路とは、ノードNで接続されている。つまり、ノードNは、これら2つの信号経路を束ねる点であり、当該2つの信号経路の共通接続点である。

[0041] ここで、本実施の形態に係るクワッドプレクサ1の通過帯域であるBand 1及びBand 3に割り当てられた周波数帯域について、説明する。なお、以下では、周波数帯域の範囲について、A以上B以下を示す数値範囲をA～Bのように簡略化して記載する。

[0042] 図2は、Band 1及びBand 3に割り当てられた周波数帯域を説明する図である。なお、以降、各Bandの受信帯域（Rx）及び送信帯域（Tx）を、例えばBand 1の受信帯域（Rx）については「Band 1 Rx帯」のように、バンド名とその末尾に付加された受信帯域または送信帯域を示す文言とで簡略化して記載する場合がある。

[0043] 同図に示すように、Band 1は、送信帯域に1920～1980MHzが割り当てられ、受信帯域に2110～2170MHzが割り当てられている。Band 3は、送信帯域に1710～1785MHzが割り当てられ、受信帯域に1805～1880MHzが割り当てられている。したがって、フィルタ11、12、21及び22のフィルタ特性としては、同図の実線で示すような、対応するBandの送信帯域または受信帯域を通過させ、他の帯域を減衰させるような特性が求められる。

[0044] 以上のように、クワッドプレクサ1は、フィルタ12（第1フィルタ）と、通過帯域の周波数がフィルタ12より高いフィルタ22（第2フィルタ）と、を備える。また、クワッドプレクサ1は、フィルタ12を含む2つのフィルタ（本実施の形態では、フィルタ11及び12）を備えるデュプレクサ10（第1デュプレクサ）、及び、フィルタ22を含む2つのフィルタ（本実施の形態では、フィルタ21及び22）を備えるデュプレクサ20（第2デュプレクサ）によって構成されている。

[0045] なお、2つのデュプレクサ10及び20の通過帯域は、Band3及びBand1の組み合わせに限らず、例えば、Band25及びBand66の組み合わせ、あるいは、Band3及びBand7の組み合わせであってもかまわない。また、クワッドプレクサ1において、各フィルタ11、12、21及び21とノードNとを結ぶ経路上あるいはノードNと共通端子Port1とを結ぶ経路上等に、インピーダンス整合用のインダクタ等のインピーダンス素子が接続されていてもかまわない。

[0046] [2. フィルタの基本構成]

次に、各フィルタ11、12、21及び21の基本構成について、Band3Txを通過帯域とするフィルタ12（第1フィルタ）の基本構成を例に説明する。

[0047] 図3は、フィルタ12の回路構成図である。同図に示すように、フィルタ12は、直列共振子121s～125sと、並列共振子121p～124pと、インダクタ121Lと、を備える。

[0048] 直列共振子121s～125sは、共通端子Port1と個別端子Port12とを結ぶ第1経路（直列腕）上に、共通端子Port1側からこの順に互いに直列に接続されている。また、並列共振子121p～124pは、直列共振子121s～125sの各接続点と、基準端子（グランド）とを結ぶ経路（並列腕）上に互いに並列に接続されている。具体的には、並列共振子121p～123pは、インダクタ121Lを介して基準端子に接続され、並列共振子124pは基準端子に直接接続されている。直列共振子121s～125s及び並列共振子121p～124pの上記接続構成により、フィルタ12は、ラダー型のバンドパスフィルタを構成している。

[0049] このように、フィルタ12（第1フィルタ）は、第1経路上に配置された1以上の直列共振子（本実施の形態では5つの直列共振子121s～125s）、及び、第1経路と基準端子（グランド）とを結ぶ経路上に配置された1以上の並列共振子（本実施の形態では、4つの並列共振子121p～124p）で構成されるラダー型のフィルタ構造を有する。具体的には、フィル

タ 1 2 は、複数段（本実施の形態では 4 段）のラダー型のフィルタ構造を有する。これにより、フィルタ 1 2 全体の通過特性を細かく調整することが可能となる。

[0050] なお、フィルタ 1 2 の直列共振子及び並列共振子の数は、それぞれ、5 個及び 4 個に限定されず、直列共振子が 1 個以上かつ並列共振子が 1 個以上あればよい。つまり、フィルタ 1 2 は、1 段以上のラダー型のフィルタ構造を有していればよい。

[0051] また、並列共振子 $1\ 2\ 1\ p \sim 1\ 2\ 3\ p$ は、インダクタ $1\ 2\ 1\ L$ を介さずに、基準端子に直接接続されていてもよいし、並列共振子 $1\ 2\ 4\ p$ は、インダクタを介して基準端子に接続されていてもよい。また、直列腕上あるいは並列腕上に、インダクタ及びキャパシタ等のインピーダンス素子が挿入または接続されていてもよい。

[0052] また、図 3 では、並列共振子 $1\ 2\ 1\ p \sim 1\ 2\ 3\ p$ が接続される基準端子（グランド）が共通化され、並列共振子 $1\ 2\ 4\ p$ が接続される基準端子が個別化されているが、共通化されている基準端子及び個別化されている基準端子は、これに限らず、例えば、フィルタ 1 2 の実装レイアウトの制約等によって適宜選択され得る。

[0053] また、ラダー型のフィルタ構造を構成する直列共振子 $1\ 2\ 1\ s \sim 1\ 2\ 5\ s$ のうち、最も共通端子 $P\ o\ r\ t\ 1$ に近い直列共振子 $1\ 2\ 1\ s$ の共通端子 $P\ o\ r\ t\ 1$ 側のノード、あるいは、最も個別端子 $P\ o\ r\ t\ 1\ 2$ に近い直列共振子 $1\ 2\ 5\ s$ の個別端子 $P\ o\ r\ t\ 1\ 2$ 側のノードに、並列共振子が接続されていてもよい。

[0054] [3. 共振子構造]

次に、フィルタ 1 2（第 1 フィルタ）を構成する各共振子（直列共振子及び並列共振子）の構造について説明する。本実施の形態では、当該共振子は、弾性表面波（SAW : Surface Acoustic Wave）共振子である。

[0055] なお、他のフィルタ 1 1、2 1 及び 2 2 は、上記の構成に限定されず、要求されるフィルタ特性等に応じて適宜設計され得る。具体的には、フィルタ

1 1、2 1 及び 2 2 は、ラダー型のフィルタ構造を有さなくてもよく、例えば縦結合型のフィルタ構造であってもかまわない。また、フィルタ 1 1、2 1 及び 2 2 を構成する各共振子は、SAW共振子に限らず、例えば、BAW (Bulk Acoustic Wave) 共振子であってもかまわない。さらには、フィルタ 1 1、2 1 及び 2 2 は、共振子を用いずに構成されていてもよく、例えば、LC共振フィルタあるいは誘電体フィルタであってもかまわない。

[0056] 図 4 は、本実施の形態に係るフィルタ 1 2 の共振子を模式的に表す平面図及び断面図である。同図には、フィルタ 1 2 を構成する複数の共振子のうち、直列共振子 1 2 1 s の構造を表す平面模式図及び断面模式図が例示されている。なお、図 4 に示された直列共振子 1 2 1 s は、上記複数の共振子の典型的な構造を説明するためのものであって、電極を構成する電極指の本数や長さなどは、これに限定されない。

[0057] 図 4 の平面図に示すように、直列共振子 1 2 1 s は、弾性波を励振する I D T 電極 (InterDigital Transducer) 電極 3 2 a 及び 3 2 b と、I D T 電極 3 2 a 及び 3 2 b で励振された弾性波を反射する反射器 3 2 c と、を有する。反射器 3 2 c は、I D T 電極 3 2 a 及び 3 2 b に対して弾性波の伝搬方向に配置されている。よって、I D T 電極 3 2 a 及び 3 2 b で励起された弾性波を効率良く閉じ込めることができるので、弾性波の外部への漏れを抑制することができる。このため、フィルタ 1 2 のフィルタ特性を向上することができる。具体的には、直列共振子 1 2 1 s は、互いに対向する一対の I D T 電極 3 2 a 及び 3 2 b と、一対の反射器 3 2 c と、で構成されている。なお、実装レイアウトの制約等によって、一対の反射器 3 2 c のうち一方が配置されていなくてもよい。

[0058] I D T 電極 3 2 a は、楕円形状に配置され、互いに平行な複数の電極指 3 2 2 a と、複数の電極指 3 2 2 a を接続するバスバー電極 3 2 1 a とで構成されている。また、I D T 電極 3 2 b は、楕円形状に配置され、互いに平行な複数の電極指 3 2 2 b と、複数の電極指 3 2 2 b を接続するバスバー電極 3 2 1 b とで構成されている。複数の電極指 3 2 2 a 及び 3 2 2 b は、X 軸

方向と直交する方向に沿って形成されている。

[0059] 一对の反射器 3 2 c は、I D T 電極 3 2 a 及び 3 2 b に対して弾性波の伝搬方向（X 軸方向）に配置されている。具体的には、一对の反射器 3 2 c は、弾性波の伝搬方向において、I D T 電極 3 2 a 及び 3 2 b を挟むように配置されている。各反射器 3 2 c は、互いに平行な複数の反射電極指 3 2 2 c と、複数の反射電極指 3 2 2 c の一方の端部を接続するバスバー電極及び複数の反射電極指 3 2 2 c の他方の端部を接続するバスバー電極からなる一对のバスバー電極 3 2 1 c と、で構成されている。複数の反射電極指 3 2 2 c は、複数の電極指 3 2 2 a 及び 3 2 2 b と同様に、X 軸方向と直交する方向に沿って形成されている。

[0060] このように構成された一对の反射器 3 2 c は、伝搬される弾性波の定在波を、共振子（ここでは直列共振子 1 2 1 s）の外部に漏らすことなく閉じ込めることができる。これにより、当該共振子は、I D T 電極 3 2 a 及び 3 2 b の電極ピッチ、対数及び交叉幅等で規定される通過帯域の高周波信号を低損失で伝搬し、通過帯域外の高周波信号を高減衰させることが可能となる。

[0061] また、複数の電極指 3 2 2 a 及び 3 2 2 b、ならびに、バスバー電極 3 2 1 a 及び 3 2 1 b で構成される I D T 電極 3 2 a 及び 3 2 b は、図 4 の断面図に示すように、密着層 3 2 3 と主電極層 3 2 4 との積層構造となっている。また、反射器 3 2 c の断面構造は、I D T 電極 3 2 a 及び 3 2 b の断面構造と同様のため、以下ではその説明を省略する。

[0062] 密着層 3 2 3 は、圧電体層 3 2 7 と主電極層 3 2 4 との密着性を向上させるための層であり、材料として、例えば、Ti が用いられる。密着層 3 2 3 の膜厚は、例えば、12 nm である。

[0063] 主電極層 3 2 4 は、材料として、例えば、Cu を 1 % 含有した Al が用いられる。主電極層 3 2 4 の膜厚は、例えば 162 nm である。

[0064] 保護層 3 2 5 は、I D T 電極 3 2 a 及び 3 2 b を覆うように形成されている。保護層 3 2 5 は、主電極層 3 2 4 を外部環境から保護する、周波数温度特性を調整する、及び、耐湿性を高めるなどを目的とする層であり、例えば

、二酸化ケイ素を主成分とする膜である。保護層 325 の膜厚は、例えば 25 nm である。

[0065] なお、密着層 323、主電極層 324 及び保護層 325 を構成する材料は、上述した材料に限定されない。さらに、IDT 電極 32a 及び 32b は、上記積層構造でなくてもよい。IDT 電極 32a 及び 32b は、例えば、Ti、Al、Cu、Pt、Au、Ag、Pd などの金属又は合金から構成されてもよく、また、上記の金属または合金から構成される複数の積層体から構成されてもよい。また、保護層 325 は、形成されていなくてもよい。

[0066] このような IDT 電極 32a 及び 32b ならびに反射器 32c は、次に説明する基板 320 の主面上に配置されている。以下、基板 320 の積層構造について説明する。

[0067] 図 4 の下段に示すように、基板 320 は、高音速支持基板 328 と、低音速膜 326 と、圧電体層 327 とを備え、高音速支持基板 328、低音速膜 326 及び圧電体層 327 がこの順で積層された構造を有している。

[0068] 圧電体層 327 は、IDT 電極 32a 及び 32b ならびに反射器 32c が主面上に配置された圧電膜である。圧電体層 327 は、例えば、50° Y カット X 伝搬 LiTaO₃ 圧電単結晶または圧電セラミックス（X 軸を中心軸として Y 軸から 50° 回転した軸を法線とする面で切断したタンタル酸リチウム単結晶またはセラミックス）であって、X 軸方向に弾性表面波が伝搬する単結晶またはセラミックス）からなる。圧電体層 327 の厚みは、IDT 電極 32a 及び 32b の電極ピッチ（電極周期）で定まる弾性波の波長を λ とした場合、 3.5λ 以下であり、例えば、厚みが 600 nm である。

[0069] 高音速支持基板 328 は、低音速膜 326、圧電体層 327 ならびに IDT 電極 32a 及び 32b を支持する基板である。高音速支持基板 328 は、さらに、圧電体層 327 を伝搬する表面波や境界波の弾性波よりも、高音速支持基板 328 中のバルク波の音速が高速となる基板であり、弾性表面波を圧電体層 327 及び低音速膜 326 が積層されている部分に閉じ込め、高音速支持基板 328 より下方に漏れないように機能する。高音速支持基板 32

8は、例えば、シリコン基板であり、厚みは、例えば $125\mu\text{m}$ である。なお、高音速支持基板328は、(1)窒化アルミニウム、酸化アルミニウム、炭化ケイ素、窒化ケイ素、シリコン、サファイア、リチウムタンタレート、リチウムニオブイト、または水晶等の圧電体、(2)アルミナ、ジルコニア、コージライト、ムライト、ステアタイト、またはフォルステライト等の各種セラミック、(3)マグネシアダイヤモンド、(4)上記各材料を主成分とする材料、ならびに、(5)上記各材料の混合物を主成分とする材料、のいずれかで構成されていてもよい。

[0070] 低音速膜326は、圧電体層327を伝搬する弾性波の音速よりも、低音速膜326中のバルク波の音速が低速となる膜であり、圧電体層327と高音速支持基板328との間に配置される。この構造と、弾性波が本質的に低音速な媒質にエネルギーが集中するという性質とにより、弾性表面波エネルギーのIDT電極外への漏れが抑制される。低音速膜326は、例えば、二酸化ケイ素を主成分とする膜である。低音速膜326の厚みは、IDT電極32の電極ピッチで定まる弾性波の波長を λ とした場合、 2λ 以下であり、厚みは、例えば 670nm である。

[0071] 基板320の上記積層構造によれば、圧電基板を単層で使用している従来の構造と比較して、共振周波数及び反共振周波数におけるQ値を大幅に高めることが可能となる。すなわち、Q値が高い弾性表面波共振子を構成し得るので、当該弾性表面波共振子を用いて、挿入損失が小さいフィルタを構成することが可能となる。

[0072] なお、高音速支持基板328は、支持基板と、圧電体層327を伝搬する表面波や境界波の弾性波よりも、伝搬するバルク波の音速が高速となる高音速膜とが積層された構造を有していてもよい。この場合、支持基板は、サファイア、リチウムタンタレート、リチウムニオブイト、水晶等の圧電体、アルミナ、マグネシア、窒化ケイ素、窒化アルミニウム、炭化ケイ素、ジルコニア、コージライト、ムライト、ステアタイト、フォルステライト等の各種セラミック、ガラス等の誘電体またはシリコン、窒化ガリウム等の半導体及

び樹脂基板等を用いることができる。また、高音速膜は、窒化アルミニウム、酸化アルミニウム、炭化ケイ素、窒化ケイ素、酸窒化ケイ素、DLC膜またはダイヤモンド、上記材料を主成分とする媒質、上記材料の混合物を主成分とする媒質等、様々な高音速材料を用いることができる。

[0073] なお、本実施の形態では、フィルタ12を構成するIDT電極32a及び32bは、圧電体層327を有する基板320上に形成された例を示したが、IDT電極32a及び32bが形成される基板は、圧電体層327の単層からなる圧電基板であってもよい。この場合の圧電基板は、例えば、LiTaO₃の圧電単結晶、または、LiNbO₃などの他の圧電単結晶で構成される。

[0074] また、IDT電極32a及び32bが形成される基板は、圧電体層を有する限り、全体が圧電体層からなるものの他、支持基板上に圧電体層が積層されている構造を用いてもよい。

[0075] また、上記本実施の形態に係る圧電体層327は、50° YカットX伝搬LiTaO₃単結晶を使用したものであるが、単結晶材料のカット角はこれに限定されない。つまり、弾性波フィルタ装置の要求通過特性などに応じて、適宜、積層構造、材料、及び厚みを変更してもよく、上記以外のカット角を有するLiTaO₃圧電基板またはLiNbO₃圧電基板などを用いた弾性表面波フィルタであっても、同様の効果を奏することが可能となる。

[0076] ここで、共振子の設計パラメータについて説明する。

[0077] まず、IDT電極32a及び32bに関する設計パラメータについて述べる。

[0078] 弾性表面波共振子の波長とは、図4の中段に示すIDT電極32a及び32bを構成する複数の電極指322aまたは322bの繰り返し周期である波長 λ_{IDT} （以降、IDT波長 λ_{IDT} ）で規定される。また、電極ピッチ（電極周期）は、IDT波長 λ_{IDT} の1/2であり、IDT電極32a及び32bを構成する電極指322a及び322bのライン幅をWとし、隣り合う電極指322aと電極指322bとの間のスペース幅をSとした場合、(W+S

）で定義される。また、IDT電極32a及び32bの交叉幅 L は、図4の上段に示すように、IDT電極32aの電極指322aとIDT電極32bの電極指322bとのX軸方向から見た場合の重複する電極指長さである。また、各共振子の電極デューティは、複数の電極指322a及び322bのライン幅占有率であり、複数の電極指322a及び322bのライン幅とスペース幅との加算値に対する当該ライン幅の割合であり、 $W/(W+S)$ で定義される。

[0079] 次いで、反射器32cに関する設計パラメータについて述べる。

[0080] 反射器32cの波長 λ_{REF} （以降、REF波長 λ_{REF} ）は、反射器32cを構成する複数の反射電極指322cの繰り返し周期の2倍であり、具体的には、隣り合って配置された2つの反射電極指322cの中心間距離の2倍である。

[0081] 最後に、IDT電極32a及び32bと反射器32cとの相対的な配置に関するパラメータについて述べる。

[0082] IDT電極32a及び32bと反射器32cとの間の距離（以降、IDTーリフレクタ間隔 λ_{ga} ）は、IDT波長 λ_{IDT} に対するIDT電極32a及び32bと反射器32cとの間の距離の比率である。具体的には、IDTーリフレクタ間隔 λ_{ga} は、(i) IDT電極32a及び32bを構成する複数の電極指322a及び322bのうち最も反射器32c側の電極指と(ii) 反射器32cを構成する複数の反射電極指322cのうち最もIDT電極32a及び32b側の反射電極指322cとの、中心間距離である。つまり、IDTーリフレクタ間隔 λ_{ga} は、弾性波の伝搬方向において隣り合う電極指と反射電極指322cとの中心間距離である。

[0083] [4. IDTー反射器間隔]

一般的に、IDTーリフレクタ間隔 λ_{ga} は、弾性波の伝搬に繋がりをもたせるために、複数の電極指322a及び322bの繰り返し周期ならびに複数の反射電極指322cの繰り返し周期と同等の間隔で設計されるので、例えば 0.5λ 程度である。しかしながら、本願発明者らは、複数のフィルタ

を束ねたマルチプレクサ（本実施の形態ではクワッドプレクサ１）では、このことが要因となって、図５に示すように、通過帯域内にリップルが発生するという問題に気付いた。

[0084] 図５は、後述する比較例１において生じる問題を示す図である。具体的には、同図には、ＩＤＴーリフレクタ間隔 λ_{ga} を 0.5λ とした場合のフィルタ２２（Ｂａｎｄ １Ｔｘ用フィルタ）を経由する経路の通過特性が示されており、より具体的には、個別端子Ｐｏｒｔ ２２及び共通端子Ｐｏｒｔ １の一方に入力された信号の強度に対する他方から出力された信号の強度比である挿入損失（Insertion Loss）が示されている。

[0085] 同図に示すように、ＩＤＴーリフレクタ間隔 λ_{ga} を一般的な 0.5λ とした場合、Ｂａｎｄ １Ｔｘ帯域内（つまり、フィルタ２２の通過帯域内）にリップルが生じている（図中の「通過帯域内リップル」部分）。

[0086] これに対し、本願発明者は、このようなマルチプレクサにおいて、最も共通端子側に近い直列共振子のＩＤＴーリフレクタ間隔 λ_{ga} を 0.44λ 以上かつ 0.5λ 未満とすることにより、上述した通過帯域内に発生するリップルを抑制できるという知見を見出した。

[0087] そこで、以下、本実施の形態に係るクワッドプレクサ１の典型例について、比較例１と比べながら実施例を例に説明する。比較例１に係るクワッドプレクサは、直列共振子１２１ｓのＩＤＴーリフレクタ間隔 λ_{ga} が 0.5λ である点を除き、実施例に係るクワッドプレクサ１と同様の構成を有する。

[0088] 表１に、本実施例に係るフィルタ１２を構成する直列共振子１２１ｓ～１２５ｓ、並列共振子１２１ｐ～１２４ｐの設計パラメータ（ＩＤＴ波長 λ_{IDT} （電極ピッチ×２）、ＲＥＦ波長 λ_{REF} （電極ピッチ×２）、交叉幅Ｌ、ＩＤＴ対数 N_{IDT} 、反射電極指本数 N_{REF} 、ＩＤＴーリフレクタ間隔 λ_{ga} 、電極デューティ－Ｄ）の詳細を示す。

[0089]

[表1]

	直列共振子 1 2 1 s	直列共振子 1 2 2 s	直列共振子 1 2 3 s	直列共振子 1 2 4 s	直列共振子 1 2 5 s
I D T 波長 λ_{IDT} (μm)	2.142	2.1678	2.1646	2.1694	2.1445
R E F 波長 λ_{REF} (μm)	同上	同上	同上	同上	同上
交叉幅 L (μm)	17.6	33	18	20.1	18.7
I D T 対数 N_{IDT}	150	107	128	190	140
反射電極指数 N_{REF}	21	21	21	21	21
I D T-リフレクタ間隔 λ_{ga}	0.45	0.5	0.5	0.5	0.5
電極デューティ D	0.5	0.5	0.5	0.5	0.5
	並列共振子 1 2 1 p	並列共振子 1 2 2 p	並列共振子 1 2 3 p	並列共振子 1 2 4 p	
I D T 波長 λ_{IDT} (μm)	2.2506	2.2398	2.2507	2.2508	
R E F 波長 λ_{REF} (μm)	同上	同上	同上	同上	
交叉幅 L (μm)	48.8	32.8	82	80	
I D T 対数 N_{IDT}	113	108	38	60	
反射電極指数 N_{REF}	21	21	21	21	
I D T-リフレクタ間隔 λ_{ga}	0.5	0.5	0.5	0.5	
電極デューティ D	0.5	0.5	0.5	0.5	

[0090] 上記表 1 に示すように、直列共振子 1 2 1 s ~ 1 2 4 s のうち、共通端子 P o r t 1 に最も近い直列共振子 1 2 1 において、I D T-リフレクタ間隔 λ_{ga} は、0.45 となっている。つまり、直列共振子 1 2 1 において、I D T-リフレクタ間隔 λ_{ga} は、 $0.45 \times \lambda_{\text{IDT}} (\mu\text{m})$ となっている。以降、 λ_{IDT} を単に λ と記載する場合がある。

[0091] 以下、このように構成された実施例に係るクワッドプレкса 1 によって奏される効果について、比較例 1 に係るクワッドプレксаと比べながら説明する。

[0092] 図 6 は、実施例に係るクワッドプレкса 1 の通過特性を、比較例 1 と比べ

て示すグラフである。具体的には、同図には、フィルタ 2 2 (B a n d 1 T x 用フィルタ) を経由する経路の通過特性が示されており、より具体的には、個別端子 P o r t 2 2 に入力された信号の強度に対する共通端子 P o r t 1 から出力された信号の強度比である挿入損失が示されている。

[0093] 同図から明らかなように、実施例は、比較例 1 に比べて、通過帯域内（ここでは B a n d 1 T x 帯域内）のリップルが抑制されている（図中の破線による囲み部分）。

[0094] このことは、次のような理由による。

[0095] 図 7 は、比較例 1 において、通過帯域内にリップルが発生する要因を概念的に示す図である。同図の (a) は、共振子を構成する反射器 3 2 c の反射特性を模式的に示すグラフであり、具体的には当該反射係数の周波数特性が示されている。同図の (b) は、共振子の共振特性を模式的に示すグラフであり、具体的には共振子のインピーダンスの周波数特性（いわゆるインピーダンス特性）が示されている。同図の (c) は、図 2 と同様に B a n d 1 及び B a n d 3 の周波数関係を説明する図であり、各フィルタ 1 1、1 2、2 1 及び 2 2 に要求されるフィルタ特性が実線で模式的に示されている。

[0096] 反射器 3 2 c は、伝搬された弾性表面波を外部に漏らさずに閉じ込めるために、共振子の共振周波数を含む所定の帯域において高い反射係数を有するように設計されている。

[0097] このとき、図 7 の (a) に示すように、反射係数が高い所定の帯域の周辺帯域には、反射係数が大きくなったり小さくなったりを繰り返す反射係数の跳ね返りが発生する（同図の A 部分）。

[0098] S A W 共振子では、この反射係数の跳ね返りにより、図 7 の (b) に示すように、共振特性より周波数が高い側（すなわち、共振周波数 f_r 及び反共振周波数 f_a のいずれよりも高域側）において、インピーダンス特性にリップルが生じる（同図の B 部分）。

[0099] 一般的に、ラダー型のフィルタ構造を有するフィルタでは、直列共振子の共振周波数 f_{rs} と並列共振子の反共振周波数 f_{ap} とを略一致させること

で、 f_{rs} 及び f_{ap} を通過帯域の中心周波数とする帯域通過型フィルタを構成する。このため、ラダー型のフィルタ構造において SAW 共振子を直列共振子として用いると、帯域通過型フィルタの高域側の阻止域において、上述したリップルに起因するストップバンドリップル（阻止域に生じるリップル）が発生する。

[0100] このようなストップバンドリップルは、フィルタ単体においては、あまり問題にならない。しかしながら、このストップバンドリップルは、複数のフィルタを備えるマルチプレクサにおいては、一のフィルタのストップバンドリップルの発生している周波数が他のフィルタの通過帯域内に位置している場合に、他のフィルタの通過帯域におけるリップル（パスバンドリップル）の増大を招く要因となる。

[0101] このとき、Band 3 のデュプレクサ 10 と Band 1 のデュプレクサ 20 とを組み合わせたマルチプレクサでは、比較例 1 のように、Band 3 Tx 帯用のフィルタ 12 の直列共振子 121s の IDT-リフレクタ間隔 λ_{ga} を 0.5λ とした場合、直列共振子 121s により生じるリップルが Band 1 Tx 帯に位置する（図 7 の（b）及び（c）参照）。このため、比較例 1 では、フィルタ 22（Band 1 Tx 用フィルタ）を経由する経路において、通過帯域内にリップルが生じている。

[0102] これに対して、実施例では、Band 3 Tx 帯用のフィルタ 12 の直列共振子 121s の IDT-リフレクタ間隔 λ_{ga} を 0.45λ とすることにより、フィルタ 22（Band 1 Tx 用フィルタ）を経由する経路において、通過帯域内のリップルを抑制することができる。

[0103] このことについて図 8 を用いて説明する。

[0104] 図 8 は、実施例に係るクワッドプレクサ 1 の反射特性を、比較例 1 と比べて示すグラフである。具体的には、同図には、フィルタ 12（Band 3 Tx 用のフィルタ）を経由する経路の反射特性が示されており、より具体的には共通端子 Port 1 から当該経路に入力された信号の強度に対する当該経路から共通端子 Port 1 に出力された信号の強度比である反射損失（Retur

n Loss) が示されている。

[0105] 同図から明らかなように、実施例は、比較例 1 に比べて、Band 3 Tx 用のフィルタを経由する経路において、Band 1 Tx 帯に発生しているストップバンドリップルのレベルが小さくなっている。これは、実施例では、IDT—リフレクタ間隔 λ_{ga} を、比較例 1 の 0.5λ から 0.45λ に小さくしたことにより、Band 3 Tx 用のフィルタを経由する経路におけるストップバンドの特性（ここでは、Band 3 Tx 用のフィルタの阻止域における通過特性）が変化したことによる。

[0106] ここで、複数のフィルタ（本実施の形態ではフィルタ 1 1、1 2、2 1 及び 2 2）を束ねてマルチプレクサ化すると、一のフィルタの共通端子 Port 1 側に最も近い直列共振子の特性（本実施の形態では Band 3 Tx 用フィルタの直列共振子 1 2 1 s の特性）が、他のフィルタ（本実施の形態では Band 3 Rx 用フィルタ、Band 1 Tx 用フィルタ、及び、Band 1 Rx 用フィルタ）の特性に影響する。

[0107] 具体的には、比較例 1 では直列共振子 1 2 1 s の IDT—リフレクタ間隔 λ_{ga} を 0.5λ にしていることにより、フィルタ 1 2（Band 3 Tx 用のフィルタ）のストップバンドリップルが発生する周波数の位置がフィルタ 2 2（Band 1 Tx 用のフィルタ）の周波数帯と一致してしまい、Band 1 Tx フィルタの通過帯域内特性にリップルが発生してしまう。これに対して、実施例では、直列共振子 1 2 1 s の IDT—リフレクタ間隔 λ_{ga} を小さくする（実施例では、 0.45λ ）ことにより、フィルタ 2 2 のストップバンドリップルを小さくすることができる。よって、実施例は、比較例 1 に比べて、フィルタ 2 2（Band 1 Tx 用のフィルタ）の通過帯域に発生するリップルを抑制することができる。

[0108] このように、本願発明者は、フィルタ 1 2（Band 3 Tx 用のフィルタ）の最も共通端子 Port 1 側に近い直列共振子 1 2 1 s の IDT—リフレクタ間隔 λ_{ga} を 0.5λ 未満とすることにより、フィルタ 2 2（Band 1 Tx 用のフィルタ）の通過帯域内に発生するリップルを抑制できるという第

1の知見を見出した。

[0109] 次に、本願発明者が見出した第2の知見について説明する。

[0110] 図9は、比較例2における共振子のインピーダンス特性を示すグラフである。

[0111] 比較例2における共振子は、IDTーリフレクタ間隔 λ_{ga} が 0.4λ である点を除き、実施例及び比較例1における直列共振子121sと同様の構成を有する、1ポート共振子である。

[0112] 同図に示すように、このように構成された共振子では、共振点と反共振点との間の周波数帯域（つまり、共振周波数 f_r と反共振周波数 f_a との間の周波数帯域）において、インピーダンス特性にリップルが生じてしまう。上述したように、一般的に、ラダー型のフィルタ構造を有するフィルタでは、直列共振子の共振周波数 f_{rs} と並列共振子の反共振周波数 f_{ap} とを略一致させることで、 f_{rs} 及び f_{ap} を通過帯域の中心周波数とする帯域通過型フィルタを構成する。したがって、共振点と反共振点との間でリップルが生じている共振子を直列共振子として用いると、帯域通過型フィルタの通過帯域において、当該リップルに起因するリップルが発生し得る。

[0113] すなわち、フィルタ22（Band1Tx用のフィルタ）の通過帯域内に発生するリップルの抑制を意図して、フィルタ12（Band3Tx用のフィルタ）の最も共通端子Port1側に近い直列共振子121sのIDTーリフレクタ間隔 λ_{ga} を小さくし過ぎると、フィルタ12自身の通過帯域内にリップルが発生し得るという別の問題が生じる。

[0114] 図10は、直列共振子121sのIDTーリフレクタ間隔 λ_{ga} を 0.40λ から 0.50λ まで 0.02λ 間隔で変化させたときのフィルタ12の通過特性を示すグラフである。具体的には、同図には、フィルタ12（Band3Tx用フィルタ）を経由する経路の通過特性が示されており、より具体的には、個別端子Port12に入力された信号の強度に対する共通端子Port1から出力された信号の強度比である挿入損失が示されている。

[0115] 同図から分かるように、IDTーリフレクタ間隔 λ_{ga} を 0.42λ まで小

さくすると、フィルタ 12 の通過帯域内にリップルが発生してしまうが、 0.44λ では当該リップルがほぼ発生していない（図中の破線による囲み部分）。

[0116] このように、本願発明者は、フィルタ 12（Band 3 Tx 用のフィルタ）の最も共通端子 Port 1 側に近い直列共振子 121s の IDT-リフレクタ間隔 λ_{ga} を 0.44λ 以上とすることにより、フィルタ 12（Band 3 Tx 用のフィルタ）の通過帯域内に発生するリップルの発生を抑制できるという第 2 の知見を見出した。

[0117] [5. まとめ]

以上のように、本願発明者は、鋭意検討の結果、第 1 フィルタ（本実施の形態ではフィルタ 12）の共通端子 Port 1 に最も近い直列共振子（本実施の形態では直列共振子 121s）について、IDT 電極 32a 及び 32b と反射器 32c との距離（本実施の形態における IDT-リフレクタ間隔 λ_{ga} ）を 0.44λ 以上かつ 0.5λ 未満とした場合に、通過帯域内のリップルを抑制できることを見出した。具体的には、IDT 電極 32a 及び 32b と反射器 32c との距離を小さくし過ぎると、第 1 フィルタの通過帯域内（本実施の形態では Band 3 Tx 帯）におけるリップルが増大する。また、IDT 電極 32a 及び 32b と反射器 32c との距離を大きくし過ぎると、第 2 フィルタ（本実施の形態ではフィルタ 22）の通過帯域内（本実施の形態では Band 1 Tx 帯）におけるリップルが増大する。このため、IDT 電極 32a 及び 32b と反射器 32c との距離を適正範囲に収めることで、第 1 及び第 2 フィルタのいずれについても、通過帯域内のリップルを抑制することができる。

[0118] また、本願発明者は、鋭意検討の結果、IDT 電極 32a 及び 32b と反射器 32c との距離を 0.48λ 以下とした場合に、第 2 フィルタの通過帯域におけるリップルの増大をより確実に抑制できることを見出した。具体的には、IDT 電極 32a 及び 32b と反射器 32c との距離を大きくして 0.5λ に近づけると、第 2 フィルタの通過帯域内におけるリップルが増大す

る場合がある。このため、IDT電極32a及び32bと反射器32cとの距離を 0.48λ 以下にすることで、第2フィルタにおけるリップルをより確実に抑制することができる。

[0119] (実施の形態1の変形例)

上記実施の形態1では、第1フィルタ（実施の形態1ではフィルタ12）について、ラダー型のフィルタ構造のみを有する構成を例に説明した。しかし、第1フィルタは、ラダー型のフィルタ構造に加え、さらに縦結合型のフィルタ構造を有してもかまわない。そこで、本変形例では、このようなフィルタ構造を有する第1フィルタを備えるクワッドプレクサについて説明する。なお、クワッドプレクサが備える複数のフィルタのうち、第1フィルタ以外のフィルタについては、実施の形態1と同様の構成を有するため、説明を省略する。

[0120] 図11は、実施の形態1の変形例に係るフィルタ12A（第1フィルタ）の回路構成図である。

[0121] 同図に示すように、フィルタ12Aは、直列共振子121s及び122sと、並列共振子121p及び122pと、縦結合共振器150と、を備える。つまり、フィルタ12Aは、ラダー型のフィルタ構造に縦結合共振器150が付加されたフィルタである。

[0122] 縦結合共振器150は、共通端子Port1と個別端子Port12との間に配置された縦結合型のフィルタ構造を有する。本実施の形態では、縦結合共振器150は、直列共振子122sの個別端子Port12側に配置されており、9つのIDTとその両端に配置された反射器とで構成されている。なお、縦結合共振器150が配置される位置は、これに限定されず、例えば、直列共振子121sと直列共振子122sとの間、あるいは、直列共振子121sの共通端子Port1側であってもかまわない。

[0123] 以上のように構成された第1フィルタ（本変形例ではフィルタ12A）を備えるクワッドプレクサであっても、実施の形態1と同様に、共通端子Port1に最も近い直列共振子（本実施の形態では直列共振子121s）につ

いて、IDT電極32a及び32bと反射器32cとの距離を 0.44λ 以上かつ 0.5λ 未満にすることにより、通過帯域内のリップルを抑制することができる。

[0124] また、本実施の形態に係るフィルタ12Aによれば、縦結合型のフィルタ構造を有することにより、減衰強化等の要求されるフィルタ特性に適應することが可能となる。

[0125] (実施の形態2)

上記実施の形態1及びその変形例に係るクワッドプレクサは、高周波フロントエンド回路、さらには当該高周波フロントエンド回路を備える通信装置に適用することもできる。そこで、本実施の形態では、このような高周波フロントエンド回路及び通信装置について説明する。

[0126] 図12は、実施の形態2に係る高周波フロントエンド回路30の構成図である。なお、同図には、高周波フロントエンド回路30と接続される各構成要素（アンテナ素子2、RF信号処理回路(RFIC)3、及び、ベースバンド信号処理回路(BBIC)4）についても併せて図示されている。高周波フロントエンド回路30とRF信号処理回路3と、ベースバンド信号処理回路4とは、通信装置40を構成している。

[0127] 高周波フロントエンド回路30は、実施の形態1に係るクワッドプレクサ1と、受信側スイッチ13及び送信側スイッチ23と、ローノイズアンプ回路14と、パワーアンプ回路24と、を備える。

[0128] 受信側スイッチ13は、クワッドプレクサ1の受信端子である個別端子Port11及びPort21に個別に接続された2つの選択端子、ならびに、ローノイズアンプ回路14に接続された共通端子を有するスイッチ回路である。

[0129] 送信側スイッチ23は、クワッドプレクサ1の送信端子である個別端子Port12及びPort22に個別に接続された2つの選択端子、ならびに、パワーアンプ回路24に接続された共通端子を有するスイッチ回路である。

- [0130] これら受信側スイッチ 13 及び送信側スイッチ 23 は、それぞれ、制御部（図示せず）からの制御信号にしたがって、共通端子と所定のバンドに対応する信号経路とを接続し、例えば、SPDT（Single Pole Double Throw）型のスイッチによって構成される。なお、共通端子と接続される選択端子は 1 つに限らず、複数であってもかまわない。つまり、高周波フロントエンド回路 30 は、キャリアアグリゲーションに対応してもかまわない。
- [0131] ローノイズアンプ回路 14 は、アンテナ素子 2、クワッドプレクサ 1 及び受信側スイッチ 13 を経由した高周波信号（ここでは高周波受信信号）を増幅し、RF 信号処理回路 3 へ出力する受信増幅回路である。
- [0132] パワーアンプ回路 24 は、RF 信号処理回路 3 から出力された高周波信号（ここでは高周波送信信号）を増幅し、送信側スイッチ 23 及びクワッドプレクサ 1 を経由してアンテナ素子 2 に出力する送信増幅回路である。
- [0133] RF 信号処理回路 3 は、アンテナ素子 2 から受信信号経路を介して入力された高周波受信信号を、ダウンコンバートなどにより信号処理し、当該信号処理して生成された受信信号をベースバンド信号処理回路 4 へ出力する。また、RF 信号処理回路 3 は、ベースバンド信号処理回路 4 から入力された送信信号をアップコンバートなどにより信号処理し、当該信号処理して生成された高周波送信信号をパワーアンプ回路 24 へ出力する。RF 信号処理回路 3 は、例えば、RFIC である。
- [0134] ベースバンド信号処理回路 4 で処理された信号は、例えば、画像信号として画像表示のために、または、音声信号として通話のために使用される。
- [0135] なお、高周波フロントエンド回路 30 は、上述した各構成要素の間に、他の回路素子を備えていてもよい。
- [0136] 以上のように構成された高周波フロントエンド回路 30 及び通信装置 40 によれば、上記実施の形態 1 に係るクワッドプレクサ 1 を備えることにより、通過帯域内のリップルを抑制することができる。
- [0137] なお、高周波フロントエンド回路 30 は、実施の形態 1 に係るクワッドプレクサ 1 に代わり、実施の形態 1 の変形例に係るクワッドプレクサを備えて

もかまわない。

[0138] また、通信装置 40 は、高周波信号の処理方式に応じて、ベースバンド信号処理回路（BBIC）4 を備えていなくてもよい。

[0139] （その他の実施の形態）

以上、本発明の実施の形態に係るマルチプレクサ、高周波フロントエンド回路及び通信装置について、実施の形態及びその変形例を挙げて説明したが、本発明は、上記実施の形態及び変形例における任意の構成要素を組み合わせる別の実施の形態や、上記実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係るマルチプレクサ、高周波フロントエンド回路及び通信装置を内蔵した各種機器も本発明に含まれる。

[0140] 例えば、上記説明では、マルチプレクサとして、クワッドプレクサを例に説明したが、本発明は、例えば、3つのフィルタのアンテナ端子が共通化されたトリプレクサや、6つのフィルタのアンテナ端子が共通化されたヘキサプレクサについても適用することができる。つまり、マルチプレクサは、2以上のフィルタを備えていればよい。

[0141] さらに、マルチプレクサは、送信フィルタ及び受信フィルタの双方を備える構成に限らず、送信フィルタのみ、または、受信フィルタのみを備える構成であってもかまわない。

[0142] また、上記実施の形態1では、フィルタ12が第1フィルタに相当し、フィルタ22が第2フィルタに相当するとして説明した。つまり、第1及び第2フィルタは、上記実施の形態1では双方が送信フィルタであった。しかし、本発明は、第1フィルタの共通端子に最も近い直列共振子において、IDT電極と反射器との距離を一般的な 0.5λ にした場合に、第1フィルタのストップバンドリップルが第2フィルタの通過帯域内に位置するマルチプレクサであれば、第1及び第2フィルタの用途等に限定されず、適用することができる。このため、第1及び第2フィルタは、少なくとも一方が受信フィルタであってもよい。

産業上の利用可能性

[0143] 本発明は、マルチバンドシステムに適用できるマルチプレクサ、フロントエンド回路及び通信装置として、携帯電話などの通信機器に広く利用できる。

符号の説明

- [0144]
- 1 クワッドプレクサ
 - 2 アンテナ素子
 - 3 RF信号処理回路(RFIC)
 - 4 ベースバンド信号処理回路(BBIC)
 - 10、20 デュプレクサ
 - 11、12、12A、21、22 フィルタ
 - 13 受信側スイッチ
 - 14 ローノイズアンプ回路
 - 23 送信側スイッチ
 - 24 パワーアンプ回路
 - 30 高周波フロントエンド回路
 - 32a、32b IDT電極
 - 32c 反射器
 - 40 通信装置
 - 121s～125s 直列共振子
 - 121p～124p 並列共振子
 - 121L インダクタ
 - 150 縦結合共振器
 - 320 基板
 - 321a、321b、321c バスバー電極
 - 322a、322b 電極指
 - 322c 反射電極指
 - 323 密着層

3 2 4 主電極層

3 2 5 保護層

3 2 6 低音速膜

3 2 7 圧電体層

3 2 8 高音速支持基板

Port 1 共通端子

Port 1 1、Port 1 2、Port 2 1、Port 2 2 個別端子

請求の範囲

[請求項1]

共通端子と、
第1端子及び第2端子と、
前記共通端子と前記第1端子とを結ぶ第1経路上に配置された第1フィルタと、
前記共通端子と前記第2端子とを結ぶ第2経路上に配置され、通過帯域の周波数が前記第1フィルタより高い第2フィルタと、
を備え、
前記第1フィルタは、前記第1経路上に配置された1以上の直列共振子、及び、前記第1経路とグランドとを結ぶ経路上に配置された1以上の並列共振子で構成されるラダー型のフィルタ構造を有し、
前記1以上の直列共振子のうち前記共通端子に最も近い直列共振子は、
弾性波を励振するIDT電極と、
前記IDT電極で励振された弾性波を反射する反射器と、
を有し、
前記IDT電極の電極周期で定まる弾性波の波長を λ としたとき、
前記IDT電極と前記反射器との距離が 0.44λ 以上かつ 0.5λ 未満である、
マルチプレクサ。

[請求項2]

前記1以上の直列共振子のうち前記共通端子に最も近い直列共振子は、前記IDT電極と前記反射器との距離が 0.48λ 以下である、
請求項1に記載のマルチプレクサ。

[請求項3]

前記反射器は、前記IDT電極に対して前記弾性波の伝搬方向に配置されている、
請求項1または2に記載のマルチプレクサ。

[請求項4]

前記第1フィルタは、複数段の前記ラダー型のフィルタ構造を有する、

請求項 1 ～ 3 のいずれか 1 項に記載のマルチプレクサ。

[請求項5] 前記第 1 フィルタは、さらに、前記第 1 経路上に配置された縦結合型のフィルタ構造を有する、

請求項 1 ～ 4 のいずれか 1 項に記載のマルチプレクサ。

[請求項6] さらに、

前記 I D T 電極及び前記反射器が主面上に配置された圧電膜と、

前記圧電膜を伝搬する弾性波音速よりも、伝搬するバルク波音速が高速である高音速支持基板と、

前記高音速支持基板と前記圧電膜との間に配置され、前記圧電膜を伝搬するバルク波音速よりも、伝搬するバルク波音速が低速である低音速膜と、を備える、

請求項 1 ～ 5 のいずれか 1 項に記載のマルチプレクサ。

[請求項7] 前記第 1 フィルタを含む 2 つのフィルタを備える第 1 デュプレクサ、及び、前記第 2 フィルタを含む 2 つのフィルタを備える第 2 デュプレクサによって構成されている、

請求項 1 ～ 6 のいずれか 1 項に記載のマルチプレクサ。

[請求項8] 前記第 1 フィルタの通過帯域は、B a n d 3 における上り周波数帯であり、

前記第 2 フィルタの通過帯域は、B a n d 1 における上り周波数帯である、

請求項 1 ～ 7 のいずれか 1 項に記載のマルチプレクサ。

[請求項9] 請求項 1 ～ 8 のいずれか 1 項に記載のマルチプレクサと、前記マルチプレクサに接続された増幅回路と、を備える、高周波フロントエンド回路。

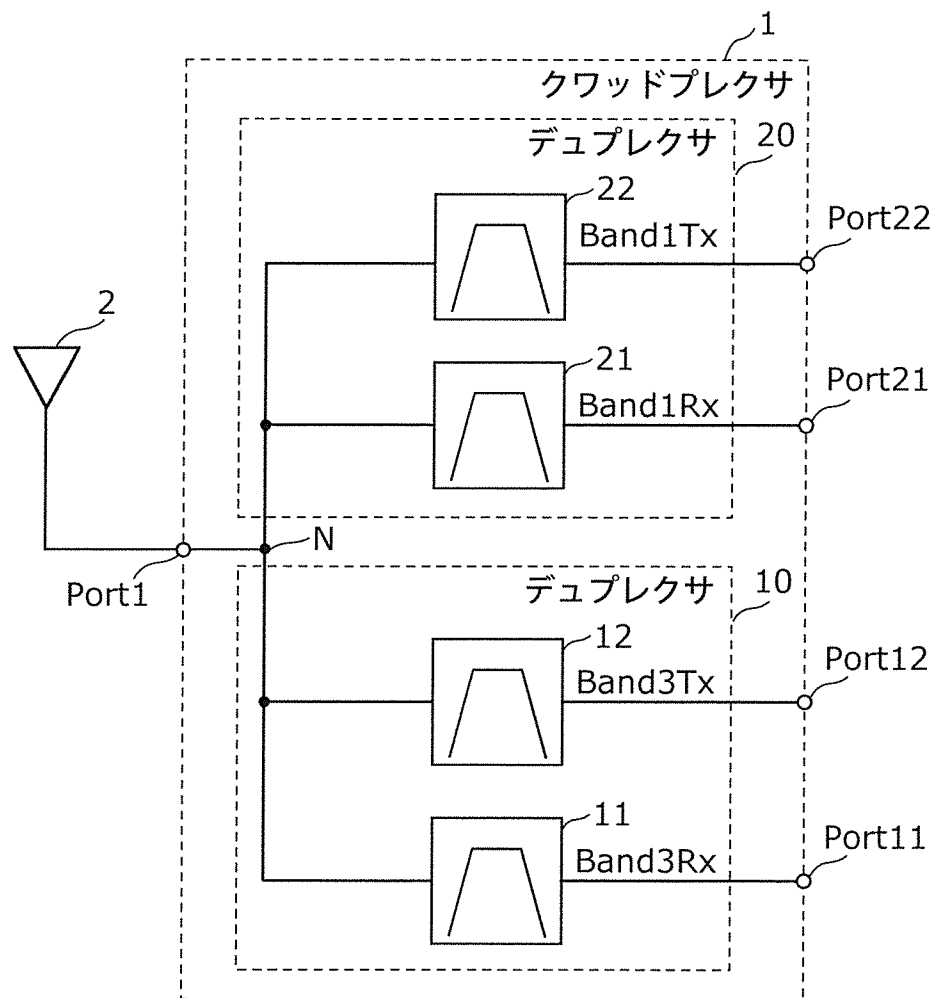
[請求項10] アンテナ素子で送受信される高周波信号を処理する R F 信号処理回路と、

前記アンテナ素子と前記 R F 信号処理回路との間で前記高周波信号を伝達する請求項 9 に記載の高周波フロントエンド回路と、を備える

、
通信装置。

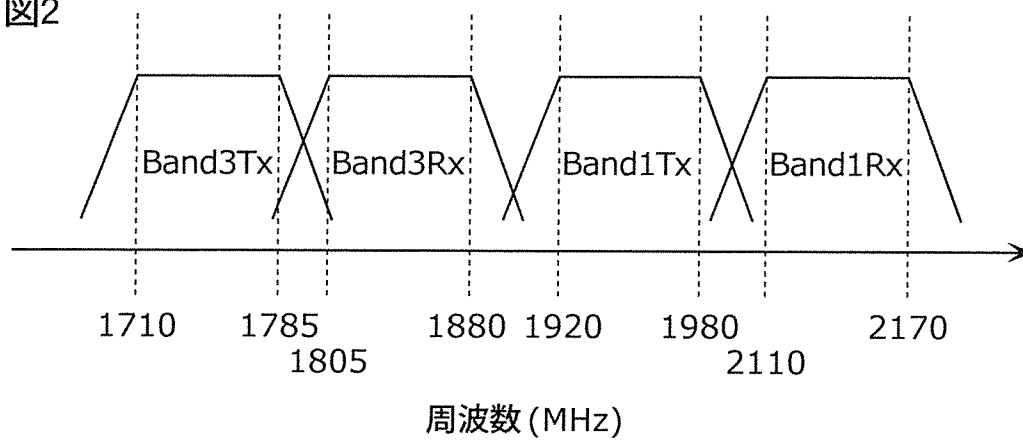
[図1]

図1



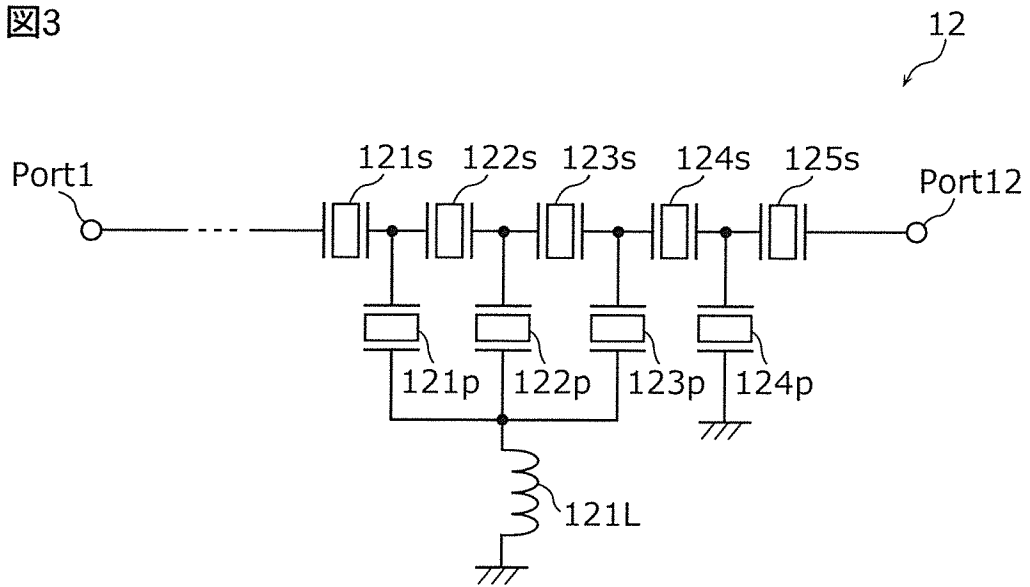
[図2]

図2

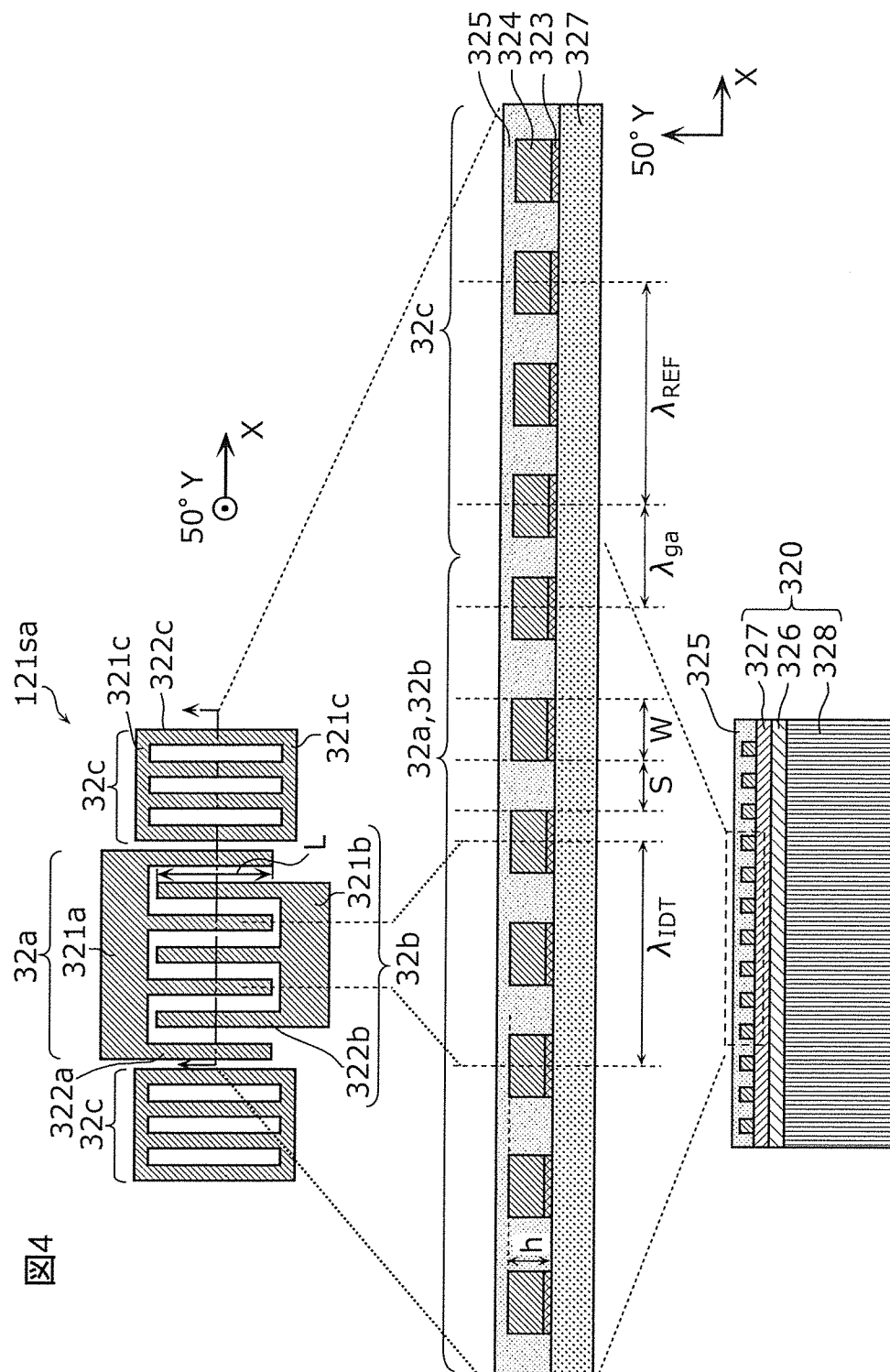


[図3]

図3

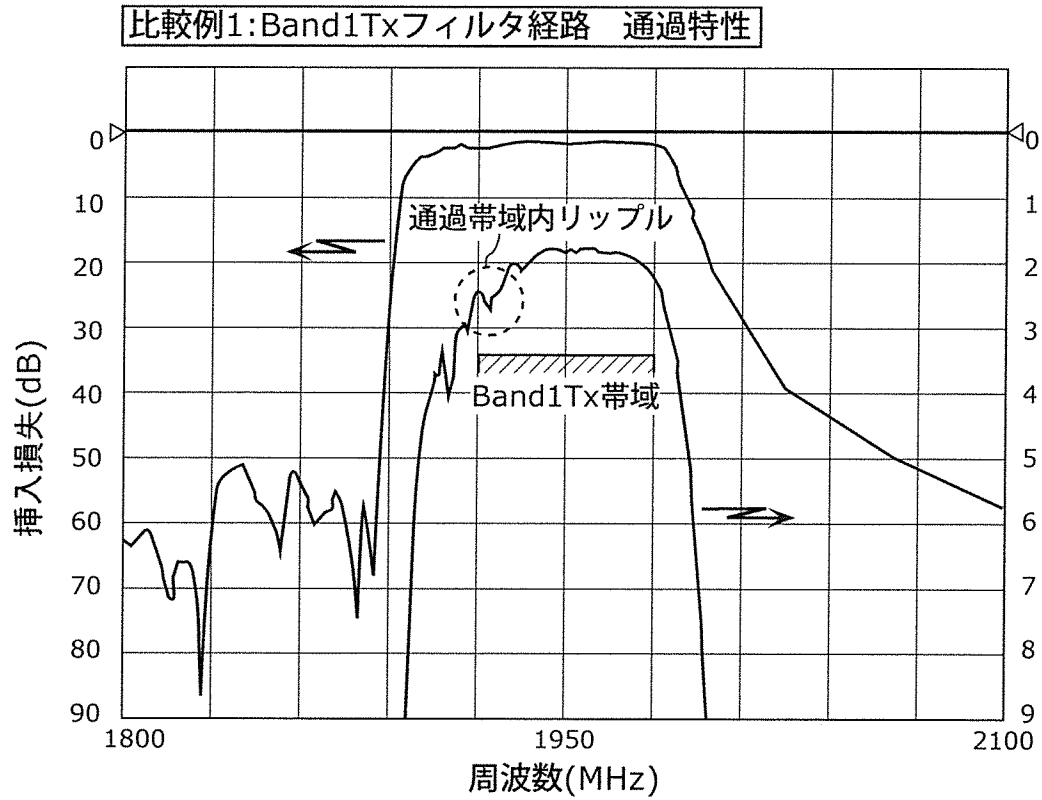


[図4]



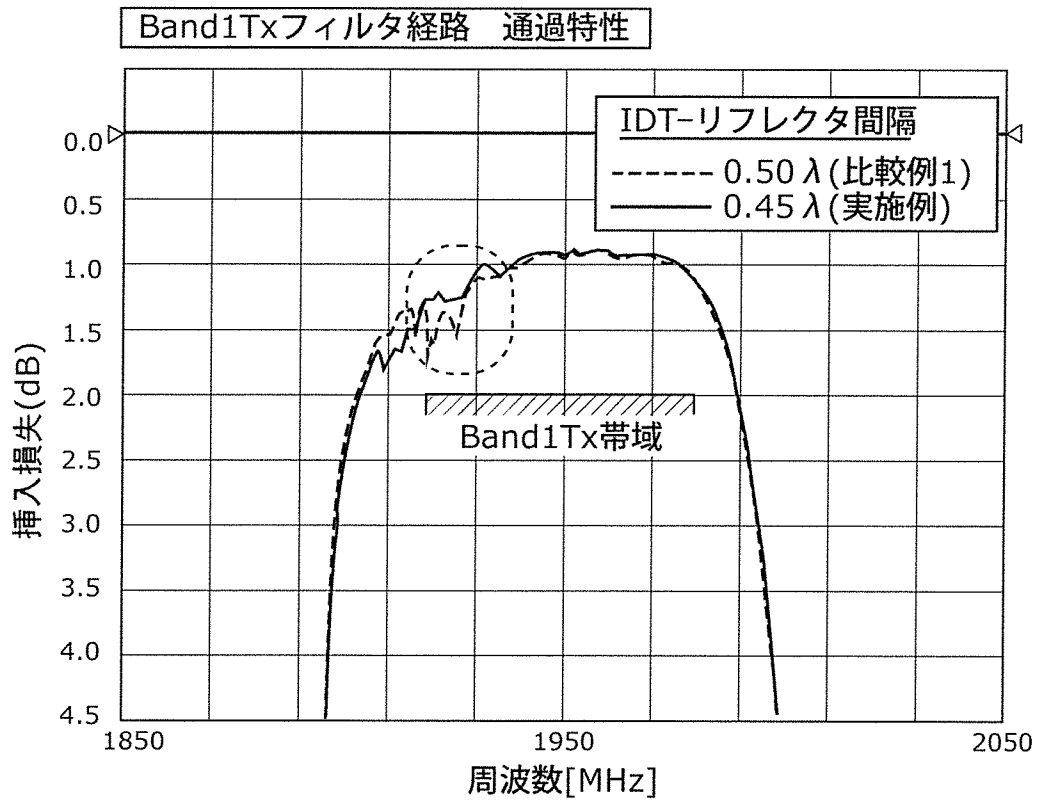
[図5]

図5



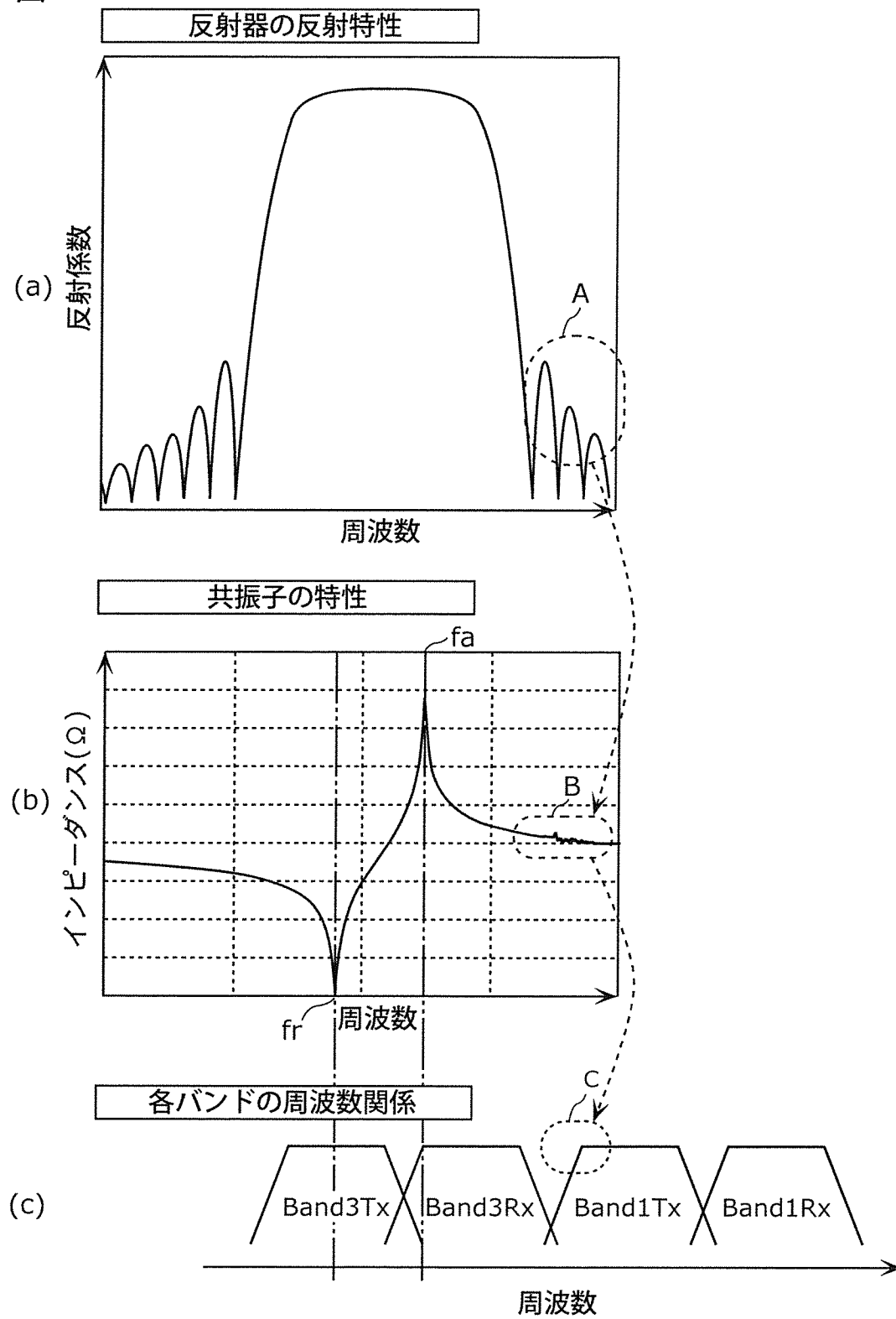
[図6]

図6



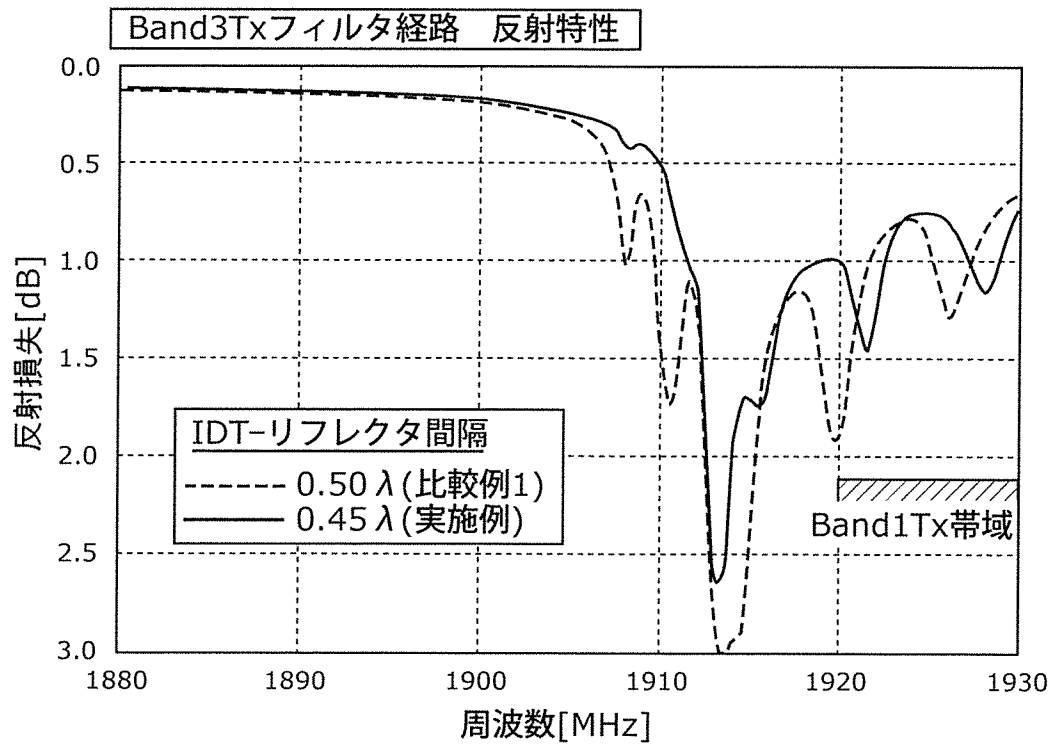
[図7]

図7



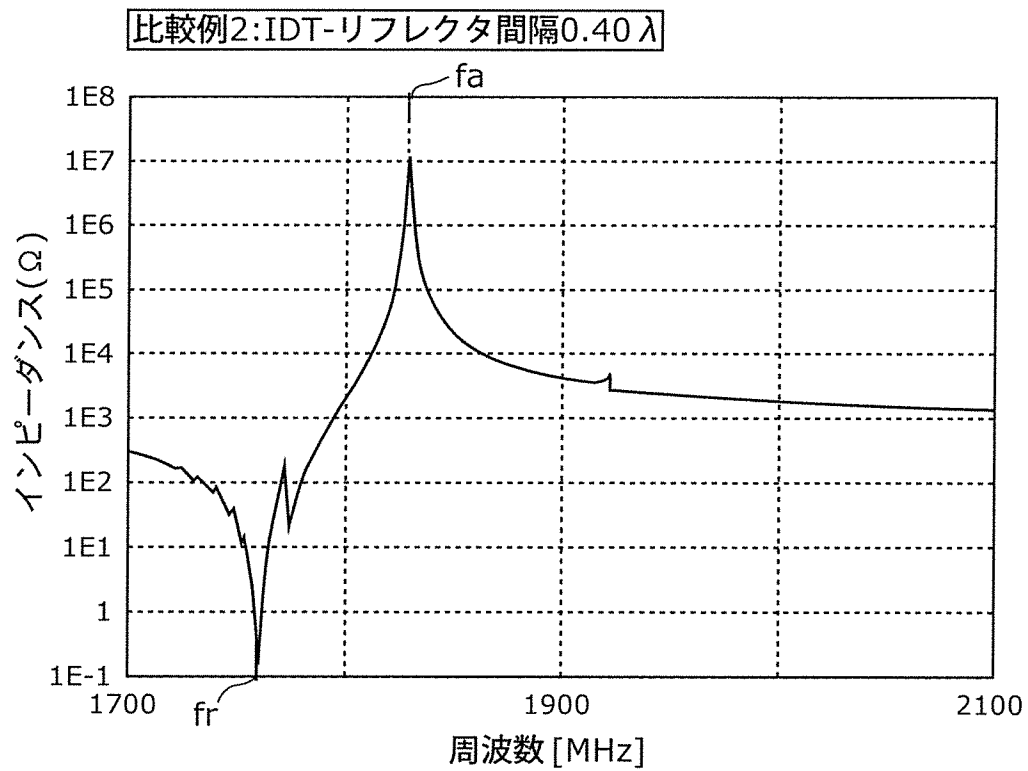
[図8]

図8



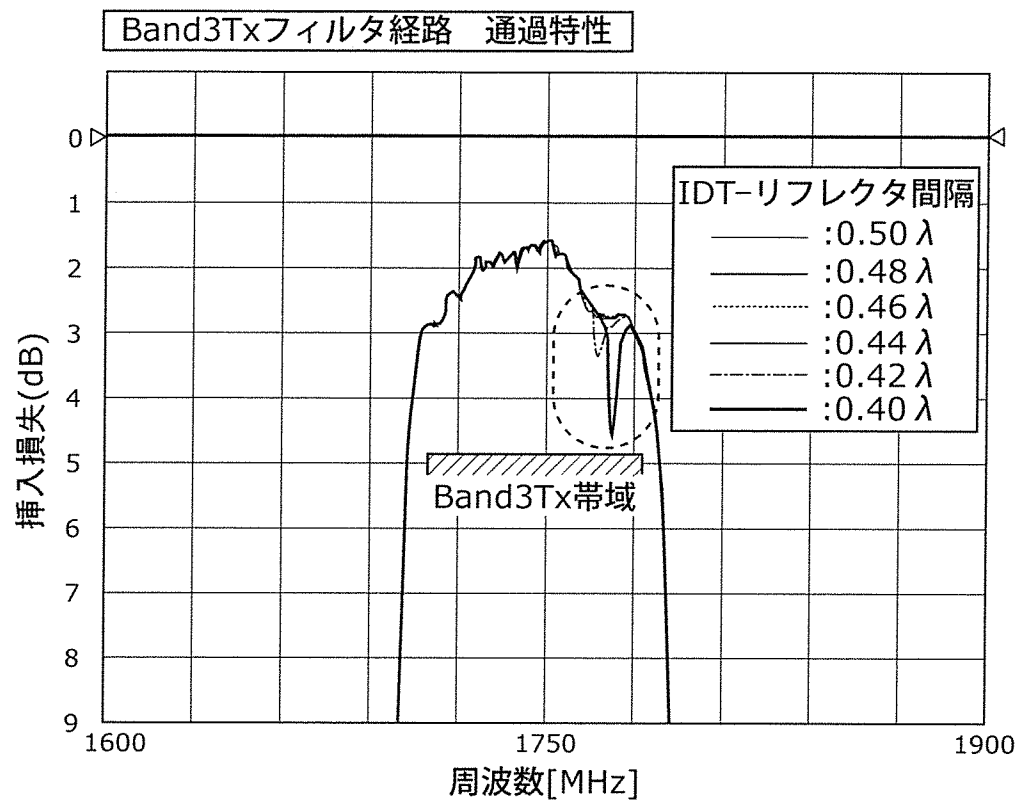
[図9]

図9



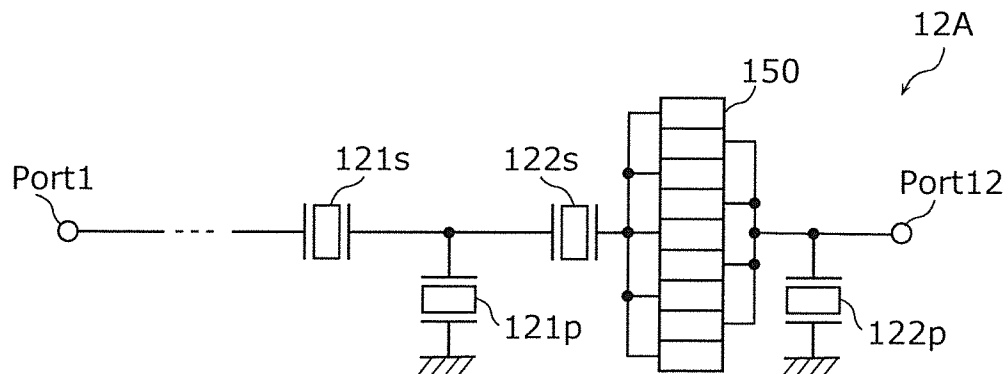
[図10]

図10

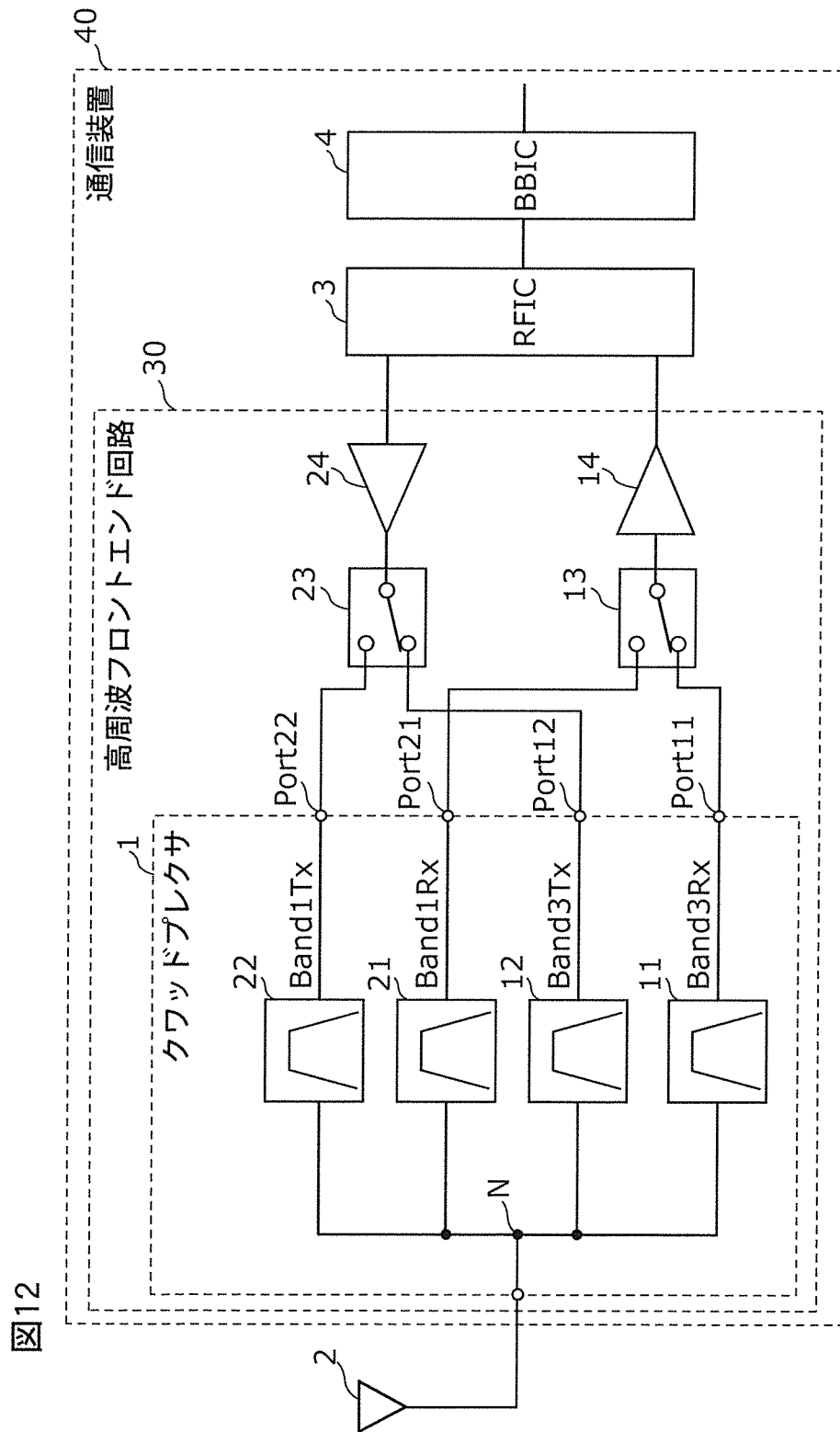


[図11]

図11



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/017556

A. CLASSIFICATION OF SUBJECT MATTER

H03H9/72(2006.01)i, H03H9/145(2006.01)i, H03H9/64(2006.01)i, H04B1/00(2006.01)i, H04B1/52(2015.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H9/72, H03H9/145, H03H9/64, H04B1/00, H04B1/52

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-32080 A (Toyo Communication Equipment Co., Ltd.), 31 January 2003 (31.01.2003), paragraphs [0002] to [0015]; fig. 1 to 11 (Family: none)	1-10
Y	WO 2015/080045 A1 (Murata Mfg. Co., Ltd.), 04 June 2015 (04.06.2015), paragraphs [0002], [0015] to [0042], [0074]; fig. 2 to 4, 11 & US 2016/0261249 A1 paragraphs [0003], [0026] to [0054], [0078]; fig. 2 to 4, 11	1-10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
26 June 2017 (26.06.17)

Date of mailing of the international search report
25 July 2017 (25.07.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/017556

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Addressing Carrier Aggregation Challenges Using Multiplexer Solutions, White paper, Qorvo, [online], 2016.01 [retrieval date 2017.6.23] Internet: < http://www.qorvo.com/reosurces/d/qorvo-addressing-carrier-aggregation-challenges-using-multiplexer-solutions-white-paper-january-2016 >, p. 3-6	8
A	JP 10-215144 A (Oki Electric Industry Co., Ltd.), 11 August 1998 (11.08.1998), paragraphs [0006] to [0007], [0010] to [0012]; fig. 6 (Family: none)	1-10
A	JP 2000-261288 A (Murata Mfg. Co., Ltd.), 22 September 2000 (22.09.2000), paragraphs [0002] to [0038]; fig. 1 to 14 & US 6326864 B1 column 1, line 14 to column 8, line 29; fig. 1 to 14	1-10

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H03H9/72(2006.01)i, H03H9/145(2006.01)i, H03H9/64(2006.01)i, H04B1/00(2006.01)i, H04B1/52(2015.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H03H9/72, H03H9/145, H03H9/64, H04B1/00, H04B1/52

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-32080 A (東洋通信機株式会社) 2003.01.31, [0002]-[0015]、図1-11 (ファミリーなし)	1-10
Y	WO 2015/080045 A1 (株式会社村田製作所) 2015.06.04, [0002]、[0015]-[0042]、[0074]、図2-4、11 & US 2016/0261249 A1, [0003]、[0026]-[0054]、[0078]、図2-4、11	1-10

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

26.06.2017

国際調査報告の発送日

25.07.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

麻川 倫広

5W

4448

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	Addressing Carrier Aggregation Challenges Using Multiplexer Solutions, White paper, Qorvo, [オンライン], 2016.01 [検索日 2017.6.23] インターネット:< http://www.qorvo.com/reosurces/d/qorvo-addressing-carrier-aggregation-challenges-using-multiplexer-solutions-white-paper-january-2016 >, p. 3-6	8
A	JP 10-215144 A (沖電気工業株式会社) 1998.08.11, [0006]-[0007]、[0010]-[0012]、図 6 (ファミリーなし)	1-10
A	JP 2000-261288 A (株式会社村田製作所) 2000.09.22, [0002]-[0038]、図 1 - 14 & US 6326864 B1, 第 1 欄第 14 行-第 8 欄第 29 行、図 1 - 14	1-10