



Государственный комитет
СССР
по делам изобретений
и открытий

ПАТЕНТНО-ТЕХНИЧЕСКАЯ
БИБЛИОТЕКА МБА

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 752170

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 19.06.78 (21) 2629521/18-21

с присоединением заявки № —

(23) Приоритет —

Опубликовано 30.07.80. Бюллетень № 28

Дата опубликования описания 01.08.80

(51) М. Кл.³

G 01 R 13/02

(53) УДК 681.325

(088.8)

(72) Авторы
изобретения

И. Я. Билинский, П. Л. Корольков, А. В. Краузе
и А. К. Микелсон

(71) Заявитель

Институт электроники и вычислительной техники
АН Латвийской ССР

(54) ЦИФРОВОЙ ИЗМЕРИТЕЛЬ ДЕЙСТВУЮЩЕГО ЗНАЧЕНИЯ СИГНАЛА

1

Изобретение относится к измерительной технике, а именно к цифровым приборам для измерения действующего значения детерминированных и случайных сигналов, и может быть использовано в технике связи, в производстве и испытаниях различных радиоэлектронных приборов и систем, а также в процессе научных исследований.

Известен цифровой коррелометр, используемый в качестве измерителя действующего сигнала и работающий в режиме измерения автокорреляционной функции сигнала при нулевой задержке времени с последующим извлечением квадратного корня из полученного результата, содержащий входной усилитель, генератор псевдослучайных чисел с коммутатором, два цифроаналоговых преобразователя, два компаратора, генератор тактовых импульсов, умножитель, интегратор, схему считывания и регистрирующее устройство [1].

2

Однако такой измеритель имеет двухканальную структуру, содержит много аналоговых узлов, относительно нестабилен, имеет большую погрешность результатов измерений и низкое быстродействие.

Известен также коррелометрический цифровой измеритель действующего значения сигнала, который содержит входное устройство, выход которого подключен к первым входам компараторов, генератор тактовых импульсов, первый выход которого через первый генератор псевдослучайных чисел подключен к цифроаналоговому преобразователю и к первому информационному входу арифметического устройства, последовательно соединенного с регистрирующим устройством [2].

Недостатком этого измерителя является сравнительно большое время измерения, которое ограничивается частотой стробирования компараторов и временем

установления цифроаналогового преобразователя.

Цель изобретения — повышение быстродействия цифрового измерителя действующего значения.

Указанная цель достигается тем, что цифровой измеритель действующего значения сигнала, содержащий входное устройство, выход которого подключен к первым входам $2n$ компараторов, генератор тактовых импульсов, первый выход которого через первый генератор псевдослучайных чисел подключен к цифроаналоговому преобразователю и к первому информационному входу арифметического устройства, последовательно соединенного с регистрирующим устройством введены два источника тока, два делителя из $n-1$ последовательно соединенных резисторов в каждой, два коммутатора, второй генератор псевдослучайных чисел и элемент ИЛИ, при этом выход первого источника тока и прямой выход цифроаналогового преобразователя, а также выход второго источника тока и инверсный выход цифроаналогового преобразователя подключены к соответствующим выводам первого и второго делителей, один из выводов каждого резистора обоих делителей соединен со вторым входом соответствующего компаратора, входы стробирования компараторов подключены ко второму выходу генератора тактовых импульсов, соединенного со входом генератора псевдослучайных чисел, выход которого подключен ко второму информационному входу арифметического устройства и к управляющим входам обоих коммутаторов, информационные входы которых соединены с выходами компараторов, прямой выход первого коммутатора и инверсный выход второго подключены соответственно к входам элемента ИЛИ, выход которого соединен с управляющим входом арифметического устройства.

Это позволяет повысить частоту стробирования компараторов, без увеличения частоты переключения цифроаналогового преобразователя и, таким образом, сократить время измерения. Степень повышения быстродействия зависит от числа параллельно работающих компараторов, а также от их быстродействия. Погрешность измерения в предлагаемом измерителе остается такой же, как в известном устройстве.

На чертеже представлена блок-схема предлагаемого цифрового измерителя действующего значения сигнала.

Измеритель содержит источник 1 тока, выход которого через делитель из $(n-1)$ последовательно соединенных резисторов 2, соединен с прямым выходом цифроаналогового преобразователя 3. Выход источника 4 тока через делитель из $(n-1)$ последовательно соединенных резисторов 5 соединен с инверсным выходом цифроаналогового преобразователя 3. Выход входного устройства 6 соединен с первыми входами всех компараторов двух групп 7 и 8 из n компараторов в каждой. Второй выход каждого компаратора 7 соединен с одним выводом соответствующего резистора 5. Выходы компараторов 7 подключены к информационным входам коммутатора 9, а выходы компараторов 8 — к информационным входам коммутатора 10. Первый выход генератора 11 тактовых импульсов соединен со входами стробирования компараторов 7 и 8 и со входом генератора 12 псевдослучайных чисел. Выход генератора 12 псевдослучайных чисел подключен к управляющим входам коммутаторов 9 и 10 и к одному информационному входу арифметического устройства 13. Второй выход генератора 11 тактовых импульсов соединен со входом генератора 14 псевдослучайных чисел, а выход генератора 14 подключен ко входу цифроаналогового преобразователя 3 и к другому информационному входу арифметического устройства 13. Прямой выход коммутатора 9 и инверсный выход коммутатора 10 соединен соответственно со входом элемента 15 ИЛИ, выход которого подключен к управляющему входу арифметического устройства 13. Выход последнего соединен с регистрирующим устройством 16.

Устройство работает следующим образом.

Измеряемый сигнал $x(t)\{q,q\}$ центрируется, приводится к требуемому масштабу во входном устройстве 6 и поступает на первые входы всех компараторов 7 и 8. Каждый компаратор 7 и 8 работает со своим, отличающимся от соседнего на величину q_0 опорным уровнем. Такая "шкала" опорных уровней создается подключением источников тока 1 и 4 через цепь последовательно соединенных резисторов 2 и 5 к соответствующим выходам преобразователя 3. Направление тока в источниках

Г и 4 выбирается так, что группа из n компараторов 7 работает с опорными уровнями, перекрывающими диапазон изменения сигнала от 0 до $+q$, а группа n компараторов 8 — с уровнями в диапазоне от 0 до $-q$. Шкалы опорных уровней модулируются выходными псевдослучайными напряжениями цифроаналогового преобразователя 3. Модуляция опорных уровней для группы компараторов 7 происходит прямым выходным напряжением преобразователя 3, которое меняется в пределах от 0 до $+q_0$; модуляция опорных уровней группы компараторов 8 происходит инверсным выходным напряжением преобразователя 3, которое меняется в пределах от 0 до $-q_0$. Напряжение на выходе цифроаналогового преобразователя 3 пропорционально псевдослучайному числу ξ_{1k} , код которого с выхода генератора псевдослучайных чисел 14 подается на вход преобразователя 3.

После каждого переключения генератора псевдослучайных чисел 14, на выходе каждого компаратора 7 и 8 появляется результат сравнения измеряемого сигнала с опорным уровнем данного компаратора.

В каждом такте измерения для вычисления оценки средней мощности сигнала используется выходной сигнал только одного компаратора из каждой группы. Для выбора этого сигнала выходы всех компараторов каждой группы подключены ко входам соответствующих коммутаторов 9 и 10. С прямого выхода коммутатора 9 и с инверсного выхода коммутатора 10 выходной сигнал одного компаратора каждой группы 7 и 8 через элемент ИЛИ 15 поступает на управляющий вход арифметического устройства 13.

Для осуществления псевдослучайного считывания информации с компараторов 7 и 8 на управляющие входы коммутаторов 9 и 10 подается код псевдослучайного числа ξ_{2k} от генератора псевдослучайных чисел 12, который тактируется частотой f_2 со второго выхода генератора тактовых импульсов 11. Этой же частотой стробируются все компараторы 7 и 8. В каждом такте измерения на арифметическое устройство 13 поступает код псевдослучайного числа, соответствующего опорному уровню, с которым в данном такте сравнивается измеряемый сигнал. В свою очередь опорный уровень на втором входе компараторов 7 и 8 зависит от псевдослучайного числа ξ_{1k} и от места подключения компаратора к резисторному делителю, т. е. от номера компаратора в каждой группе 7 и 8.

Номерам компараторов, которые в определенном такте измерения подключены к выходам коммутаторов 9 и 10, соответствует код на управляющем входе коммутаторов — псевдослучайное число ξ_{2k} . Таким образом, код числа ξ_k , который характеризует опорный уровень в данном такте измерения, составляется из кодов двух чисел ξ_{1k} и ξ_{2k} . При этом число ξ_{2k} занимает старшие разряды в коде числа ξ_k , а число ξ_{1k} — младшие разряды того же кода.

Если на каком-то такте измерения на управляющий вход арифметического устройства 13 поступает логическая "1", арифметическое устройство суммирует псевдослучайное число ξ_k , имеющееся на обоих информационных входах с уже накопленной суммой чисел ξ_k . После окончания всего цикла измерения состоящего из n тактов, арифметическое устройство 13 накопленную сумму умножает на постоянный коэффициент $2q^2/N$, извлекает квадратный корень и код оценки эффективного значения сигнала передает в регистрирующее устройство 16.

Частота тактирования генератора 14 псевдослучайных чисел выбирается в n раз меньше частоты тактирования генератора 12 псевдослучайных чисел и стробирования компараторов 7 и 8. Таким образом, удается максимально использовать быстродействие компараторов и тем самым значительно сократить время измерения прибора при использовании цифроаналогового преобразователя среднего быстродействия. Кроме того, в предлагаемом устройстве выходной сигнал цифроаналогового преобразователя изменяется только в пределах $1/n$ от диапазона изменения $\pm q$ измеряемого сигнала, а также разрядность цифроаналогового преобразователя на число разрядов кода ξ_2 меньше по сравнению с известным устройством, что способствует увеличению быстродействия самого цифроаналогового преобразователя.

При использовании в предлагаемом измерителе по 8 компараторов в каждой группе и цифроаналогового преобразователя с временем установления порядка 1 мкс, при одинаковой с прототипом точности, время измерения данного прибора почти на порядок меньше, чем у прототипа.

Ф о р м у л а и з о б р е т е н и я

Цифровой измеритель действующего значения сигнала, содержащий входное

устройство, выход которого подключен к первым входам 2n компараторов, генератор тактовых импульсов, первый выход которого через первый генератор псевдослучайных чисел подключен к цифроаналоговому преобразователю и к первому информационному входу арифметического устройства, последовательно соединенного с регистрирующим устройством, отличающийся тем, что, с целью повышения быстродействия измерителя в него введены два источника тока, два делителя из n - 1 последовательно соединенных резисторов в каждой, два коммутатора, второй генератор псевдослучайных чисел и элемент ИЛИ, при этом выход первого источника тока и прямой выход цифроаналогового преобразователя, а также выход второго источника тока и инверсный выход цифроаналогового преобразователя подключены к соответствующим выводам первого и второго делителей один из выводов каждого резистора обоих делителей соединен со вторым входом соответствующего

компаратора, входы стробирования компараторов подключены ко второму выходу генератора тактовых импульсов, соединенному со входом генератора псевдослучайных чисел, выход которого подключен ко второму информационному входу арифметического устройства и к управляющим входам обоих коммутаторов, информационные входы которых соединены с выходами компараторов, прямой выход первого коммутатора и инверсный выход второго подключены соответственно к входам элемента ИЛИ, выход которого соединен с управляющим входом арифметического устройства.

Источники информации,
принятые во внимание при экспертизе

1. Авторское свидетельство СССР
№ 421011, кл. G 06 f 15/34, 27.03.74.
2. Авторское свидетельство СССР
№ 6000721, кл. H 03 K 13/02,
13.08.77 (прототип).

