

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4529262号
(P4529262)

(45) 発行日 平成22年8月25日 (2010. 8. 25)

(24) 登録日 平成22年6月18日 (2010. 6. 18)

(51) Int. Cl.

F I

H05K 3/46 (2006.01)

H05K 3/46 Q

H01L 23/12 (2006.01)

H05K 3/46 B

H05K 1/02 (2006.01)

H05K 3/46 Z

H05K 3/46 T

H05K 3/46 L

請求項の数 12 (全 22 頁) 最終頁に続く

(21) 出願番号 特願2000-280632 (P2000-280632)
 (22) 出願日 平成12年9月14日 (2000. 9. 14)
 (65) 公開番号 特開2002-94247 (P2002-94247A)
 (43) 公開日 平成14年3月29日 (2002. 3. 29)
 審査請求日 平成19年2月14日 (2007. 2. 14)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100067736
 弁理士 小池 晃
 (74) 代理人 100086335
 弁理士 田村 榮一
 (74) 代理人 100096677
 弁理士 伊賀 誠司
 (72) 発明者 奥洞 明彦
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 (72) 発明者 小川 剛
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内

最終頁に続く

(54) 【発明の名称】 高周波モジュール装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ或いはポリノルボルネンから選択した有機材料によって形成された基材からなる両面基板又はエポキシ系両面基板を用いたコア基板の第1の主面上に所定の配線パターンを有する上部配線層を形成するとともにこの上部配線層の上面が平坦化処理を施されて高周波素子層形成面として構成され、上記コア基板の第2の主面上に所定の配線パターンを有しかつ上記コア基板を貫通するビアを介して上記上部配線層と接続された下部配線層を形成するとともにこの下部配線層の下面がパターン配列された実装用端子を有して入出力端子面を構成してなるベース基板部と、

ベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ、エポキシ樹脂或いはアクリル系樹脂から選択された誘電絶縁材が用いられて上記ベース基板部の上記高周波素子層形成面上に薄膜成膜法により成膜形成した誘電絶縁層と、この誘電絶縁層上に形成した金属薄膜層にパターンニング処理を施して所定の配線パターンを形成するとともに厚膜技術や薄膜技術により抵抗体、キャパシタ及びレジスタの受動素子を形成してなる薄膜配線層とを多層に積層形成してなる高周波配線層を形成するとともに、最上層の薄膜配線層がパターン配列された回路素子実装用端子を有して回路素子実装部を構成してなる高周波素子層部と、

上記高周波素子層部の上記回路素子実装部上に、上記回路素子実装用端子を介して直接搭載された少なくとも1個以上の高周波集積回路素子とから構成され、

10

20

上記ベース基板部が、上記コア基板の第2の主面側を実装面として上記入出力端子面を介してマザー基板上に直接実装されるとともに、上記下部配線層と上記上部配線層が上記高周波素子層部及び上記高周波集積回路素子に対する電源や信号の供給部及びグランドとして機能する高周波モジュール装置。

【請求項2】

上記高周波素子層部は、最上層の上記回路素子実装部が上記回路素子実装用端子を露出させて上部コーティング層により被覆されるとともに、上記下部配線層が上記実装用端子を露出させて下部コーティング層により被覆される請求項1に記載の高周波モジュール装置。

【請求項3】

上記高周波素子層部には、上記回路素子実装部を覆ってシールドカバーが、その内面と上記高周波集積回路素子の上面との間に熱伝導性樹脂材を介在させて取り付けられる請求項1に記載の高周波モジュール装置。

【請求項4】

上記高周波素子層部には、上記高周波集積回路素子の搭載領域に対応して、各層を貫通して上記ベース基板部の上記上部配線層に形成した放熱パターンと接続される放熱ビアが形成される請求項1に記載の高周波モジュール装置。

【請求項5】

上記ベース基板部には、上記上部配線層に50 μm 以上の厚みを有する上記放熱パターンが形成される請求項4に記載の高周波モジュール装置。

【請求項6】

ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ或いはポリノルボルネンから選択した有機材料によって形成された基材からなる両面基板又はエポキシ系両面基板を用い、このコア基板の第1の主面に上部配線層を形成するとともに第2の主面に下部配線層を形成してなるベース基板部を製作するベース基板部製作工程と、上記ベース基板部の上記上部配線層上に高周波素子層部を積層形成する高周波素子層部製作工程と、上記高周波素子層部上に高周波集積回路素子を直接搭載する高周波集積回路素子搭載工程を有し、

上記ベース基板部製作工程が、

上記コア基板の上記第1の主面上に所定の配線パターンを有する上記上部配線層を形成する上部配線層形成工程と、上記コア基板の上記第2の主面上に所定の配線パターンを有する上記下部配線層を形成する下部配線層形成工程と、上記コア基板を貫通して上記上部配線層と上記下部配線層を接続するビアを形成するビア形成工程と、上記上部配線層の上面に平坦化処理を施して高周波素子層形成面を形成する高周波素子層形成面形成工程と、上記下部配線層の下面にパターン配列された実装用端子を形成して入出力端子面として構成する入出力面形成工程を有する工程であり、

上記高周波素子層部製作工程が、

上記ベース基板部の上記高周波素子層形成面上に、ベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ、エポキシ樹脂或いはアクリル系樹脂から選択された誘電絶縁材を用いて上記ベース基板部の上記高周波素子層形成面上に薄膜成膜法により少なくとも2層の誘電絶縁層を成膜形成する誘電絶縁層形成工程と、上記誘電絶縁層上にスパッタ法や化学蒸着法により形成した金属薄膜層にパターニング処理を施して所定の配線パターンを形成するとともに薄膜技術や厚膜技術により抵抗体、キャパシタ及びレジスタの受動素子を形成してなる薄膜配線層を形成する薄膜配線層形成工程とを繰り返して多層の高周波配線層を形成する高周波配線層形成工程と、

上記誘電絶縁層形成工程と上記薄膜配線層形成工程を繰り返す上記高周波配線層形成工程において、上下の薄膜配線層間を接続するビアを形成するビア形成工程と、

最上層の上記薄膜配線層にパターン配列された回路素子実装用端子を形成して回路素子実装面として構成する回路素子実装面形成工程を有する工程であり、

上記高周波集積回路素子搭載工程が、

10

20

30

40

50

上記高周波素子層部製作工程の上記回路素子実装面形成工程により形成された最上層の上記薄膜配線層の上記回路素子実装面上に、上記回路素子実装用端子を介して少なくとも1個以上の高周波集積回路素子を直接搭載する工程であり、

上記ベース基板部が、上記コア基板の第2の主面側を実装面として上記入出力端子面の上記実装用端子を実装端子に接続されることによりマザー基板上に直接実装されるとともに、上記下部配線層と上記上部配線層が上記高周波素子層部及び上記高周波集積回路素子に対する電源や信号の供給部及びグランドとして機能する高周波モジュール装置を製造する高周波モジュール装置の製造方法。

【請求項7】

上記ベース基板部製作工程は、コーティング樹脂により上記上部配線層の上面を被覆する上部コーティング樹脂層及び上記下部配線層の下面を被覆する下部コーティング樹脂層を形成するコーティング樹脂層形成工程と、上記上部コーティング樹脂層を研削する第1研削工程及び上記下部コーティング樹脂層を研削する第2研削工程を有し、

上記上部コーティング樹脂層形成工程と上記第1研削工程が、上記上部コーティング樹脂層を上記上部配線層の上記配線パターンを露出させるまで研削することにより上記配線パターン間に上記上部コーティング樹脂層が残されて全体として平坦化された上記高周波素子層形成面を形成する上記高周波素子層形成面形成工程を構成し、

上記高周波素子層形成面形成工程の後工程として施される上記第2研削工程が、上記下部配線層の上記実装用端子を露出させるまで上記下部コーティング樹脂層を研磨することにより上記入出力端子面を形成する上記入出力面形成工程を構成する請求項6に記載の高周波モジュール装置の製造方法。

【請求項8】

上記高周波素子層部製作工程の上記高周波配線層形成工程は、

上記高周波素子層形成面上に第1誘電絶縁層を形成する第1誘電絶縁層形成工程と、

上記第1誘電絶縁層上に形成した第1金属薄膜層にパターン処理を施して所定の配線パターンと受動素子として抵抗体及びキャパシタを形成してなる第1薄膜配線層を形成する第1薄膜配線層形成工程と、

上記第1薄膜配線層上に第2誘電絶縁層を形成する第2誘電絶縁層形成工程と、

上記第2誘電絶縁層上に形成した第2金属薄膜層にパターン処理を施して所定の配線パターンと受動素子としてインダクタを形成してなる第2薄膜配線層を形成する第2薄膜配線層形成工程と

からなる請求項6に記載の高周波モジュール装置の製造方法。

【請求項9】

上記第1薄膜配線層形成工程は、パターン処理を施した上記第1金属薄膜層の所定部位に陽極酸化処理を施して上記キャパシタを形成するキャパシタ形成工程を有する請求項8に記載の高周波モジュール装置の製造方法。

【請求項10】

上記高周波集積回路素子搭載工程の後工程として、上記高周波素子層部の最上層に搭載した上記高周波集積回路素子の上面に熱伝導性樹脂材を設ける工程と、上記熱伝導性樹脂材を内面に密着させた状態で上記高周波素子層部を覆ってシールドカバーを取り付ける工程を施す請求項6に記載の高周波モジュール装置の製造方法。

【請求項11】

上記高周波素子層部製作工程の上記ビア形成工程は、各薄膜配線層間を接続するビアを形成する工程と、上記高周波集積回路素子の搭載領域に対応して各薄膜配線層を貫通して上記ベース基板部の上記上部配線層に形成した放熱パターンと接続される放熱ビアを形成する工程からなる請求項6に記載の高周波モジュール装置の製造方法。

【請求項12】

上記ベース基板部製作工程の上記上部配線層形成工程は、上記配線パターンとともに上記放熱ビアが接続される50 μ m以上の厚みを有する上記放熱パターンを形成する請求項11に記載の高周波モジュール装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばパーソナルコンピュータ、携帯電話機、オーディオ機器等の各種電子機器に好適に搭載され、情報通信機能やストレージ機能等を有して超小型通信機能モジュールを構成する高周波モジュール装置及びその製造方法に関する。

【0002】

【従来の技術】

例えば、音楽、音声或いは画像等の各種情報は、近年、データのデジタル化に伴ってパーソナルコンピュータやモバイルコンピュータ等によっても手軽に扱えるようになってい 10
る。また、これらの情報は、音声コーデック技術や画像コーデック技術により帯域圧縮が図られて、デジタル通信やデジタル放送により各種の通信端末機器に対して容易にかつ効率的に配信される環境が整いつつある。例えば、オーディオ・ビデオデータ（ＡＶデータ）は、携帯電話機によって屋外での受信も可能である。

【0003】

ところで、データ等の送受信システムは、家庭を始めとして小規模な地域内においても好適なネットワークシステムの提案によって、様々に活用されるようになっている。ネットワークシステムとしては、例えばIEEE802.1aで提案されているような5GHz帯域の狭域無線通信システム、IEEE802.1bで提案されているような2.45帯域の無線LANシステム或いはBluetoothと称される近距離無線通信システム等の種々の次世代ワイヤレスシステムが注目されている。データ等の送受信システムは、かかるワイヤレスネットワークシステムを有効に利用して、家庭内や屋外等の様々な場所において手軽にかつ中継装置等を介することなく様々なデータの授受、インターネット網へのアクセスやデータの送受信が可能となる。 20

【0004】

一方、データ等の送受信システムにおいては、小型軽量で携帯可能であり上述した通信機能を有する通信端末機器の実現が必須となる。通信端末機器においては、送受信部においてアナログの高周波信号の変復調処理を行うことが必要であることから、一般に図23に示すような送受信信号からいったん中間周波数に変換するようにしたスーパーヘテロダイン方式による高周波送受信回路100が備えられる。 30

【0005】

高周波送受信回路100には、アンテナや切替スイッチを有して情報信号を受信或いは送信するアンテナ部101と、送信と受信との切替を行う送受信切替器102とが備えられる。高周波送受信回路100には、周波数変換回路部103や復調回路部104等からなる受信回路部105が備えられる。高周波送受信回路100には、パワーアンプ106やドライブアンプ107及び変調回路部108等からなる送信回路部109が備えられる。高周波送受信回路100には、受信回路部105や送信回路部109に基準周波数を供給する基準周波数生成回路部が備えられる。

【0006】

かかる高周波送受信回路100においては、詳細を省略するが、各段間にそれぞれ介挿された種々のフィルタ、局発装置（VCO）、SAWフィルタ等の大型機能部品や、整合回路或いはバイアス回路等の高周波アナログ回路に特有なインダクタ、抵抗、キャパシタ等の受動部品の点数が非常に多い構成となっている。高周波送受信回路100は、各回路部のIC化が図られるが、各段間に介挿されるフィルタをIC中に取り込めず、またこのために整合回路も外付けとして必要となる。したがって、高周波送受信回路100は、全体に大型となり、通信端末機器の小型軽量化に大きな障害となっていた。 40

【0007】

一方、通信端末機器には、図24に示すように中間周波数への変換を行わずに情報信号の送受信を行うようにしたダイレクトコンバージョン方式による高周波送受信回路110も用いられる。高周波送受信回路110においては、アンテナ部111によって受信され 50

た情報信号が送受信切替器 112 を介して復調回路部 113 に供給されて直接ベースバンド処理が行われる。高周波送受信回路 110 においては、ソース源で生成された情報信号が変調回路部 114 において中間周波数に変換されることなく直接所定の周波数帯域に変調され、アンプ 115 と送受信切替器 112 を介してアンテナ部 111 から送信される。

【0008】

かかる高周波送受信回路 110 は、情報信号について中間周波数の変換を行うことなくダイレクト検波を行うことによって送受信する構成であることから、フィルタ等の部品点数が低減されて全体構成の簡易化が図られ、より 1 チップ化に近い構成が見込まれるようになる。しかしながら、高周波送受信回路 110 においても、後段に配置されたフィルタ或いは整合回路の対応が必要となる。また、高周波送受信回路 110 は、高周波段で一度の増幅を行うことから十分なゲインを得ることが困難となり、ベースバンド部でも増幅操作を行う必要がある。したがって、高周波送受信回路 110 は、DC オフセットのキャンセル回路や余分なローパスフィルタを必要とし、さらに全体の消費電力が大きくなるといった問題がある。

【0009】

【発明が解決しようとする課題】

従来の高周波送受信回路は、上述したようにスーパーヘテロダイン方式及びダイレクトコンバージョン方式のいずれにおいても、通信端末機器の小型軽量化等の要求仕様に対して十分な特性を満足し得ないものであった。このため、高周波送受信回路については、例えば Si-CMS 回路等をベースとして簡易な構成によって小型化を図ったモジュール化について種々の試みが図られている。すなわち、試みの 1 つは、例えば特性の良い受動素子を Si 基板上に形成するとともにフィルタ回路や共振器等を LSI 上に作り込み、さらにベースバンド部分のロジック LSI も集積化することで、いわゆる 1 チップ化高周波送受信モジュールを製作する方法である。

【0010】

しかしながら、かかる Si 基板高周波送受信モジュールにおいては、いかにして性能の良い受動素子を LSI 上に形成するかが極めて重要となる。高周波送受信モジュール 120 においては、このために例えば図 25 に示すように、Si 基板 121 及び SiO_2 絶縁層 122 のインダクタ形成部位 123 に対応して大きな凹部 124 を形成する。高周波送受信モジュール 120 は、凹部 124 に臨ませて第 1 の配線層 125 を形成するとともに凹部 124 を閉塞する第 2 の配線層 126 が形成されてインダクタ部 127 を構成する。また、高周波送受信モジュールは、他の対応として配線パターンの一部を基板表面から立ち上げて空中に浮かすといった対応を図ることによってインダクタ部が形成されていた。しかしながら、かかる高周波送受信モジュールは、いずれもインダクタ部を形成する工程が極めて面倒であり、工程の増加によってコストがアップするといった問題があった。

【0011】

一方、1 チップ化高周波送受信モジュールにおいては、アナログ回路の高周波回路部と、デジタル回路のベースバンド回路部との間に介在する Si 基板の電氣的干渉が大きな問題となる。高周波送受信モジュールについては、例えば図 26 に示した Si 基板高周波送受信モジュール 130 や、図 27 に示したガラス基板高周波送受信モジュール 140 が提案されている。高周波送受信モジュール 130 は、Si 基板 131 上に SiO_2 層 132 を形成した後に、リソグラフィ技術によって受動素子形成層 133 が成膜形成されてなる。

【0012】

受動素子形成層 133 には、詳細を省略するが、その内部に配線パターンとともにインダクタ部、抵抗体部或いはキャパシタ部等の受動素子が薄膜形成技術や厚膜形成技術によって多層に形成されている。高周波送受信モジュール 130 は、受動素子形成層 133 上にビア（中継スルーホール）等を介して内部配線パターンと接続された端子部が形成され、これら端子部にフリップチップ実装法等により高周波 IC や LSI 等の回路素子 134 が直接実装されて構成される。

【0013】

高周波送受信モジュール130は、例えばマザー基板等を実装することで、高周波回路部とベースバンド回路部とを区分して両者の電氣的干渉を抑制することが可能とされる。ところで、かかる高周波送受信モジュール130においては、導電性を有するSi基板131が、受動素子形成層133内に各受動素子を形成する際に機能するが、各受動素子の良好な高周波特性にとって邪魔になるといった問題がある。

【0014】

一方、高周波送受信モジュール140は、上述したSi基板131を用いた高周波送受信モジュール130の問題を解決するために、ベース基板にガラス基板141が用いられている。高周波送受信モジュール140も、ガラス基板141上にリソグラフィ技術によって受動素子形成層142が成膜形成されてなる。受動素子形成層142には、詳細を省略するが、その内部に配線パターンとともにインダクタ部、抵抗部或いはキャパシタ部等の受動素子が薄膜形成技術や厚膜形成技術によって多層に形成されている。高周波送受信モジュール140は、受動素子形成層142上にビア等を介して内部配線パターンと接続された端子部が形成され、これら端子部にフリップチップ実装法等により高周波ICやLSI等の回路素子133が直接実装されて構成される。

10

【0015】

高周波送受信モジュール140は、導電性を有しないガラス基板141を用いることで、ガラス基板141と受動素子形成層142との容量的結合度が抑制され受動素子形成層142内に良好な高周波特性を有する受動素子を形成することが可能である。しかしながら、高周波送受信モジュール140は、例えばマザー基板等を実装するために、受動素子形成層142の表面に端子パターンを形成するとともにワイヤボンディング法等によってマザー基板との接続が行われる。したがって、高周波送受信モジュール140は、端子パターン形成工程やワイヤボンディング工程が必要となる。

20

【0016】

1チップ化高周波送受信モジュールにおいては、上述したようにベース基板上に高精度の受動素子形成層が形成される。ベース基板には、受動素子形成層を形成する際に、スパッタリング時の表面温度の上昇に対する耐熱特性、リソグラフィ時の焦点深度の保持、マスキング時のコンタクトアライメント特性が必要となる。ベース基板は、このために高精度の平坦性が必要とされるとともに、絶縁性、耐熱性或いは耐薬品性等が要求される。

30

【0017】

Si基板131やガラス基板141は、かかる特性を有しておりLSIと別プロセスにより低コストで低損失な受動素子の形成を可能とする。また、Si基板131やガラス基板141は、従来のセラミックモジュール技術で用いられる印刷によるパターン等の形成方法或いはプリント配線基板に配線パターンを形成する湿式エッチング法等と比較して、高精度の受動素子の形成が可能であるとともに、素子サイズをその面積が1/100程度まで縮小することを可能とする。さらに、Si基板131やガラス基板141は、受動素子の使用限界周波数帯域を20GHzまで高めることも可能とする。

【0018】

しかしながら、かかる高周波送受信モジュールにおいては、上述したようなSi基板131やガラス基板141上に形成した配線層を介して高周波信号系のパターン形成と、電源やグランドの供給配線或いは制御系信号配線が行われる。高周波送受信モジュールにおいては、このために各配線間に電氣的干渉が生じるとともに、配線層を多層に形成することによるコストアップの問題が生じる。

40

【0019】

さらに、高周波送受信モジュール130、140は、図28に示すようなパッケージ化が図られる。パッケージ150は、インターポーザ基板151の一方主面上に高周波送受信モジュール130を搭載するとともに全体を絶縁樹脂156によって封装してなる。インターポーザ基板151は、表裏主面に配線層152、153がそれぞれ形成されるとともに、高周波送受信モジュール130の搭載領域の周囲に多数のランド154が形成され

50

てなる。

【0020】

パッケージ150は、インターポーザ基板151上に高周波送受信モジュール130を搭載した状態で、この高周波送受信モジュール130とランド154とをワイヤボンディング155によって電氣的に接続して電源供給や信号の送受を行うようにする。したがって、高周波送受信モジュール130には、高周波IC134やチップ部品135等を実装した表面層に、これら実装部品を接続する配線パターン136やワイヤボンディング155との接続端子137等が形成される。なお、高周波送受信モジュール140についても、同様にしてパッケージ化が図られる。

【0021】

高周波送受信モジュール130、140は、上述したようにインターポーザ基板151を介してパッケージ化が図られるために、パッケージ150の厚みや面積を大きくさせるといった問題がある。また、高周波送受信モジュール130、140は、パッケージ150のコストをアップさせるといった問題もある。

【0022】

また、Si基板或いはガラス基板高周波送受信モジュールにおいては、搭載した高周波ICやLSI等の回路素子を覆ってシールドカバーが設けられるが、これら回路素子から発生する熱の放熱構造によって大型化するとといった問題もある。さらに、高周波送受信モジュールにおいては、比較的高価なSi基板121やガラス基板131を用いることで、コストがアップするといった問題があった。

【0023】

したがって、本発明は、ベース基板として低価格の基板が用いられるが、このベース基板上に高精度の受動素子や高密度配線層を形成することにより、高機能及び薄型化、小型化、低価格を図った高周波モジュール装置及びその製造方法を提供することを目的に提案されたものである。

【0024】

【課題を解決するための手段】

上述した目的を達成する本発明にかかる高周波モジュール装置は、ベース基板部と、このベース基板部上に積層形成された高周波素子層部と、この高周波素子層部上に直接搭載された少なくとも1個以上の高周波集積回路素子とから構成される。高周波モジュール装置は、ベース基板部が、ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ或いはポリノルボルネンから選択した耐熱特性及び高周波特性を有する有機材料により形成した両面基板又はエポキシ系両面基板を用いたコア基板の第1の主面上に所定の配線パターンを有する上部配線層を形成するとともにこの上部配線層の上面が平坦化処理を施されて高周波素子層形成面として構成され、コア基板の第2の主面上に所定の配線パターンを有しかつコア基板を貫通するビアを介して上部配線層と接続された下部配線層を形成するとともにこの下部配線層の下面がパターン配列された実装用端子を有して入出力端子面を構成してなる。高周波モジュール装置は、高周波素子層部が、ベース基板部の高周波素子層形成面上に、ベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ、エポキシ樹脂或いはアクリル系樹脂から選択された耐熱特性と高周波特性と耐薬品性を有する誘電絶縁材を用いて塗布均一性や厚み制御特性を保持する薄膜成膜法により成膜形成した誘電絶縁層と、この誘電絶縁層上に形成した金属薄膜層にパターンニング処理を施して所定の配線パターンを形成するとともに厚膜技術や薄膜技術により抵抗体、キャパシタ及びレジスタの受動素子を形成してなる薄膜配線層とを多層に積層形成してなる高周波配線層とともに、最上層の薄膜配線層がパターン配列された回路素子実装用端子を有して回路素子実装部を構成してなる。高周波モジュール装置は、ベース基板部が、コア基板の第2の主面側を実装面として入出力端子面を介してマザー基板上に直接実装されるとともに、下部配線層と上部配線層が高周波素子層部及び高周波集積回路素子に対する電源や信号の供給部及びグランドとして機能する。

【0025】

本発明にかかる高周波モジュール装置は、上述したように廉価な基材を用いるコア基板に簡易な工程のいわゆる多層配線基板プロセスを施して廉価に製作されるベース基板部の上部配線層に平坦化処理を施して高周波素子層形成面を構成し、この高周波素子層形成面上にいわゆる半導体技術により誘電絶縁層と所定の配線パターンや抵抗体、キャパシタ及びレジスタ等の受動素子を作り込んだ薄膜配線層とを多層に積層形成してなる高周波配線層を形成する。高周波モジュール装置によれば、ベース基板として比較的高価でビア形成が困難なSi基板やガラス基板を用いることなく高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子や配線層が形成される。高周波モジュール装置によれば、ベース基板部に電源やグラウンドの配線部や制御系の配線部が構成されるとともに高周波素子層部に受動素子を有する高周波信号回路部が構成されることで、両者の電気的分離が図られ電気的干渉の発生が抑制されて特性の向上が図られるようになる。高周波モジュール装置によれば、ベース基板部に十分な面積を有する電源やグラウンドの配線を形成することが可能であることから、高周波素子層部に対してレギュレーションの高い電源供給が行われるようになる。

10

【0026】

また、上述した目的を達成する本発明にかかる高周波モジュール装置の製造方法は、ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ或いはポリノルボルネンから選択した耐熱特性及び高周波特性を有する有機材料により形成した両面基板又はエポキシ系両面基板からなるコア基板を用い、このコア基板の第1の主面に上部配線層を形成するとともに第2の主面に下部配線層を形成してなるベース基板部を製作するベース基板部製作工程と、ベース基板部の上部配線層上に高周波素子層部を積層形成する高周波素子層部製作工程と、高周波素子層部上に高周波集積回路素子を直接搭載する高周波集積回路素子搭載工程を有する。高周波モジュール装置の製造方法は、ベース基板部製作工程が、コア基板の第1の主面上に所定の配線パターンを有する上部配線層を形成する上部配線層形成工程と、コア基板の第2の主面上に所定の配線パターンを有する下部配線層を形成する下部配線層形成工程と、コア基板を貫通して上部配線層と下部配線層を接続するビアを形成するビア形成工程と、上部配線層の上面に平坦化処理を施して高周波素子層形成面を形成する高周波素子層形成面形成工程と、下部配線層の下面にパターン配列された実装用端子を形成して入出力端子面として構成する入出力面形成工程を有する。高周波モジュール装置の製造方法は、高周波素子層部製作工程が、ベース基板部の高周波素子層形成面上にベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ、エポキシ樹脂或いはアクリル系樹脂から選択された高周波特性と耐熱特性と耐薬品性を有する誘電絶縁材を用いて塗布均一性や厚み制御特性を保持する薄膜成膜法により少なくとも2層の誘電絶縁層を成膜形成する誘電絶縁層形成工程と、誘電絶縁層上にスパッタ法や化学蒸着法により形成した金属薄膜層にパターンニング処理を施して所定の配線パターンを形成するとともに薄膜技術や厚膜技術により抵抗体、キャパシタ及びレジスタの受動素子を形成してなる薄膜配線層を形成する薄膜配線層形成工程を繰り返して高周波配線層を形成する高周波配線層形成工程と、この高周波配線層形成工程において上下の薄膜配線層間を接続するビアを形成するビア形成工程と、最上層の薄膜配線層にパターン配列された回路素子実装用端子を形成して回路素子実装面として構成する回路素子実装面形成工程を有する。高周波モジュール装置の製造方法は、高周波集積回路素子搭載工程が、高周波素子層部の最上層の回路素子実装面上に、回路素子実装用端子を介して少なくとも1個以上の高周波集積回路素子を直接搭載する。高周波モジュール装置の製造方法は、ベース基板部が、コア基板の第2の主面側を実装面として入出力端子面の実装用端子を実装端子に接続することによりマザー基板上に直接実装されるとともに、下部配線層と上部配線層が高周波素子層部及び高周波集積回路素子に対する電源や信号の供給部及びグラウンドとして機能する高周波モジュール装置を製造する。

20

30

40

【0027】

上述した工程を有する本発明にかかる高周波モジュール装置の製造方法によれば、上述したように廉価な基材を用いるコア基板に簡易な工程のいわゆる多層配線基板プロセスを

50

施して廉価に製作されるベース基板部の上部配線層に平坦化処理を施して高周波素子層形成面を構成し、この高周波素子層形成面上にいわゆる半導体技術により誘電絶縁層と所定の配線パターンや抵抗体、キャパシタ及びレジスタ等の受動素子を作り込んだ薄膜配線層とを多層に積層形成してなる高周波配線層を形成する。高周波モジュール装置の製造方法によれば、ベース基板として比較的高価でビア形成が困難なSi基板やガラス基板を用いることなく高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子や配線層を形成する。高周波モジュール装置の製造方法によれば、ベース基板部に電源やグラウンドの配線部や制御系の配線部が構成されるとともに高周波素子層部に受動素子を有する高周波信号回路部が構成されることで、両者の電气的分離が図られ電气的干渉の発生が抑制されて特性の向上が図られた高周波モジュール装置を製造する。高周波モジュール装置の製造方法によれば、ベース基板部に十分な面積を有する電源やグラウンドの配線を形成することが可能であることから、高周波素子層部に対してレギュレーションの高い電源供給が行われる高周波モジュール装置を製造する。

10

【0028】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。実施の形態として図1に示した高周波モジュール装置1は、詳細を後述するベース基板部製作工程により最上層が高精度の平坦面からなる高周波素子層形成面3として構成されたベース基板部2を製作するとともに、このベース基板部2をベースとして詳細を後述する高周波素子層部製作工程によって高周波素子層形成面3上に高周波素子層部4が形成されてなる。高周波モジュール装置1は、ベース基板部2が、上層に形成された高周波素子層部4に対する電源系の配線部や制御系の配線部或いはグラウンドを構成する。高周波モジュール装置1は、高周波素子層部4の最上層が回路素子実装部29を構成してなり、詳細を後述する高周波集積回路素子搭載工程により図1に示すように高周波IC90やチップ部品91が実装されるとともにシールドカバー92によって封装される。高周波モジュール装置1は、いわゆる1チップ部品としてマザー基板93上に実装される。

20

【0029】

ベース基板部2は、両面基板からなるコア基板5と、このコア基板5をコアとしてその第1の主面5a側に形成された上部配線層6と、第2の主面5b側に形成された下部配線層7とからなる。ベース基板部2には、後述するようにコア基板5に対して第1の樹脂付銅箔8乃至第4の樹脂付銅箔11が接合される。第1の樹脂付銅箔8は、コア基板5の第1の主面5a側に接合されて2層からなる上部配線層6を形成する。第2の樹脂付銅箔9は、コア基板5の第2の主面5b側に接合されて2層からなる下部配線層7を形成する。

30

【0030】

ベース基板部2の構成並びに製作工程について、以下図2乃至図10に示した製作工程図も参照しながら詳細に説明する。ベース基板部製作工程は、図2に示すように、コア基板5の第1の主面5aと第2の主面5bに上部配線層6を構成する上部第1配線層12及び下部配線層7を構成する下部第1配線層13や、コア基板5を貫通して上部第1配線層12と下部第1配線層13を接続する複数のビア21を形成する第1配線層形成工程s-1を有する。ベース基板部製作工程は、コア基板5の第1の主面5aと第2の主面5bに第1の樹脂付銅箔8と第2の樹脂付銅箔9をそれぞれ接合する第1銅箔接合工程s-2を有する。ベース基板部製作工程は、これら第1の樹脂付銅箔8と第2の樹脂付銅箔9にビア15、16を形成するビア形成工程s-3を有する。ベース基板部製作工程は、第1の樹脂付銅箔8と第2の樹脂付銅箔9に上部配線層6を構成する上部第2配線層17及び下部配線層7を構成する下部第2配線層18を形成する第2配線層形成工程s-4とを経て、ベース基板中間体19を製作する。

40

【0031】

ベース基板部製作工程は、ベース基板中間体19に対して上部第2配線層17及び下部第2配線層18を被覆する第3の樹脂付銅箔10と第4の樹脂付銅箔11とをそれぞれ接合する第2銅箔接合工程s-5を有する。ベース基板部製作工程は、第3の樹脂付銅箔1

50

0に研磨処理を施して上部配線層6を露出させて最上層に後述する高周波素子層形成面3を形成するとともに第4の樹脂付銅箔11を所定量研削する研磨処理を施す研磨工程s-6を経てベース基板部2を製作する。

【0032】

コア基板5には、低誘電率で低い $Tan\delta$ 、すなわち高周波特性に優れた基材、例えばポリフェニールエチレン(PPE)、ビスマレイドトリアジン(BT-resin)、ポリテトラフルオロエチレン(商標名テフロン)、ポリイミド、液晶ポリマ(LCP)或いはポリノルボルネン(PNB)から選択した有機材料を基材とした両面基板或いはエポキシ系両面基板が用いられる。コア基板5は、機械的剛性ととともに耐熱性、耐薬品性を有し、例えば上述した両面基板よりもさらに廉価なエポキシ系基板FR-5等も用いられる。コア基板5は、上述した有機材料によって形成される配線基板を用いることで、高精度に形成されることによって比較的高価となるSi基板やガラス基板と比較して廉価であり、材料コストの低減が図られる。

【0033】

コア基板5には、図3に示すように第1の主面5aと第2の主面5bの全面に亘って銅箔層20a、20bが形成されている。コア基板5には、第1配線層形成工程s-1が施される。コア基板5は、ドリルやレーザによる孔穿加工が施されて所定の位置にそれぞれビアホール14が形成される。コア基板5には、メッキ等によって内壁に導通処理が施されたビアホール14内に、導電ペーストを埋め込んだ後にメッキ法によって蓋形成が行われて上部第1配線層12と下部第1配線層13とを接続するビア21が形成される。コア基板5は、銅箔層20a、20bに対してフォトリソグラフ処理が施されることによって、図4に示すように第1の主面5aに所定の上部第1配線層12が形成されるとともに第2の主面5bに所定の下部第1配線層13が形成される。

【0034】

以上の工程を経たコア基板5には、第1銅箔接合工程s-2によって、図5に示すように、上部第1配線層12を被覆して第1の樹脂付銅箔8が接合されるとともに、下部第1配線層13を被覆して第2の樹脂付銅箔9が接合される。第1の樹脂付銅箔8と第2の樹脂付銅箔9には、それぞれ銅箔層8a、9aの一方主面の全体に樹脂層8b、9bが裏打ちされたいわゆる樹脂付銅箔が用いられる。

【0035】

第1の樹脂付銅箔8及び第2の樹脂付銅箔9は、樹脂層8b、9b側を接合面として、コア基板5の第1の主面5aと第2の主面5bに接着樹脂(プリプレグ)によって接合される。なお、これら第1の樹脂付銅箔8及び第2の樹脂付銅箔9は、樹脂層8b、9bが熱可塑性樹脂によって形成される場合には、加熱圧着処理を施すことにより接着樹脂を不要としてコア基板5に接合される。第1の樹脂付銅箔8と第2樹脂付銅箔9には、コア基板5に接合された状態においてビア形成工程s-3が施されて、図6に示すように上部第1配線層12と下部第1配線層13の所定部位に対応する部位にそれぞれビア15、16が形成される。ビア形成工程s-3は、第1の樹脂付銅箔8と第2樹脂付銅箔9に対してビア15、16の形成部位にフォトリソグラフ処理を施した後に湿式エッチングを行って銅箔層8a、9aに開口を形成し、これら開口をマスクとしてレーザ加工を施すことによって上部第1配線層12或いは下部第1配線層13のランド部が受けとなってそれぞれにビアホール22a、22bを形成する。

【0036】

第1の樹脂付銅箔8と第2樹脂付銅箔9には、ビアメッキ等によりビアホール22a、22bの内壁に導通処理が施されるとともにメッキ法や導電ペーストの埋め込みにより導電材が充填されてビア15、16が形成される。第1の樹脂付銅箔8及び第2樹脂付銅箔9には、第2配線層形成工程s-4により、銅箔層8a、9aにそれぞれ所定のパターンニングが施されて、図7に示すように上部第2配線層17及び下部第2配線層18とが形成される。第2配線層形成工程s-4は、上述した第1配線層形成工程s-1と同様に、銅箔層8a、9aに対してフォトリソグラフ処理を施すことにより樹脂層8b、9b上

にそれぞれ上部第2配線層17と下部第2配線層18とを形成してベース基板中間体19を製作する。

【0037】

ベース基板部製作工程においては、ベース基板部2に後述する高周波素子層部4を形成するために、ベース基板中間体19の上部配線層6に対して高精度の平坦性を有する高周波素子層形成面3を形成するとともに下部配線層7に対して入出力端子部24を形成する工程が施される。ベース基板中間体19には、第2銅箔接合工程s-5により、図8に示すように上部配線層6の上部第2配線層17を被覆して第3の樹脂付銅箔10が接合されるとともに下部配線層7の下部第2配線層18を被覆して第4の樹脂付銅箔11が接合される。

10

【0038】

第3の樹脂付銅箔10及び第4の樹脂付銅箔11も、上述した第1の樹脂付銅箔8や第2の樹脂付銅箔9と同様に、それぞれ銅箔層10a、11aの一方主面の全体に亘って樹脂層10b、11bが裏打ちされたいわゆる樹脂付銅箔が用いられる。第3の樹脂付銅箔10及び第4の樹脂付銅箔11は、図9に示すように樹脂層10b、11bを接合面として、ベース基板中間体19の上部第2配線層17と下部第2配線層18を被覆して接着樹脂（プリプレグ）によって接合される。なお、第3の樹脂付銅箔10及び第4の樹脂付銅箔11も、樹脂層10b、11bが熱可塑性樹脂によって形成される場合には、接着樹脂を不要としてベース基板中間体19に接合される。

【0039】

20

ベース基板中間体19には、研磨工程s-6により、接合した第3の樹脂付銅箔10と第4の樹脂付銅箔11に対して研磨処理が施される。研磨工程s-6は、例えばアルミナとシリカの混合液からなる研磨材により第3の樹脂付銅箔10と第4の樹脂付銅箔11の全体を研磨することによってベース基板中間体19の両面を精度の高い平坦面に形成する。研磨工程s-6においては、図10に示すように、第3の樹脂付銅箔10側については上部第2配線層17が露出するまでの研磨を施す。また、研磨工程s-6においては、第4の樹脂付銅箔11側については下部第2配線層18を露出させずに樹脂層11bが所定の厚み Δx を残すようにして研磨を施す。

【0040】

ベース基板部製作工程は、上述した各工程によりコア基板5からベース基板中間体19を経て、上部配線層6の最上層に高平坦精度を有する高周波素子層形成面3が形成されるベース基板部2を製作する。ベース基板部製作工程は、ベース基板中間体19を製作する工程を従来の多層基板の製作工程と同様とすることで、多層基板の製作プロセスをそのまま適用可能であるとともに、量産性も高い。なお、ベース基板部製作工程については、上述した工程に限定されるものではなく、従来採用されている種々の多層基板の製作工程が採用されてもよいことは勿論である。

30

【0041】

ベース基板部2には、上述したようにコア基板5の第2の主面5b側に接合された第2の樹脂付銅箔9によって、下部第1配線層13が形成されている。ベース基板部2は、この下部第1配線層13が、第4の樹脂付銅箔11の樹脂層11bの研削量を制限することによって露出されない構造となっている。ベース基板部2は、かかる構成によって後述する高周波素子層部製作工程において、下部配線層7が第4の樹脂付銅箔11の残された樹脂層11bによって薬品や機械的或いは熱的負荷から保護される。下部配線層7は、高周波素子層部4を形成した後に、上述した樹脂層11bが除去されることで露出されて入出力端子（実装用端子）23を有する入出力端子部24を構成する。

40

【0042】

以上のようにして製作されたベース基板部2には、後述する高周波素子層形成工程を経て高周波素子層形成面3上に高周波素子層部4が積層形成される。高周波素子層部4には、平坦化されたベース基板部2の高周波素子層形成面3上に、いわゆる半導体技術の薄膜形成技術や厚膜形成技術を用いてインダクタ25、キャパシタ26及びレジスタ27等の

50

受動素子が内蔵される複数層の薄膜配線層と誘電絶縁層からなる高周波配線層40と、この高周波配線層40上に回路素子実装用端子43を有する最上層の回路素子実装部29が形成されてなる。高周波配線層40は、詳細を後述するように第1誘電絶縁層30と、第1薄膜配線層28と、第2誘電絶縁層31と、第2薄膜配線層32とから構成される。高周波素子層部4には、回路素子実装部29上に高周波IC（高周波集積回路素子）90やチップ部品91が実装されるとともに、全体がシールドカバー92によって覆われる。

【0043】

なお、ベース基板部製作工程においては、コア基板5に対して第2の樹脂付銅箔9を介して接合される第4の樹脂付銅箔11が、銅箔部11aを研磨されることになる。ベース基板部製作工程においては、接合された各構成部材がプレス機によってプレスされて一体化される。ベース基板部製作工程においては、金属製のプレス面と第4の樹脂付銅箔11とのなじみがよく、精度のよいプレスが行われるようになる。したがって、第4の樹脂付銅箔11については、銅箔部が配線層を構成しないことから、銅貼りでなく他の樹脂付金属箔であってもよい。

【0044】

高周波素子層部4の構成並びに製作工程について、以下図2及び図11乃至図17に示した製作工程図も参照しながら詳細に説明する。高周波素子層部4の製作工程は、上述した工程を経て製作されたベース基板部2の平坦化された高周波素子層形成面3上に、第1誘電絶縁層30を成膜形成する第1誘電絶縁層形成工程s-7と、第1誘電絶縁層30上に第1薄膜配線層28を形成するための下地処理を施す下地処理工程s-8と、受動素子を有する第1薄膜配線層28を形成する第1薄膜配線層形成工程s-9との工程を経る。高周波素子層部4の製作工程は、第1薄膜配線層28を被覆するとともに回路素子実装部29を形成するための第2誘電絶縁層31を成膜形成する第2誘電絶縁層形成工程s-10と、回路素子実装部29に所定の配線パターンや受動素子を有する第2薄膜配線層32を形成する第2薄膜配線層形成工程s-11と、回路素子実装部29を被覆するレジスト層33aとベース基板部2の第2の主面5b側の入出力端子部24を被覆するレジスト層33bを形成するレジスト層形成工程s-12とを経て、高周波モジュール装置1を製作する。

【0045】

ベース基板部2には、第1誘電絶縁層形成工程s-7において高周波素子層形成面3上に絶縁性誘電材が供給されて第1誘電絶縁層30が成膜形成される。絶縁性誘電材には、コア基板5と同様に低誘電率で低い $\tan \delta$ 、すなわち高周波特性に優れかつ耐熱性や耐薬品性に優れた液状の基材が用いられる。絶縁性誘電材には、具体的には、ベンゾシクロブテン（BCB）、ポリイミド、ポリノルボルネン（PNB）、液晶ポリマ（LCP）或いはエポキシ樹脂やアクリル系樹脂が用いられる。成膜方法としては、塗布均一性、厚み制御性が保持されるスピンコート法、カーテンコート法、ロールコート法或いはディップコート法等が適用される。

【0046】

第1誘電絶縁層形成工程s-7においては、図11に示すようにベース基板部2上に成膜された第1誘電絶縁層30に対して多数のビアホール34が形成される。各ビアホール34は、高周波素子層形成面3に露出された上部第2配線層17の所定のランド17aに対応して形成され、ランド17aを外方に臨ませる。各ビアホール34は、絶縁性誘電材として感光性樹脂を用いた場合には、所定のパターンニングに形成されたマスクを第1誘電絶縁層30に取り付けてフォトリソグラフィにより形成される。各ビアホール34は、その他適宜の方法によっても形成される。

【0047】

下地処理工程s-8においては、図12に示すように各ビアホール34を含む第1誘電絶縁層30の表面上に、例えばスパッタリング法等によって全面に亘って例えばニッケル層と銅層とからなる金属薄膜層35が成膜形成される。金属薄膜層35は、ニッケル層と銅層の厚みがそれぞれ50 μm 乃至500 μm 程度に成膜されてなる。下地処理工程s-

8においては、レジスタ27の形成部位を含む所定箇所をレジストでマスキングした状態で硝酸／硫酸／酢酸の混合液からなるエッチング液によってエッチング処理を施すことにより、不要な金属薄膜を除去して第1薄膜配線層28を形成するための処理を行う。

【0048】

金属薄膜層35には、第1薄膜配線層形成工程s-9が施されてレジスタ27やキャパシタ26が形成される。金属薄膜層35には、図12に示すように、レジスタ27の形成部位に対応して金属薄膜が除去された部位にリフトオフ法によって窒化タンタル層36が形成される。この窒化タンタル層36には、レジスト処理された状態で全面に窒化タンタル(TaN)がスパッタリングされ、レジスト層部分の窒化タンタルが除去されることにより金属薄膜が除去されたレジスタ27の対応部位にのみ形成される。

10

【0049】

金属薄膜層35には、図12に示すようにキャパシタ26の形成部位にも窒化タンタル層37が形成される。金属薄膜層35には、キャパシタ形成部位を除く全面にレジストコーティングが行われた状態で、ホウ酸アンモニウム等の電解液中で窒化タンタルが陽極となるように電界を印加する、いわゆる陽極酸化処理が施される。この陽極酸化処理は、100V、30分程度の電界印加により行われることにより、窒化タンタル層37が酸化して、タンタルオキサイト(TaO₂)層38を形成する。

【0050】

金属薄膜層35には、必要な配線パターンだけを残すようにフォトリソグラフ処理によってレジストパターンニングが行われる。タンタルオキサイト層38には、レジストを取り去った後にマスキングが施され、例えばリフトオフ法によってニッケル層と銅層とからなる上部電極39が形成される。高周波素子層部製作工程においては、以上の工程を経て、図13に示すベース基板部2上に所定の配線パターンとレジスタ27やキャパシタ26を有する第1薄膜配線層28が形成された高周波送受信モジュール基板中間体41が製作される。

20

【0051】

高周波素子層部製作工程においては、以上の工程を経て製作された高周波送受信モジュール基板中間体41に対して、第2誘電絶縁層形成工程s-10によって図14に示すように第2誘電絶縁層31が成膜形成される。第2の絶縁層形成工程s-10は、上述した第1誘電絶縁層30と同様の方法によって第1薄膜配線層28上に第2誘電絶縁層31を形成するとともに、この第2誘電絶縁層31に第1薄膜配線層28に形成された所定の配線パターンやキャパシタ26の上部電極39を外方に臨ませる複数のビアホール42を形成する。

30

【0052】

高周波素子層部製作工程においては、第2薄膜配線層形成工程s-11により、第2誘電絶縁層31上に第2薄膜配線層32が形成される。第2薄膜配線層形成工程s-11は、具体的にはスパッタリング法等によって第2誘電絶縁層31上にニッケル層及び銅層とからなるスパッタ層(金属薄膜層)を成膜形成し、このスパッタ層に対してフォトリソグラフ処理を施して所定のパターンニングを行う。第2薄膜配線層形成工程s-11は、さらにスパッタ層に対して電界メッキにより数μm程度の厚みを有する銅メッキを選択的に行った後に、メッキ用レジストを除去しさらにスパッタ層を全面的にエッチングすることによって図15に示すように回路素子実装部29を構成する第2薄膜配線層32を形成する。

40

【0053】

第2薄膜配線層32には、この際にその一部にインダクタ25が形成される。インダクタ25は、直列抵抗値が問題となるが、上述したようにスパッタ層に対して電解メッキを施す厚膜形成技術によって形成することで十分な厚みを以って形成され、損失の低下が抑制される。

【0054】

高周波素子層部製作工程においては、上述した工程を経ることによってベース基板部2

50

上に高周波素子層部4を形成することで、下部配線層7の下部第2配線層18を薬品、機械的或いは熱的負荷から保護する樹脂層11bが不要となる。高周波素子層部製作工程においては、所定の厚みΔxで残された樹脂層11bに対して研磨加工を施すことにより、下部第2配線層18を露出させる。

【0055】

高周波素子層部製作工程においては、レジスト層形成工程s-12により、高周波素子層部4の表面全体とベース基板部2側の下部第2配線層18上にレジスト層33a、33bをそれぞれコーティングする。高周波素子層部製作工程においては、これらレジスト層33a、33bに対してマスクパターンを介してフォトリソグラフ処理を施し、図16に示すように所定の位置にビアホール42a、42bを形成する。高周波素子層部製作工程においては、これらビアホール42a、42bに無電解ニッケル／銅メッキを施して電極端子を形成し、図17に示す高周波モジュール装置1を製作する。

10

【0056】

高周波モジュール装置1は、高周波素子層部4側の第2薄膜配線層32に形成された電極端子が、高周波IC90やチップ部品91を搭載して接続する回路素子実装用端子43を構成する。高周波モジュール装置1は、ベース基板部2側の下部第2配線層18に形成された電極端子が、例えばマザー基板93に搭載される際の入出力端子部24の接続端子及び入出力端子23を構成する。高周波IC90は、図1に示すように例えばフリップチップ94を介するフリップチップ法によって入出力端子部24上に直接実装される。

20

【0057】

上述した高周波モジュール装置1においては、両面基板からなるコア基板5をコアとしてその第1の主面5aと第2の主面5bとに第1の樹脂付銅箔8乃至第4の樹脂付銅箔11とを接合して4層構成のベース基板部2を製作する工程を採用したが、本発明はかかるベース基板部の製作工程に限定されるものではないことは勿論である。第2の実施の形態として図18に示したベース基板部製作工程は、2枚の両面基板51a、51bを用いて上述したベース基板部2と同様の4層構成のベース基板部50を製作する。なお、ベース基板部製作工程は、個別の工程を上述したベース基板部2の各製作工程と同様とすることから、その詳細な説明を省略する。

【0058】

ベース基板部製作工程は、図18(a)に示した両面基板51に対して、その表裏主面の導体部52a、52bにフォトリソグラフ処理を施すことにより所定のパターンニングを行い、エッチング処理を施すことにより同図(b)に示すように配線パターン53a、53bを形成する。ベース基板部製作工程は、同図(c)に示すように2枚の両面基板51a、51bを例えば中間樹脂材54を介して接合する。ベース基板部製作工程は、同図(d)に示すように両面基板51a、51bの各配線パターン53a、53bについてビア接続を行ってベース基板中間体55を製作する。

30

【0059】

ベース基板部製作工程においては、図18(e)に示すようにベース基板中間体55の表裏主面にそれぞれ熱プレスにより第1の樹脂付銅箔56と第2の樹脂付銅箔57を接合する。ベース基板部製作工程においては、これら第1の樹脂付銅箔56と第2の樹脂付銅箔57に対して研磨加工が施される。ベース基板部製作工程においては、第1の両面基板51a側については、配線パターン53aが外方に露出するように第1の樹脂付銅箔56の研磨加工を施すことによって配線パターン53a間に樹脂が充填されて全体として高精度に平坦化された高周波素子層形成面58を構成する。ベース基板部製作工程においては、第2の両面基板51b側については、配線パターン53bが外方に露出されないように樹脂部分を残して第2の樹脂付銅箔57の研磨加工が行われる。ベース基板部製作工程においては、上述した工程を経て、同図(f)に示すベース基板部50を製作する。

40

【0060】

第3の実施の形態として図19に示したベース基板部製作工程は、例えば上述した第2の実施の形態によって製作した同図(a)に示すベース基板中間体55について、ディッ

50

プコート法によって液状樹脂材 60 を表裏前面に塗布する工程を特徴とする。すなわち、ベース基板部製作工程においては、適当な溶媒によって溶かされた液状樹脂材 60 がディップ槽 61 内に貯められおり、同図 (b) に示すようにこのディップ槽 61 内にベース基板中間体 55 が漬けられる。

【0061】

ベース基板部製作工程においては、ベース基板中間体 55 が、適当な漬置き時間と引上げ速度とを以ってディップ槽 61 から取り出される。ベース基板部製作工程においては、図 19 (c) に示すようにベース基板中間体 55 の表裏主面に液状樹脂材 60 の樹脂層 62 a、62 b が同時に形成される。ベース基板部製作工程においては、このようにして樹脂層 62 を形成したベース基板中間体 55 を水平状態に保持してベーキング処理を施し、余分な有機成分を蒸発させる。ベース基板部製作工程においては、ベース基板中間体 55 に対して上述した研磨加工を施して各樹脂層 62 a、62 b を所定量研磨することで、同図 (d) に示したベース基板部 63 を製作する。

10

【0062】

ベース基板部製作工程においては、液状樹脂材 60 の濃度、漬置き時間或いは引上げ速度を制御することによって樹脂層 62 の膜厚精度を得ることが可能とされる。なお、樹脂層 62 については、例えば方向性化学エッチング法 (RIE:Reactive Ion Etching) やプラズマエッチング法 (PE:Plasma Etching) 等のドライエッチング法により、その平坦化を行うようにしてもよい。

【0063】

20

ところで、高周波モジュール装置 1 は、図 1 に示すように高周波素子層部 4 の回路素子実装部 29 上にフリップチップ法等によって回路素子実装用端子 43 を介して高周波 IC 90 やチップ部品 91 が直接搭載されるとともに、シールドカバー 92 によって高周波素子層部 4 の全体が覆われている。このため、高周波モジュール装置 1 においては、高周波 IC 90 やチップ部品 91 からの発熱がシールドカバー 92 内に籠もるために、放熱構造を設けることが好ましい。

【0064】

高周波モジュール装置 1 においては、例えば図 20 に示すように発熱量が大きな高周波 IC 90 の上面とシールドカバー 92 の内面との間に介在して熱伝導性樹脂材 70 が充填される。高周波モジュール装置 1 においては、この熱伝導性樹脂材 70 を介して高周波 IC 90 からの発熱がシールドカバー 92 へと伝達され、このシールドカバー 92 を介して外部へと放熱される。なお、高周波モジュール装置 1 においては、比較的大型の高周波 IC 90 が熱伝導性樹脂材 70 とシールドカバー 92 とによって保持されることで、機械的剛性の向上も図られる。

30

【0065】

高周波モジュール装置 1 においては、例えば図 21 に示すように、高周波 IC 90 の搭載領域に対応してベース基板部 2 と高周波素子層部 4 とを連通する多数の冷却用ビア 71 を形成してもよい。冷却用ビア 71 は、ベース基板部 2 や高周波素子層部 4 に接続用ビアを形成する際に同様の工程によって形成される。高周波モジュール装置 1 においては、高周波 IC 90 からの発熱が冷却用ビア 71 を介してベース基板部 2 の底面に伝達されて外部へと放熱される。高周波モジュール装置 1 は、同図に示すように上述した放熱用の熱伝導性樹脂材 70 と兼用することで、上下からの放熱が行われて放熱作用の向上が図られるようになる。

40

【0066】

また、高周波モジュール装置 1 は、図 21 に示すようにコア基板 5 に形成される銅箔部 72 が例えば $50\ \mu\text{m}$ と厚みを大きくして形成したものをを用いるようにしてもよい。高周波モジュール装置 1 は、この銅箔部 72 に対して冷却用ビア 71 がそれぞれ接続されるようにすることによってコア基板 5 からの放熱が行われるようになる。

【0067】

高周波モジュール装置 1 においては、例えば図 22 に示すように、ベース基板部 2 を構

50

成するコア基板 7 3 を熱伝導性基材によって形成するようにしてもよい。コア基板 7 2 は、例えば銅や 4 2 アロイ等の熱伝導性が良好なメタルコアが用いられ、上述した多数の冷却用ビア 7 1 が接続されるように構成する。高周波モジュール装置 1 は、上述した放熱用の熱伝導性樹脂材 7 0 や冷却用ビア 7 1 とともに、コア基板 7 3 からの放熱も行われてより効率的な放熱が行われるようになり信頼性の向上が図られる。

【0068】

【発明の効果】

以上詳細に説明したように、本発明によれば、廉価な基材を用いて簡易な工程の多層配線基板プロセスにより廉価に製作されるベース基板部の上部配線層に平坦化処理を施して高周波素子層形成面を構成し、この高周波素子層形成面上に半導体技術の薄膜技術或いは厚膜技術により薄膜配線層や受動素子を有する高周波素子層部を直接形成することから、高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子が簡易な工程によって形成される。本発明によれば、廉価な材料からなるコア基板上に従来の多層基板のプロセスと同様にして多層の配線層を形成してベース基板部が低コストで形成されることで、全体コストの低減が図られた高周波モジュール装置が得られるようになる。本発明によれば、ベース基板部に電源やグランドの配線部や制御系の配線部が構成されるとともに高周波素子層部に高周波信号回路部が構成されることで、両者の電气的分離が図られ電气的干渉の発生が抑制されて特性の向上が図られた廉価な高周波モジュール装置が得られるようになる。本発明によれば、ベース基板部に十分な面積を有する電源やグランドの配線を形成することが可能であることから、レギュレーションの高い電源供給が行われる高周波モジュール装置が得られるようになる。

【図面の簡単な説明】

【図 1】本発明にかかる高周波モジュール装置の縦断面図である。

【図 2】同高周波モジュール装置の製造工程図である。

【図 3】同高周波モジュール装置に用いられるコア基板の縦断面図である。

【図 4】コア基板にパターニング処理を施して上部第 1 配線部と下部第 1 配線部を形成する工程説明図である。

【図 5】第 1 の樹脂付銅箔及び第 2 の樹脂付銅箔の接合工程説明図である。

【図 6】ビア形成の工程説明図である。

【図 7】上部第 2 配線部と下部第 2 配線部を形成する工程説明図である。

【図 8】第 3 の樹脂付銅箔及び第 4 の樹脂付銅箔の接合工程説明図である。

【図 9】第 3 の樹脂付銅箔及び第 4 の樹脂付銅箔を接合した状態の工程説明図である。

【図 10】第 3 の樹脂付銅箔及び第 4 の樹脂付銅箔の研磨工程説明図である。

【図 11】第 1 誘電樹脂層の形成工程説明図である。

【図 12】第 1 薄膜配線層の形成工程説明図である。

【図 13】受動素子の形成工程説明図である。

【図 14】第 2 誘電樹脂層の形成工程説明図である。

【図 15】第 2 薄膜配線層の形成工程説明図である。

【図 16】レジスト層の形成工程説明図である。

【図 17】高周波モジュール装置の縦断面図である。

【図 18】ベース基板部の他の製造工程の説明図である。

【図 19】ディップコート法によるベース基板部の製造工程の説明図である。

【図 20】放熱構造を備えた高周波モジュール装置の縦断面図である。

【図 21】他の放熱構造を備えた高周波モジュール装置の縦断面図である。

【図 22】他の放熱構造を備えた高周波モジュール装置の縦断面図である。

【図 23】スーパーヘテロダイン方式による高周波送受信回路の構成図である。

【図 24】ダイレクトコンバージョン方式による高周波送受信回路の構成図である。

【図 25】従来の高周波送受信モジュールに備えられるインダクタ部の説明図であり、同図 (a) は要部斜視図、同図 (b) は要部縦断面図である。

【図 26】従来のシリコン基板を用いた高周波送受信モジュールの縦断面図である。

【図 27】従来のガラス基板を用いた高周波送受信モジュールの縦断面図である。

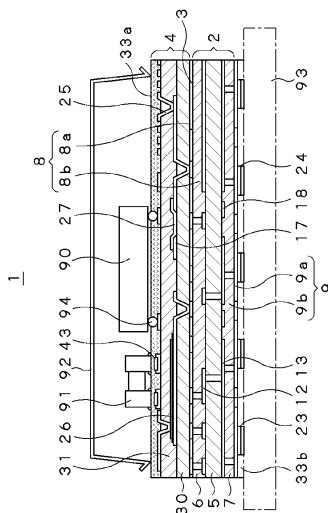
【図 28】従来の高周波モジュール装置をインターポーザ基板に実装したパッケージの縦断面図である。

【符号の説明】

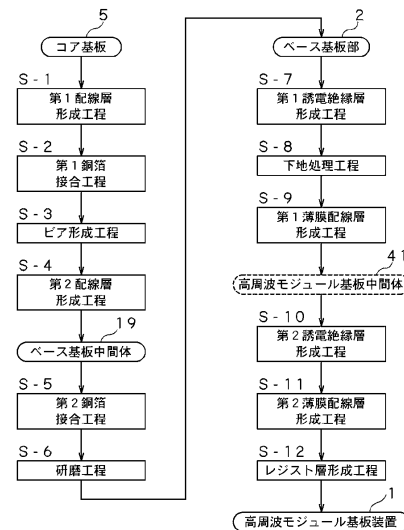
1 高周波モジュール装置、2 ベース基板部、3 高周波素子層形成面、4 高周波素子層部、5 コア基板、6 上部配線層、7 下部配線層、8 第1の樹脂付銅箔、9 第2の樹脂付銅箔、10 第3の樹脂付銅箔、11 第4の樹脂付銅箔、12 上部第1配線層、13 下部第1配線層、15, 16 ビア、17 上部第2配線層、18 下部第2配線層、19 ベース基板中間体、21 ビア、23 入出力端子（実装用端子）、24 入出力端子部、25 インダクタ、26 キャパシタ、27 レジスタ、28 第1薄膜配線層、29 回路素子実装部、30 第1誘電絶縁層、31 第2誘電絶縁層、32 第2薄膜配線層、33 レジスト層、34 ビアホール、35 金属薄膜層、36, 37 窒化タンタル層、38 タンタルオキサイト層、39 上部電極、40 高周波配線層、41 高周波送受信モジュール基板中間体、43 回路素子実装用端子、50 ベース基板部、51 両面基板、54 中間樹脂材、55 ベース基板中間体、60 液状樹脂材、61 ディップ槽、70 熱伝導性樹脂材、71 放熱用ビア、72 放熱パターン、73 コア基板、90 高周波IC（高周波回路素子）、91 チップ部品、92 シールドカバー、93 マザー基板、94 フリップチップ

10

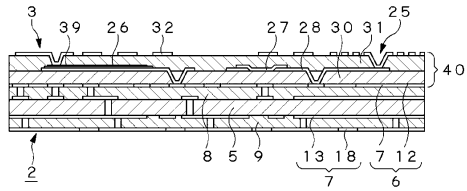
【図 1】



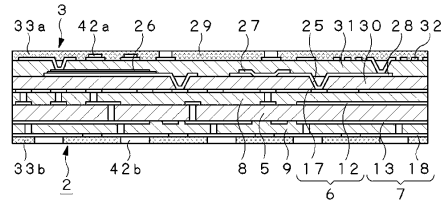
【図 2】



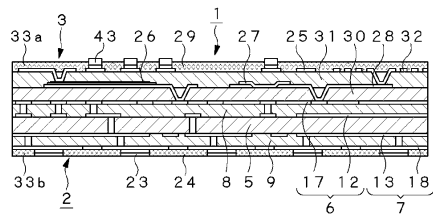
【図 15】



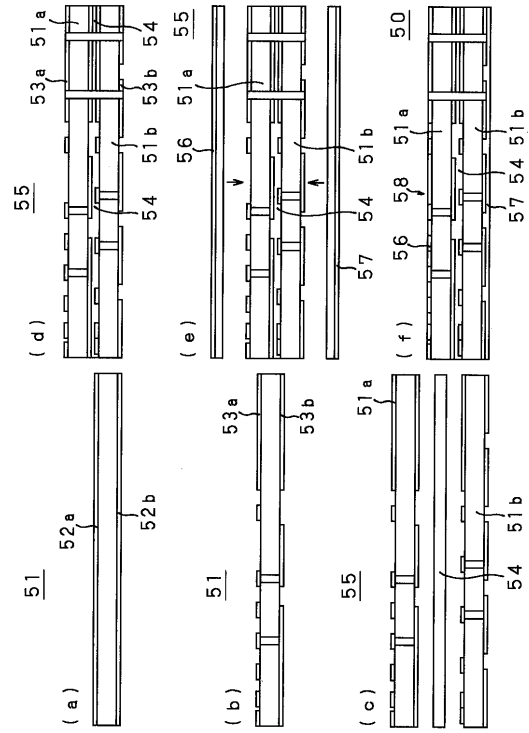
【図 16】



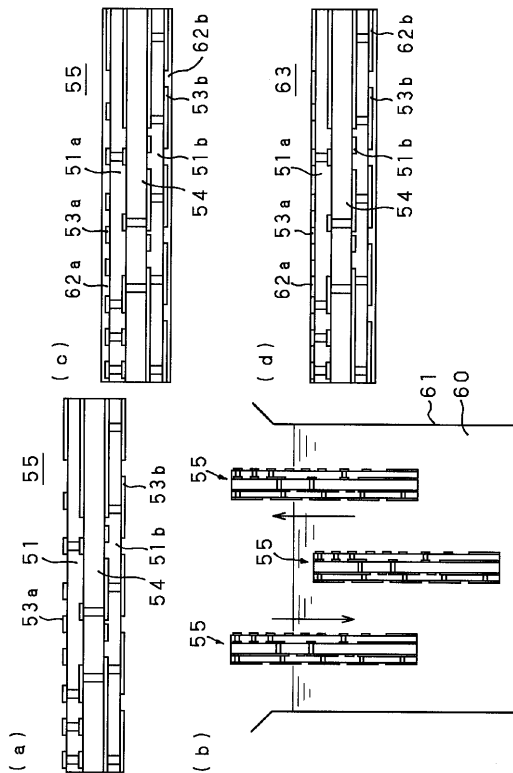
【図 17】



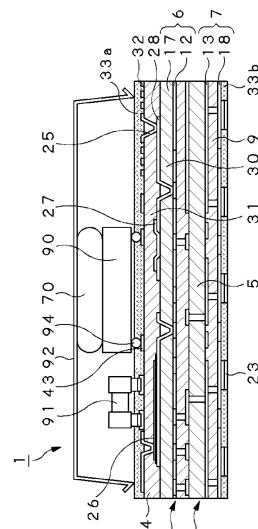
【図 18】



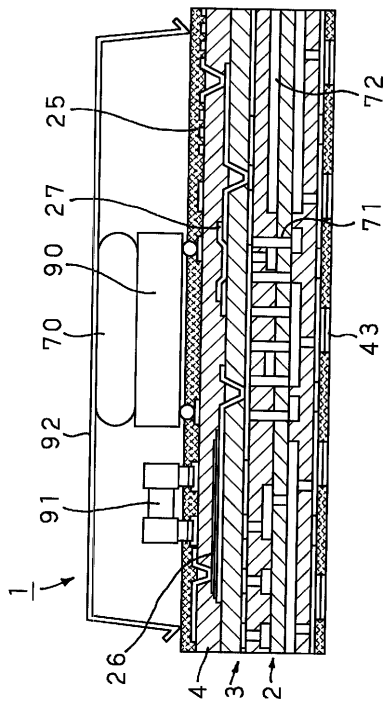
【図 19】



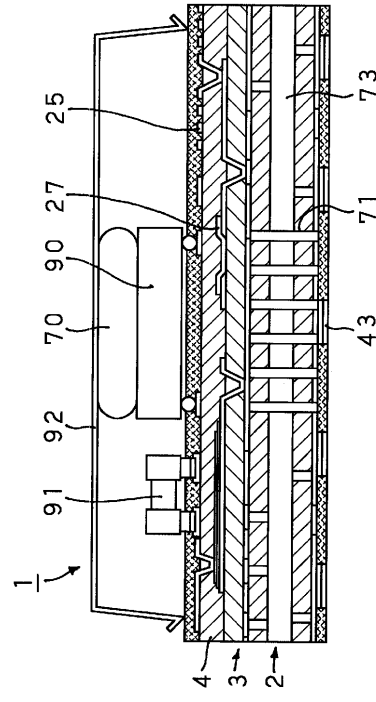
【図 20】



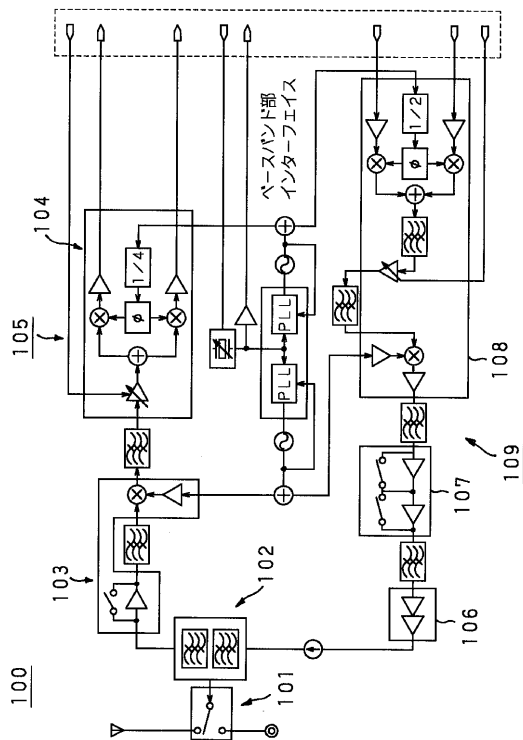
【図 2 1】



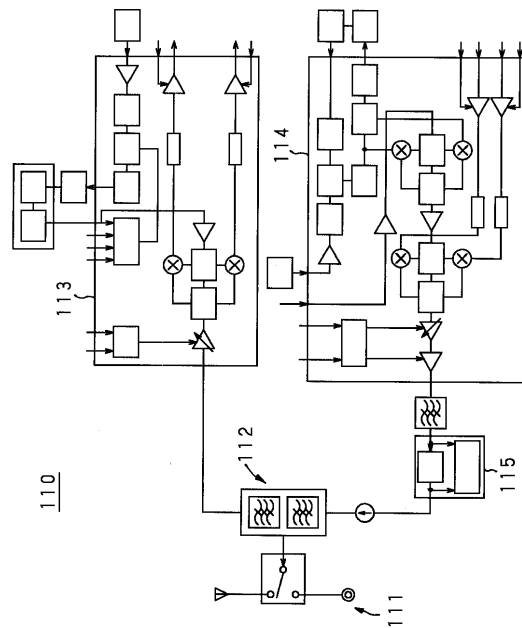
【図 2 2】



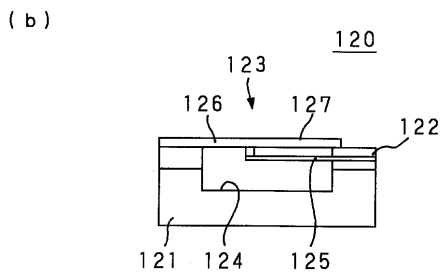
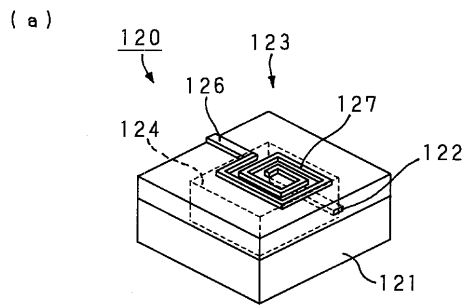
【図 2 3】



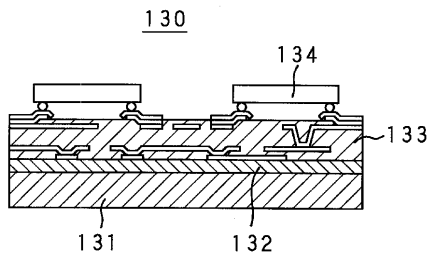
【図 2 4】



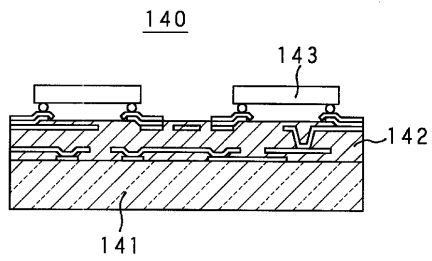
【図 2 5】



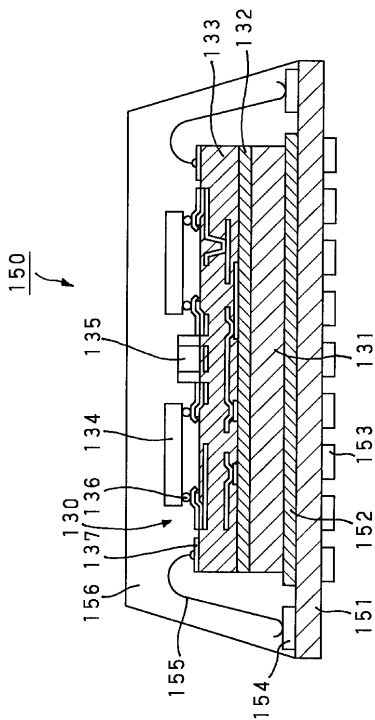
【図 2 6】



【図 2 7】



【図 2 8】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 23/12 B
H 0 1 L 23/12 3 0 1 C
H 0 5 K 1/02 F

(72)発明者 中山 浩和
東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 大矢 洋一
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 貞光 大樹

(56)参考文献 特開2000-208941 (JP, A)
特開平7-106767 (JP, A)
特開2000-13016 (JP, A)
特開平4-211191 (JP, A)
特開平10-125830 (JP, A)
特開平9-82857 (JP, A)
特開平6-169189 (JP, A)
特開平8-167672 (JP, A)
特開平10-256081 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H05K 3/46
H01L 23/12
H05K 1/02
H05K 1/16